



بسمه تعالی
معماری کامپیوتر
نیمسال دوم ۹۸-۹۷
تمرین (۸)



دانشکده مهندسی کامپیوتر

مهلت تحویل: ۱۳۹۸/۰۳/۱۰

دانشگاه صنعتی امیرکبیر

شماره دانشجویی: ۹۶۳۱۰۰۱

نام و نام خانوادگی: محمدرضا اخگری

۱.

$$f_{m1} = 600MHz, CPI_{m2} = 1.4 \times CPI_{m1}$$

$$\begin{aligned} \text{Execution Time}_{m2} = 6 &= \frac{\text{instruction count} \cdot CPI_{m2}}{f_{m2}} = \frac{\text{instruction count} \cdot CPI_{m1} \times 1.4}{f_{m2}} \\ &= \frac{f_{m1} \times 10 \times 1.4}{f_{m2}} = \frac{600MHz \times 14}{f_{m2}} \rightarrow f_{m2} = 1400MHz \end{aligned}$$

۲.

طول کلاک بزرگتر مساوی ماکسیمم تاخیر مراحل در خط لوله است.

$$\text{clock time for pipeline} = \max(300 \text{ ps}, 400 \text{ ps}, 350 \text{ ps}, 500 \text{ ps}, 100 \text{ ps}) + 20 \text{ ps} = 520 \text{ ps}$$

طول کلاک برای حالت معمولی برابر است با:

$$\text{clock time for normal mode} = 300 \text{ ps} + 400 \text{ ps} + 350 \text{ ps} + 500 \text{ ps} + 100 \text{ ps} = 1650 \text{ ps}$$

تاخیر انجام n وظیفه در حالت بدون خط لوله برابر است با: $n(\text{cycle time})$

تاخیر انجام n وظیفه در حالت با خط لوله برابر است با: $t_{first} + (n - 1)t_{clock}$

$$\text{speed up} = \frac{5000(1650)}{520 \times 5 + (4999) \times (520)} = 3.17$$

۳.

کنترل کننده DMA کلمه ی ۸ بیتی (یک بایتی) را انتقال می دهد. (cycle stealing mode).

^۱Pipeline

^۲Task



بسمه تعالی
معماری کامپیوتر
نیمسال دوم ۹۸-۹۷
تمرین (۸)



دانشکده مهندسی کامپیوتر

مهلت تحویل: ۱۳۹۸/۰۳/۱۰

دانشگاه صنعتی امیرکبیر

شماره دانشجویی: ۹۶۳۱۰۰۱

نام و نام خانوادگی: محمدرضا اخگری

دستگاه خارجی در هر ثانیه ۲۴۰۰ بیت را انتقال می‌دهد، پس برای یک بیت $\frac{1}{2400}$ ثانیه لازم است. چون کنترل‌کننده در هر cycle stealing mode یک بیت انتقال می‌دهد. پس $1sec * \frac{1}{2400}$ لازم دارد.

مقداری که پردازنده کند می‌شود برابر است با:

$$\frac{2400}{10\,000\,000} \times 100 = \frac{24}{1000} = 2.4\%$$

پس زمان متوسط اجرای دستورالعملات برابر می‌شود با:

$$(time\ for\ a\ ins) \times 1.024 = \frac{1}{10^7} \times 1.024\ s = 0.0000001024\ s$$