



دانشگاه مهندسی کامپیوتر و فناوری اطلاعات
دانشگاه صنعتی امیرکبیر

۱۳۹۷ - ۱۳۹۶

به نام خدا

نمونه سوالات امتحان میان ترم

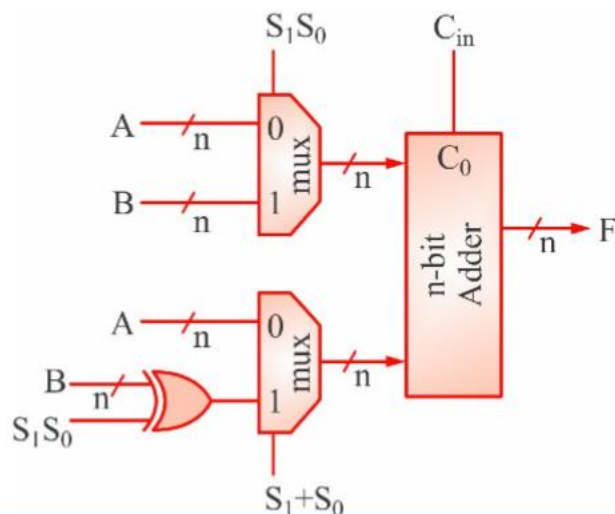
ایمیل تدریس یاران درس:

CASpring2019@gmail.com



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)

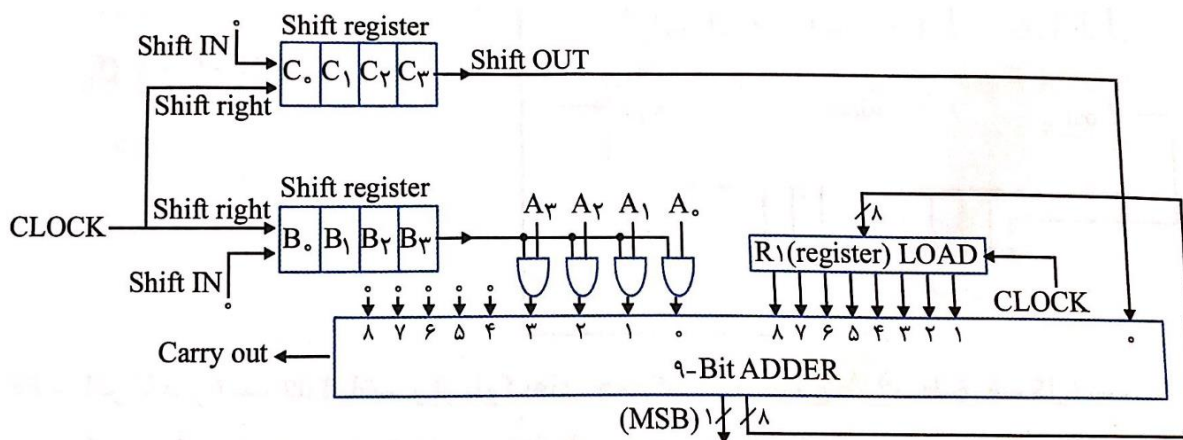
- (1) شکل زیر یک مدار حسابی را نشان می دهد با توجه به حالات مختلف ممکن برای $C_{in}S_1S_0$ جدول مربوط به تابع F را مشخص کنید؟



- (2) در یک حافظه نهان با نگاشت مجموعه انجمنی (Set associative) اگر تعداد بلوک های هر مجموعه برابر 2^B باشد، حجم حافظه ی مورد نیاز برای نگهداری tag ها نسبت به حجم حافظه مورد نیاز برای نگهداری tag ها در حافظه ی نهان هم اندازه با نگاشت مستقیم (با طول tag 10 بیت) چند درصد افزایش می یابد؟

- (3) در دو جمع کننده ی 8 بیتی با پیش بینی رقم نقلی (Carry look ahead (CLA) و ripple carry اختلاف زمان آماده شدن حاصل جمع چقدر است؟ فرض کنید در هر جمع کننده ی تک بیتی در 50 نانو ثانیه خروجی و رقم نقلی (Carry) آن آماده می باشد و واحد CLA در 150 نانو ثانیه هر carry را آماده می سازد.

4) در شکل مقابل سه عدد چهار بیتی $(A_3A_2A_1A_0)$ ، $(B_3B_2B_1B_0)$ ، $(C_3C_2C_1C_0)$ را داریم. مقدار اولیه ی ثبات R1 صفر است. محتویات اولیه ی شیفت دهنده ها را نیز نشان داده ایم. بعد از گذشت چهار پالس ساعت در خروجی جمع کننده چه مقداری قرار خواهد گرفت؟



5) دو عدد 14 و 10 را به روش شنیفت و جمع و Booth در هم ضرب کنید. برای نمایش باینری اعداد از 4 بیت استفاده کنید و تمام مراحل ضرب را نشان دهید.

(6) اعداد زیر را در صورت امکان به نمایش مکمل 2 چهاربیتی تبدیل کنید یا توضیح دهید چرا تبدیل وجود ندارد.

- الف) 6
ب) 14
ج) -10
د) -4

7) دیاگرام منطقی تمام سلول های یک کلمه در حافظه ی CAM را رسم کنید و نحوه ی عملکرد آن را توضیح دهید.

8) حافظه ی نهان برای دستورات با گنجایش 8 بلوک 32 بایتی و ساختار مجموعه انجمنی دو تایی در اختیار است. دستورات و عملوند ها 32 بیتی و باس داده 8 بیتی و باس آدرس 16 بیتی است. قطعه برنامه ای از آدرس 1000H تا 10FFH بیست بار تکرار میشود. فرض کنید قبل از اجرا این قطعه برنامه cache خالی است. درصد خطا (Miss Rate) برای این حافظه چقدر است؟

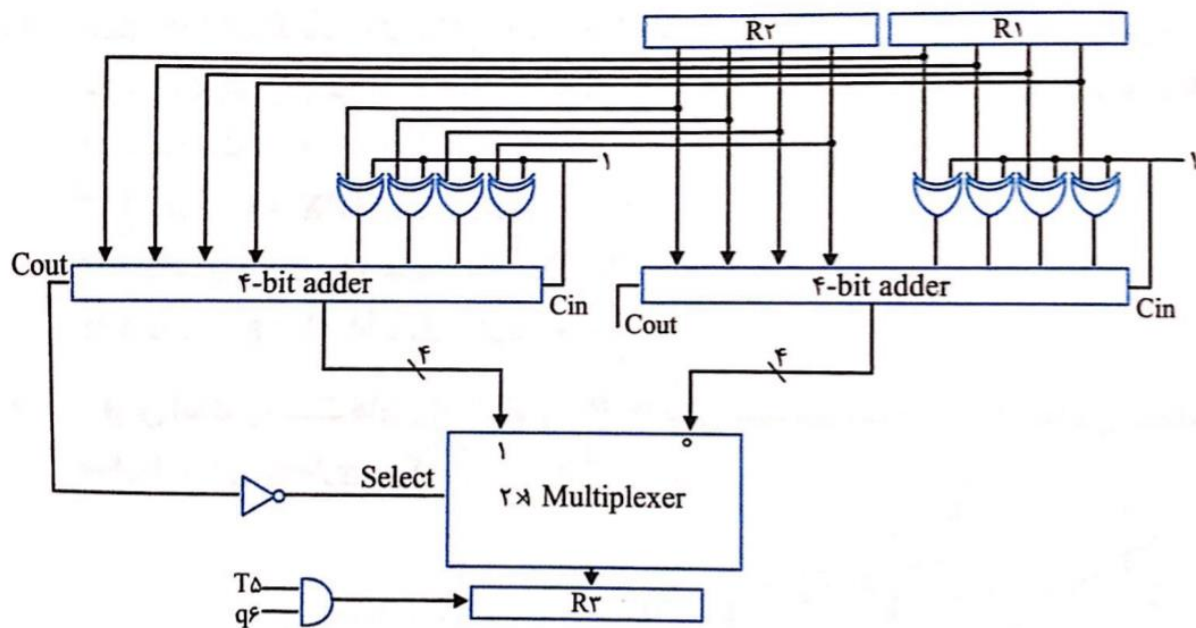
9) یک حافظه ی اصلی به بزرگی 256k کلمه و یک حافظه ی نهان به بزرگی 4 بلوک 4 کلمه ای موجود است. روش نگاشت مستقیم استفاده می شود. با فرض خالی بودن cache، نرخ برخورد (Hit Rate) در انتهای صدور آدرس های زیر از چپ به راست از طرف پردازنده کدام است؟

170,257,168,246,176,175,176,177,175,176,177,175,176,177,176,175,174,173,172,171,170,169,
168,167,168,165,164

10) یک سیستم حافظه با دو سطح cache را در نظر بگیرید. اطلاعات مورد نیاز را در جدول زیر پیدا می کنید. متوسط زمان دسترسی به این سیستم حافظه چقدر است.

L1	Hit	Time=1cycle
L1	Miss	Rate=1%
L2	Hit	Time=4cycle
L2	Miss	Rate=20%
L2	Miss	Penalty=150cycle

11) محتویات ثبات های 4 بیتی R2 و R1 اعداد بدون علامت است. وظیفه سخت افزار را کدام میکرو آپ بیان می کند؟



T5q6: if($R1 < R2$) then $R3 \leftarrow R1 - R2$ else $R3 \leftarrow R2 - R1$ (1)
T5q6: if($R1 > R2$) then $R3 \leftarrow R2 - R1$ else $R3 \leftarrow R1 - R2$ (2)
T5q6: if($R1 < R2$) then $R3 \leftarrow R2 - R1$ else $R3 \leftarrow R1 - R2$ (3)
T5q6: if($R1 > R2$) then $R3 \leftarrow R1 - R2$ else $R3 \leftarrow R1 - R2$ (4)

موفق باشید