



دانشگاه صنعتی امیرکبیر
(پلی تکنیک تهران)

دانشگاه صنعتی امیرکبیر
دانشکده‌ی مهندسی کامپیوتر و فناوری اطلاعات
پاییز ۱۳۹۵

آخرین مهلت ارسال: ساعت ۲۳:۵۵ روز ۲۷ مهر

تمرین سری ۵ درس مدارهای منطقی

تمرین‌های اختیاری

۱. تمرین‌های 3-5 و 4-5 از کتاب Roth, Fundamentals of Logic Design را حل کنید.

تمرین‌های اجباری

۱. با استفاده از جبر بول تساوی‌های زیر را اثبات یا رد کنید. $(x \odot y = xy + x'y' \text{ و } x \oplus y = xy' + x'y)$

a) $x.(y \oplus z) = xy \oplus xz$

b) $x + (y \oplus z) = (x + y) \oplus (x + z)$

c) $x.(y \odot z) = xy \odot xz$

d) $x + (y \odot z) = (x + y) \odot (x + z)$

۲. تابع f را به صورت مقابل در نظر بگیرید^۱:

$$f(A, B, C, D) = A'B'C' + A'C'D + BCD + ABC + AB'$$

الف) این تابع را به صورت Canonical Sum of Products بنویسید.

ب) این تابع را به صورت Canonical Product of Sums بنویسید.

ج) با استفاده از جدول کارنو این تابع را ساده کنید.

^۱ در این سؤال برای نوشتن فرم کانونی SOP یا POS مشابه آنچه در درس گفته شده است تمام لیترال‌های موردنیاز را بیاورید. در تمرین قبل صرفاً جهت این که در برخی منابع ممکن است فرم‌های ساده‌ی شده‌ی SOP یا POS را نیز در دسته‌ی فرم‌های کانونی قرار دهند با این عنوان در سؤال مطرح شده بود.

۳. توابع زیر را با استفاده از جدول کارنو ساده‌سازی کنید. (جواب را به فرم خواسته‌شده به دست آورید)

- a) $f(A, B, C, D) = \sum m(1, 3, 4, 7, 11)$ (SOP)
 b) $g(A, B, C, D) = \sum m(1, 5, 7, 9, 12, 14, 15)$ (SOP)
 c) $h(A, B, C, D) = \sum m(1, 3, 4, 7, 11) + \sum d(5, 12, 13, 14, 15)$ (SOP)
 d) $i(A, B, C, D) = \sum m(0, 2, 5, 7, 8, 10, 13, 15)$ (SOP)
 e) $j(A, B, C, D) = \sum m(2, 3, 4, 6, 9, 12, 13, 14)$ (POS)
 f) $k(A, B, C, D) = \prod M(4, 7, 9, 11, 12).D(0, 1, 2, 3)$ (POS)

۴. با استفاده از گیت‌های منطقی (AND، OR و NOT) مداری طراحی کنید که عدد غیر منفی باینری چهار بیتی ABCD (A بیت پرارزش و D بیت کم‌ارزش است) را دریافت کرده و در صورتی که این عدد فرد و از ۶ بزرگ‌تر است خروجی آن برابر یک و در غیر این صورت، خروجی آن برابر صفر گردد. (تابع موردنظر باید توسط جدول کارنو ساده‌شده و مدار حاصل رسم شود)

تمرین‌های امتیازی

۱. یک مدار منطقی با حداقل تعداد گیت طراحی کنید که کد باینری (ABCD) یک عدد را به کد Gray آن (XYZW) تبدیل کند. برای ساده‌سازی از جدول کارنو استفاده کنید.

۲. تجزیه‌ی عملیاتی (functional decomposition) یکی از روش‌هایی است که می‌توان با استفاده از آن تعداد گیت‌های مدارهای منطقی را کاهش داد. به این صورت که ممکن است بتوان مدار را طوری طراحی کرد که با چند بار استفاده کردن از بخشی از مدار، بتوان در تعداد گیت‌ها صرفه‌جویی کرد^۲. با استفاده از این روش تابع $f(A, B, C, D) = \sum m(0, 4, 8, 13, 14, 15)$ را با حداقل تعداد گیت‌ها پیاده‌سازی نمایید.

^۲ برای اطلاعات بیشتر، بخش 4-6 از کتاب

-
- تمرین‌های اختیاری صرفاً جهت آشنایی بیشتر دانشجویان با مباحث است و نیازی به تحویل آن نیست و امتیازی نیز نخواهد داشت.
 - تمرین‌های اجباری قسمت اصلی تمرین‌ها هستند که حل آن‌ها اجباری است و باید در موعد مقرر تحویل داده شوند.
 - در صورت پاسخ دادن به تمرین‌های امتیازی، نمره‌ی اضافی خواهید گرفت.
 - پاسخ‌های خود را در قالب فایل pdf در course این درس آپلود نمایید.
 - مهلت ارسال به هیچ عنوان تمدید نخواهد شد.
 - در صورتی که به اسکنر دسترسی ندارید، می‌توانید با کمک نرم‌افزار camscanner پاسخ‌های خود را اسکن نمایید. دقت بفرمایید که وضوح تصویر ارسال شده باعث می‌شود تا تصحیح آن راحت‌تر صورت بگیرد و اشتباهی در خواندن پاسخ شما رخ ندهد.
 - لطفاً فایلها به صورت زیر نام‌گذاری شوند. در غیر این صورت تصحیح نخواهد شد.
Student number, First name and last name, Homework number
 - به عنوان مثال:
93131036, Sudabe Mohamadzade, HomeWork1
 - لطفاً پاسخ‌ها تمیز و مرتب نوشته شوند ولی نیازی به تایپ آن‌ها نیست.
 - در صورت داشتن هرگونه سؤال، از طریق آدرس ایمیل زیر آن را مطرح نمایید.
s_mohaadzade@aut.ac.ir
-