

دانشگاه منعتی امیر کیس (بای تعنید تیران) آخرین مهلت ارسال: ساعت ۲۳:۵۵ روز ۱۱ آبان

تمرین سری ۷ درس مدارهای منطقی

تمرینهای اختیاری

۱. تمرينهاي 9.8، 9.8 و 9.27 از كتاب Roth, Fundamentals of Logic Design را حل كنيد.

تمرینهای اجباری

۱. میخواهیم مداری طراحی کنیم که یک عدد صحیح ۴ بیتی ABCD (در سیستم 2's Complement) را به منفی این عدد (XYZW) در همین سیستم تبدیل کند. این مدار را با روشهای زیر پیادهسازی کنید.

- a) به فرم SOP و با استفاده از گیتهای پایه (AND, OR, NOT).
 - b) با استفاده از Decoder ۴ به ۱۶ و گیت OR.
- c (سایز PLA) با استفاده از PLA (سایز PLA) مناسب برای این مدار را تعیین کنید.)

۲. با استفاده از یک دیکدر 74154 و یک یا چند 7400 یک جمع کننده دودویی طراحی کنید که دو عدد دوبیتی را با هم جمع کند و حاصل سه بیتی را تولید کند. این جمع کننده باید دارای یک ورودی enable به صورت Active High باشد که وقتی یک است جمع کننده فعال و عملیات جمع را انجام می دهد و وقتی صفر است خروجی جمع کننده برابر 000 است.

۳. در این تمرین می خواهیم با استفاده از زبان Verilog، با استفاده از دیکدرهای ۲ به ۴ یک دیکدر ۳ به ۸ بسازیم. برای اینکار ابتدا یک دیکدر ۲ به ۴ را به صورت یک ماجول با نام my2x4Decoder و فقط با استفاده از دستور assign بنویسید. سپس با استفاده از این ماجول، یک ماجول دیگر به نام my3x8Decoder بنویسید که یک دیکدر ۳ به ۸ را پیادهسازی کند (در ماجول my3x8Decoder می توانید علاوه بر دو بار فراخوانی ماجول my3x8Decoder از گیتهای my3x8Decoder نیز استفاده کنید).

تمرینهای امتیازی

۱. با استفاده از Decoder ۴ به ۱۶ (یک عدد) و بافر سه حالته (۸ عدد) یک گیت OR (با تعداد ورودی دلخواه) و گیت NOT (یک عدد) یک مدار قدرمطلق گیر برای اعداد ۴ بیتی (2's Complement) طراجی کنید.

۲. یک Decoder ۴ به ۱۶ دارای دو ورودی enable به صورت Active Low و خروجی Active Low را تنها با
 استفاده از یک یا چند 74139 و در صورت نیاز 7404پیاده سازی کنید.

- تمرینهای اختیاری صرفاً جهت آشنایی بیشتر دانشجویان با مباحث است و نیازی به تحویل آن نیست و امتیازی
 نیز نخواهد داشت.
 - تمرینهای اجباری قسمت اصلی تمرینها هستند که حل آنها اجباری است و باید در موعد مقرر تحویل داده شوند.
 - در صورت پاسخ دادن به تمرینهای امتیازی، نمره ی اضافی خواهید گرفت.
 - پاسخهای خود را در قالب فایل pdf در course این درس آیلود نمایید.
 - مهلت ارسال به هیچ عنوان تمدید نخواهد شد.
- درصورتی که به اسکنر دسترسی ندارید، می توانید با کمک نرم افزار camscanner پاسخهای خود را اسکن نمایید. دقت بفرمایید که وضوح تصویر ارسال شده باعث می شود تا تصحیح آن راحت تر صورت بگیرد و اشتباهی در خواندن پاسخ شما رخ ندهد.
 - لطفاً فایلها بهصورت زیر نام گذاری شوند. در غیر این صورت تصحیح نخواهد شد.

Student number, First name and last name, Homework number

• بهعنوانمثال:

93131036, Sudabe Mohamadzade, HomeWork1

- لطفاً یاسخها تمیز و مرتب نوشته شوند ولی نیازی به تایپ آنها نیست.
- در صورت داشتن هرگونه سؤال، از طریق آدرس ایمیل زیر آن را مطرح نمایید.

s mohamadzade@aut.ac.ir