



دستور کار:

- هنگام تحویل تمرینات، فیلدهای تاریخ، نام و نام خانوادگی و شماره دانشجویی را پر کنید.
- دانشجویان می‌توانند در حل تمرینات به صورت دوتایی یا چندتایی با هم همفکری و بحث نمایند ولی هر شخص می‌بایست در نهایت جواب و استدلال خودش را به صورت انفرادی بنویسد و در صورت شباهت جواب‌های دو یا چند نفر، تمامی افراد نمره را از دست خواهند داد!
- تحویل تمرینات **فقط** به صورت الکترونیکی خواهد بود.
- در نسخه‌ی الکترونیکی، پاسخ‌ها در فایل سوالات نوشته شود و به هیچ وجه صورت سوالات را پاک نکنید!
- برای تحویل نسخه الکترونیکی، تمرینات را قبل از موعد تحویل در سامانه Ceit Online Courses صفحه‌ی درس با فرمت **pdf** آپلود نمایید.
- پاسخ‌ها و روال حل مسائل را به صورت دقیق و شفاف بیان کنید.
- از خط خوردگی و نگارش ناخوانا بپرهیزید.
- اگر فکر می‌کنید سوالی چندین تفسیر دارد، با در نظر گرفتن فرض‌های منطقی و بیان شفاف آن‌ها در برگه، اقدام به حل آن نمایید.
- واحدهای اعداد فراموش نشود!
- دانشجویان عزیز، تمرینات مشخص شده در «بخش اول: سؤالات اختیاری» برای تمرین بیشتر شما در منزل طراحی شده است و نیازی به تحویل جواب آن‌ها نیست.
- برای حل تمرین‌های اختیاری به **کتاب مانو** که در fileserver قرار دارد مراجعه کنید و در صورت بروز ابهام و سؤال در حل این تمرین‌ها، در زمان کلاس حل تمرین، به تدریس‌یار کلاس خود مراجعه نمایید.



بسمه تعالی
طراحی مدارهای منطقی
نیمسال اول ۹۸-۹۷
تمرین (۱۰)



دانشکده مهندسی کامپیوتر

مهلت تحویل: ۱۳/۰۹/۱۳۹۷

دانشگاه صنعتی امیرکبیر

شماره دانشجویی:

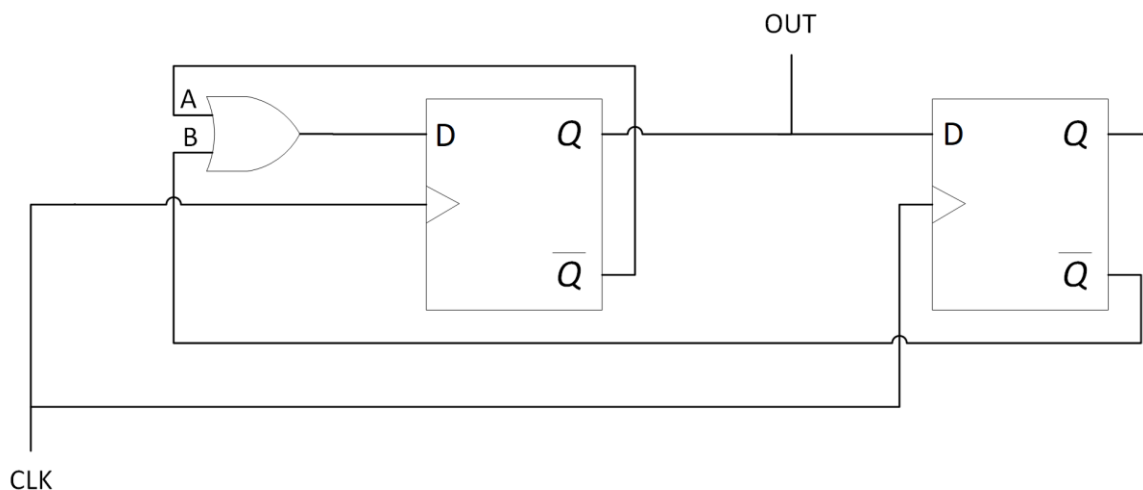
نام و نام خانوادگی:

■ بخش اول : سوالات اختیاری

سوالات ۱-۶ ، ۲-۶ ، ۳-۶

■ بخش دوم : سوالات اصلی

۱. (۳۰ نمره) مدار زیر را در نظر گرفته و به سوالات زیر پاسخ دهید:





بسمه تعالی
طراحی مدارهای منطقی
نیمسال اول ۹۸-۹۷
تمرین (۱۰)



دانشکده مهندسی کامپیوتر

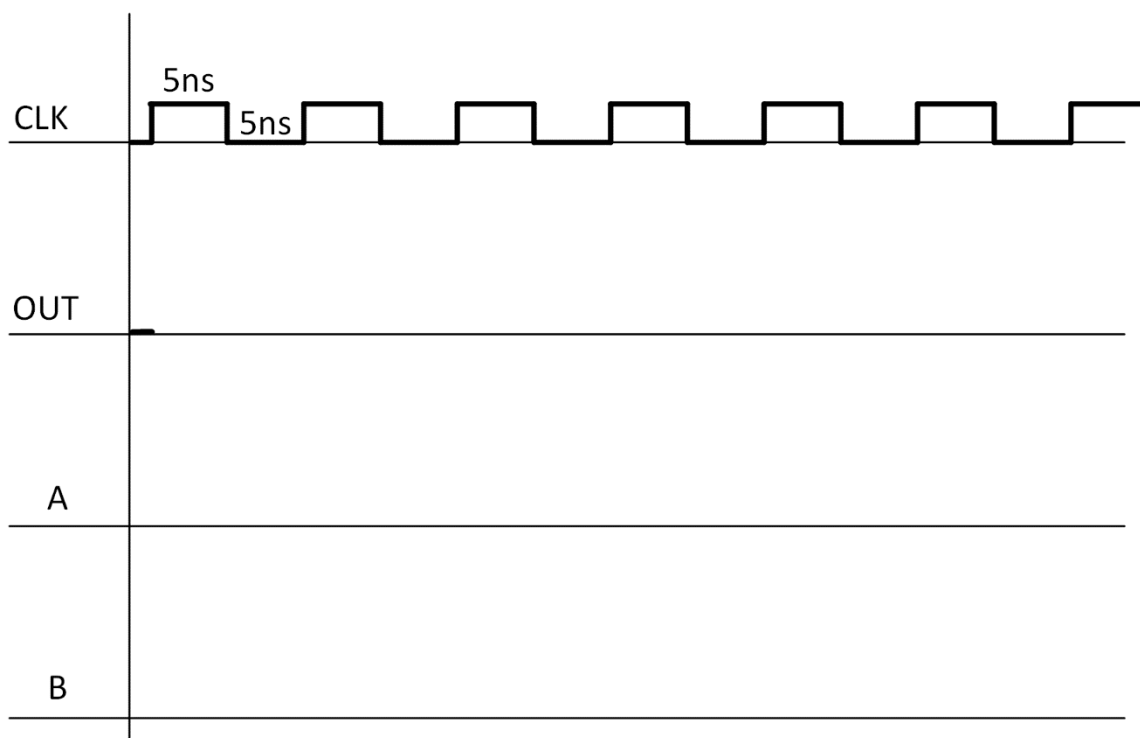
مهلت تحویل: ۱۳/۰۹/۱۳۹۷

دانشگاه صنعتی امیرکبیر

شماره دانشجویی:

نام و نام خانوادگی:

الف) با فرض دادن ورودی کلاک و خروجی OUT با مقدار اولیه‌ی برابر با صفر، دیاگرام زمانی زیر را کامل کنید.



ب) duty cycle سیگنال خروجی OUT را مشخص کنید.

ج) برای هر یک از تأخیرهای نشان داده شده در هر سطر جدول زیر، ماکزیمم فرکانس کاری مدار را به دست آورید. همچنین مشخص نمایید که آیا هر یک از مدارها با فرکانس ۱۵۰ مگاهرتز کار می‌کند یا نه (Y معادل با کار کردن است). تأخیر گیت NOR را 1ns در نظر بگیرید.



بسمه تعالی
طراحی مدارهای منطقی
نیمسال اول ۹۸-۹۷
تمرین (۱۰)



دانشکده مهندسی کامپیوتر

مهلت تحویل: ۱۳/۰۹/۱۳۹۷

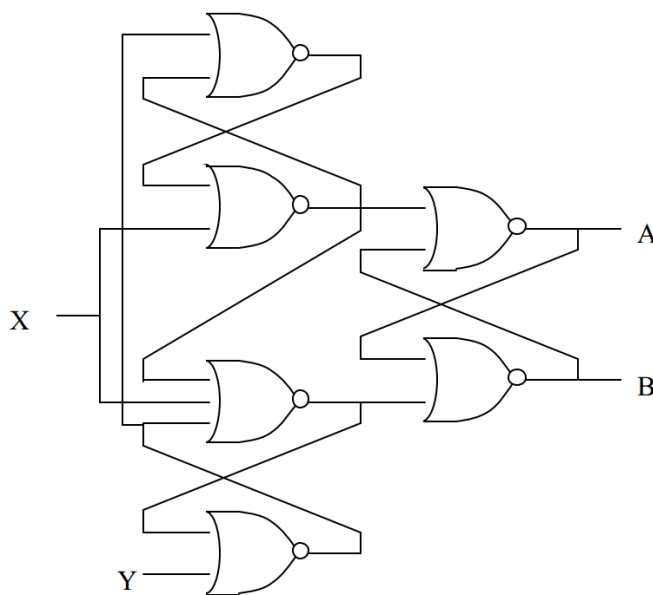
دانشگاه صنعتی امیرکبیر

شماره دانشجویی:

نام و نام خانوادگی:

Hold time	Setup time	Propagation delay (clock to Q)	Max. frequency	(Y/N)
1.5ns	2.9ns	3.5ns		
1ns	1.75ns	1.5ns		
1ns	1.7ns	0.75ns		
1ns	1.1ns	2ns		

۲. (۳۰ نمره) با توجه به مدار شکل زیر و شکل موج‌های مشخص شده برای سیگنال‌های X و Y، به سوالات زیر پاسخ دهید:





بسمه تعالی
طراحی مدارهای منطقی
نیمسال اول ۹۷-۹۸
تمرین (۱۰)



دانشکده مهندسی کامپیوتر

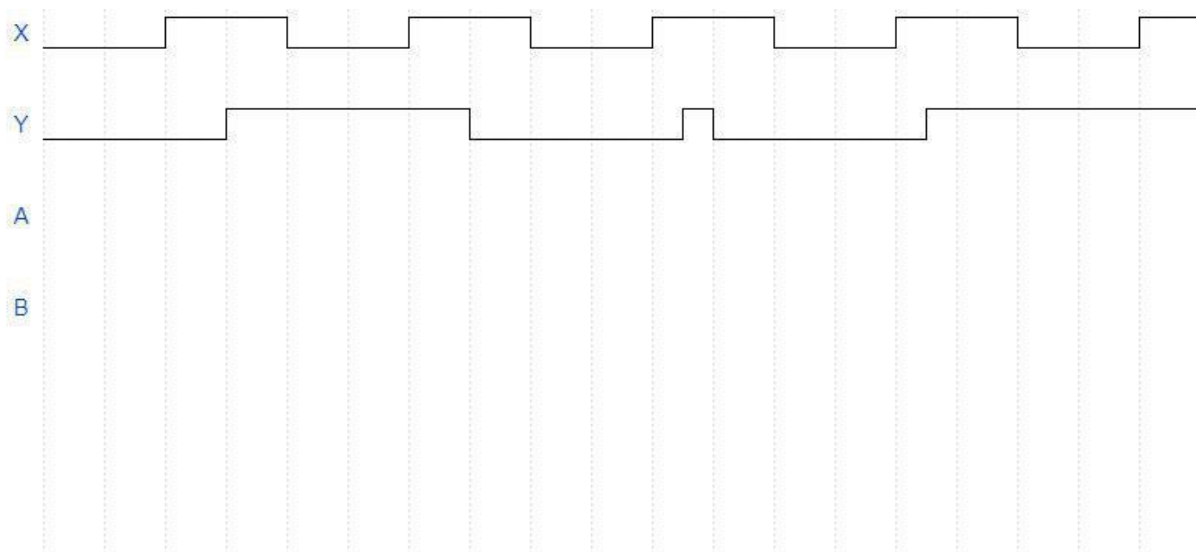
مهلت تحویل: ۱۳/۰۹/۱۳۹۷

دانشگاه صنعتی امیرکبیر

شماره دانشجویی:

نام و نام خانوادگی:

الف) شکل موج A و B را رسم نمایید.



ب) این مدار چه عملکردی دارد؟ تأخیر گیت NOR را 1 ns در نظر بگیرید.

ج) (این بخش امتیازی است) با در نظر گرفتن مسیر سیگنال‌های ورودی تا خروجی، آیا می‌توانید تأخیر کلی ورودی‌ها به خروجی‌ها و همچنین زمان‌های setup و hold را محاسبه کنید؟



بسمه تعالی
طراحی مدارهای منطقی
نیمسال اول ۹۸-۹۷
تمرین (۱۰)



دانشکده مهندسی کامپیوتر

مهلت تحویل: ۱۳/۰۹/۱۳۹۷

دانشگاه صنعتی امیرکبیر

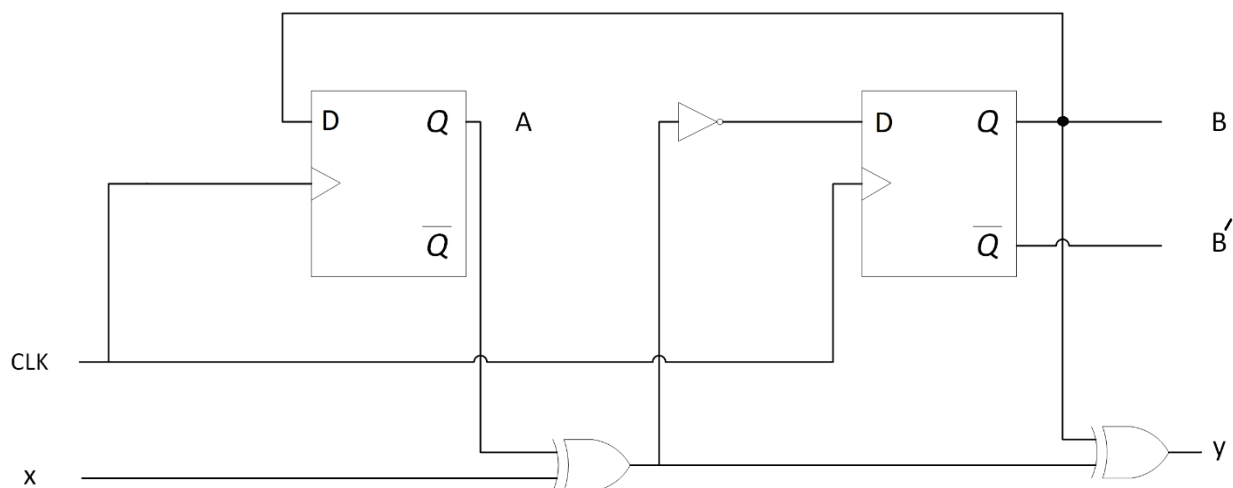
شماره دانشجویی:

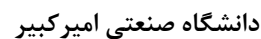
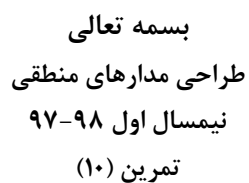
نام و نام خانوادگی:

۳. (۲۰ نمره) مدار ترتیبی نشان داده شده در شکل زیر شامل دو فلیپ فلاپ D، یک ورودی x و یک خروجی y است.

الف) جدول حالت این مدار را بکشید.

ب) عملکرد این مدار را توضیح دهید.





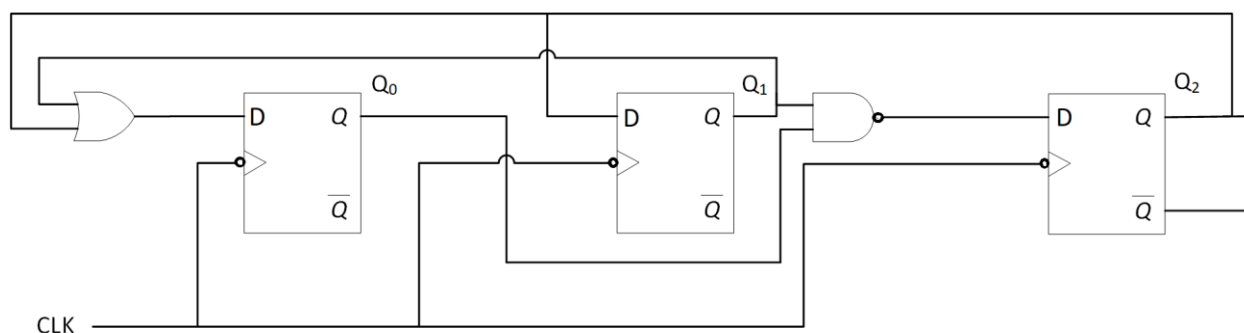
دانشکده مهندسی کامپیوتر

مهلت تحويل: ۱۳۹۷/۰۹/۱۳

شماره دانشجویی:

نام و نام خانوادگی:

۴. (۲۰ نمره) دیاگرام زمانی را برای سیگنال‌های Q_0 ، Q_1 و Q_2 مدار شکل زیر (به ازای ۴ سیکل کلاک کامل) رسم نمایید. فرض نمایید مقدارهای اولیه‌ی همه‌ی سیگنال‌ها صفر است و تمامی فلیپ فلاپ‌ها حساس به لبه‌ی منفی هستند.



موفق باشید

گروه تدریس یاری