

به نام خدا

تمرین ۱

آزمایشگاه ریزپردازنده

(جلسه اول)

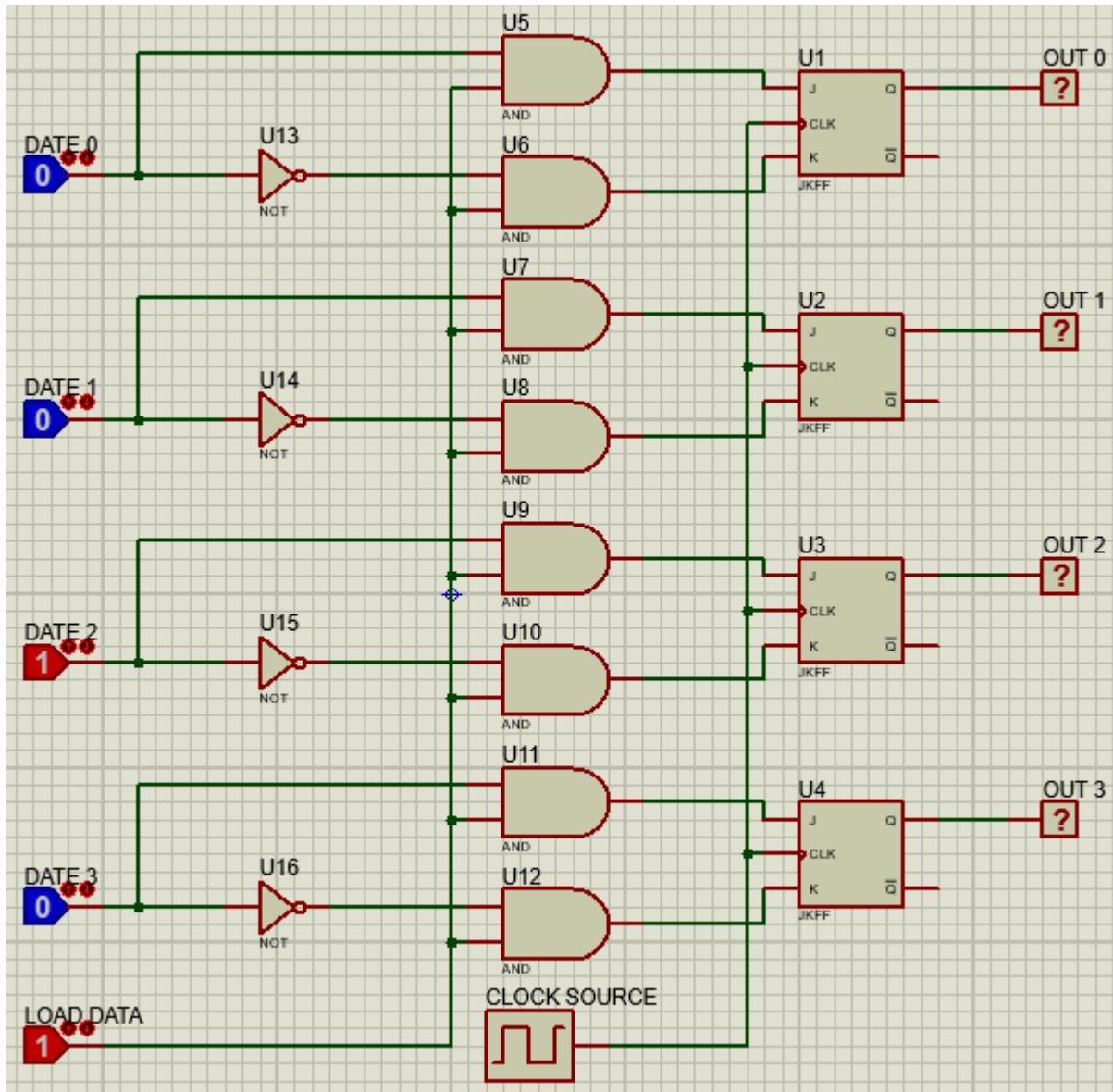
نام و نام خانوادگی: علی رضائی نژاد - کیمیا تقوی

شماره دانشجویی: ۹۶۰۱۸۴۱۵۶ - ۹۶۲۰۱۱۳۳۸

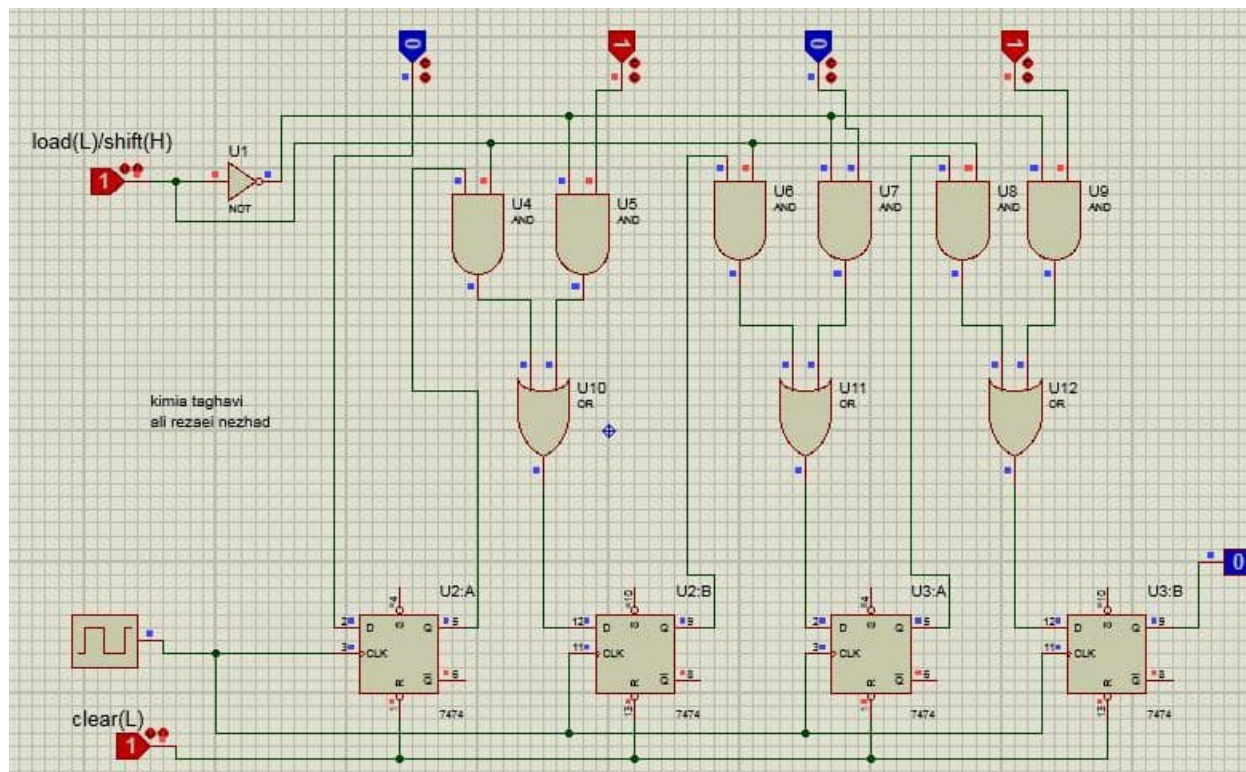
مشخصه درس: ۹۱۵۵۷

نام استاد: مهدی یار نوری رضائی

طراحی یک ثبات ۴ بیتی



خط خروجی				خط ورودی				پایه بارگذاری	پالس ساعت
O ₀	O ₁	O ₂	O ₃	D ₀	D ₁	D ₂	D ₃		
0	0	1	0	0	0	1	0	1	↑
0	0	0	0	0	0	1	0	0	↓
0	0	1	0	0	0	1	0	1 → 0	↑



۱- نحوه عملکرد مدار را توضیح دهید.

این مدار تاخیر دهنده شبیه به یک عنصر تاخیر دهنده ساعت عمل می کند به این ترتیب که هر ورودی به آن می دهیم در یک فاصله زمانی مشخصی بعدا همان ورودی را به صورت خروجی دریافت می کنیم.

از این رو این فلیپ فالپ را فلیپ فالپ تاخیر (Delay) می نامند. این فلیپ فالپ یک ورودی به نام D دارد.

۲- عمل انتقال از کدام بیت آغاز میشود؟

بیت D0

برای مدار این بخش جدول عملکرد زیر را کامل کنید:

پایه خروجی	خط ورودی				پالس ساعت	پایه بارگذاری/انتقال	پایه بازنشانی
Output	D ₀	D ₁	D ₂	D ₃			
0	0	1	0	1	↓	1	1
0	0	1	0	1	↓	1	0
1	0	1	0	1	↑	0	1
0	0	1	0	1	↓	0	0