

به نام خدا

درس طراحی سیستم‌های مبتنی بر ASIC/FPGA

دکتر مهدی شعبانی

دانشکده مهندسی برق

دانشگاه صنعتی شریف

تمرین سری سوم

نیمسال دوم ۱۴۰۳-۱۴۰۲

- برای تحویل تمرین، تمامی فایل‌ها از جمله مازول‌ها و تست‌بنچ‌ها به همراه گزارشی از نحوه‌ی انجام کار به همراه نتایج مربوطه را در سامانه آپلود کنید. برای تحویل کدها، فقط فایل‌های مربوط به مازول‌ها و تست‌بنچ‌ها را در فولدرهای جداگانه قرار دهید (هر فولدر مربوط به هر سؤال و هر بخش نیز در فولدر جداگانه). برای سؤالات دارای فایل‌های اضافی مثل فایل مموری یا txt آن‌ها را نیز تحویل دهید. از ارسال کل پروژه پرهیز کنید.

- کد تحویل داده شده توسط شما باید قابل سنتز و شبیه‌سازی باشد و در صورت این که کد سنتز و شبیه‌سازی نشود، نمره‌ای به آن تعلق نمی‌گیرد.

- مشورت و کمک گرفتن از یک‌دیگر، جستجو در اینترنت و کتاب‌ها و.... کاملاً جایز می‌باشد ولی تمرین باید توسط خود شما انجام شود. در صورت مشاهده شباهت غیرعادی نمره سؤال برای همه‌ی افراد کاملاً صفر در نظر گرفته می‌شود.

- سعی کنید در تمرین برنامه‌نویسی، هم از سطح رفتاری و هم سطح جریان داده استفاده کنید تا به هر دو سطح مسلط شوید.

- توجه کنید که برای هر سؤال باید یک گزارش از نحوه‌ی انجام کار به همراه بلوک دیاگرام ساختار پیاده‌سازی شده به همراه توضیحات خواسته شده و نتایج شبیه‌سازی بیان و صحت عملکرد با استفاده از تست بنچ تأیید شود.

- این تمرین برای تمرین کدزنی و شبیه‌سازی شما در نظر گرفته شده است و صرفاً صورت سؤالات طولانی است و هدف اصلی افزایش تسلط شما در کدزنی می‌باشد؛ از انجام این تمرین نهایت لذت را ببرید!

در این تمرین با IP Core و مزایای استفاده از آن‌ها آشنا می‌شوید. توصیه می‌شود برای این تمرین از نرم‌افزار ISE استفاده کنید و برای این تمرین نیاز به سنتز، شبیه‌سازی به منظور بررسی عملکرد و محاسبه توان و فرایند پیاده‌سازی به همراه ایجاد قید فرکانس کلاک و به دست آوردن سرعت مدار خود دارید.

بخش اول)

الف- با استفاده از IP Core ضرب و جمع ممیز شناور زایلینکس، یک ALU ماتریسی با قابلیت ضرب، جمع و تفریق را پیاده‌سازی نمایید. در این مرحله نیاز است تا کد شما از لحاظ مصرف منابع بهینه باشد؛ بنابراین فقط از یک ضرب کننده و یک جمع کننده استفاده کنید. توجه کنید که هر بعد ماتریس‌ها کمتر از ۴ درایه نباید باشد و درایه‌های ماتریس‌ها را ممیز شناور ۳۲ بیتی (Single-Precision Floating Point) در نظر بگیرید.

ب- کد قبلی خود را با استفاده از ModelSim یا Isim شبیه‌سازی نمایید و از صحت عملکرد مدار خود اطمینان حاصل کنید.

ج- با استفاده از شبیه‌سازی، توان ایستا و پویای مدار خود را به دست آورید. برای این کار نیاز دارید تا چند خط کد به تست‌بنچ نوشته شده در قسمت قبلی اضافه شود که با کمی جستجو یافت می‌شود. سپس با استفاده از نرم‌افزار xPower Analyzer، توان مصرفی محاسبه می‌شود.

د- حال مدار خود را سنتز نمایید و منابع مصرف شده (مساحت) مدار خود را گزارش کنید.

ه- حال با استفاده از ایجاد Constraint مربوط به سرعت کلاک، بیشترین فرکانس و سرعت مدار خود را با آزمایش و خطا به دست آورید. توجه نمایید که کد زده شده باید تا حد امکان برای سرعت بالا بهینه باشد؛ بنابراین سعی کنید مدار خود را به صورت Sequential پیاده‌سازی کنید و از تکنیک‌هایی مثل PipeLine نیز استفاده کنید.

بخش دوم) حال قسمت اول را بدون استفاده از IP Core انجام دهید و تفاوت در نتایج را توجیه کنید. توجه کنید که با مراجعه به سندهای فنی مربوط به IP Core، تمامی قیدهای طراحی مثل مدیریت Exception‌ها را باید پیاده‌سازی کنید. راهنمایی: در واقع برای این قسمت از همان ساختار بخش قبل استفاده نمایید با این تفاوت که ضرب و جمع دو عدد ممیز شناور نیز باید توسط خودتان پیاده‌سازی شود. برای این بخش نیز نیاز است تا مساحت، سرعت و توان مصرفی به همراه شبیه‌سازی‌های مربوطه که در بخش اول انجام دادید، تکرار شود.

بخش سوم) سعی کنید با تحقیق و بررسی و استفاده از مباحث طرح شده در تمرین قبل، مزایای استفاده از IP Core‌ها را مطرح و در مورد آن‌ها بحث کنید.

توجه: ورودی‌ها به صورت Stream وارد بلوک می‌شوند و برای محاسبات خود نیاز دارید تا بعد از مدت زمانی ماتریس خروجی را به صورت Stream تولید نمایید. توجه کنید که مدار شما باید دارای بلوک کنترلی باشد و استفاده از حلقه‌های for و while به دلیل عدم امکان پیاده‌سازی و یا پیاده‌سازی به صورت Combinational مجاز نیست. توجه کنید که اگر از حلقه‌ی for و تساوی‌های blocking استفاده کنید، مدار شما به شدت کند خواهد شد.

موفق باشید