

## 中国科学院计算技术研究所 1998 年硕士研究生入学考试试卷 计算机原理与系统结构

### 一、填空(每空 1 分,共 30 分)

1. 三种基本的逻辑运算是\_\_\_\_\_, \_\_\_\_\_ 和 \_\_\_\_\_ 运算,但从逻辑运算功能完备性看,仅需要单一的一种逻辑门电路就可以实现了,这种门电路是\_\_\_\_\_ 门或\_\_\_\_\_ 门。
2. 动态 MOS 存储器的刷新方式通常可分为\_\_\_\_\_ 和 \_\_\_\_\_ 两类。
3. 主频为 16MHz 的微处理器,平均每条指令的执行时间为两个机器周期,每个机器周期由两个时钟脉冲组成,则存储器为“零等待”时,机器运行速度为\_\_\_\_\_ MIPS;若两个机器周期有一个访问存储器周期,需要插入两个时钟等待时间,则机器的运行速度为\_\_\_\_\_ MIPS。
4. INTEL80386 处理器中主要功能部件包括\_\_\_\_\_, \_\_\_\_\_, \_\_\_\_\_ 等;该处理器的指令预取队列长度为\_\_\_\_\_ 字节。
5. 计算机在存取和传送数据的过程中,常用的数据校验方法有\_\_\_\_\_, \_\_\_\_\_ 和 \_\_\_\_\_ 等。
6. 有一字长为 24 位的浮点数,阶码 6 位用移码表示,尾数 18 位用补码表示,基数为 2,则非规格化数所能表示的数的范围为\_\_\_\_\_, 规格化数所能表示的数的范围为\_\_\_\_\_。
7. 设基址寄存器的内容为 2000H,变址寄存器的内容为 03A0H,指令的地址码部分为 3FH,当前正在执行的指令所在地址为 2B00H,则在考虑基址的前提下,变址寻址方式下访存的有效地址为\_\_\_\_\_, 相对寻址方式访存的有效地址为\_\_\_\_\_。
8. 从数据流和指令流的角度来分类,计算机可分为\_\_\_\_\_, \_\_\_\_\_, \_\_\_\_\_ 和 \_\_\_\_\_ 四种类型。
9. 在多级存储体系中,虚拟存储器的主要功能是\_\_\_\_\_, Cache 的主要功能是\_\_\_\_\_。
10. 输入输出系统的数据传送控制方式包括\_\_\_\_\_, \_\_\_\_\_, \_\_\_\_\_ 和 \_\_\_\_\_ 等。

### 二、选择题(四选一)(每题 2 分,共 20 分)

1. 冯·诺依曼型计算机的基本工作方式是  
(1)控制流启动方式  
(2)多指令流多数据流方式  
(3)微程序方式  
(4)数据流启动方式
2. 从用户观点看,评价计算机系统性能的综合参数是  
(1)指令系统  
(2)吞吐率  
(3)主存容量  
(4)主频率



3. 适合于科学计算的数据表示形式为

- (1) 字符串
- (2) 定点数
- (3) 二十进制数
- (4) 浮点数

4. 设浮点数阶的基数为 8, 尾数用模 4 补码表示。试指出下列浮点数中哪个是规格化数

- (1) 11.111000
- (2) 00.000111
- (3) 11.101010
- (4) 11.111101

5. 在计算机系统中, 表征系统运行状态的部件是

- (1) 程序状态寄存器
- (2) 累加寄存器
- (3) 程序计数器
- (4) 中断寄存器

6. 磁盘存储器的记录方式一般采用

- (1) 调频制
- (2) 不归零制
- (3) 调相制
- (4) 归零制

7. 微程序控制器中, 机器指令与微指令的关系是

- (1) 一段机器指令组成的程序由一条微指令来执行
- (2) 每条机器指令由一段微指令组成的微程序解释执行
- (3) 每条机器指令由一条微指令来执行
- (4) 一条微指令由若干条机器指令解释执行

8. 在多道程序设计中, 最重要的寻址方式是

- (1) 相对寻址
- (2) 间接寻址
- (3) 立即寻址
- (4) 按内容寻址

9. 相联存储器的访问方式是

- (1) 先进先出顺序访问
- (2) 按地址访问
- (3) 无地址访问
- (4) 按内容访问

10. 从以下有关 RISC 的描述中, 选择正确的描述

- (1) 为了实现兼容, 各公司新设计的 RISC 计算机, 是从原来 CISC 系统的指令系统中



挑选一部分实现的。

(2)早期的计算机比较简单,采用 RISC 技术后,计算机的体系结构又恢复到早期的情况

(3)RISC 的主要目标是减少指令数,因此允许以增加每条指令的功能的方法来减少指令系统所包含的指令数。

(4)以上说法都不对。

### 三、综合题(共 50 分)

1. 现代高性能计算机的运算速度越来越快,其实现高性能的关键技术主要有两方面,它们是什么? 举例说明。(6 分)

2. 试设计出计算机指令系统中的八种指令操作,使得该指令操作集合具有基本算术运算,逻辑运算和控制功能的完备性,并加以简要说明。(8 分)

3. 某机的 16 位单字长访内存指令格式如下:(8 分)

0	3	4	5	6	7	8	15
OP	M	I	X				D

其中 D 为形式地址,用补码表示(其中一位为符号位),I 为间接/直接寻址方式:I=1 为间址,I=0 为直接寻址方式;M 为寻址模式:0 为绝对地址,1 为基地址寻址,2 为相对寻址,3 为立即寻址;X 为变址寻址。设 PC, Rx, Rb 分别为指令计数器,变址寄存器和基址寄存器,E 表示有效地址。试解答如下问题。

(1)在非间址情况下,写出各寻址方式计算有效地址的表达式。

(2)设基址寄存器为 14 位,在非变址直接基址寻址时,确定可寻址的存储器地址范围是多少?

(3)间接寻址时,若不允许多重间址,寻址范围是多少?

(4)若允许多重间址,寻址范围又是多少?

4. 表 1 给出八条微指令 I1 ~ I8 所包含的微命令控制信号。试设计微指令控制字段格式,要求所用控制位最少,而且保持微指令本身内在的并行性。(8 分)

表 1:

微指令	所包含微命令
I1	abcde
I2	adfg
I3	bh
I4	c
I5	cegi
I6	ahj
I7	cdh
I8	abh

国科大计算机考研全套视频和资料, 真题、考点、典型题、命题规律独家视频讲解!

详见: 网学天地 ([www.e-studysky.com](http://www.e-studysky.com)) ; 咨询QQ: 2696670126

5. 试用全加器和与非门, 设计一种 8421 码十进制加法器。(10 分)

6. 设被除数绝对值小于除数绝对值, 即  $|X| < |Y|$ , 商采用末位“恒置一”的舍入法。  
即  $[Q]_{\text{补}} = Q_0.Q_1Q_2\cdots Q_{n-1}1$ 。  $R_n$  为除法规则最后得到的余数。求证:

$$[X]_{\text{补}} = [YQ]_{\text{补}} + [2^{-n}R_n]_{\text{补}} \quad (10 \text{ 分})$$