



نيم سال اول 1404-1403

زمان آپلود: چهارشنبه 18 مهر 1403

زمان تحويل: جمعه 27 مهر (ساعت 23:29)

لطفا برای تحویل تمرینها به نکات زیر توجه کنید:

- حتما در بالای گزارش، نام، نامخانوادگی و شمارهی دانشجویی اعضای گروه ذکر شود.
  - یکی از اعضای گروه پاسخ تمرین را آپلود کند.

هدف از این تمرین کامپیوتری پیادهسازی pipeline پردازنده MIPS با معماری مجموعه دستورات زیر است.

Registers	32 32-bit integer registers (R0 – R31), 32 32-bit floating point registers (F0 – F31),
Addressing Modes	2 32-bit integer register (hi, lo)  Register, Immediate, PC Relative, Base

R-Type	add, addu, sub, subu, slt, sltu, and, or, xor, nor, sll, srl, sla, sllv, arlv, slav, jr, jalr, mult, multu, div, divu, mfhi, mthi, mflo, mtlo
I-Type	addi, addiu, slti, sltiu, andi, ori, xori, lui, lw, sw, beq, bne
J-Type	j, jal
FR-Type	add.s, sub.s, mul.s, div.s, abs.s, neg.s, c.eq.s, c.lt.s, c.le.s add.d, sub.d, mul.d, div.d, abs.d, neg.d, c.eq.d, c.lt.d, c.le.d
FI-Type	l.s, s.s, l.d, s.d, bc1t, bc1f

در گام اول امکان اجرای دستوراتی که به صورت پررنگ (Bold) مشخص شده اند را در کد وریلاگ ارسالی (پیاده سازی Single-Cycle) فراهم کنید. سپس با اضافه کردن رجیسترهای لازم پردازنده را به صورت پایپ لاین درآورید. در این مرحله نیازی به تشخیص سخت افزاری مخاطره های داده ای و کنترلی (Data and Control Hazard) نیست و این مخاطره ها را با استفاده از افزودن دستور nop در برنامه حل میکنیم.

برای تست پردازنده ی خود یک برنامه بنویسید که بزرگترین عنصر یک آرایه ی ۱۰ عنصری از اعداد صحیح علامت دار ۳۲ بیتی را پیدا کند.

## روش ارزیابی:

- پیاده سازی پردازنده ۱۰۰ نمره دارد
- ۰ ۱۵ نمره روش کدینگ (مسیر داده به صورت ساختاری و واحد کنترل به صورت ترکیبی)
  - ۰ ۲۵ نمره طراحی مسیر داده و واحد کنترل (به همراه کد وریلاگ باید بارگذاری شود)
    - ۰ ۴۰ نمره صحت طراحی با برنامه ی طراحی شده توسط شما
    - ۰ ۲۰ نمره صحت طراحی با برنامه ی طراحی شده توسط دستیاران آموزشی