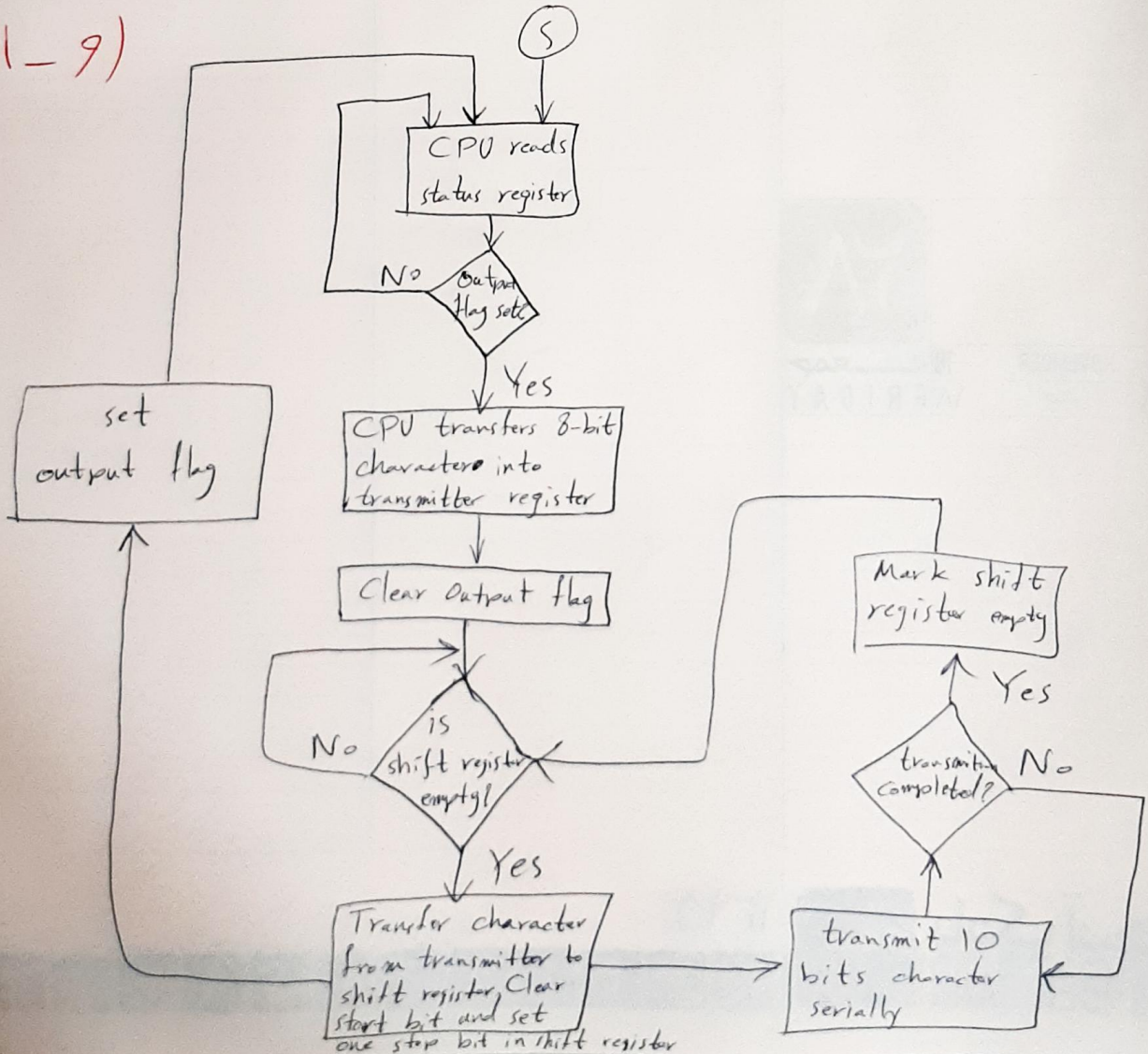
11-2)

Interface	A	B	Control	status
1	10000000	10000001	10000010	10000011
2	01000000	01000001	01000010	01000011
3	00100000	00100001	00100010	00100011
4	00010000	00010001	00010010	00010011
5	00001000	00001001	00001010	00001011
6	00000100	00000101	00000110	00000111

11-9)



11 - 13

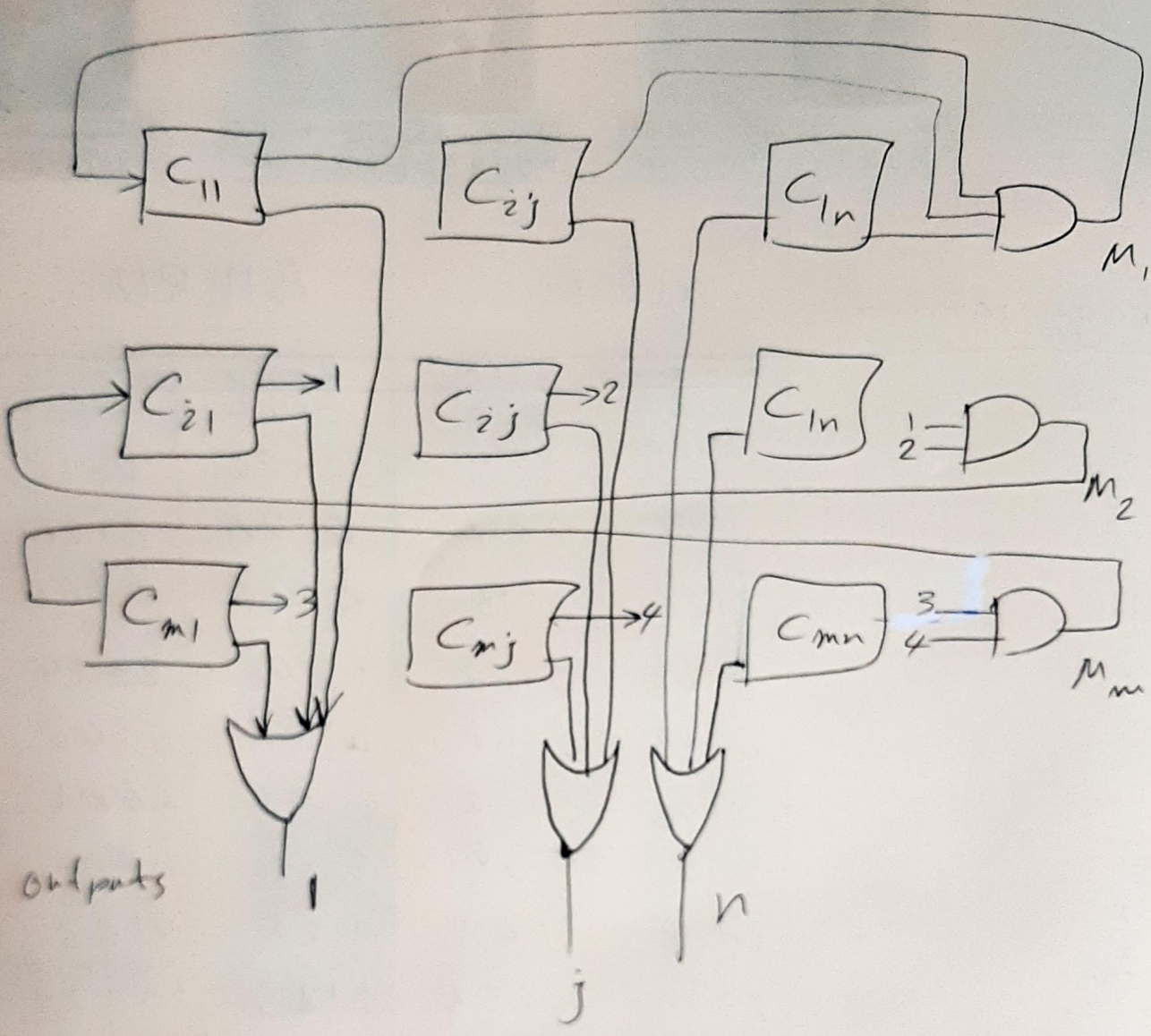
a. $$\frac{k(B)}{(m-n)\left(\frac{B}{sec}\right)} = \frac{k}{m-n} \ (sec)$$

b. $$\frac{k}{n-m} \ (sec)$$

C. چون m=n می باشد و بیت ریت فرستنده و گیرنده یکسان است به FIFO نیاز نیست.

11-23)

IST	A	B	C	I_0	I_1	I_2	I_3	I_4	I_5	I_6	I_7
0	X	X	X	0	0	0	0	0	0	0	0
1	0	0	0	1	X	X	X	X	X	X	X
1	0	0	1	0	1	X	X	X	X	X	X
1	0	1	0	0	0	1	X	X	X	X	X
1	0	1	1	0	0	0	1	X	X	X	X
1	1	0	0	0	0	0	0	1	X	X	X
1	1	0	1	0	0	0	0	0	1	X	X
1	1	1	0	0	0	0	0	0	0	1	X
1	1	1	1	0	0	0	0	0	0	0	1


C_{11}
C_{2j}
C_{1n}
M_1
C_{21}
1
C_{2j}
2
C_{1n}
1/2
M_2
C_{m1}
3
C_{mj}
4
C_{mn}
3/4
M_m
outputs
1
j
n

12-3

۱۰ پایه ≃ ورودی ، ۴ تا برای چیپ سلکت ، ۸ تا برای ورودی

۲ تا برای power . در مجموع ۲۴ تا پایه ≃

12-5

RAM 2048/256 = 8 chips; $2048 = 2^{11}$; $256 = 2^8$

ROM 4096/1024 = 4 chips; $4096 = 2^{12}$; $1024 = 2^{10}$

Interface 4 x 4 = 16 registers; $16 = 2^4$

Component	Address	16 15 14 13 12 11 10 9 ...
RAM	0000 07FF	0 0 0 0 0 ⟷ xxxx
ROM	4000 4FFF	0 1 0 0 ⟷ xxxx
Interface	8000 800F	1 0 0 0 0 0 0 0 0 0 0 0

4321
xxxx
xxxx
xxxx

12-21)

Page reference	(a) first-in		(b) LRU	
	main memory	FIFO	memory	most recently used
Init	0124	4201	0124	4201
2	0124	4201	0124	4012
6	0126	2016	0126	0126
1	0126	2016	0126	0261
4	0146	0164	1246	2614
0	0146	0164	0146	6140
1	0146	0164	0146	6401
0	0146	0164	0146	6460
2	1246	1642	0124	4102
3	2346	6423	0123	1023
5	2345	4235	0235	0235
7	2357	2357	2357	2357

اربعین حسینی (العطیل)