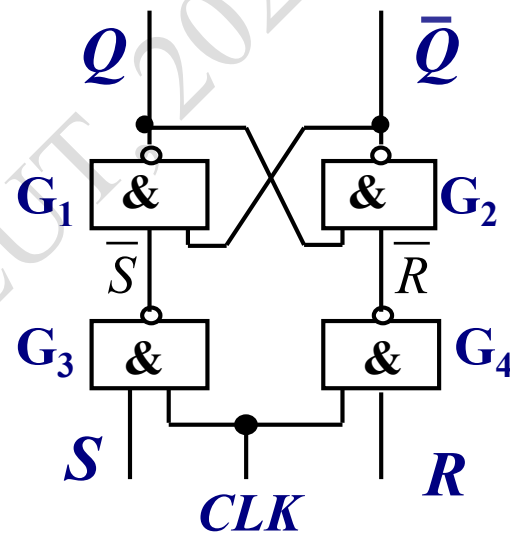


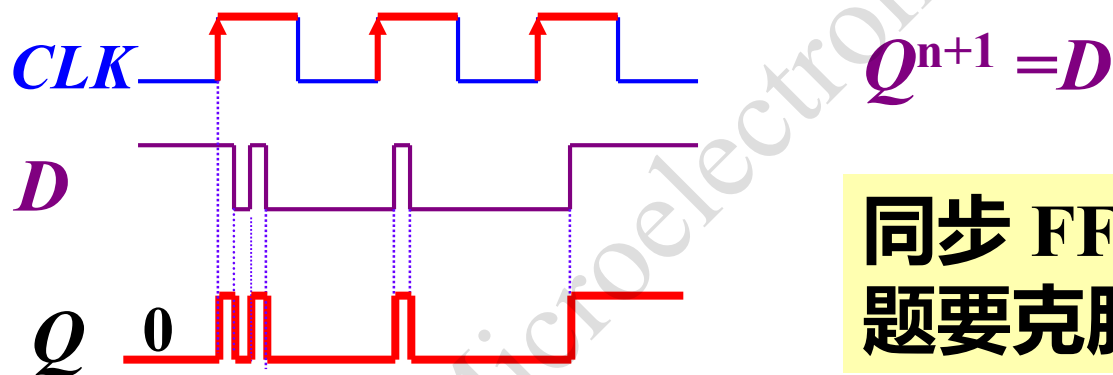
5. 同步触发器的特点

- 触发器由统一的时钟信号控制工作，所以时钟触发器是**同步时序逻辑电路**，也称**同步触发器**。
- 时钟触发器在 $CLK=1$ 期间，输入信号都可以影响触发器的状态输出。所以，从触发方式上说，时钟触发器属于**电平触发**。
- $CLK=1$ 期间， G_3 、 G_4 开启，如果 R 、 S 多次变化， Q 也将随之多次变化，即**输出状态不是按照时钟节拍变化**。



在 $CLK=1$ 期间, FF 处于触发状态, Q^{n+1} 随着输入信号 R, S, D, J, K, T 的变化而变化, 出现空翻现象。

空翻: 一个 CLK 周期内, Q 端只能变化一次, 变化一次以上称为触发器的空翻。



同步 FF 都存在空翻问题要克服, 用新结构

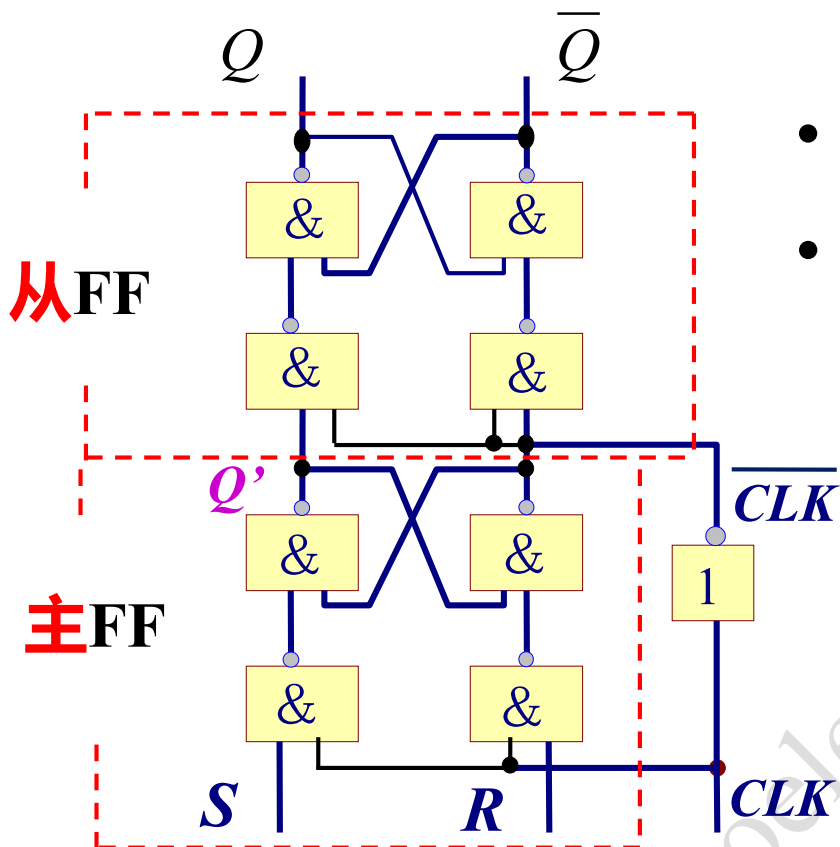
触发器的抗干扰能力较差, 限制了此类触发器的应用范围。

§5.2 脉冲触发的触发器

§5.2.1 主从RS-FF (Master-Slave RS-FF)

克服 FF 的空翻，希望其状态在每个时钟周期只变化一次。

为此，在时钟RS触发器基础上设计了主从RS触发器 (Master-Slave RS Flip-Flop) 。



- 两个**相同**的同步RS-FF相连
- 两个 CLK 之间加一个**非门**
(一个 FF 工作, 另一个停止)。

从触发器的状态 Q 为整个触发器的状态。

主触发器的状态为 Q'

$CLK=0$, 主 FF 停, Q' 保持
 $\overline{CLK}=1$, 从FF开门

} $\because Q'$ 保持 $\therefore Q$ 保持

$CLK=1$, 主 FF 开门, $S, R \rightarrow Q'$
 $\overline{CLK}=0$, 从 FF 关门

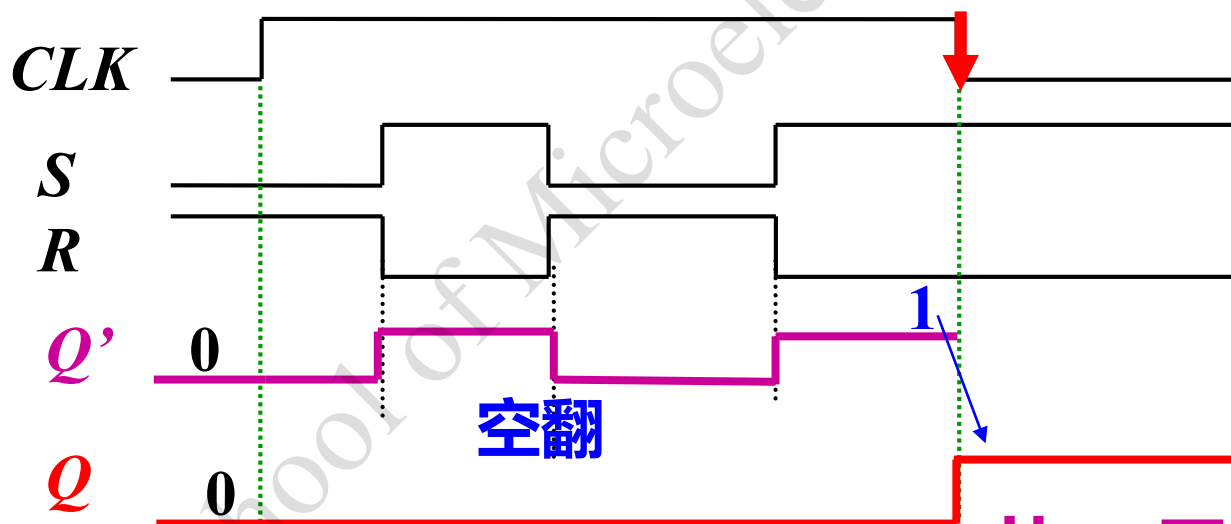
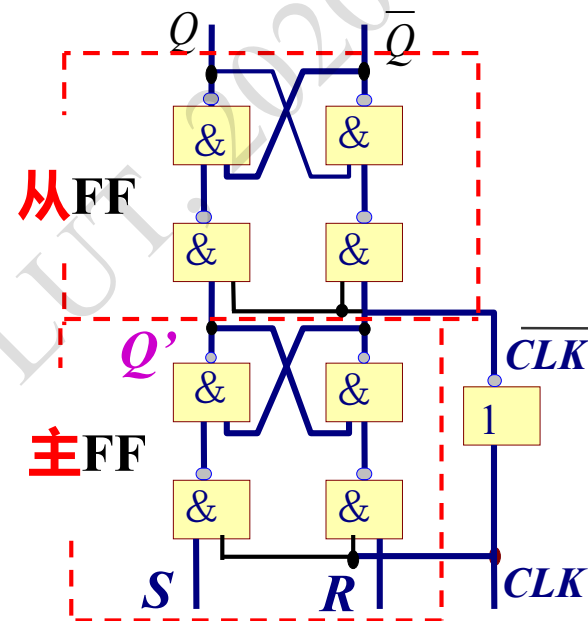
} $\therefore Q$ 保持

∴在 $CLK=0$ 和 $CLK=1$ 期间, Q 保持

在 CLK 从 1 到 0 的时刻, 主FF内的信息传送到 Q

∴主从结构 RS-FF 是在 CLK 下降沿触发的FF

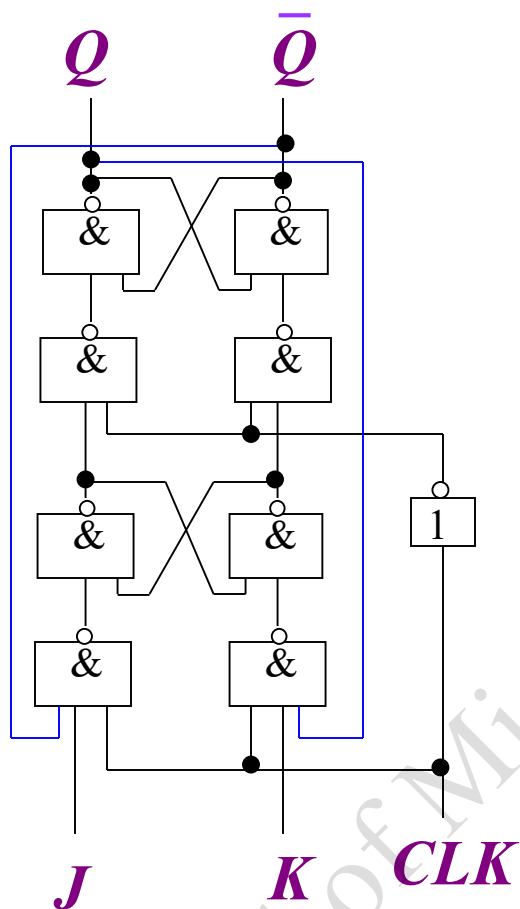
Q 是 CLK 有效边沿到达之前的最后信息



从FF无空翻, Q 无空翻

§ 5.2.2 主从 JK-FF

在主从RS-FF上引出两条反馈线构成主从 JK-FF。



真值表
特征方程

与同步JK-FF相同

J	K	Q^{n+1}	
0	0	Q^n	$J=K=0$, 保持
0	1	0	$J \neq K$, $Q^{n+1} = J$
1	0	1	
1	1	\bar{Q}^n	$J=K=1$, 翻转

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

主从 JK-FF 是合格产品，无空翻，无状态不定

功能描述

主从 JK-FF 在 CLK 下降沿触发, **CLK 下降沿到来之前**:

若 $J = K = 0$



$$Q^{n+1} = Q^n$$

若 $J \neq K$



$$Q^{n+1} = J$$

若 $J = K = 1$

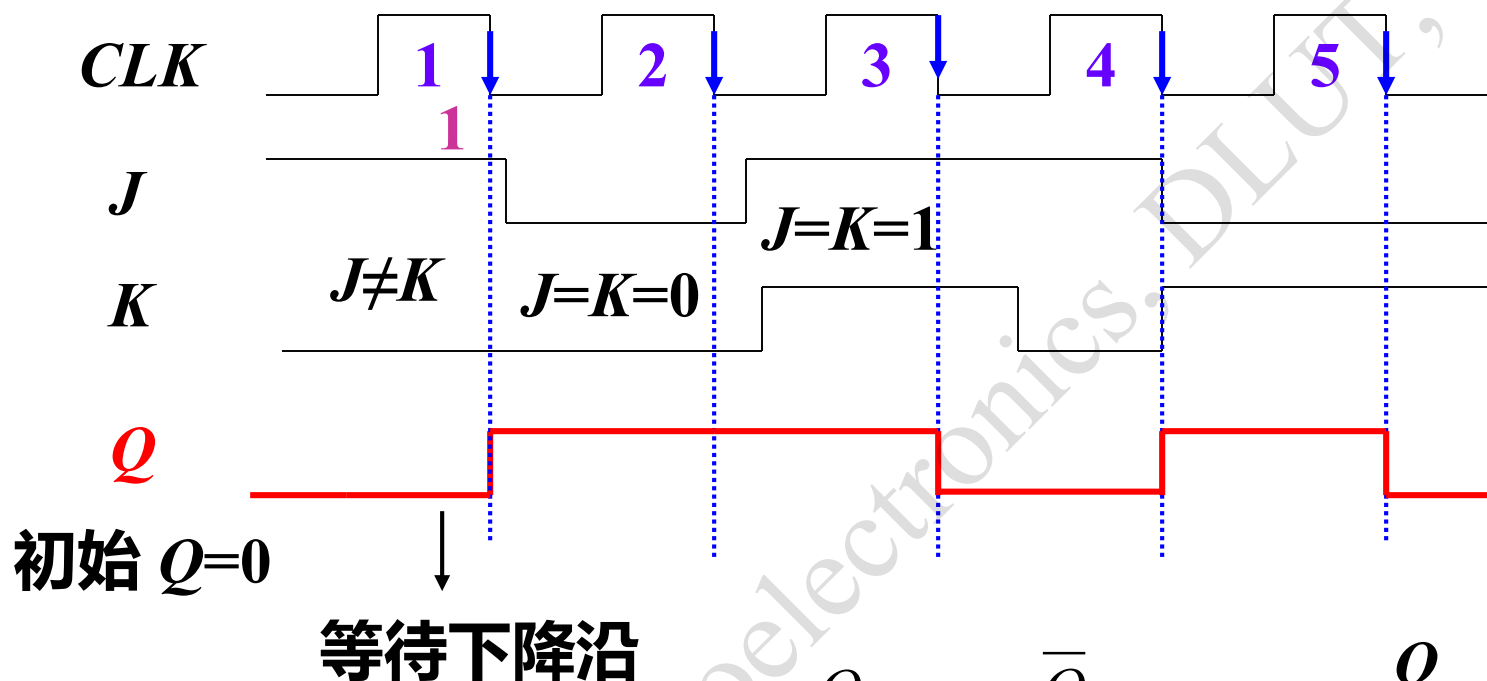


$$Q^{n+1} = \bar{Q}^n$$

不用考虑 Q'

Q^n 为有效边沿前的最后信息

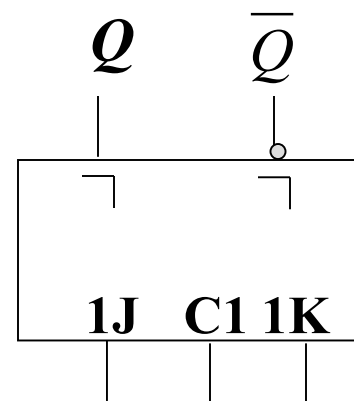
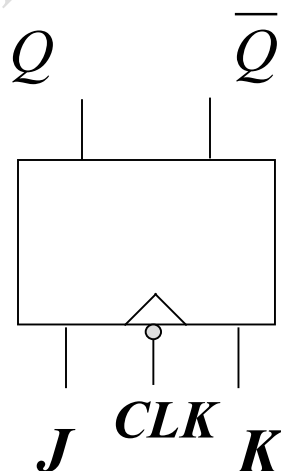
练习



符号

$Q, J \rightarrow$ 同一侧

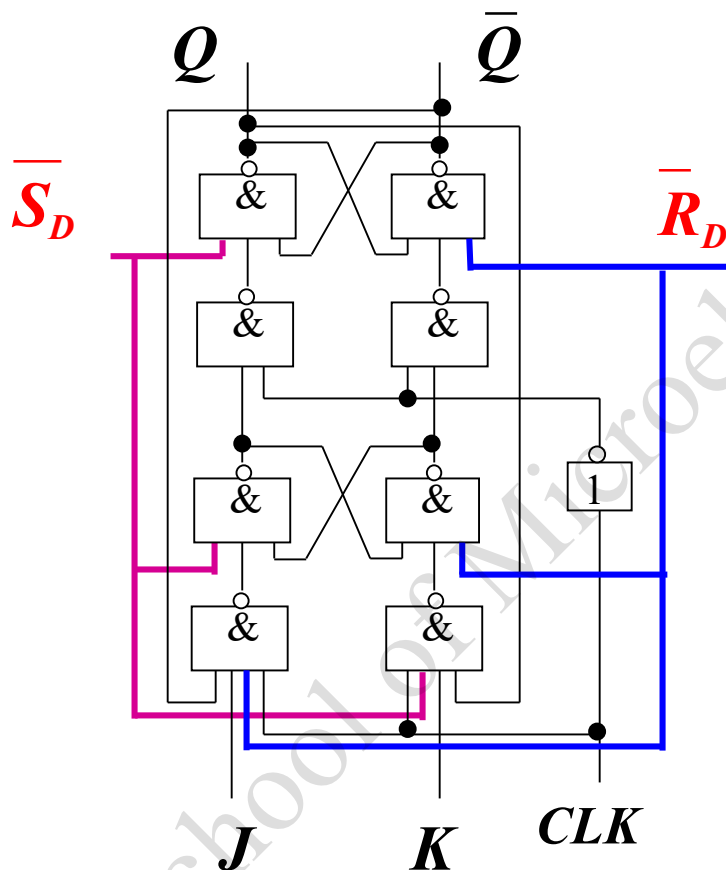
$\bar{Q}, K \rightarrow$ 同一侧



IEEE

§ 5.2.3 触发器的直接输入

FF { 同步输入: CLK, J, K, D, T, R, S
异步输入 (直接输入)



直接置位输入

(Set 1) \bar{S}_D

直接复位输入

(Set 0) \bar{R}_D

强制

低有效

$$\bar{R}_D = 0, \bar{S}_D = 1, Q = 0$$

$$\bar{S}_D = 0, \bar{R}_D = 1, Q = 1$$

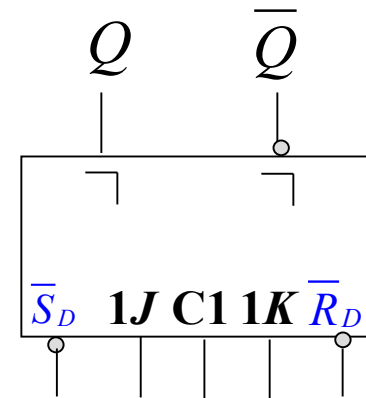
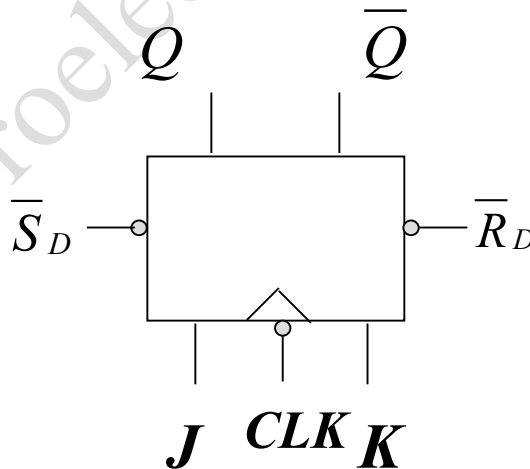
异步输入强制触发器的状态，绝对优先，与 J, K, CLK 等信号无关。

\bar{S}_D	\bar{R}_D	CLK	J	K	Q^n	Q^{n+1}
0	0					不允许
0	1	ϕ	ϕ	ϕ	ϕ	1 \bar{S}_D 直接置1
1	0	ϕ	ϕ	ϕ	ϕ	0 \bar{R}_D 直接置0 (清0)
1	1					FF 工作

低有效

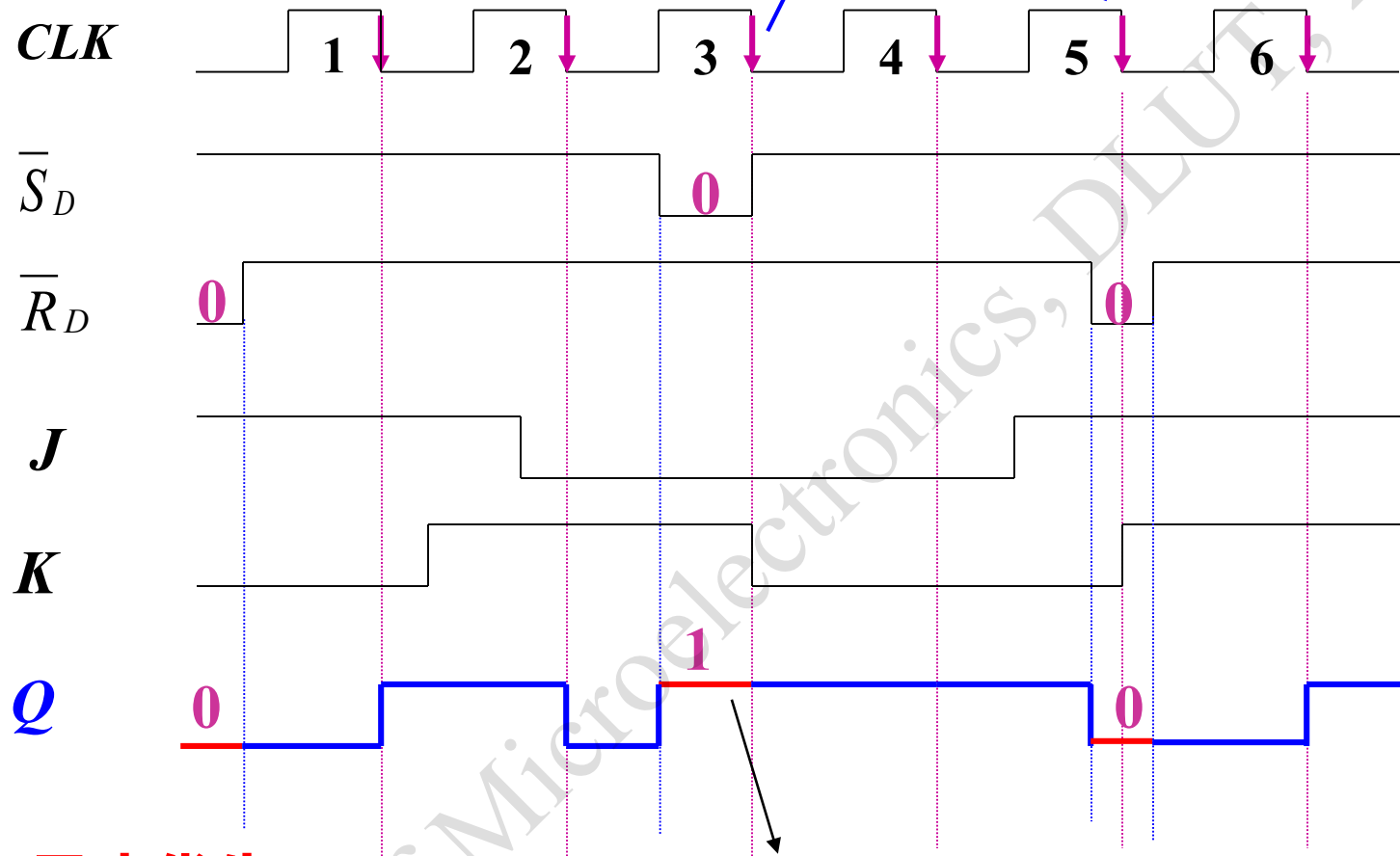
$$\begin{cases} Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n \\ \bar{S}_D = \bar{R}_D = 1 \end{cases}$$

$Q, J, \bar{S}_D \rightarrow$ 同一侧
 $\bar{Q}, K, \bar{R}_D \rightarrow$ 同一侧



练习: 主从 FF

沿不起作用



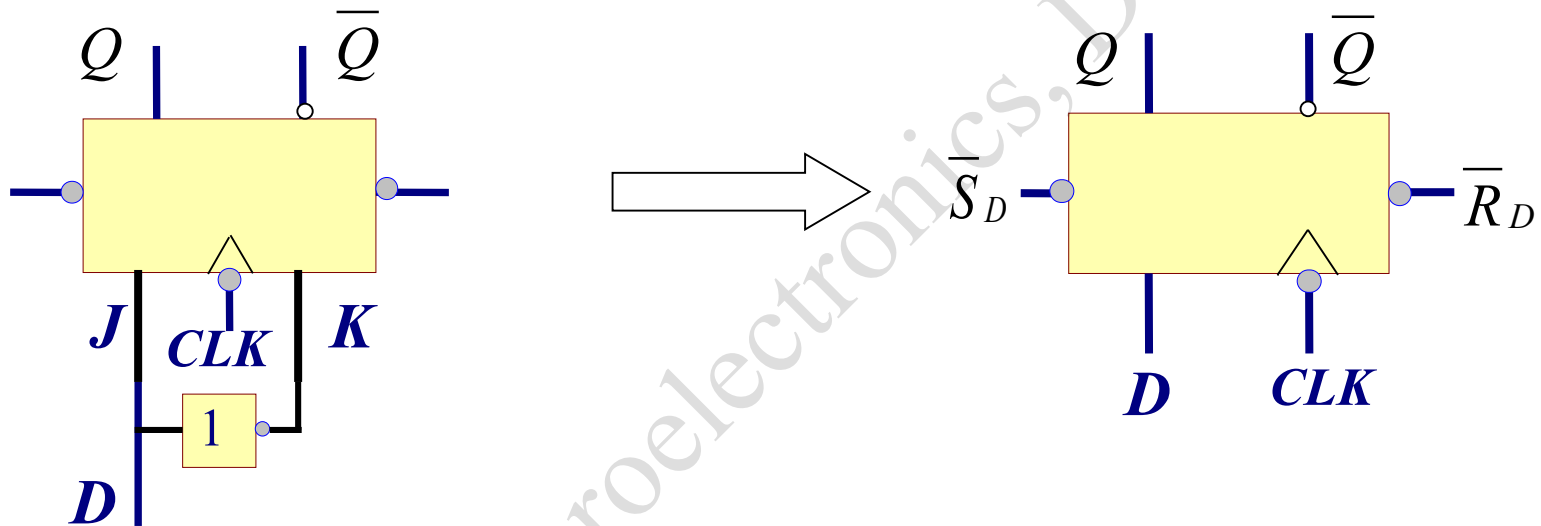
异步优先

沿前是异步, 优先

无 \bar{S}_D , \bar{R}_D 波形时, $\bar{S}_D = \bar{R}_D = 1$

§ 5.2.4 主从 D-FF

主从 JK-FF 加一个非门



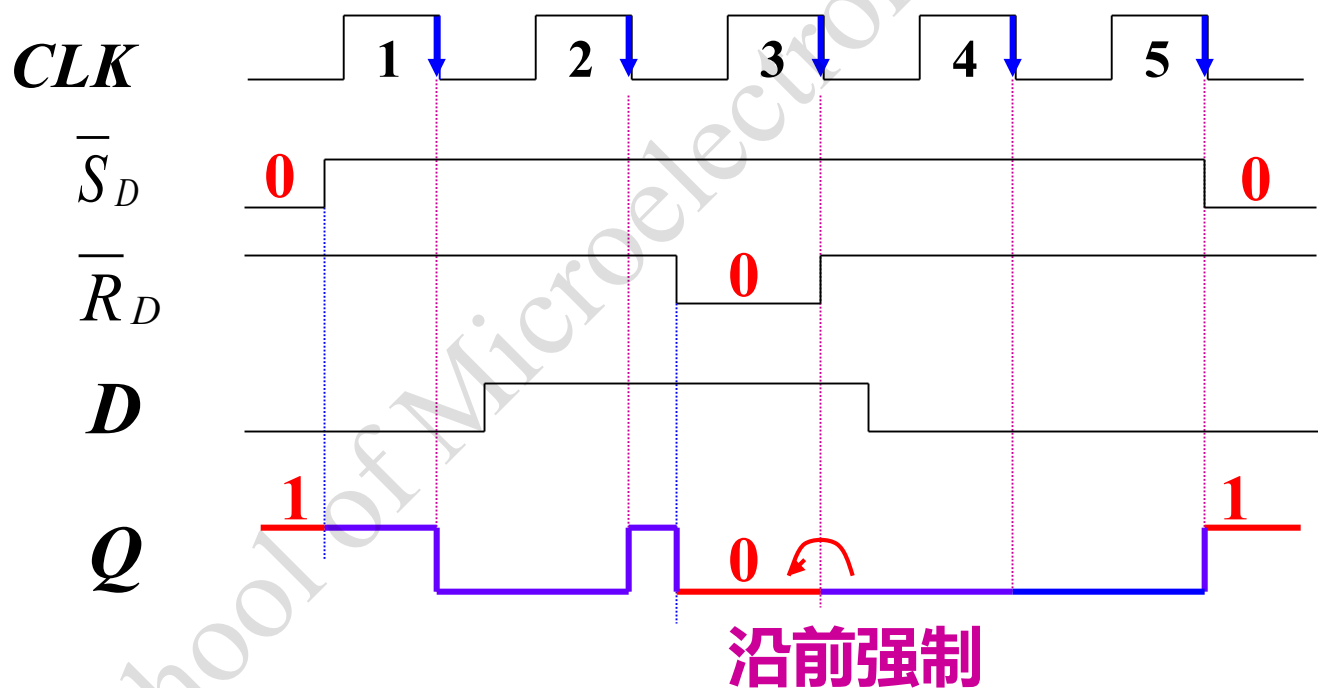
特征方程

$$\begin{cases} Q^{n+1} = D \\ \bar{S}_D = \bar{R}_D = 1 \end{cases}$$

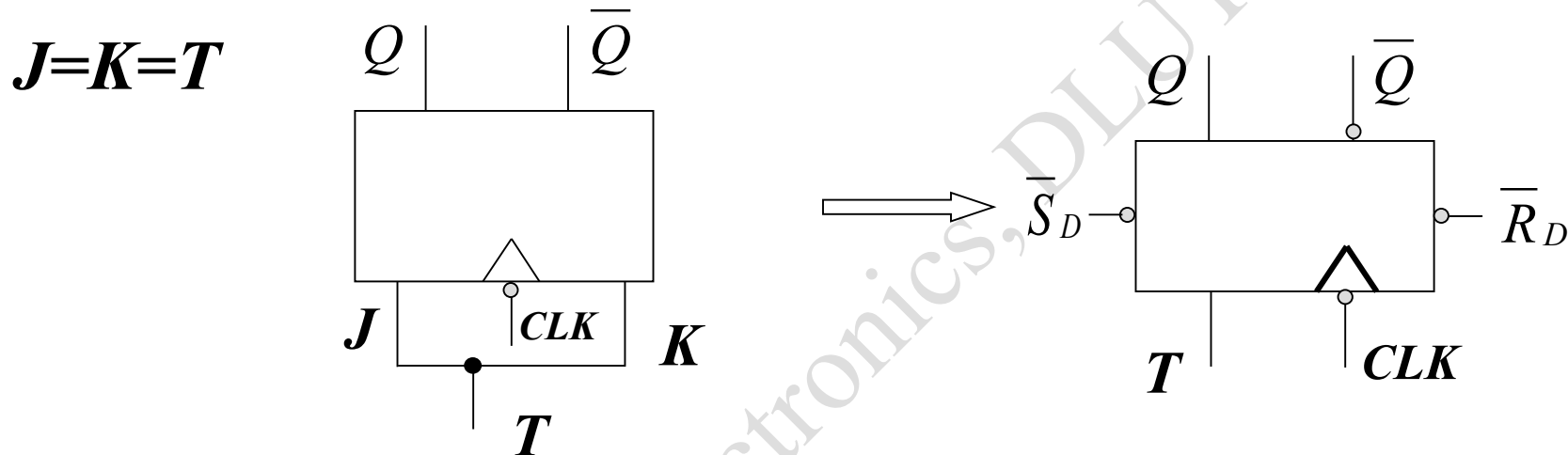
D-FF 是 JK-FF 中 $J \neq K$ 的部分, 是 JK-FF 的特例

在 CLK 下降沿到达之前, 若 $D=0$ ($D=1$), 当 CLK 下降沿到达时, $Q^{n+1}=0$ ($Q^{n+1}=1$)。

练习



§ 5.2.5 主从 T-FF



T-FF特征方程:

$$\left. \begin{aligned} Q^{n+1} &= T\bar{Q}^n + \bar{T}Q^n = T \oplus Q^n \\ \bar{S}_D &= \bar{R}_D = 1 \end{aligned} \right\} \begin{aligned} T=0, & \quad Q^{n+1} = Q^n \\ T=1, & \quad Q^{n+1} = \bar{Q}^n \end{aligned}$$

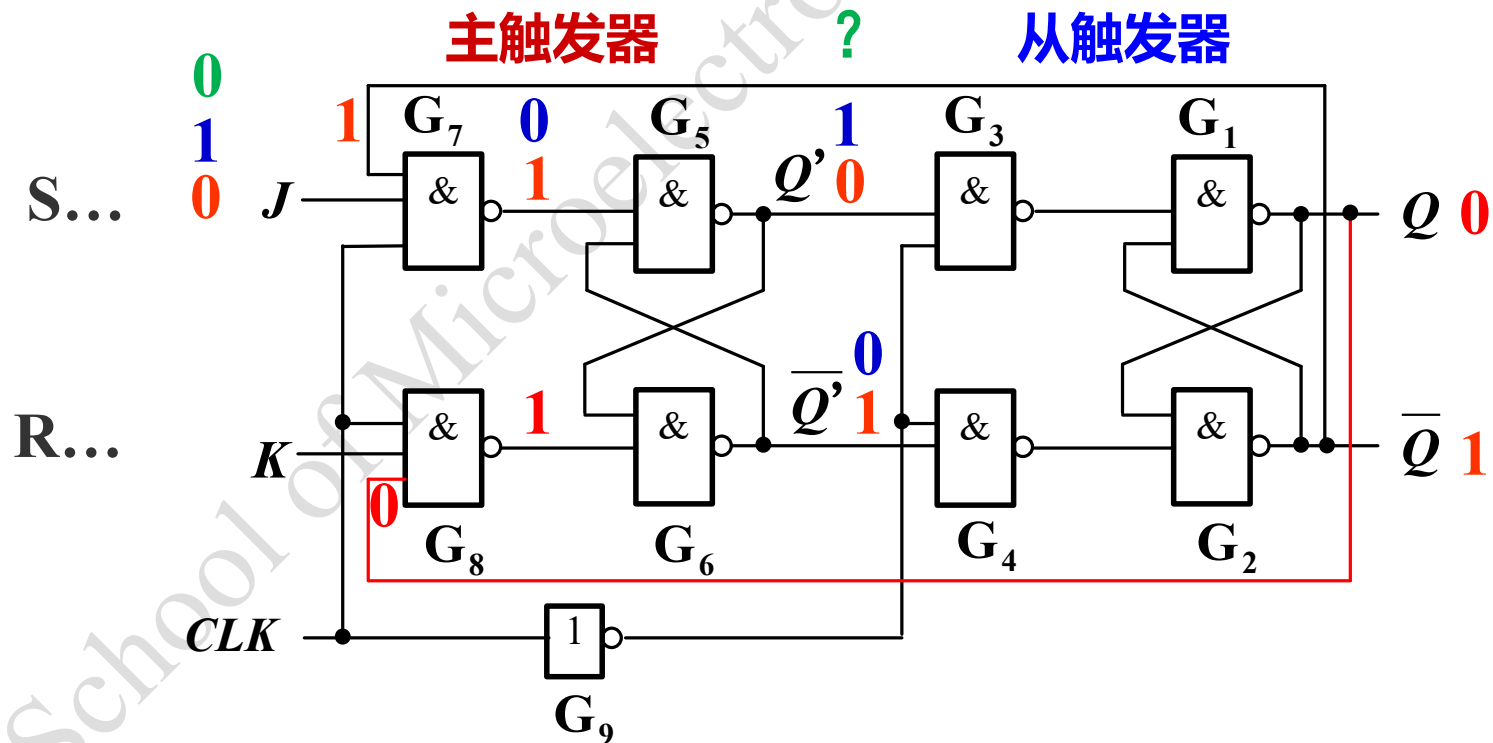
Toggle - FF

T-FF 是 JK-FF 中 $J=K$ 的部分，是 JK-FF 的特例

§ 5.2.6 主从结构 FF的问题

主从JK触发器的一次变化问题

- 例如, $\underline{CLK=1}$, 当 $Q = 0$ 时, 门G8被封锁, 若 $J = 0$, 则主触发器 Q' 保持0。
- 若 J 由0变为1, 则主触发器 Q' 也由0变为1, 而且只变化一次。



$CLK=1$ 期间，输入信号数据（ J 、 K 、 D 、 T ）的变化会导致触发器出现“一次变化”现象，使FF输出状态不能反映 CLK 在从1到0前瞬间 J 、 K 端的状态，破坏了逻辑关系。

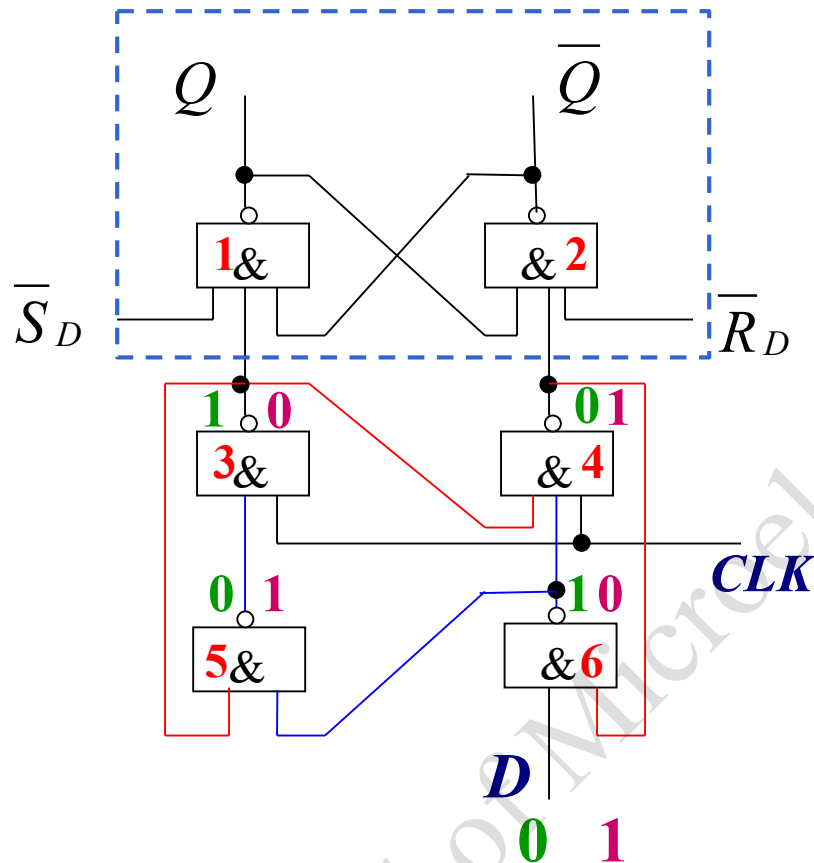
主从FF 只能用在 CLK 信号很窄的场合

§5.3 边沿触发器

- 为了解决 $CLK=1$ 期间输入控制电平不许改变的限制，可采用**边沿触发**方式。
- 特点：触发器只在时钟跳转时发生翻转，而在 $CLK=1$ 或 $CLK=0$ 期间，输入端的任何变化都不影响输出。

如果翻转发生在上升沿就叫“**上升沿触发**”或“**正边沿触发**”。如果翻转发生在下降沿就叫“**下降沿触发**”或“**负边缘触发**”。

1. 维持-阻塞D触发器 (TTL正边沿D触发器)



工作原理 ($\bar{S}_D = \bar{R}_D = 1$)

$CLK=0$, $G_3=G_4=1$, Q 保持

D 过 G_6 、 G_5 等在 G_3 、 G_4 入口

当 CLK 上升沿到达

CLK

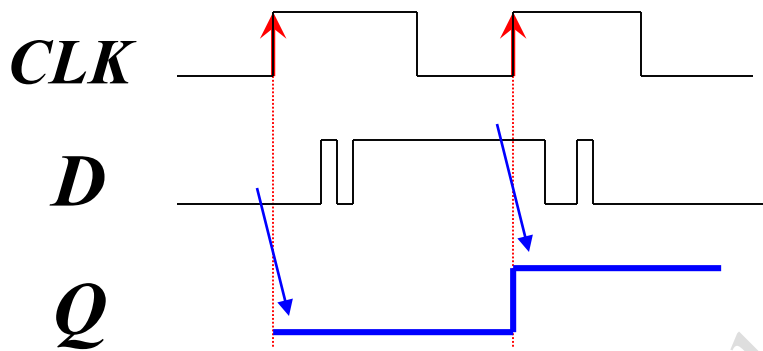
若 $D=0$, $G_6=1$, $G_5=0$,
 $G_3=1$, $G_4=0$, $\therefore Q=0$

若 $D=1$, $G_6=0$, $G_5=1$,
 $G_3=0$, $G_4=1$, $\therefore Q=1$

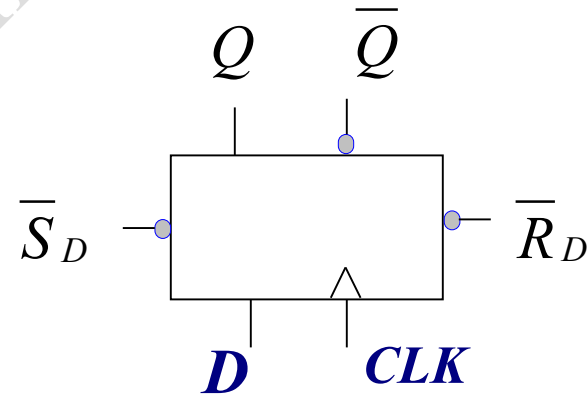
$$Q^{n+1} = D$$

维持 - 阻塞FF在 CLK 上升沿触发

CLK 上升沿前D的数据为 CLK 上升沿到时 Q^{n+1} 的状态



符号



FF { 正边沿触发
 $Q^{n+1} = D$

边沿触发方式，正边沿到达时触发，其他时间输出不变，抗干扰能力强。

画波形步骤:

① 直接输入

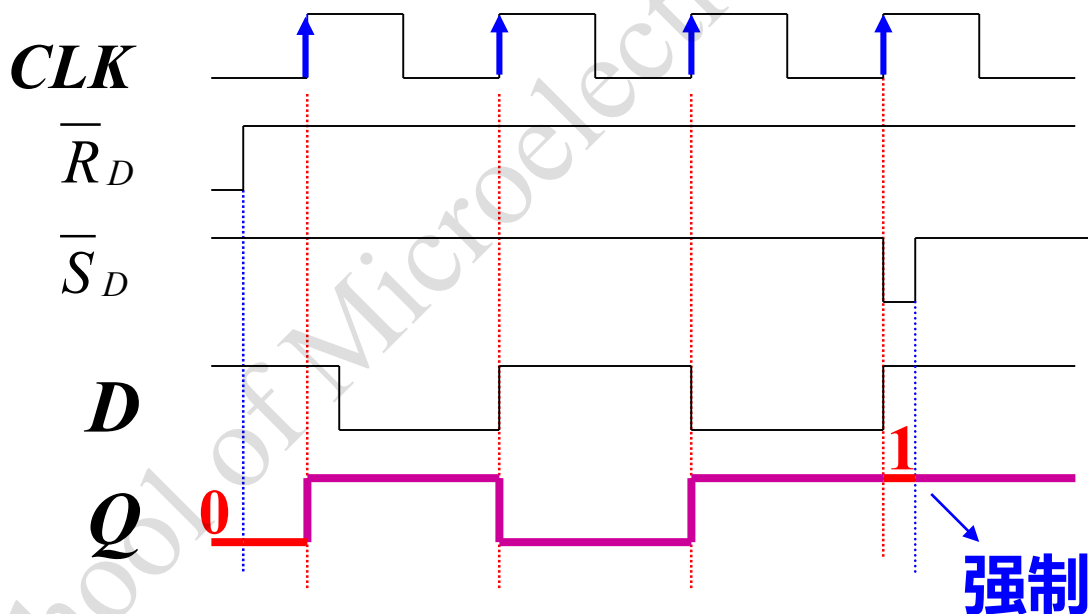
\overline{R}_D \overline{S}_D

② CLK 有效边沿

③ 特征方程

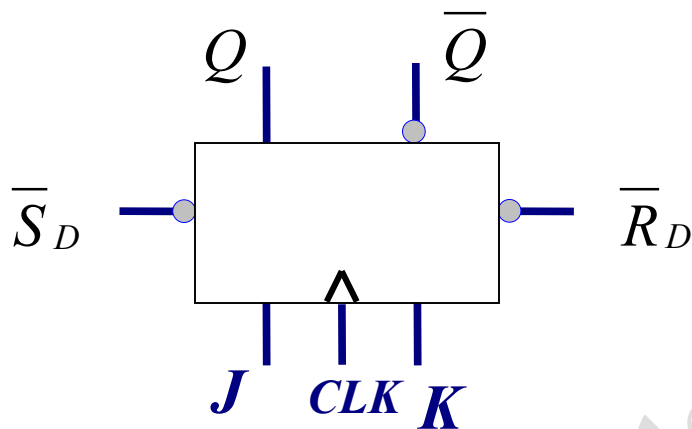
$\begin{cases} Q^{n+1} = D \\ Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n \\ Q^{n+1} = T \oplus Q^n \end{cases}$

例: 画出上升边沿触发的D-FF波形



2. 正边沿触发 JK-FF

符号



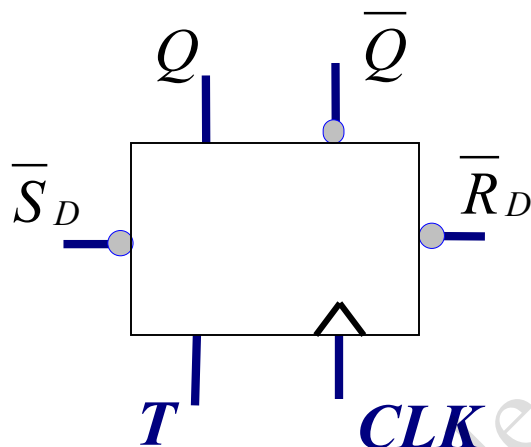
除了上升沿触发外，
与主从JK-FF相同。

$$\left\{ \begin{array}{l} Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n \\ \bar{S}_D = \bar{R}_D = 1 \end{array} \right.$$

J	K	Q^{n+1}	
0	0	Q^n	$J=K=0$, 保持
0	1	0	$J \neq K$, $Q^{n+1} = J$
1	0	1	
1	1	\bar{Q}^n	$J=K=1$, 翻转

3. 正边沿触发 T-FF

符号:



$$\begin{cases} Q^{n+1} = T \oplus Q^n \\ \bar{S}_D = \bar{R}_D = 1 \end{cases}$$

CLK 正边沿触发

6 种合格产品:

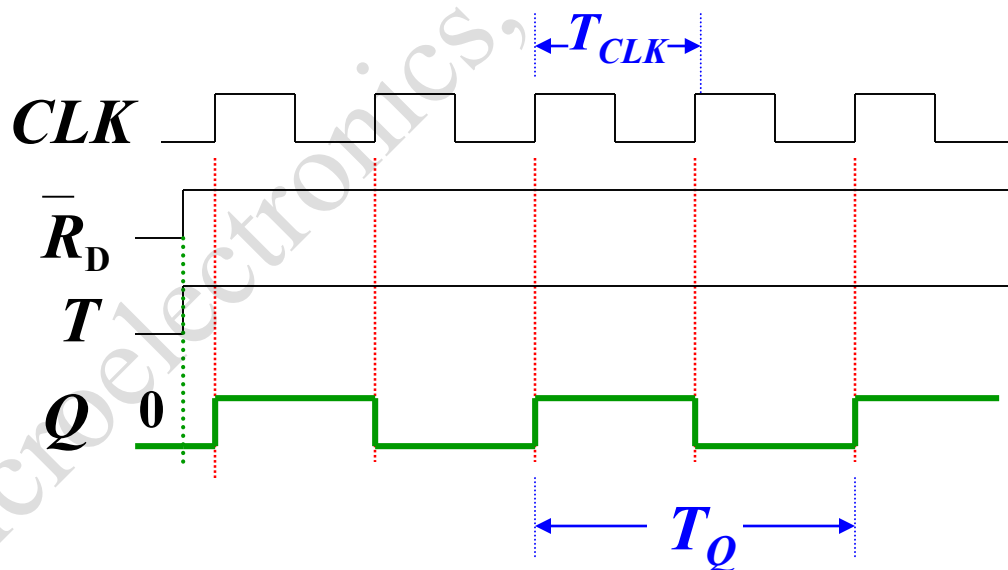
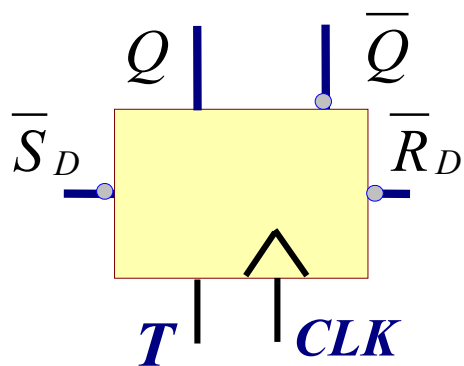
负边沿触发 JK-FF, D-FF, T-FF

正边沿触发 JK-FF, D-FF, T-FF

§5.6 触发器应用

Applications of FF

例1. 根据下图中触发器及 CLK, \bar{R}_D, T 波形, 对应画出 Q 波形。



$$Q^{n+1} = T \oplus Q^n$$

$$T = 1, \quad Q^{n+1} = \bar{Q}^n$$

二分频电路

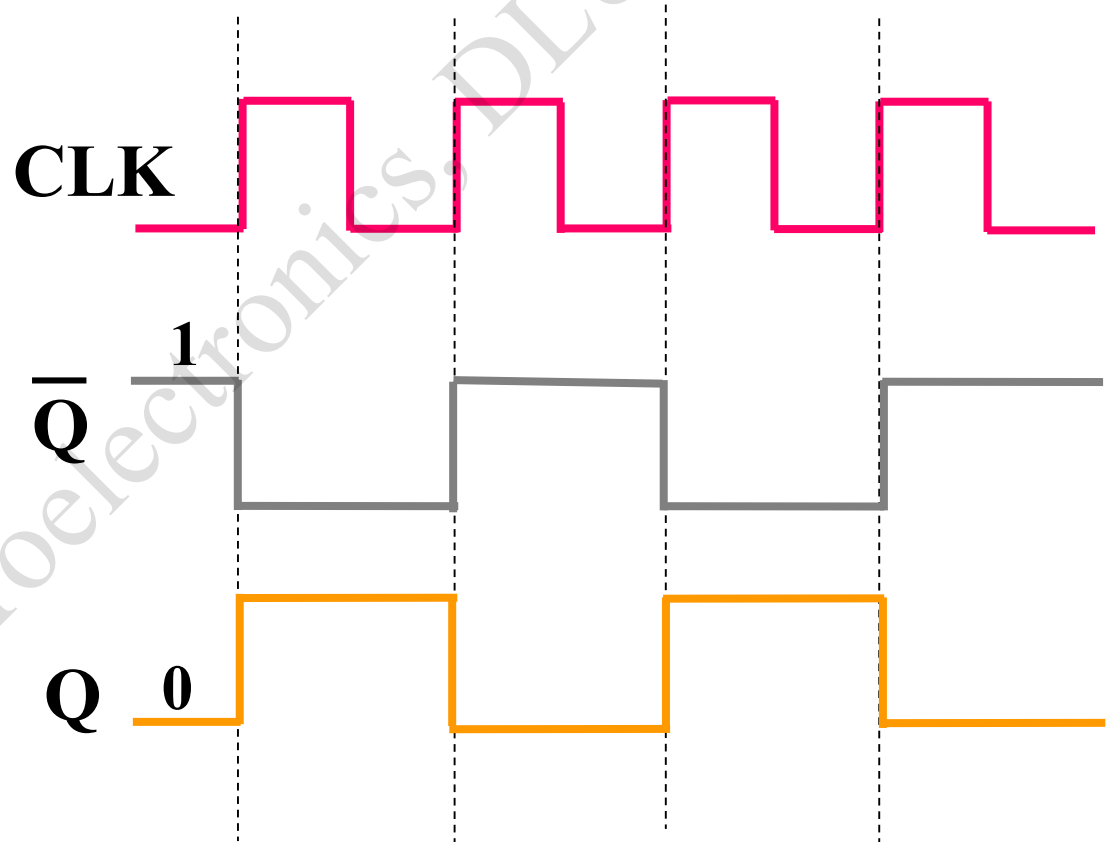
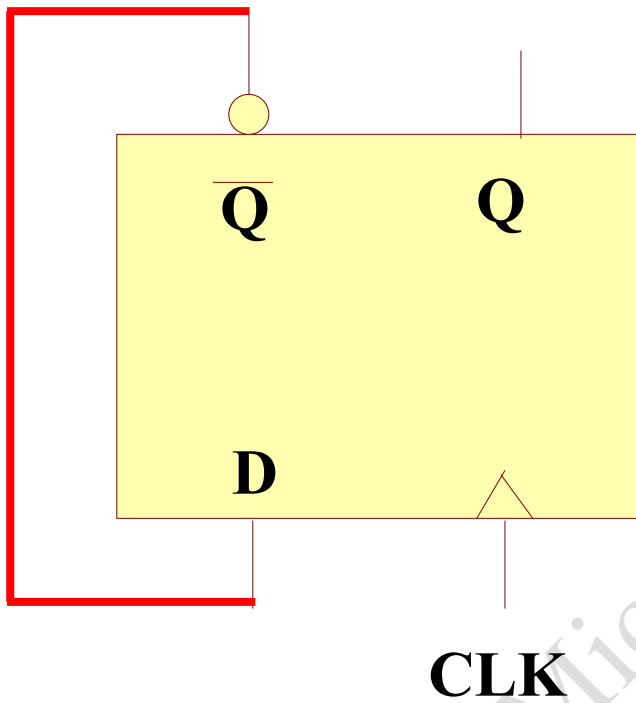
$$T_Q = 2T_{CLK}$$

$$f_Q = \frac{1}{2} f_{CLK}$$

用D触发器 将一个时钟进行2分频

D触发器功能

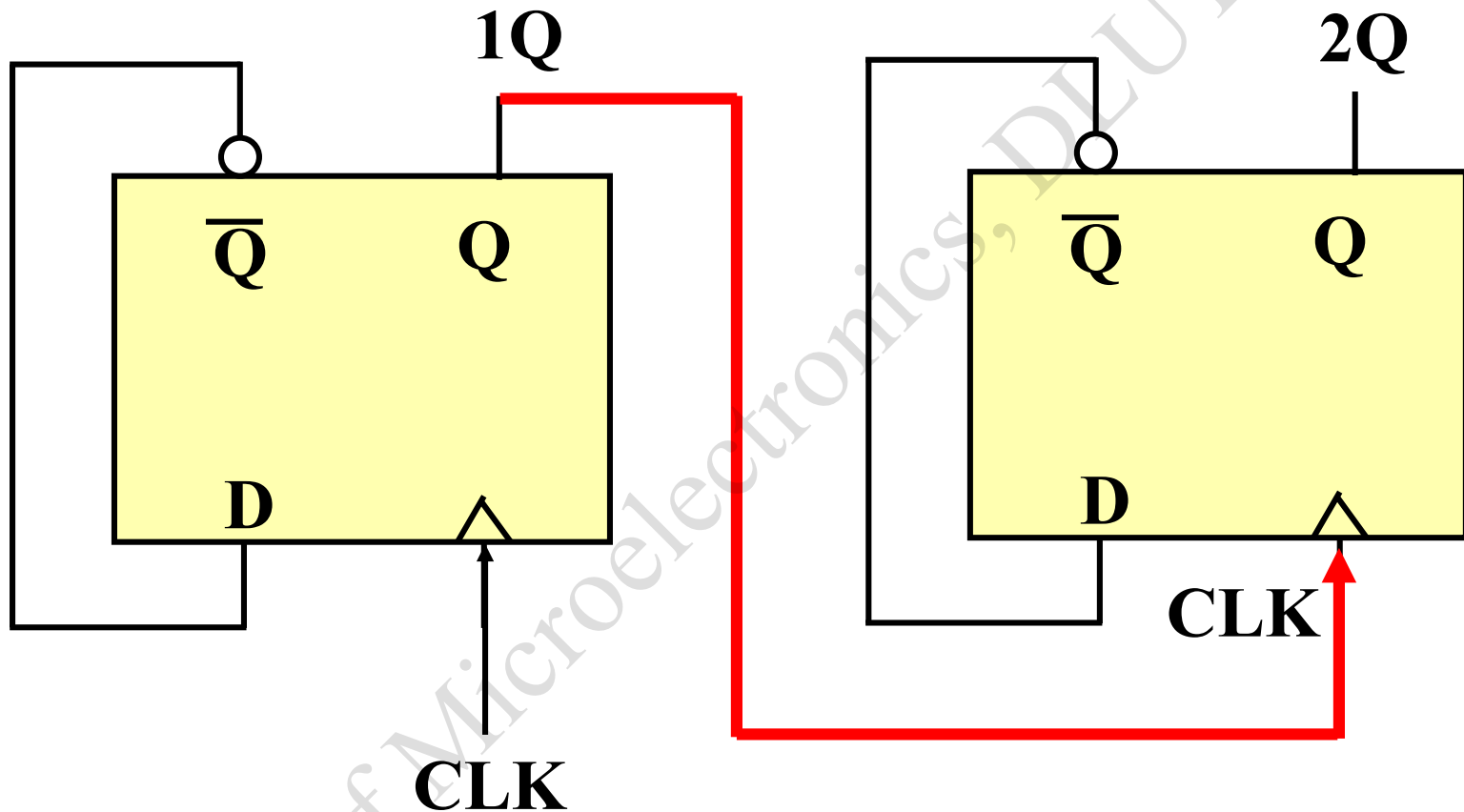
CLK↑ 时, $Q=D$



R_D 、 S_D 不用时,悬空
或通过 $4.7k\Omega$ 的电阻
接高电平

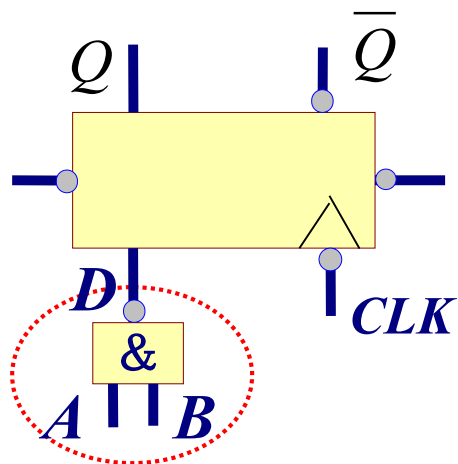
$$\text{频率 } f_Q = f_{CLK}/2$$

用2个2分频器级联组成一个4分频器



频率 $f_{2Q} = f_{1Q}/2 = f_{CLK}/4$

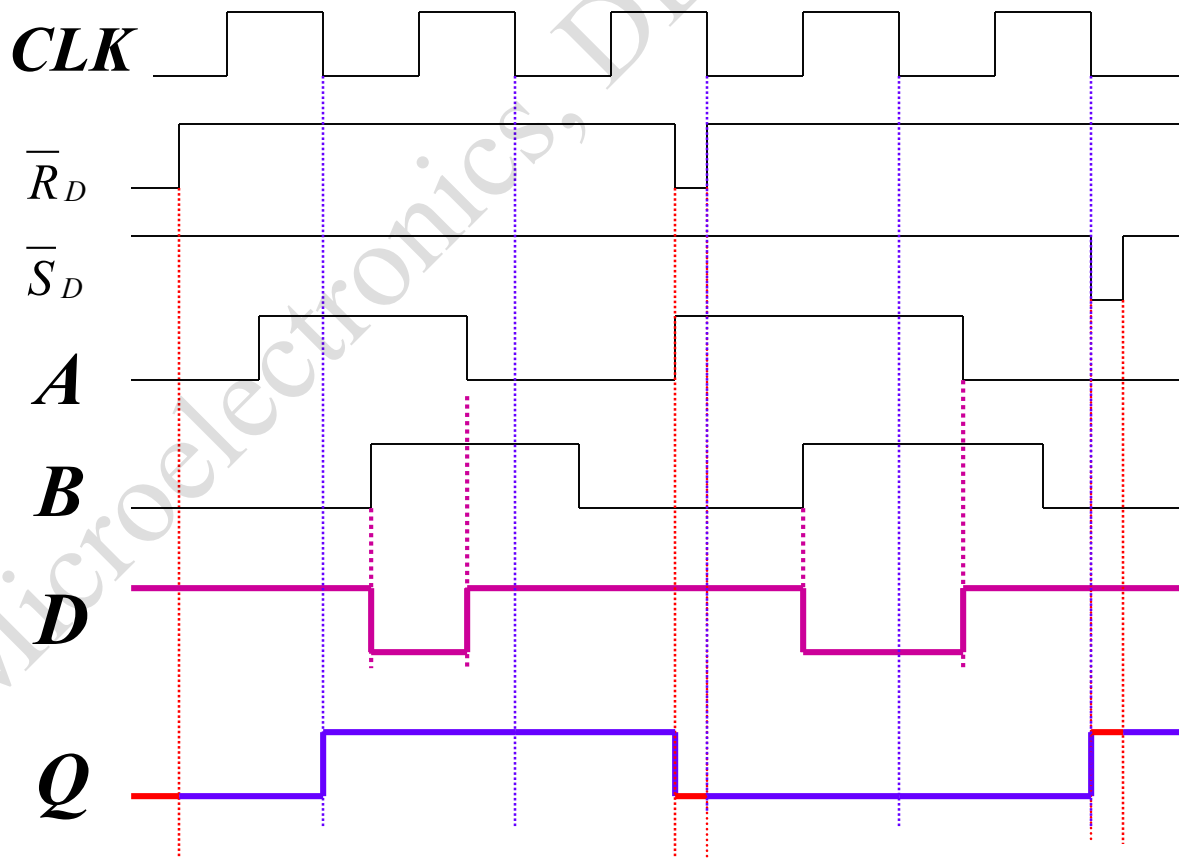
例 2. 触发器如图所示，对应输入波形画出输出波形 Q 。



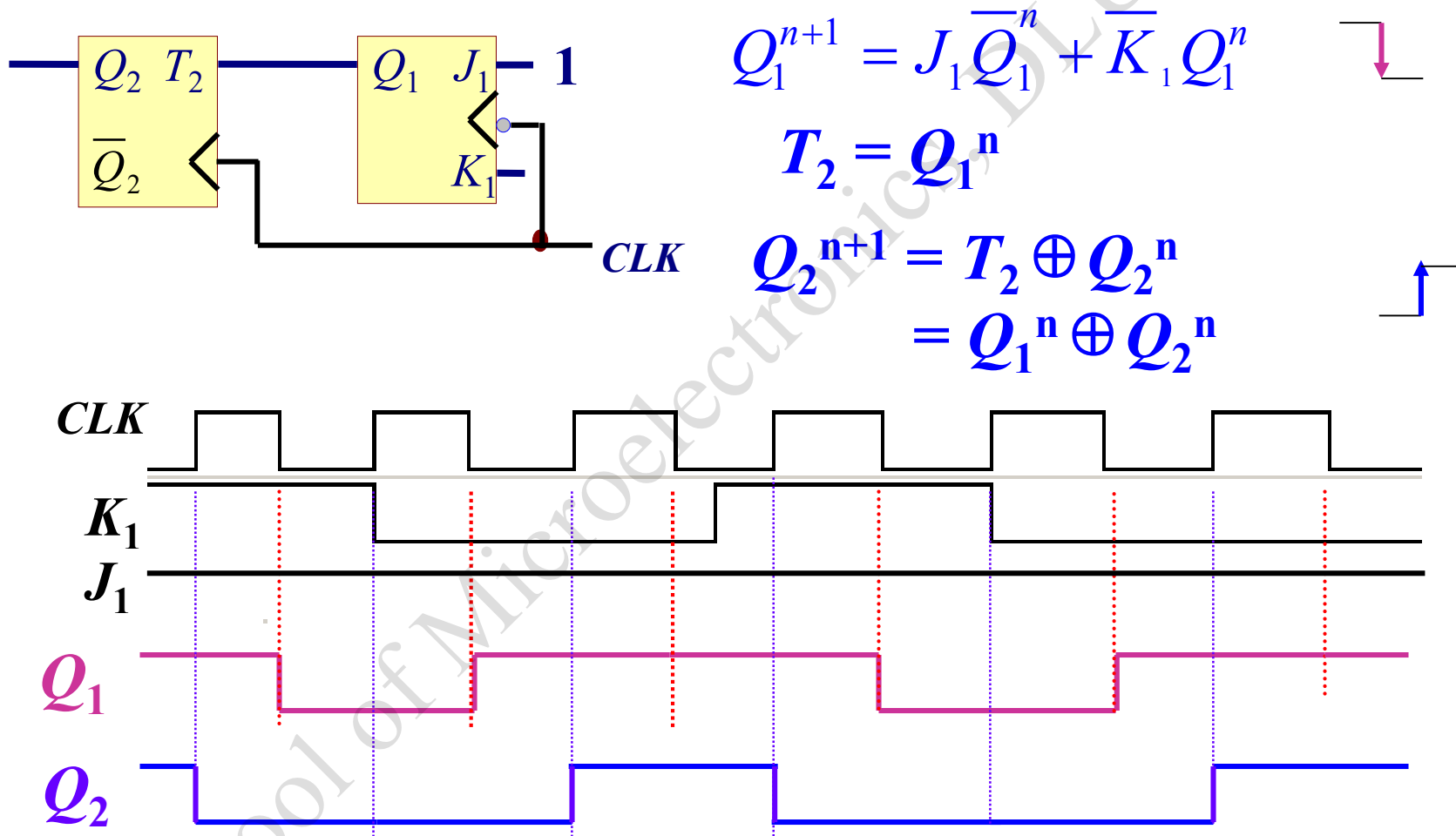
驱动电路

$$D = \overline{AB}$$

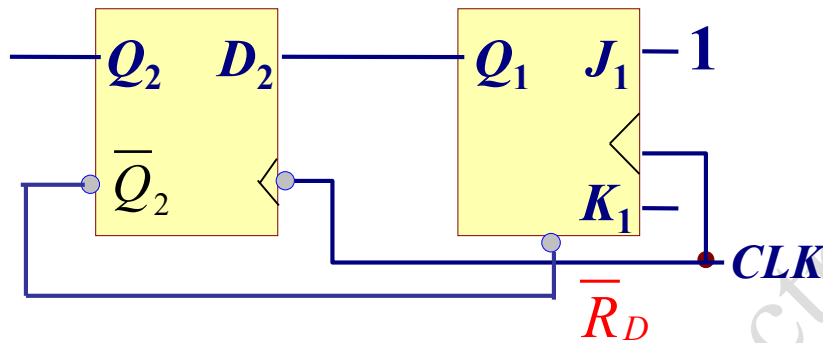
$$Q^{n+1} = D$$



例 3. 对应下图电路的输入 CLK 和 K_1 波形画出输出 Q_1 和 Q_2 的波形。初始 Q_1 和 Q_2 为高电平。



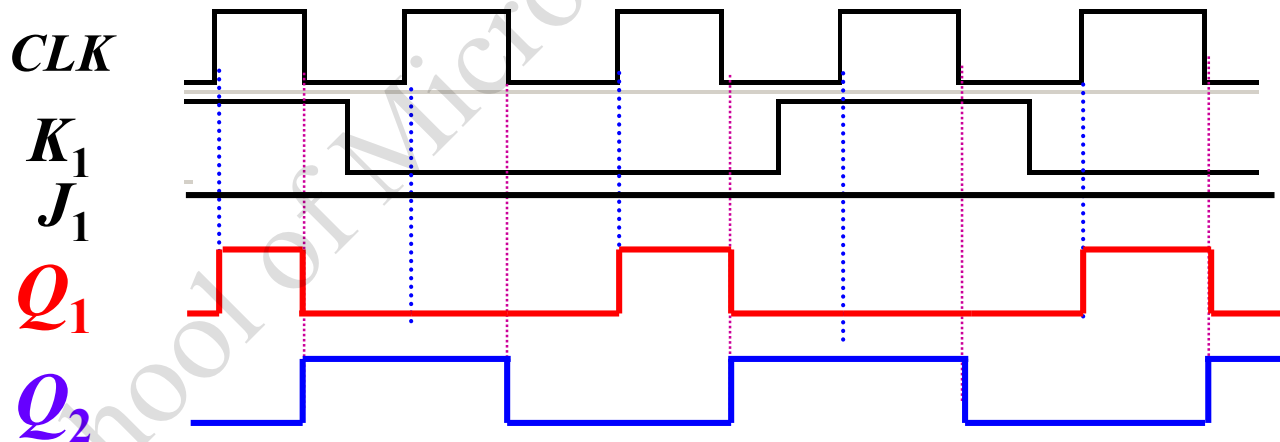
例 4. 根据下图电路及 CLK 和 K_1 输入波形，画出输出 Q_1 和 Q_2 波形。初始状态 $Q_1=Q_2=0$ 。



$$Q_1^{n+1} = J_1 \bar{Q}_1^n + \bar{K}_1 Q_1^n \quad \uparrow$$

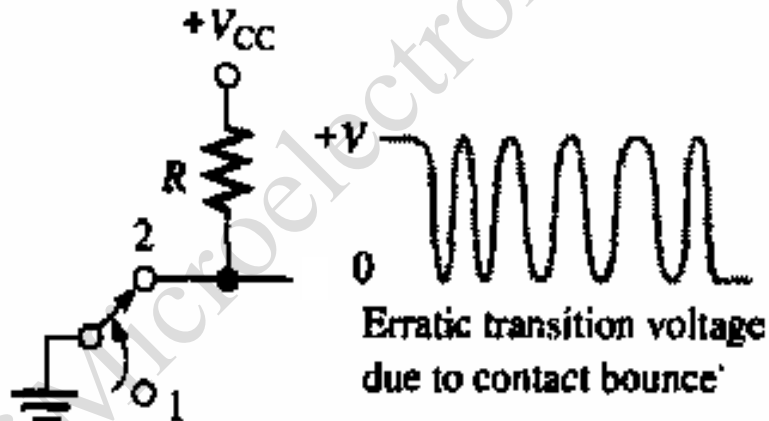
$$Q_2^{n+1} = D_2 = Q_1^n \quad \downarrow$$

当 $Q_2=1, \bar{R}_D=0, Q_1=0$



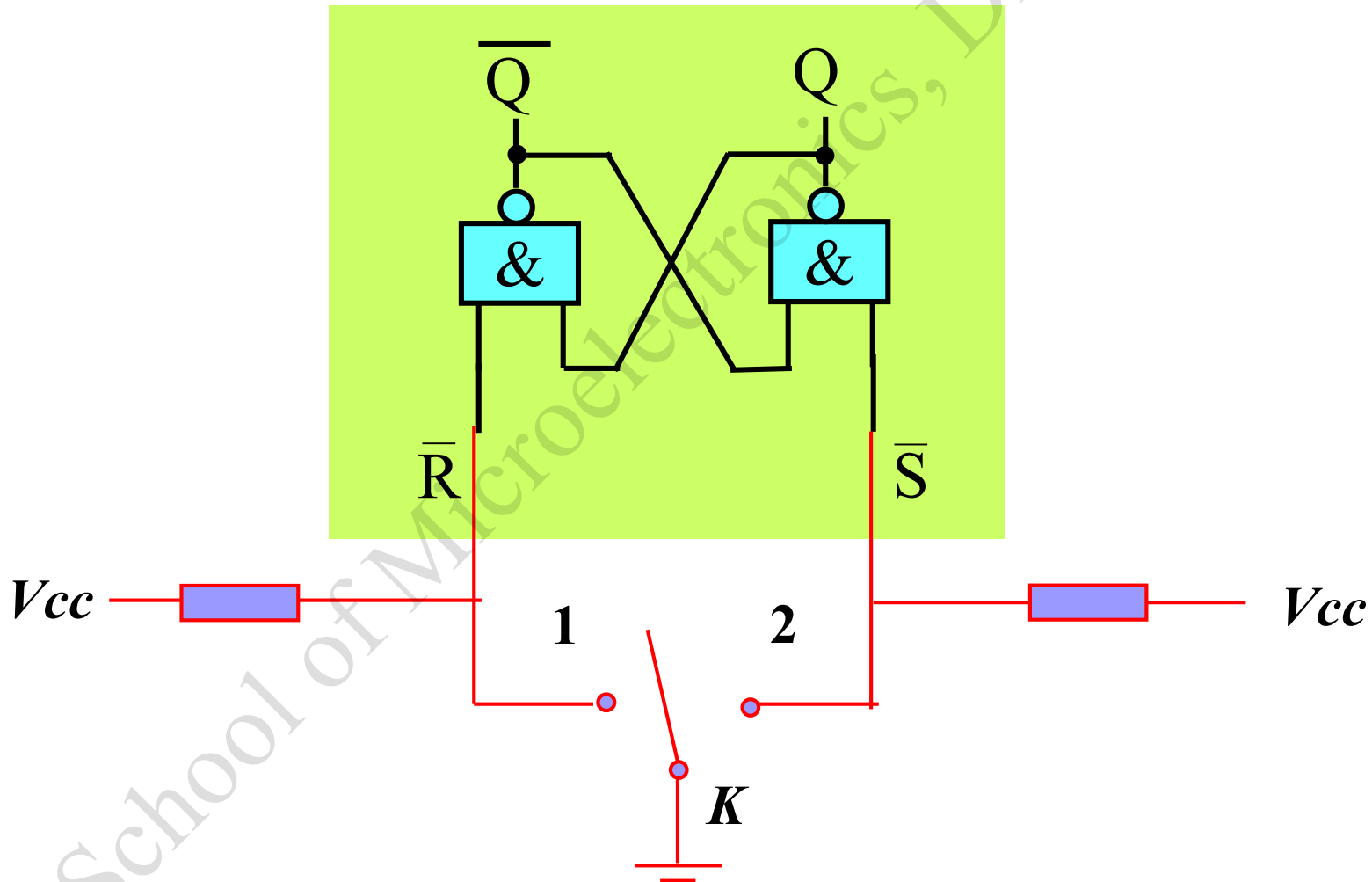
例 5.

消除 (接触跳动) 噪声电路： 当一个开关闭合时，在开关完全闭合之前几毫秒时间内，有时会发生金属接触点之间的碰撞和跳动，这样置位端将产生不正确的结果，导致机器的误动作。



用基本RS-FF:

当开关第一次与2点相接时, $\bar{S}=0$, $\bar{R}=1$, 输出 Q 为高电平; 当开关跳开时, $\bar{S}=1$, $\bar{R}=1$, 输出 Q 不变。



作业

5.9

5.10

5.14

5.17

5.18

5.21