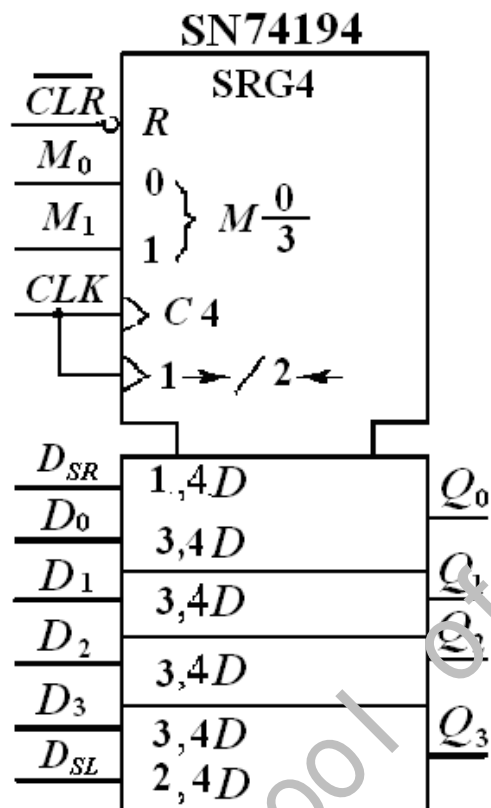


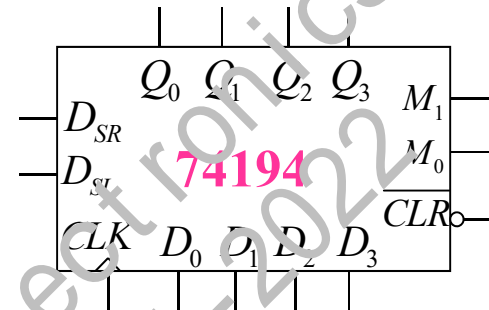
## § 6.5.2 集成寄存器 74194 IC Register 74194

### 多功能寄存器：四位并行存取双向移位寄存器



IEEE

符号



$D_{SR}$  在  $Q_0$  一侧,  $D_{SL}$  在  $Q_3$  一侧

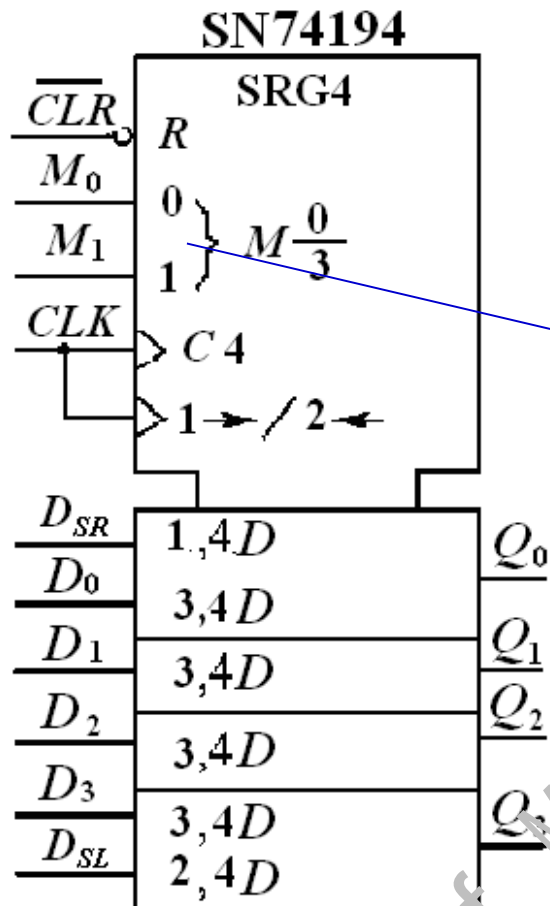
$Q_3 Q_2 Q_1 Q_0$  数据输出

$D_3 D_2 D_1 D_0$  数据输入

$D_{SR}$   $D_{SL}$  串入

$\rightarrow$  shift right

$\leftarrow$  shift left



$\overline{CLR} = 0$ , 异步清0

CLK 正边沿触发

$M_1 M_0$  控制 (模式),  $M_1$  高位

$M_1 M_0$  组成4种模式

74194 功能

$M_1$	$M_0$	功 能
0	0	保持
0	1	右移
1	0	左移
1	1	并入

$Q_0 Q_1 Q_2 Q_3$

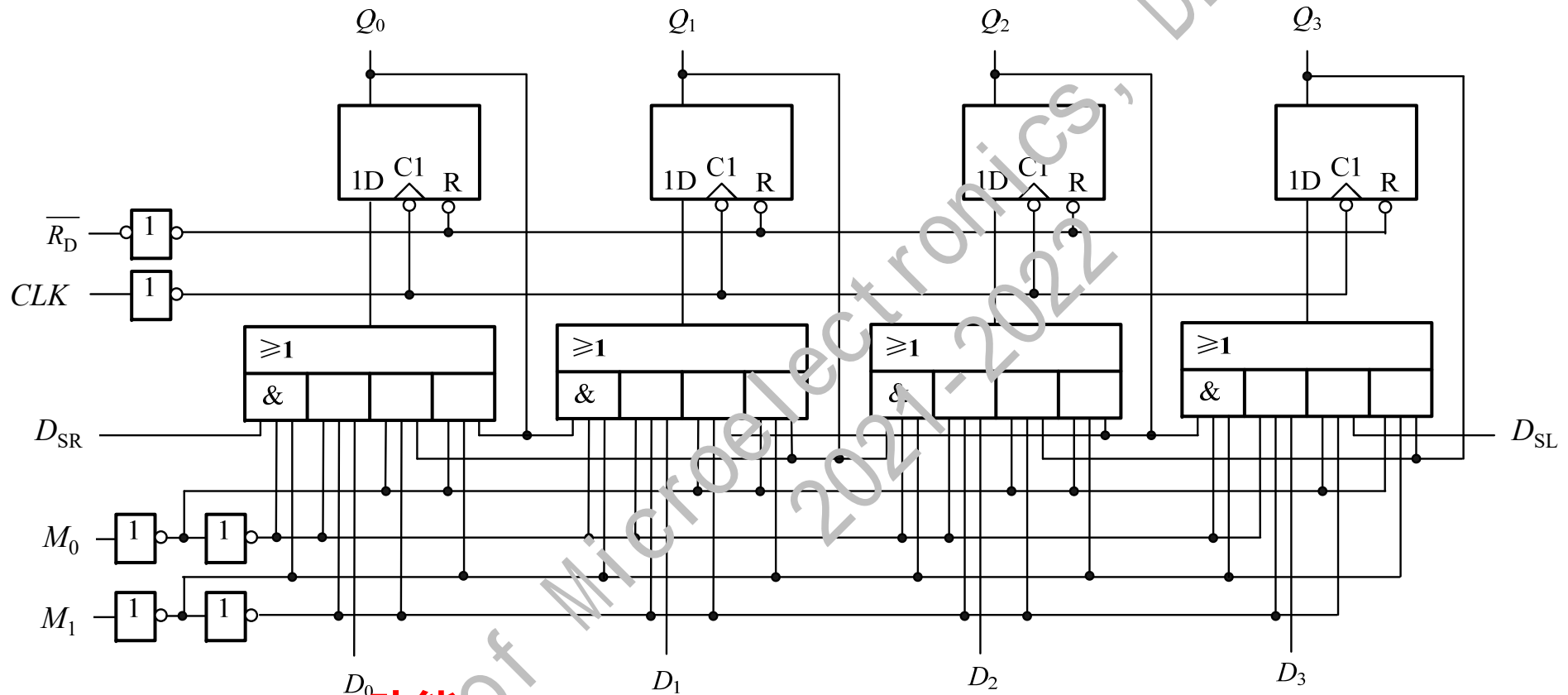
↑ ↑ ↑ ↑

$D_0 D_1 D_2 D_3$

实现前面9种功能

$Q_0 Q_1 Q_2 Q_3$  只有排列顺序, 没有高、低位

# 74194逻辑电路图



**$M_1 M_0$  功能**

**0 0 保持**

**0 1 右移**

**1 0 左移**

**1 1 并入**

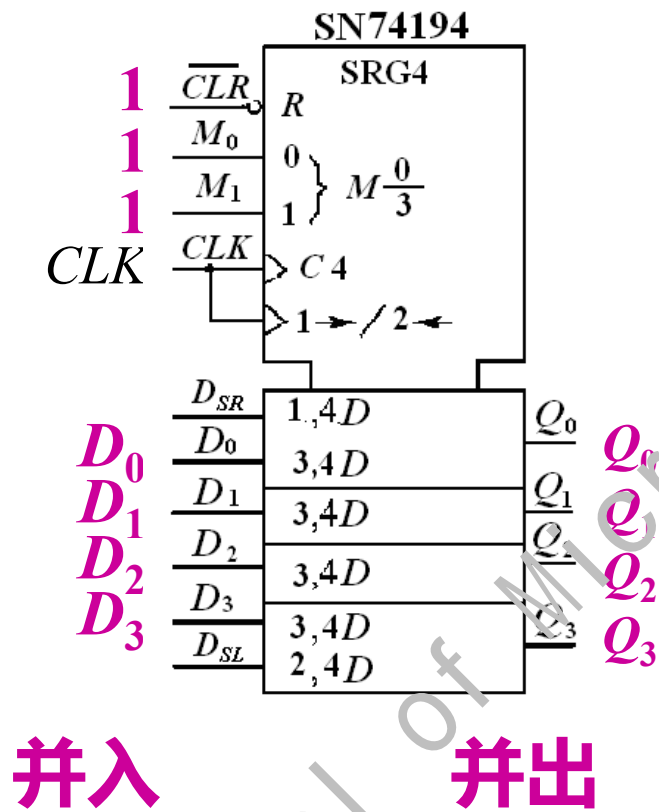
$$Q_0^{n+1} = \overline{M_1} \overline{M_0} Q_0 + \overline{M_1} M_0 D_{SR} + M_1 \overline{M_0} Q_1 + M_1 M_0 D_0$$

$$Q_1^{n+1} = \overline{M_1} \overline{M_0} Q_1 + \overline{M_1} M_0 Q_0 + M_1 \overline{M_0} Q_2 + M_1 M_0 D_1$$

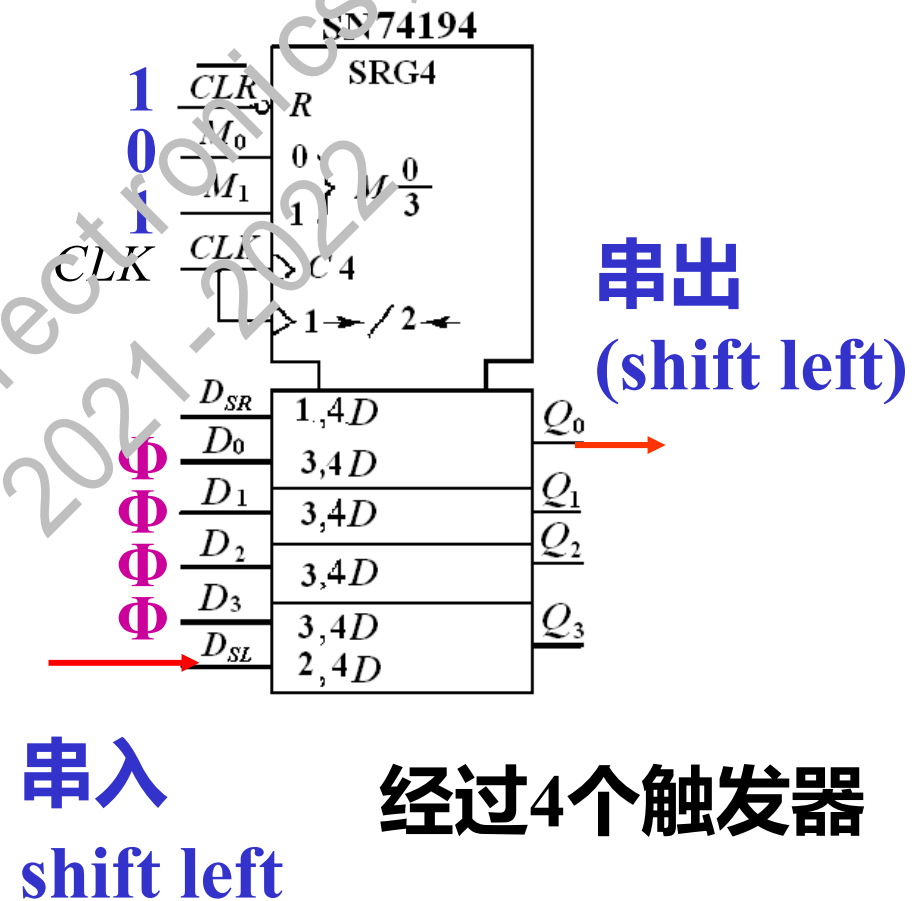
$$Q_2^{n+1} = \overline{M_1} \overline{M_0} Q_2 + \overline{M_1} M_0 Q_1 + M_1 \overline{M_0} Q_3 + M_1 M_0 D_2$$

$$Q_3^{n+1} = \overline{M_1} \overline{M_0} Q_3 + \overline{M_1} M_0 Q_2 + M_1 \overline{M_0} D_{SL} + M_1 M_0 D_3$$

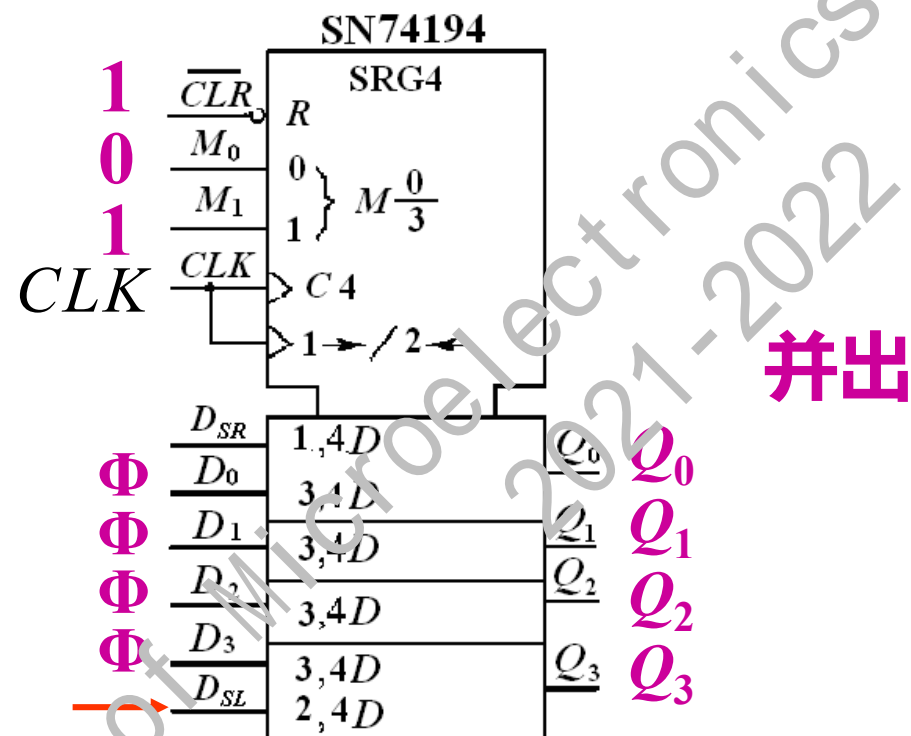
## (1) 并入/并出



## (2) 左移串入/串出



### (3) 左移串入 / 并出



串入  
shift left

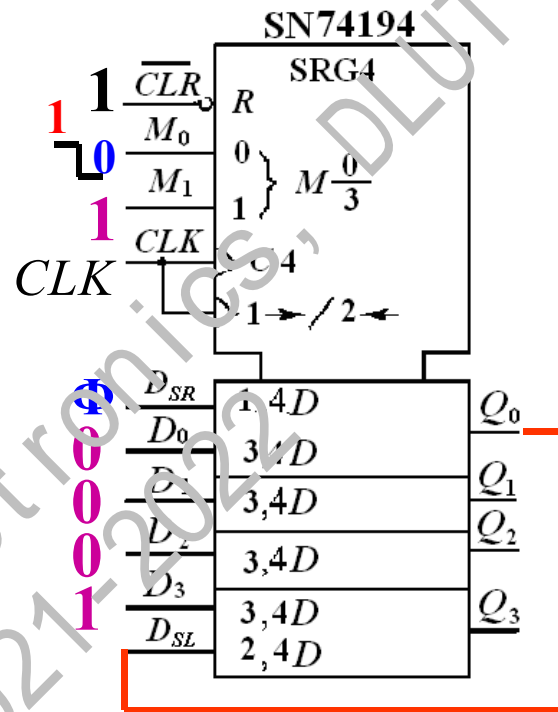
#### (4) 左移环形

$$Q_0 \rightarrow D_{SL}$$

先置  $M_1=1, M_0=1$ ,  
在  $CLK$  上升沿并入,  
 $Q_0Q_1Q_2Q_3 =$   
 $D_0D_1D_2D_3 = 0001$

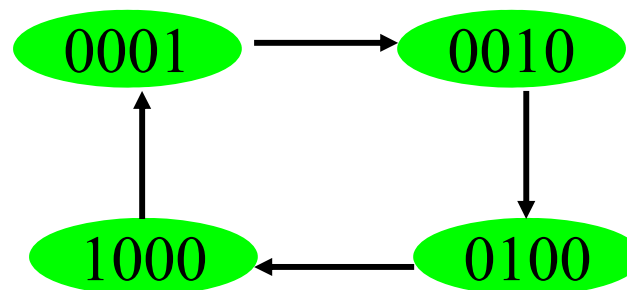
再置  $M_0=0$ ,  $CLK$  边  
沿到来  $\rightarrow$  左移  $\rightarrow$   
M-4 计数

接彩灯



一个1为主循环

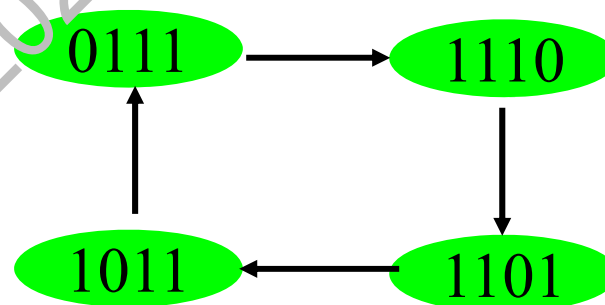
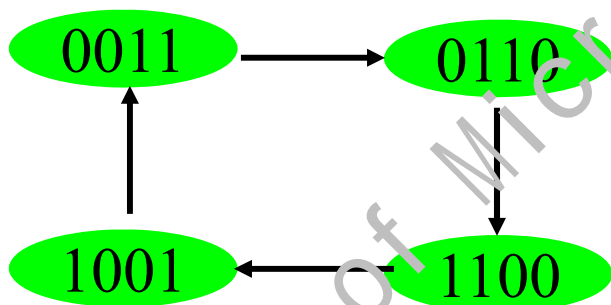
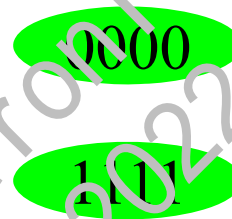
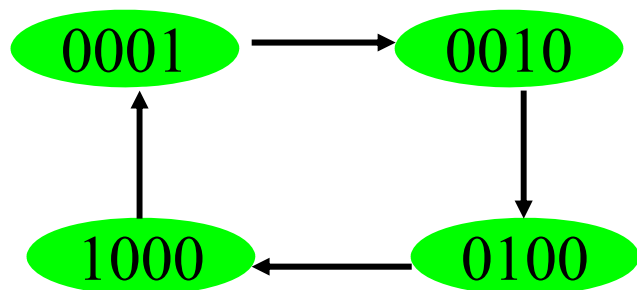
$Q_0Q_1Q_2Q_3$



一个1为主循环

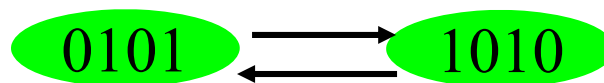
$Q_0Q_1Q_2Q_3$

左移环形的其他置数方式:

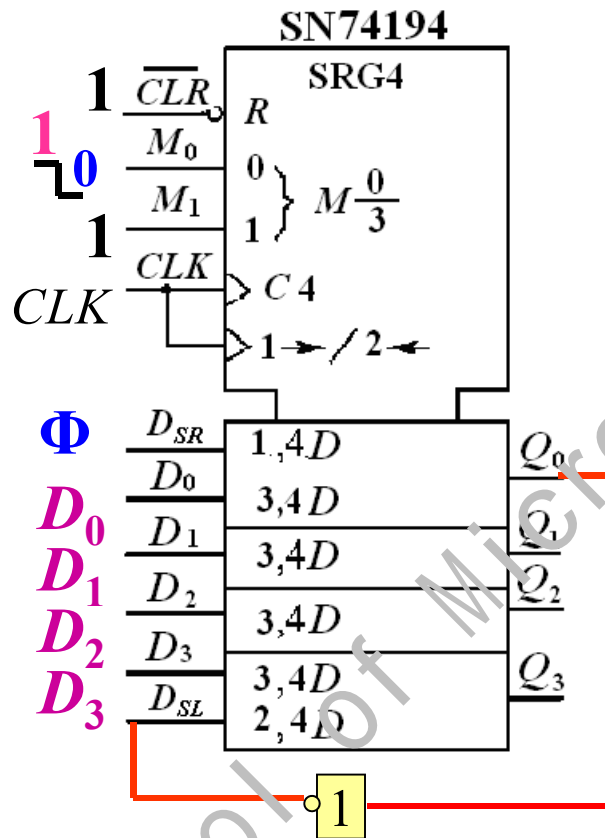


M-4环形计数器

M-4环形计数器



## (5) 左移扭环寄存器



$$M_1 = 1$$

1, 并入

$$Q_0 Q_1 Q_2 Q_3 = D_0 D_1 D_2 D_3$$

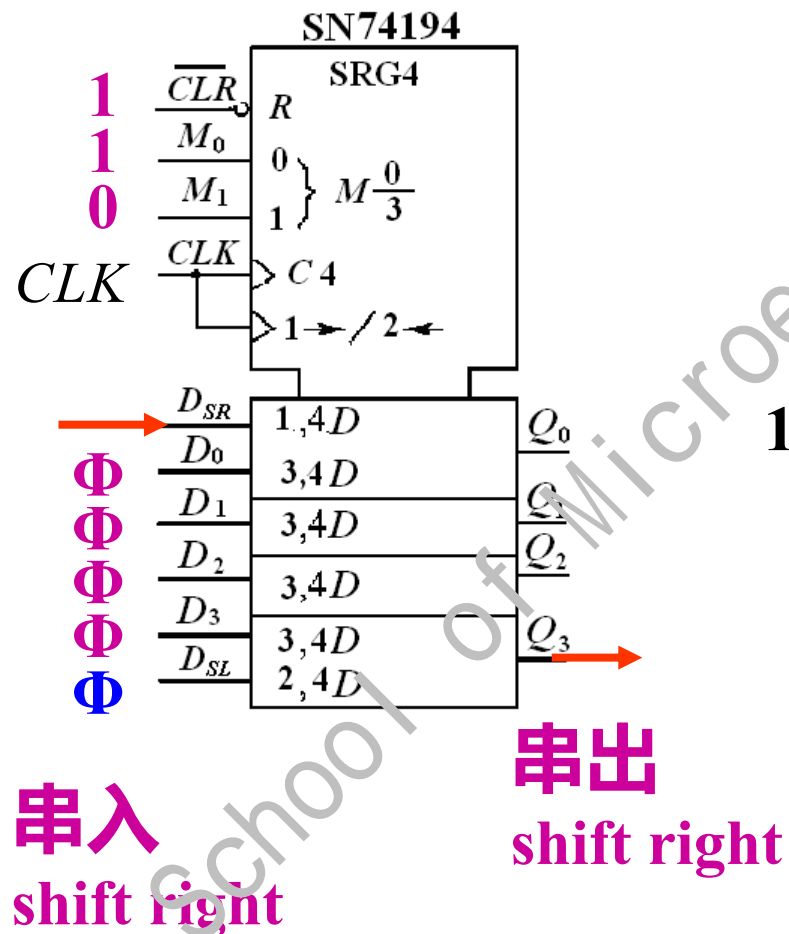
0, 扭环

$\overline{Q_0}$  connect to  $D_{SL}$

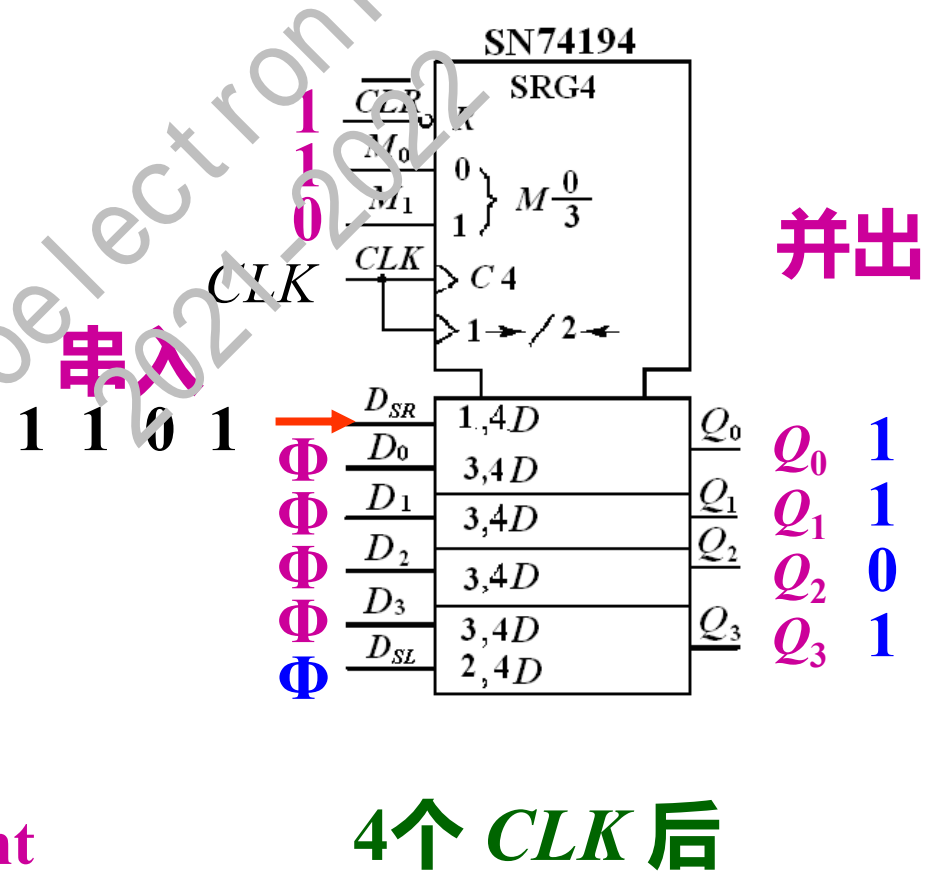
$D_0 D_1 D_2 D_3$  接  $\Phi$ , 都可以构成扭环



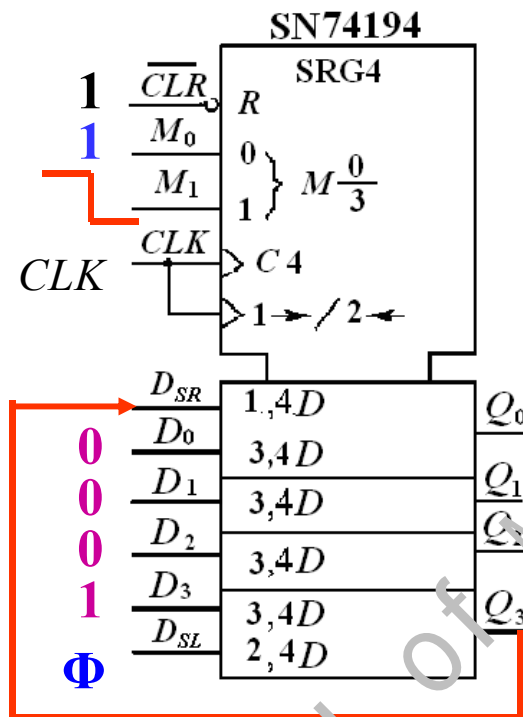
## (6) 右移串入/串出 寄存器



## (7) 右移串入/并出 寄存器



## (8) 右移环形寄存器



$$Q_3 \rightarrow D_{SR}$$

$$M_0 = 1$$

$$M_1 =$$

1, CLK 到

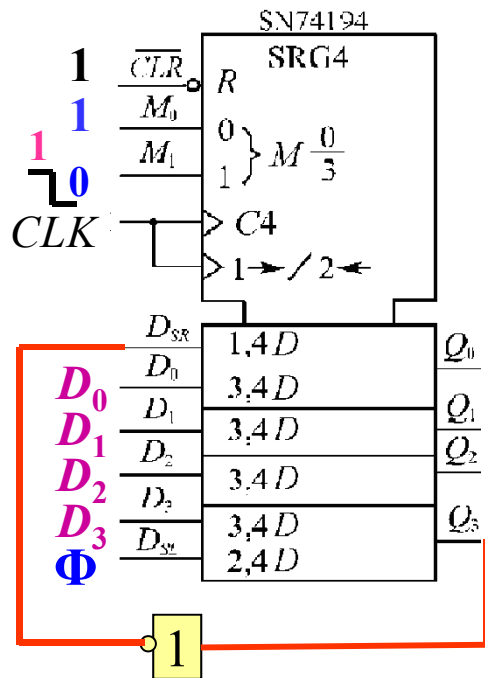
$$Q_0 Q_1 Q_2 Q_3 = D_0 D_1 D_2 D_3$$

0, CLK 到

右移环形

模 4 计数器

## (9) 右移扭环寄存器



$\overline{Q_3}$  接  $D_{SR}$

$M_0 = 1,$

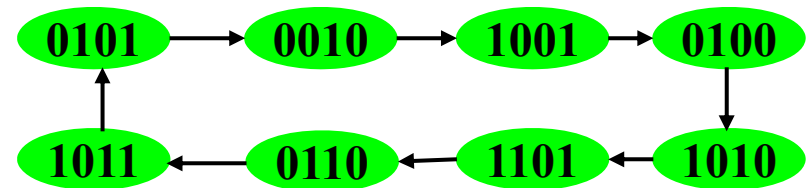
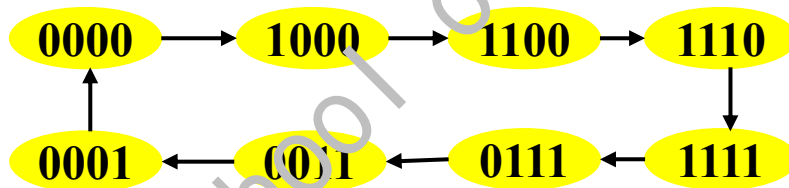
1, 并入

$$M_1 = Q_0 Q_1 Q_2 Q_3 = D_0 D_1 D_2 D_3$$

0, 扭环

$D_0 D_1 D_2 D_3$  接  $\Phi$ , 都可以构成扭环

只有两种状态图  $Q_0 Q_1 Q_2 Q_3$



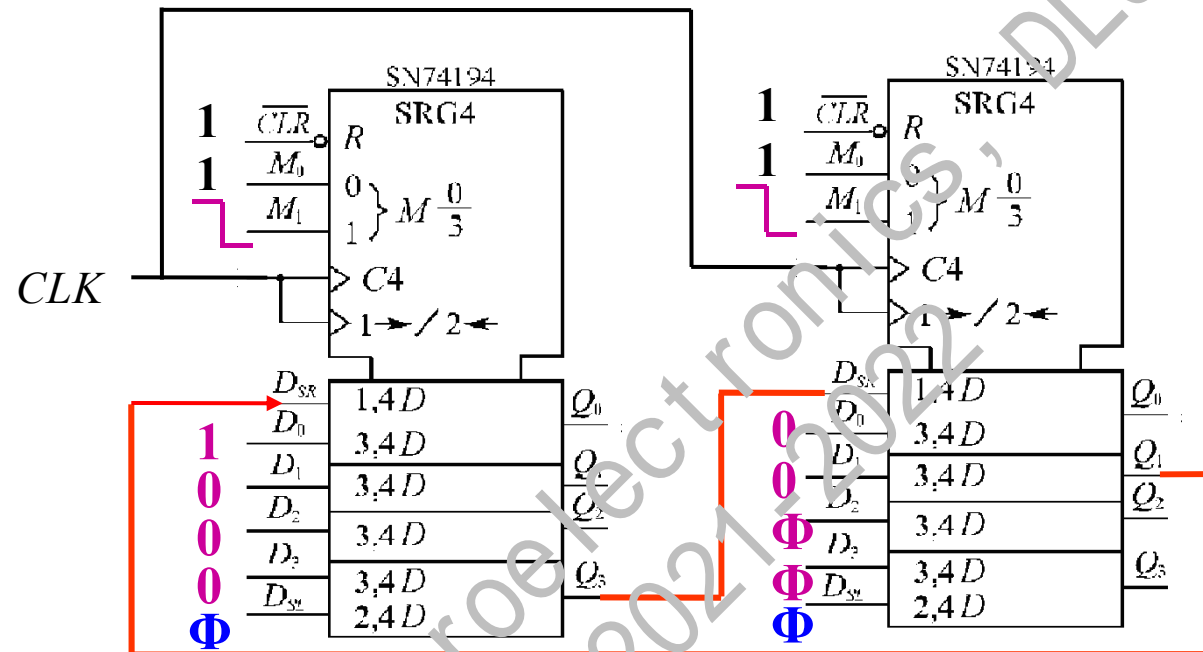
注意: 从并入的  $D_0 D_1 D_2 D_3$  开始循环

模 8 计数器

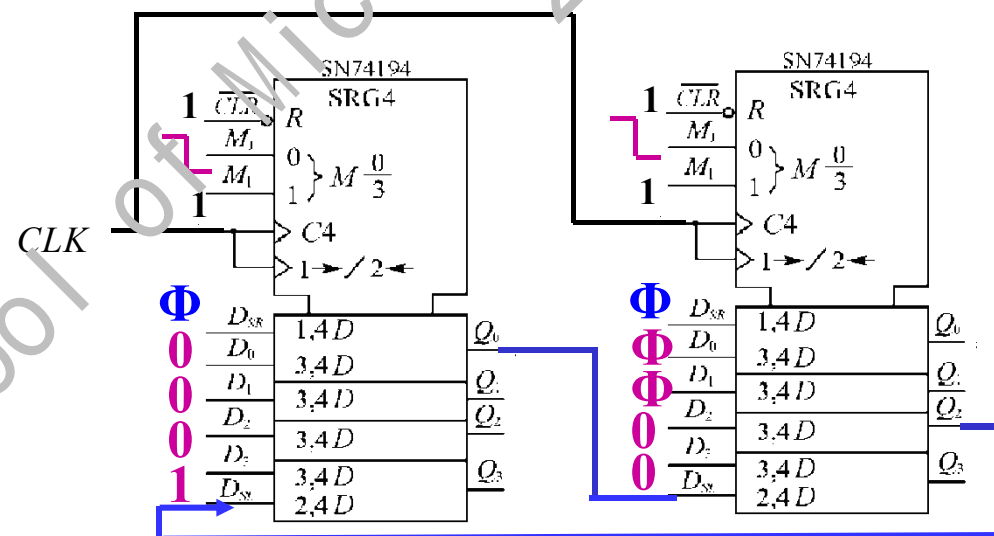
# 例1. 用74194 设计模 6 环形计数器

6 FFs

右移



左移

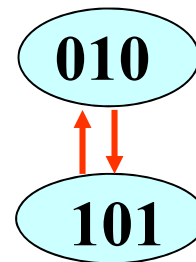
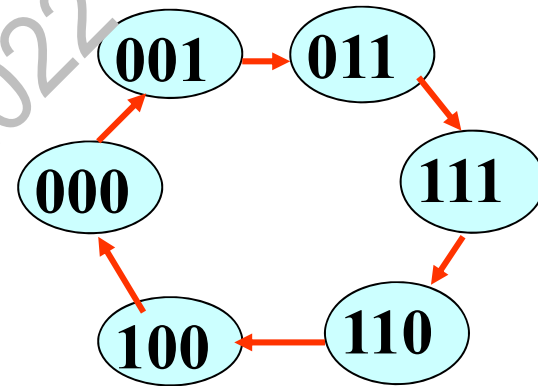
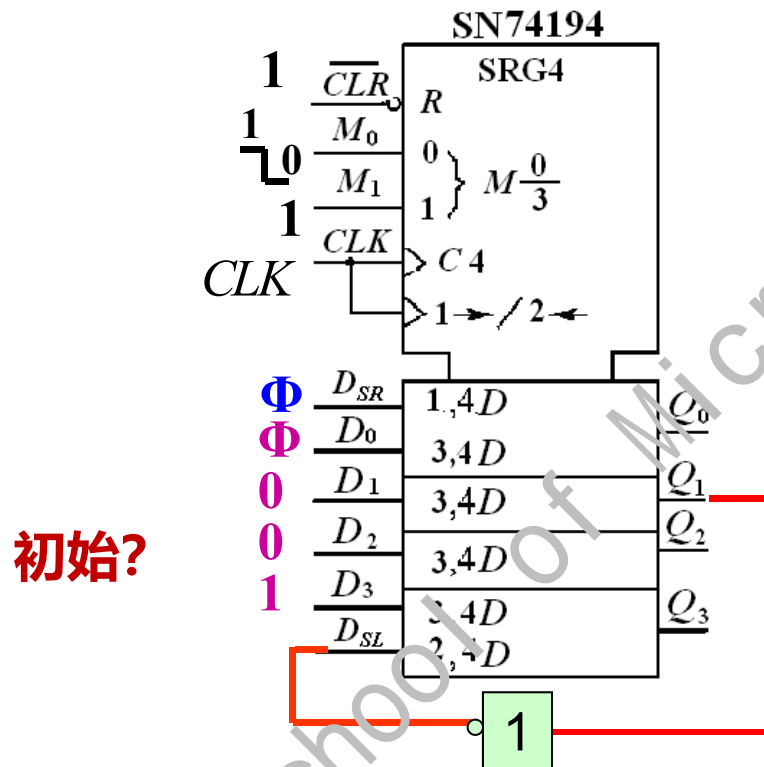


## 例2. 用74194设计模6 扭环计数器，画出状态图

3 FFs

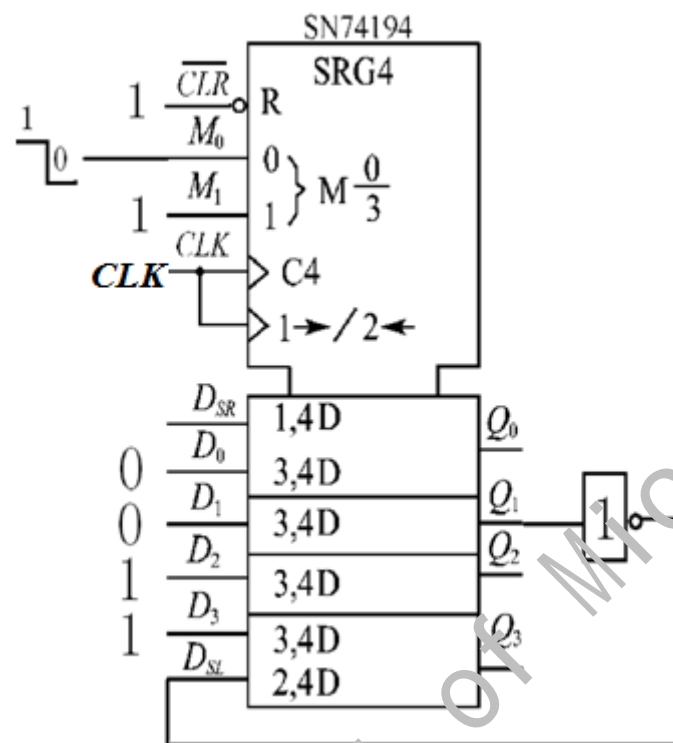
Shift left

$Q_1Q_2Q_3$



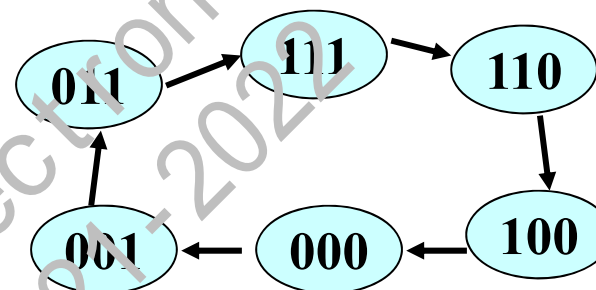
不能置  $\Phi$

### 例3. 分析如图所示的芯片功能，画出状态图



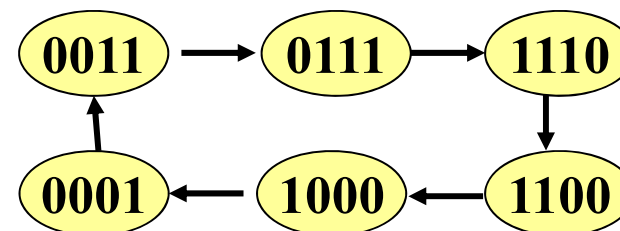
$Q_1Q_2Q_3$

左移扭环



M - 6

$Q_0Q_1Q_2Q_3$



## §6.6 序列信号发生器

### Series Signal Generator

**序列信号：**一组特定的循环数字信号

**序列信号发生器：**产生一组序列信号的时序电路

**类型**

Counter-type 计数型

Shift-type 移位型

## § 6.6.1 计数型序列信号发生器

### Counter-type Series Signal Generator

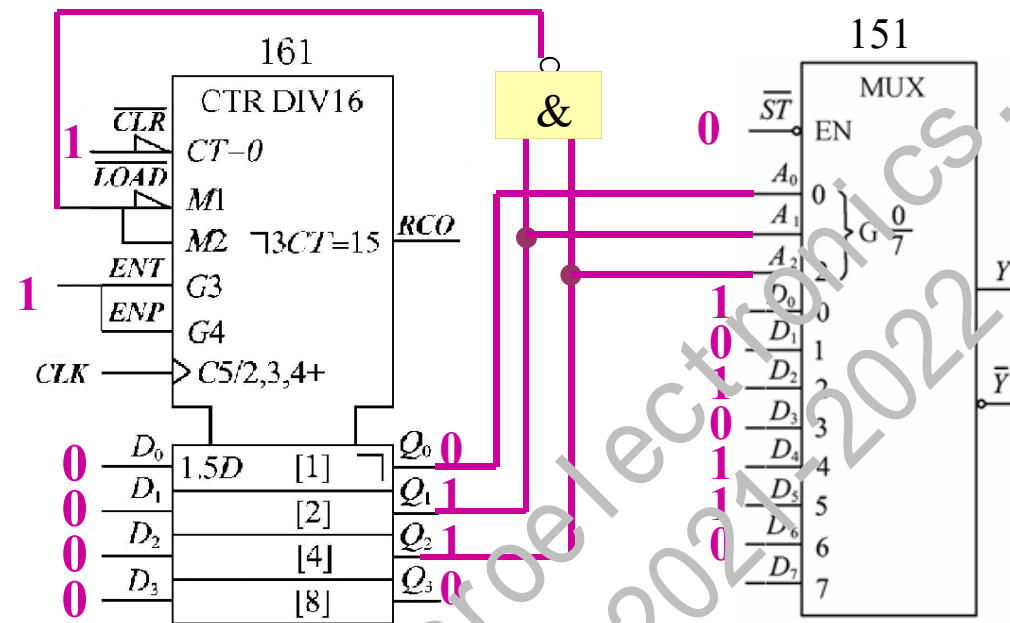
例1. 设计一个产生7位序列信号 1010110 的序列信号发生器（时间顺序: 从左到右）

结构:



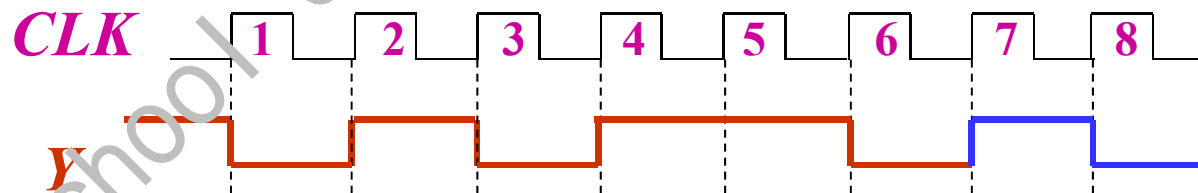


(M-7)



0110101 = Y

波形



## 实现步骤:

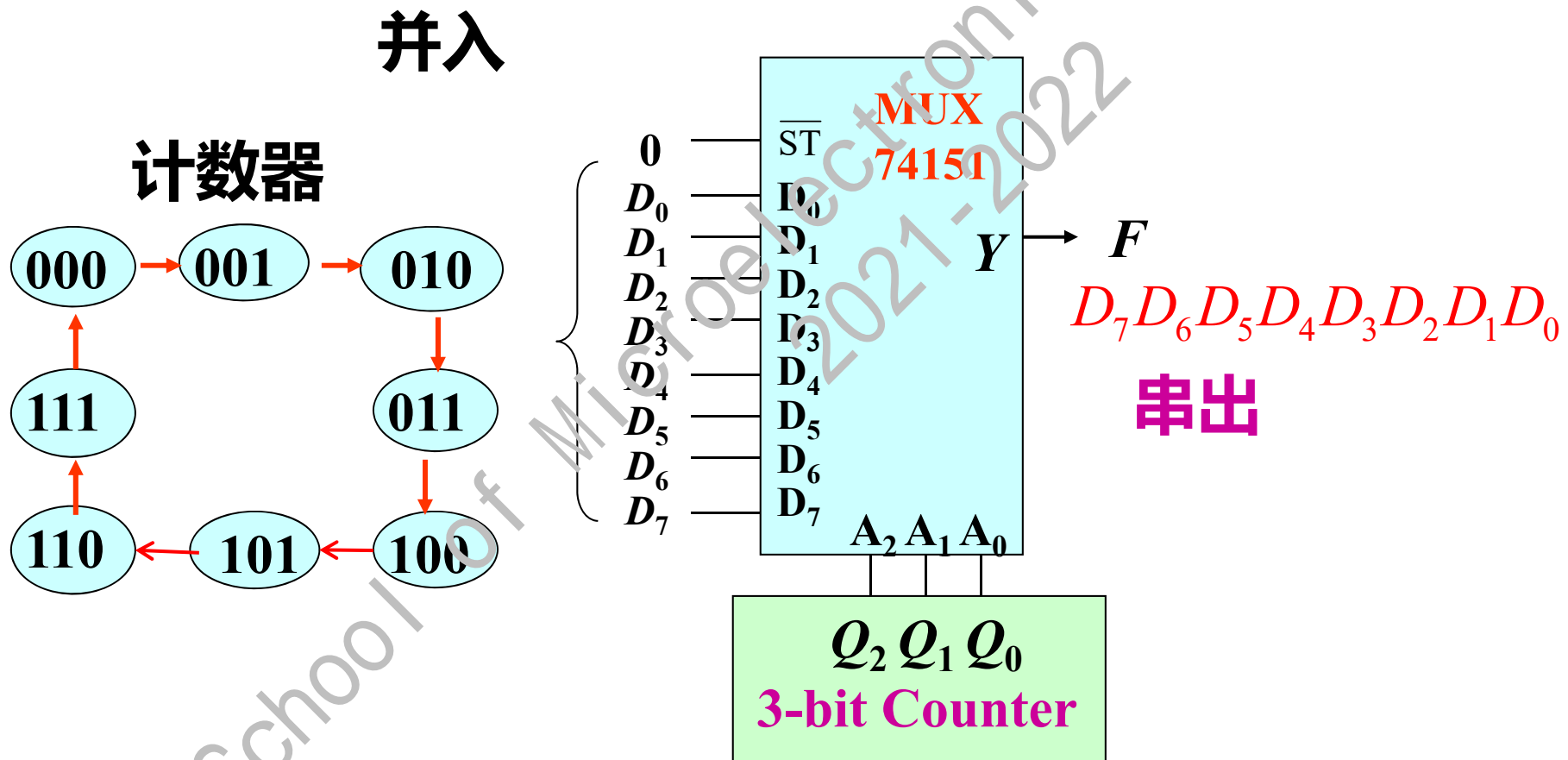
- 根据序列码的长度 $M$ ，设计一个模 $M$ 计数器
- 选择适当的数据选择器，把待产生的序列**按规定的顺序**放在数据选择器的**数据输入端**，把**地址端与计数器的输出端**连接在一起

在用计数器产生序列信号时，触发器的数目 $k$ 符合

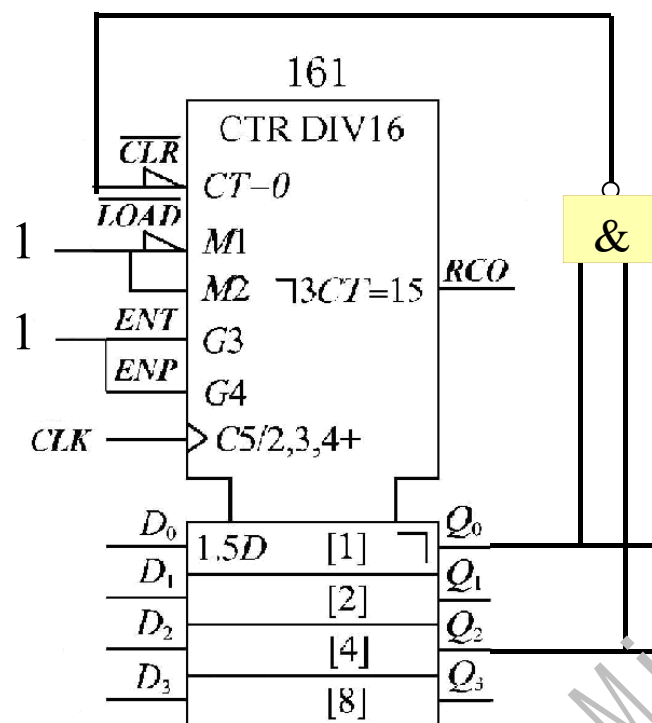
$$2^{k-1} < M < 2^k$$

## 例2. 用序列信号发生器实现数据并/串转换

### Counter and MUX



### 例3. 分析下图电路



## 74161 : M-S 计数器

$$\mathcal{Z} = \mathcal{Q}_0 \cdot \overline{\mathcal{Q}_2}$$

## 输出为原状态的输出

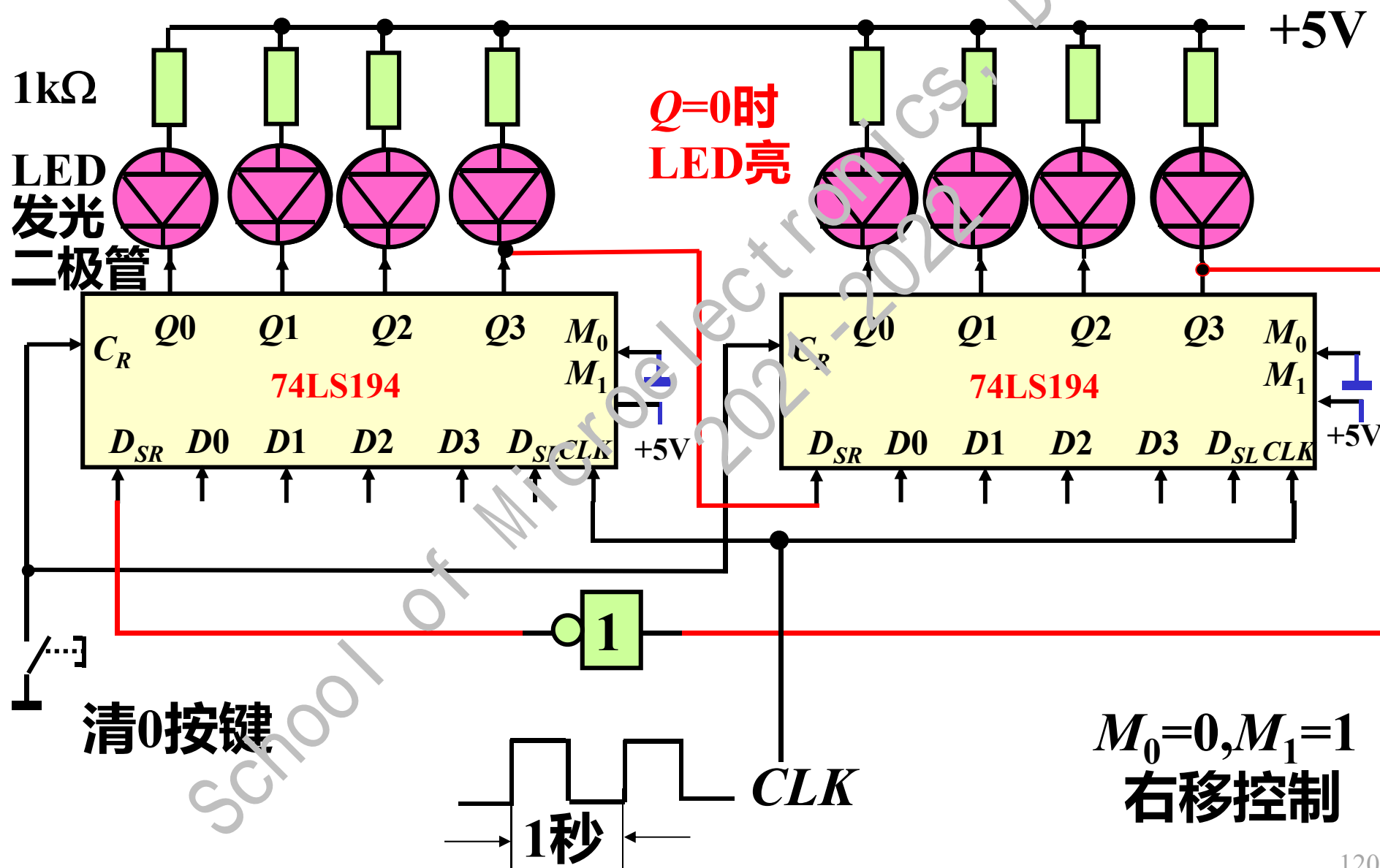
## 状态表

$Q_2^n$	$Q_1^n$	$Q_0^n$	$Q_2^{n+1}$	$Q_1^{n+1}$	$Q_0^{n+1}$	<b>Z</b>
<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>
<b>0</b>	<b>0</b>	<b>1</b>	<b>0</b>	<b>1</b>	<b>0</b>	<b>1</b>
<b>0</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>	<b>1</b>	<b>0</b>
<b>0</b>	<b>1</b>	<b>1</b>	<b>1</b>	<b>0</b>	<b>0</b>	<b>1</b>
<b>1</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>	<b>0</b>

计数器从000 到100 循环, 相应的输出为 01010.

**电路功能：产生 01010 序列信号的序列信号发生器**

## 例4. 用74LS194组成节日彩灯控制电路



## 本章总结

- 掌握时序逻辑电路的基本概念
- 掌握时序逻辑电路的分析方法
- 掌握时序逻辑电路的常规设计方法
- 掌握计数器74161、160、163、290
- 掌握寄存器的功能和应用，以及集成IC74194
- 掌握序列信号发生器