金属化

金属化

金属化是芯片制造过程中在绝缘介质薄膜上 淀积金属薄膜以及随后刻印图形以便形成互连金 属线和集成电路的孔填充塞的过程。芯片金属化 是应用化学或物理处理方法在芯片上淀积导电金 属薄膜的过程。这一过程与介质的淀积紧密相连 ,金属线在IC电路中传导信号,介质层则保证信号 不受邻近金属线的影响。

金属化对不同金属连接有专门的术语名称。 **互连**(Interconnect)意指由导电材料制成的连线将 电信号传输到芯片的不同部分。接触(contact)是指 硅芯片内的器件与第一金属层之间在硅表面的连 接。**通孔**(via)是穿过各种介质层从某一金属层到毗 邻的另一金属层形成电通路的开口。"填充薄膜"是 指用金属薄膜填充通孔,以便在两金属层之间形 成电连接。

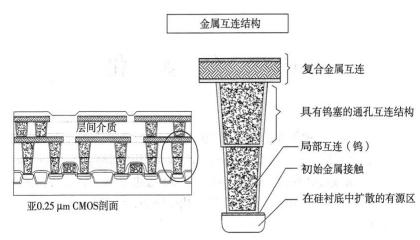
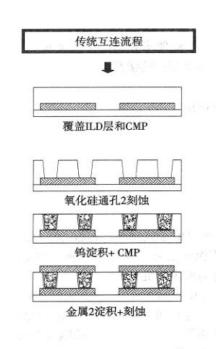


图1 多层金属化

金属化

层间介质是绝缘材料,它分离了金 属之间的电连接。在传统的金属化 过程中,铝合金金属覆盖层被淀积 在介质层上,然后被光刻成图形、 刻蚀形成金属连线。随着铜冶金术 的介入正经历着快速变化以取代铝 合金。这种变化源于刻蚀铜很困难 为了克服这个问题, 铜冶金术应 用双大马士革法处理,以形成通孔 和铜互连。



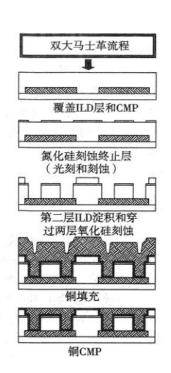


图2 传统和大马士革金属化比较

金属类型

一种合适的金属材料应该满足如下要求:

- 1.导电率:具有高导电率,能够传导高电流密度。
- 2.粘附性:能够粘附下层衬底,容易与外电路实现电连接。

与半导体和金属表面连接时接触电阻低。

- 3淀 积:易于淀积并经相对的低温处理后具有均匀的结构和组分。
- **4.刻印图形/平坦化:**为刻蚀过程中不刻蚀下层介质的传统铝金属化工艺 提供具有高分辨率的光刻图形。
- **5.可靠性:**为了在处理和应用过程中经受住温度循环变化, 金属应相对柔软且有较好的延展性。
- 6.抗腐蚀性:具有很好的抗腐蚀性。
- 7.应 力:很好的抗机械应力特性以便减少硅片的扭曲和材料失效, 比如断裂、空洞的形成和应力诱导腐蚀。

金属类型

常见于硅片制备和硅工艺的不同金属熔点、电阻率列在表1中。 表1 硅和硅片制造业中所选择的金属(在20℃)

材料	熔点 (℃)	电阻率(uΩ-cm)
硅(Si)	1412	≈10 ⁹
掺杂的多晶硅	1412	≈500到525
铝(AI)	660	2.65
铜(Cu)	1083	1.678
钨(W)	3417	8
钛(Ti)	1670	60
钽(Ta)	2996	13到16
钼(Mo)	2620	5
铂(Pt)	1772	10

在硅片制造业中各种金属和金属合金可组合成下列种类:

●铝

●阻挡层金属

●铝铜合金

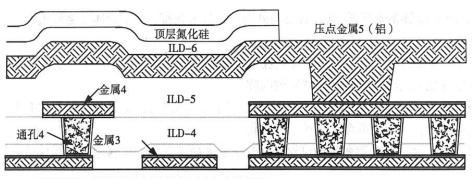
●硅化物

●铜

●金属填充塞

金属类型一铝

■选择铝 与硅以及二氧化硅相同,铝是用于硅片制造中最主要的材料之一。在制造硅片时,铝以薄膜的形式在硅片中连接不同器件(见图3)。同时,铝是淀积在硅片上的最厚的薄膜之一,第一层金属厚约5000Å。



其他通孔、层间介质和金属层在金属4之前处理

图3 铝互连

铝在20℃时具有2.65μΩ-cm的低电阻率,但比铜、金、银的电阻率稍高。**然而铜和银都比较容易腐蚀,在硅和二氧化硅中有高的扩散率,这些都阻碍它们应用**。**金和银比铝昂贵得多,而且在氧化膜上附着不好**。金在硅片制造的初期有时被应用,但由于与硅的高接触电阻使得它需要有一层铂作为过渡层。另一方面,铝能够很容易和氧化硅反应,加热形成氧化铝(Al2O3),这促进了氧化硅和铝之间的附着。铝能够轻易淀积在硅片上,可用湿法刻蚀而不影响下层薄膜。基于这些原因,铝作为首选的金属应用于金属化。

金属类型一铝

■欧姆接触

硅的熔点为1412℃,而纯铝的熔点为660℃。然而,**铝和硅熔合形成的合金实际上有更低的熔点**,例如:铝含量占88.7%,硅含量占11.3%的合金,其熔点为577℃。

为了在铝和硅之间形成接触,加热界面是必要的。这一过程通常在惰性气体或还原的氢气环境中,在450到500℃进行。这个加热烘烤过程也被称为低温退火或烧结。**在现代芯片设计中,欧姆接触用特殊的难熔金属**(如以硅化物形式出现的钛),在硅表面作为接触以减小电阻、增强附着(见图4)。

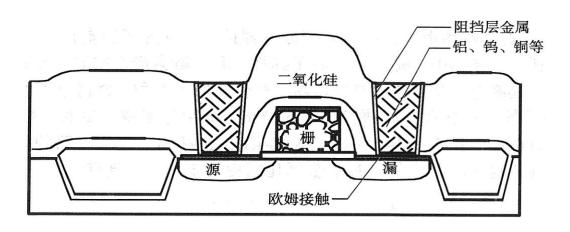


图4 欧姆接触结构

金属类型一铝

欧姆接触早期工作中遇到的困难是:在加热过程中,铝和硅之间出现了某些反应。该反应导致接触金属和硅形成微合金,这一过程被称为结"穿通"。当纯铝和硅界面被加热时(见图5)结尖刺发生,并导致硅向铝中扩散。硅溶解时,硅片中随后留下了空洞,允许穿通形成,渗透到硅接触区。结尖刺有可能引起结短路。

结尖刺的问题可通过在铝中添加硅和阻挡层金属化两种方法解决。如果铝中已经有硅,那么硅从衬底向铝中溶解的速度将会减慢。然而硅在铝中形成合金的量是有限的,由于硅在铝凝结,可能导致节结(小的硅高浓度区域)的形成。节结的形成可能明显地增加接触电阻,并且在节结点的局部加热可能引起可靠性严重下降。解决结尖刺问题的主要方法是引入阻挡层金属化以抑制扩散。

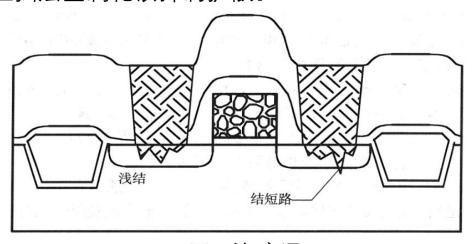


图5 结"穿通"

金属类型一铝铜合金

铝有电迁徙引起的可靠性问题。在大电流密度的情形下,电子和铝原子碰撞,引起原子逐渐移动。原子的移动导致原子在导体负极的损耗。在导体中,哪里发生原子损耗,哪里就会产生空洞(void),引起连线减薄,潜在的可能是引起断路。然而在导体的其他区域,有金属原子堆积,金属原子堆起来形成小丘(见图6)。由于电迁徙,小丘在金属薄膜的表面鼓出,如果过多或大量的小丘形成,毗邻的连线或两层之间的连线有可能短接在一起。

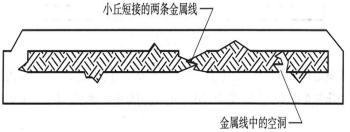


图6 小丘在金属连线上

由铝和铜形成的合金,当铜的含量在0.5%到4%之间时,其连线中的电迁徙得到控制。 通过减少铝中颗粒之间界面的扩散效果,使得形成的合金从根本上增加了传输电流的能力。同时也表明:**当铜在铝中的含量超过8%时,实际电迁徙将增加**。如果铜和铝形成合金,更需要关心的是,用等离子体刻蚀形成的铝合金。**铜难于刻蚀,刻蚀铝合金互连线后任何剩余的铜却可能促使侵蚀发生**。在接触孔和通孔也可能有电迁徙的问题。接触孔的电迁徙失效问题可通过阻挡层金属化解决。

金属类型一铜

随着铜在芯片性能方面取得明显的优势, 铜互连线将取代铝金属化。

■IC互连金属化引入铜的优点是:

- 1.电阻率的减小。减少了RC的信号延迟,增加芯片速度。
- 2.减少了功耗。减少了线的宽度,降低了功耗。
- 3.更高的集成密度。更窄的线宽,允许更高密度的电路集成。
- 4.良好的抗电迁徙性能。铜不需要考虑电迁徙问题。
- 5.更少的工艺步骤。

当电阻被减小并通过应用低k值介质以及减薄阻挡层金属的厚度而减小电容C时,RC信号延迟能获得理想的改进(见表2)。

表2 与0.25微米器件比较互连延迟的变化

工艺技术	0.25微米	0.18微米	0.13微米
传统互连技术			
●铝/铜互连合金和氮化钛阻挡层金属	0	21%	93%
新一代技术: ●减少阻挡层的厚度	-10%		
●低k值(3.0)介质	1070	-27%	
●双大马士革铜互连和填充薄膜			-16%

应用铜的另一个优点是:窄的线宽能传输等量电流,在每一金属层允许更高的集成密度。这情形使得芯片上总金属层数减少,制造成本明显下降。

铜相对而言是软金属,它有良好的抗电迁徙的特性。意味着用铜制造的芯片能处理更高的电功率密度。表3就铜和铝在硅片制造中的特性和工艺做了比较

表3 铝和铜之间特性和工艺比较

特性/工艺	铝	铜
电阻率(uΩ-cm)	2.65(3.2对铝其中含0.5%的铜)	1.678
抗电迁徙	低	高
空气中抗侵蚀	高	低
刻蚀工艺	可以	不可以
化学机械平坦化工艺	可以	不可以

■**对铜的挑战** 用铜作为半导体互连主要涉及三个方面的挑战:

- 1.铜很快扩散进氧化硅和硅,这使人担心铜扩散进硅的有源区而损坏器件,因为这将引起结或者氧化硅漏电。
- 2.应用常规的等离子体刻蚀工艺,铜不能容易形成图形。干法刻蚀铜时,在它的化学反应期间不产生挥发性的副产物。
- 3.低温下(<200°C)空气中铜很快氧化,不会形成保护层阻止进一步氧化。

金属类型一阻挡层金属

提高欧姆接触可靠性更有效的方法是用阻挡层 金属化,这种方法可消除诸如浅结材料扩散或 结尖刺的问题。阻挡金属层是淀积金属或金属 塞,作用是阻止层上下的材料互相混合(见图7)

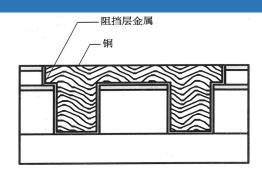


图7 用于铜互连结构的阻挡层

通常用做阻挡层的金属是一类具有高熔点难熔的金属。钛钨(TiW)和氮化钛(TiN)是两种普通的阻挡层金属材料,它们禁止硅衬底和铝之间的扩散。

阻挡层金属的基本特性是:

- 1.有很好的阻挡扩散特性,分界面两边材料的扩散率在烧结温度时很低。
- 2.高电导率具有很低的欧姆接触电阻。
- 3.在半导体和金属之间有很好的附着。
- 4.抗电迁徙。
- 5.在很薄并且高温下具有很好的稳定性。
- 6.抗侵蚀和氧化。

■铜阻挡层金属 对铜冶金术来说阻挡层金属是关键的。铜在硅和二氧化硅中都有很高的扩散率,这种高扩散率将破坏器件的性能。铜需要由一层薄膜阻挡层完全封装起来,这层封装薄膜能加固附着并有效地阻止扩散。在这两个要求之间需要有一个平衡,因为好的附着需要与铜有某种程度的反应;而好的阻挡层金属却需要和铜之间没有反应。对铜来说对这个特殊的阻挡层金属要求:

- 1.阻止铜扩散。
- 2.低薄膜电阻。
- 3.对介质材料和铜都有很好的附着。
- 4.与化学机械平坦化过程兼容。
- 5.具有很好的台阶覆盖,填充高深宽比间隙的金属层是连续的。
- 6.允许铜有最小厚度,占据最大的横截面积。

对于铜互连冶金术来说,钽、氮化钽和钽硅氮 (TaSiN)都是阻挡层金属的待选材料。这个扩散阻 挡层必须很薄(约75埃), 以致它不影响具有高深 宽比填充薄膜的电阻率,而又能扮演一个阻挡层 的角色。当几何尺寸不断缩小时,要求金属被淀 积进具有高深宽比的通孔。研究表明Ta对铜来说 有很好的阻挡和附着特性。然而TiN,作为 Al/SiO2互连的传统阻挡层金属,有很好的阻挡性 能但附着更差。如果用TaN,则通过注入少量氮 气或淀积钽氮化合物来获得。研究还表明氮化钨 (WN)也可以对金属铜起到有效阻挡层的作用。

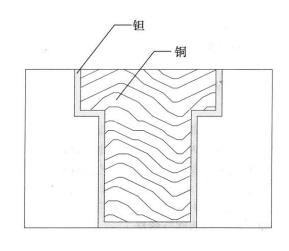


图8 钽作为铜的阻挡层金属

金属类型一硅化物

难熔金属与硅在一起发生反应,熔合时形成硅化物。硅化物是一种具有热稳定性的金属化合物,并且在硅/难熔金属的分界面具有低的电阻率(见图9)。在硅片制造业中,难熔金属硅化物是非常重要的,因为为了提高芯片性能,需要减小许多源漏和栅区硅接触的电阻。在铝互连技术中,钛和钴是用于接触的普通难熔金属。

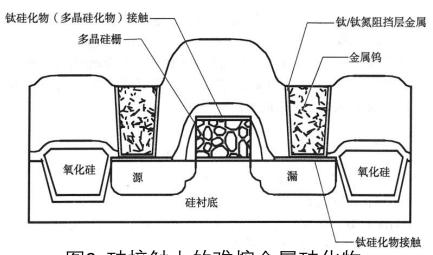


图9 硅接触上的难熔金属硅化物

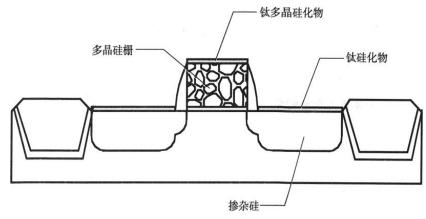


图10 多晶硅上的多晶硅化物

在硅化物形成过程中,通过减少残留在硅表面的氧化硅而减小硅化物的接触电阻。硅化物对硅形成了一个非常好的冶金接触,并在接触金属和硅结区域用做一个关键的附着层。**许多硅化物在超过1000℃的温度是稳定的**。表4列出了一些用于硅片制造的普通硅化物的特性。最低的熔解温度是合金熔化的最低温度。

表4 硅化物的一些特性

硅化物	最低熔化温度 (℃)	形成的典型温度 (℃)	电阻率(uΩ-cm)
钴/硅(CoSi2)	900	500~700	19~19
钼/硅(MoSi2)	1410	900~1100	40~70
铂/硅(PtSi)	830	700~800	28~35
钽/硅(TaSi2)	1385	900~1100	35~55
钛/硅(TiSi2)	1330	600~800	13~17
钨/硅(WSi2)	1440	900~1100	31

硅化物的形成通常要求把难熔金属淀积在硅片上,接着进行高温退火处理以形成硅化物材料。在有硅的区域,金属与硅反应形成硅化物。在硅片表面的其他区域,如表面是氧化硅,有很少或没有硅化物形成。通常这个热退火步骤在一个多腔集成设备中使用快速热退火(RTA)处理。

TiSi2对硅片制造而言,传统上已经是最普通接触的硅化物,它用做晶体管硅有源区和钨填充薄膜之间的接触。它通常被称为粘合剂,紧紧地把钨和硅粘合在一起。优点是高温稳定,与自对准接触处理过程兼容,比其他硅化物低的电阻率以及同TiN阻挡层金属的兼容性。当TiSi2被退火时形成两个不同的颗粒相(相是物理上的同类材料状态),一个是低温C49相,另一个是高温C54相,这两种相都是TiSi2。TiSi2的C49相形成在退火温度为625°C到675°C之间,其电阻率为60至65uΩ-cm;C54相形成在C49相形成以后的第二次退火,其退火温度约为800°C,电阻率较C49相低得多,仅为10到15μΩ-cm,可期望它降低整个接触电阻。

对0.18μm或更低的器件技术,**钴硅化物(CoSi2)**似乎是有希望的硅化物。这种硅化物经退火处理以后,即使几何尺寸降到0.18μm或更低的深亚微米,它的接触电阻值仍保持在一个降低了的水平13到19μΩ-cm。CoSi2的电阻之所以降低,是因为它的颗粒尺寸比TiSi2的小了大约十倍。因此在热退火处理期间,低电阻相被完全成核并且长大。由于CoSi2颗粒的尺寸较小,因此它的电接触也比较容易形成。

在一些硅化物中发现,硅迅速地扩散穿过硅化物。扩散发生在金属-硅化物-硅系统的 热处理过程中,硅扩散穿过硅化物进入到金属中,这降低了系统的完整性。**解决这个 问题的方法是在硅化物和金属化层之间淀积一层金属阻挡层。** ■自对准硅化物 由于在优化超大规模和甚大规模集成电路的性能方面,需要进一步按比例缩小器件的尺寸,因此在硅源/漏和第一金属层之间电接触的横截面是很小的。这个小的接触面积导致接触电阻增加。一个可提供稳定接触结构、减小源和漏区接触电阻的工艺被称为自对准硅化物技术。自对准硅化物的方法被用于产生硅化物,它能很好地与露出的源、漏以及多晶硅栅的硅对准。许多芯片的性能问题取决于自对准硅化物的形成(见图11)。

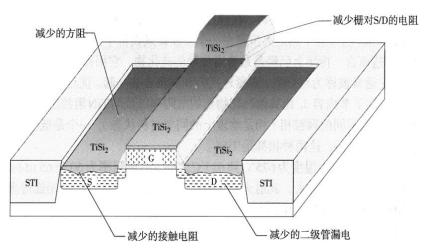


图11 与自对准硅化物有关的芯片性能问题

基本的自对准硅化物步骤显示在图12中。为了形成自对准硅化物,氧化硅先被淀积,然后用干法等离子体刻蚀反刻,以便在多晶硅栅的两边留下氧化硅侧墙绝缘分隔层。有了侧墙绝缘分隔层,仅顶部的多晶硅栅露出来。经过在HF中浸泡、去掉了自然氧化硅层的清洗步骤以后,250至350Å厚的金属钛层被淀积在硅片上。难熔金属经历了600到800℃的快速退火过程,形成具有高电阻率的C49钛硅化物相。当用浅槽隔离氧化硅隔离器件时,侧墙避免了多晶硅栅的侧面露出以及S/DTiSi2的短路。经第一次快速退火处理后,通过氢氧化铵(NH4OH)和双氧水(H2O2)的湿法化学刻蚀去掉了所有未参与反应的钛。留下的TiSi2覆盖在S/D区域和多晶硅栅的顶部。第二次快速硅化物退火在800至900℃之间进行,产生具有低电阻率的C54金属硅化物相。

自对准硅化物过程的主要优点是避免了对准误差。退火阶段要小心避免炉管中氧气的污染, 钛能很容易和氧反应形成氧化钛。氧化物沾污可能会促使硅化物形成于氧化硅侧墙的顶部, 这会导致多晶硅栅和源或漏之间的短路。

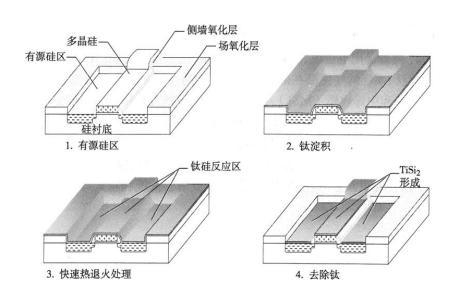


图12 自对准金属硅化物的形成

金属类型一金属填充塞

多层金属化产生了对数以十亿计的 通孔用金属填充塞填充的需要,以便在 两层金属之间形成电通路。接触填充薄 膜也被用于连接硅片中硅器件和第一层 金属化。目前被用于填充的最普通的金 属是钨,因此填充薄膜常常被称为钨填 充薄膜(见图13)。当用化学气相淀积 (CVD)的方法淀积薄膜时, **钨具有均匀填** 充高深宽比通孔的能力,因此被选做传 **统的填充材料**。钨可抗电迁徙引起的失 效,因此也被用做阻挡层以禁止硅和第 一金属层之间的扩散及反应。

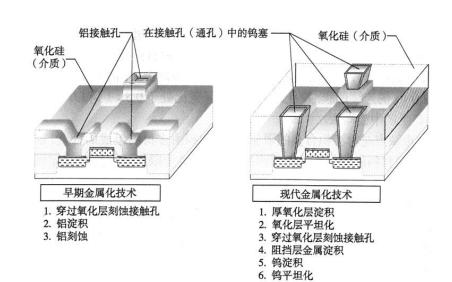


图13 多层金属的钨填充塞

金属淀积系统

物理气相淀积(PVD) 开始是用灯丝蒸发实现的,接着是用电子束,最近是通过溅射。在小规模(SSI)和中等规模(MSI)半导体集成电路制造时代,蒸发是金属化方法。由于蒸发台阶覆盖的特性差,因此它首先被溅射取代。在研究领域和Ⅲ-V半导体技术应用中,蒸发仍然被使用。它也被用于一些特殊领域,如封装期间C4凸点淀积。

金属CVD也是淀积金属薄膜最常使用的技术。

电镀技术已被用于各种应用领域。作为半导体制造业中铜的淀积方法,电镀只是刚刚起步。

金属淀积系统有:

●蒸发●溅射●金属CVD●铜电镀

金属淀积系统一蒸发

蒸发由将待蒸发的材料放置进坩锅、在真空系统中加热并使之蒸发这些过程组成(见图14)。最典型的加热方法是利用电子束加热放置在坩锅中的金属。在蒸发器中通过保持高真空环境,蒸气分子的平均自由程增加,并且在真空腔里以直线形式运动,直到它撞到表面凝结形成薄膜。

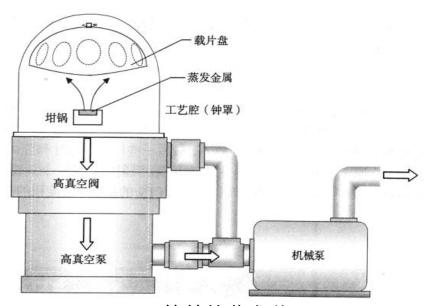


图14 简单的蒸发装置

蒸发的最大缺点是不能产生均匀的合阶覆盖。蒸发的这一缺点导致了它**在IC生产**中被淘汰。**蒸发的另一严重缺点是对淀积合金的限制。**为了淀积由多材料组成的合金,蒸发器需要有多个坩锅,这是个因为不同材料的蒸气压不同而产生的问题。这个限制使得控制被淀积合金最后组分具有任意精度变得很困难。

由于溅射系统改进了台阶覆盖能力,在硅片制造业中它迅速地取代了蒸发器。

金属淀积系统一溅射

溅射是物理气相淀积形式之一,溅射主要是一个物理过程,而非化学过程。在溅射过程中高能粒子撞击具有高纯度的靶材料固体平板按物理过程撞击出原子。这些被撞击出的原子穿过真空,最后淀积在硅片上。溅射的**优点**是:

- 1.具有淀积并保持复杂合金原组分的能力。
- 2.能够淀积高温熔化和难熔金属。
- 3.能够在直径为200毫米或更大的硅片上控制淀积均匀薄膜。
- 4.具有多腔集成设备,能够在淀积金属前清除硅片表面沾污和本身的氧化层

■基本溅射过程:

- 1.在高真空腔等离子体中产生正氩离子,并向具有负电势的靶材料加速。
- 2.在加速过程中离子获得动量,并轰击靶。
- 3.离子通过物理过程从靶上撞击出(溅射)原子, 靶具有想要的材料组分。
- 4.被撞击出(溅射)的原子迁移到硅片表面。
- 5.被溅射的原子在硅片表面凝聚并形成薄膜。
- 6.额外材料由真空泵抽走。

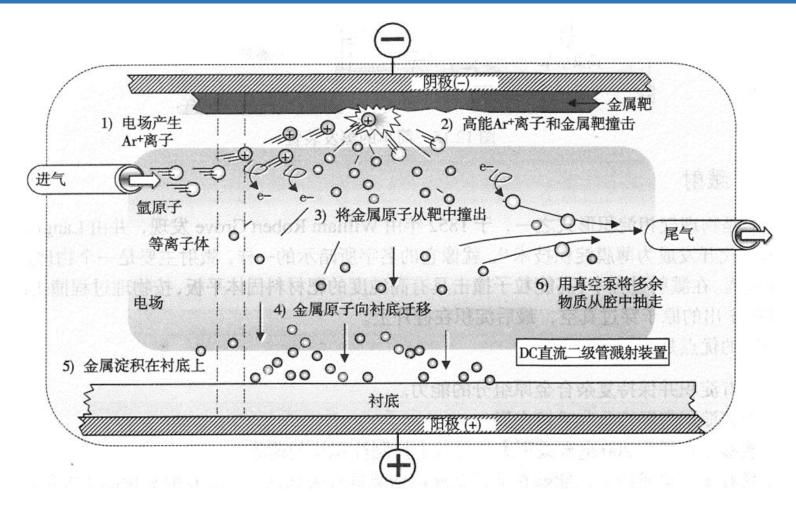


图15 简单平行金属板直流二极管溅射系统

■溅射中的物理学 溅射的一个基本方面是氩气被离化形成等离子体。氩被用做溅射离子,是因为它相对较重并且化学上是惰性气体,这避免了它和生长的薄膜或靶发生化学反应。如果一个高能电子撞击中性的氩原子,碰撞电离外层电子,产生了带正电荷的氩离子。这个具有能量的粒子被用于轰击带负电的靶材料以便被溅射。

减射的机制 带正电荷的氩离子在等离子体中被阴极靶的负电位强烈吸引。当这些带电的氩离子通过辉光放电暗区的电压降时,它们加速并且获得动能。氩离子轰击靶表面时,氩离子的动量转移给靶材料以撞击出一个或多个原子。这一作用被称为动量转移。被撞出的单个或多个原子运动穿过等离子体到达硅片表面。**入射离子的能量必须大到能够撞击出靶原子,但又不太大以致渗透进入靶材料的内部**。

溅射过程中从靶材料的表面撞击出金属原子的过程类似于撞球游戏中正在撞击的弹子球。即使撞球中的母球是朝一个方向前进的,弹子球也可能朝其他方向被撞出。同样的情况发生在溅射过程中,只不过这里是氩离子轰击靶,并且从靶的表面撞出一个或多个原子(见图16)。

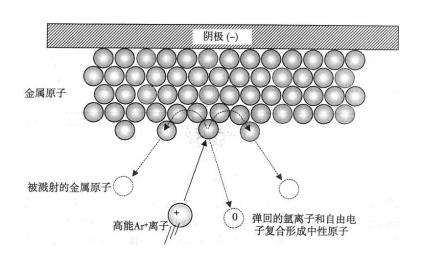


图16 溅射过程中从靶的表面撞出金属原子

溅射产额定义为每个入射离子轰击靶(阴极)以后,由靶喷射出的原子数。 **产额很大程度决定了溅射淀积的速率**。溅射产额在0.5至1.5之间变化,0.5的溅射产额意指,平均来讲两个离子轰击一个靶,有一个原子被喷射出。

- **溅射产额取决于下列条件:** 1.轰击离子的入射角。
 - 2.靶材料的组分和它的几何因素。
 - 3.轰击离子的质量。
 - 4.轰击离子的能量。

增加溅射淀积速率的方法之一是把等离子体限制在靶和硅片之间的区域。由于离子化过程,在靠近靶的前面和侧面有暗区,暗区屏蔽罩被放置在靶侧面以防侧面被溅射,因为这些被溅射的材料永远不会淀积在硅片上。屏蔽罩需要定期清理,因为被溅射的靶材料堆积在屏蔽罩表面,这会引起颗粒污染

靶因离子轰击而慢慢地被侵蚀,当大约50%或再多一点儿的靶被侵蚀掉时,就要求更换靶。溅射过程中消耗掉的许多能量是以热的形式在靶中消耗掉的,或者由靶发射的二次电子和光子耗散掉的。基于这个原因,靶材料需要冷却以维持低的靶温。

除了被溅射的原子被轰击外,还有其他核素淀积在衬底上(见图17)。这些核素给衬底加热(使温度达到350℃),引起了薄膜淀积不均匀。在铝的淀积过程中,高温也能产生不需要的铝氧化,这妨碍了溅射过程。在二极管溅射期间,许多核素撞击硅片表面,由于是对灵敏器件的辐射,也增加损坏的可能性。

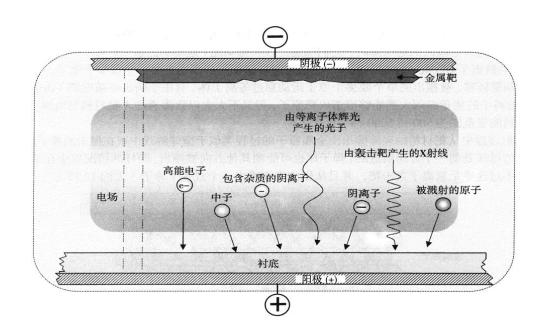


图17 不同核素淀积在衬底上

对每一个溅射系统阴极和阳极之间的空间必须进行优化,目的是让被溅射的原子尽可能多地被淀积在硅片上,形成满足要求的薄膜。

三类溅射系统:

- ●RF(射频)
- ●磁控
- ●IMP(离子化的金属等离子体)

简单的RF溅射系统因其固有的低效率,而不被用于硅片制造业。磁控是最广泛应用的传统溅射系统。离子化的金属等离子体对亚0.25微米技术来说正变得越来越普通。

■RF溅射 在RF溅射系统中,等离子体是由RF场产生的。RF频率通常为13.56MHz,加在靶电极的背面并通过电容耦合到前面(见图18)。等离子体中的电子和离子都处在RF场的作用之下,但由于高频的缘故,电子的响应最强烈。腔体和电极的作用像一个二极管产生大量的电子流,导致负电荷堆积在靶电极上。这些负电荷(由自偏置产生)吸引正的氩离子引起对绝缘或非绝缘靶材料的溅射。

实际上,由于RF溅射系统的溅射产额不高,导致它的淀积速率低。由靶发射的许多二次电子穿过放电区,对等离子体的产生没有贡献。如果这些电子被限制与离子碰撞,导致更多的离子产生以轰击靶,那么它的溅射率将高得多。

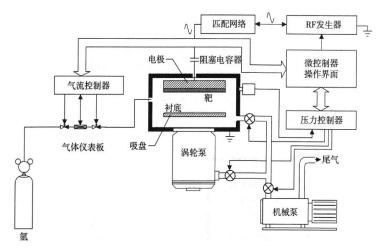


图18 RF溅射系统

■磁控溅射 磁控溅射是在靶的周围和后面装置了磁体以俘获并限制电子于靶的前面(见图 19)。这种设置增加了离子在靶上的轰击率,产生更多的二次电子,进而增加等离子体中电离的速率。最后,更多的离子引起对靶更多的溅射,增加了系统的淀积速率。

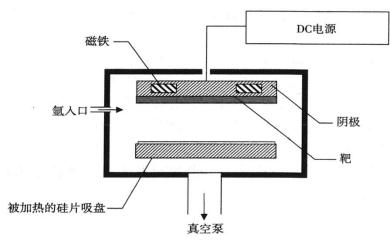


图19 磁控溅射系统

台阶覆盖 溅射需要高真空环境,使用高纯度的氩气以避免残余气体的污染。**溅射过程中的真空度大约1毫托,其平均自由程为几厘米,大约等于靶和硅片之间的距离**。正因为这个距离,从靶上被撞击出的原子基本上通过它沿直线淀积在硅片上。

这个直线路径对于从靶上喷射出来的原子存在许多不同的入射角度,导致接触孔与通孔的台阶和侧壁弱的覆盖。当淀积材料在具有高深宽比的台阶和沟道上时,通常不选择PVD。

洛直減射 为了在接触孔或通孔的底部和边沿取得较好的覆盖,通过利用准直溅射能够获得直接增强(见图20)。设置的准直器好像是等离子体的地极。用这种方式,任何从靶上被溅射出的大角度中性核素被中断,并淀积在准直器上。从靶上直线喷射的其他原子将通过准直器淀积在接触孔的底部,准直器在接触孔或通孔中减少了对侧墙的覆盖。

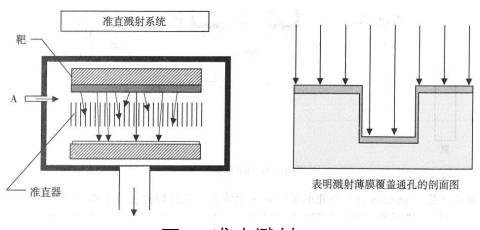


图20 准直溅射

准直器的应用意味着被溅射材料大部分将到达不了硅片,因为被溅射材料的大部分终止在准直器上。这个结果降低了溅射的产额,增加了淀积的成本,因为只有很少原子到达硅片表面;同时因为**靶的利用率降低,维持费用增加**。

■离子化的金属等离子体 对高性能IC而 言,硅片制造业中存在的一个溅射技术问 题是:当特征尺寸缩小时,溅射进入具有 高深宽比的通孔和狭窄沟道的能力受到限 制。为了克服这个问题,最近在PVD方面 的发展是**离子化的金属等离子体PVD(IMP** 或离子化的PVD)。是在压力为20到40毫 托的RF等离子体中, 溅射的金属被离子化 (见图21)。由于硅片上加了负的偏置电压 ,正的金属离子沿着垂直路径朝硅片运动 。偏置电压也能用来控制入射金属离子的 能量,它减少了对硅片表面的损坏。偏置 的硅片能够使薄膜在高深宽比间隙的底部 和角落具有更高度的一致性。

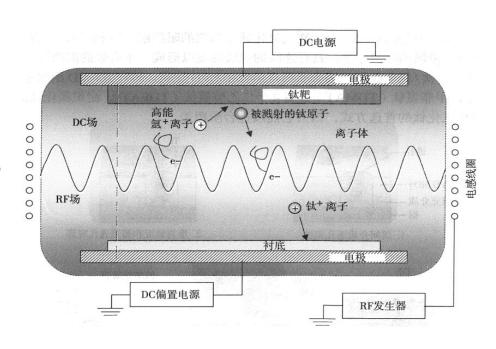


图21 离子化的金属等离子体PVD的概念

金属淀积系统一金属CVD

由于化学气相淀积具有优良等角的台阶覆盖以及对高深宽比接触和通孔无间隙式的填充,在金属淀积方面它的应用正在增加。

■钨CVD 钨CVD用来制备填充材料是因为:

- 1.极好的台阶覆盖和间隙填充,特别是在高深宽比通孔的填充方面。
- 2.良好的抗电迁徙特性。

就淀积钨填充薄膜而言,低压CVD(LPCVD)是一种普通的方法。反应器既可以是热壁也可以是冷壁。淀积钨的最普通气源是WF6。虽然溅射淀积钨的成本比钨CVD淀积更低,但传统的方向控制更差。这使得钨淀积在通孔中的质量产生不均匀性,也是CVD成为首选方法的原因。

垫膜钨CVD淀积

WF6 (气体) + 3H2 → W (固体) + 6HF (气体

■铜CVD 为淀积铜电镀所必需的薄种子层,铜CVD是具有潜力的工艺。种子层或触及电镀层是一层厚度约500到1000Å的薄层并淀积在扩散阻挡层顶部。对于成功的电镀而言,沿着侧壁和底部,种子层连续的、没有针孔和空洞是至关重要的。如果种子层不连续,就可能会在电镀的铜中产生空洞。CVD极好的一致性是淀积种子层的良好方法

網光 級 物 用于CVD铜的先驱物有两个Cu(|)和Cu(||)。Cu(|)表明一个铜离子带有一个单位的正电荷,Cu(||)表明一个铜离子带有两个单位的正电荷。

最广泛应用于Cu(Ⅰ)先驱物的是Cu(hfac)(TMVS), 化学反应是: 2Cu+1(hfac)(TMVS)(气体) → Cu⁰(固体)+ Cu+2(hfac)₂(气体)+2TMVS(气体)

最普通的铜Cu(Ⅱ)先驱物是Cu(hfac)2, 化学反应是 Cu(hfac)₂(气体)+H2(气体)——→Cu⁰(固体)+2H(hfac)(气体)

金属淀积系统一铜电镀

■电镀基础 电镀铜金属的基本原理是将 具有导电表面的硅片沉浸在硫酸铜溶液中

,这个溶液包含需要被淀积的铜(见图23)。 硅片和种子层作为带负电荷的平板或阴极 电连接到外电源。固体铜块沉浸在溶液中 并构成带正电荷的阳极。电流从硅片进入 溶液到达阴极。**当电流流动时,下列反应 在硅片表面发生以淀积铜金属**:

$$Cu^{2+} + 2e^{-} \longrightarrow Cu^{0}$$

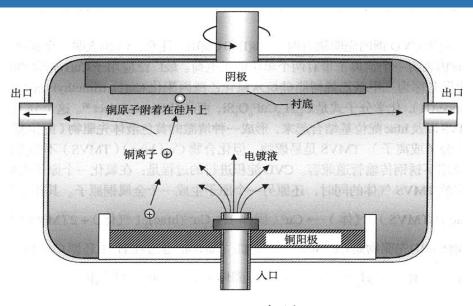


图23 通电镀

铜的淀积量直接正比于传输到导电硅片表面的电流。控制电镀的基本参数是电流和时间。没有电流时,在阳极、阴极和溶液之间有个平衡势。当外电源加个电压时,电流在阳极和阴极之间形成,金属淀积在阴极,且正比于电流量。实际上,电镀控制很复杂,特別是电解液和加电流的方式。对于高性能IC中必须被填充的具有高深宽比的孔和槽,要维持孔中电流密度的均匀性。加在阴极/阳极系统的电压方波的类型不同,在电镀高深宽比通孔方面能够起到的帮助也不同。

金属化质量测量

表6 测试金属化的质量

质量参数	缺陷类型	备注
1.溅射金属的 附着	A.金属层没有附着 在衬底上	影响薄膜附着的参数有:●硅片沾污●应力●材料的类型●衬底的温度●氯压
2.溅射薄膜的应力	A.过多的剩余应力导致: ●薄膜表面断裂 ●影响膜的附着 ●在一些材料中增加电阻	薄膜应力可能由衬底过高的温度引起。 降低硅片温度的方法有: ●降低淀积速率 ●增加背面的冷却 断裂可能引起: ●薄膜层蜕皮 ●沾污迁移 ●电开路或短路 在淀积前后测试薄膜的应力。应力的单位是达因

(续表)

质量参数	缺陷类型	备注
3.溅射的膜厚	A.金属层不满足膜的厚度要求 (如方阻偏离要求值)	影响膜厚度的参数是: ●不正确的方法 ●不合适的流量速率 ●不合适的衬底温度 ●不合适的腔体压力 ●不合适的电源供应能量 ●错误的时间设置
4.电镀(电化 学淀积或ECD) 金属薄膜的均 匀性	A.薄膜厚度不均匀如下所示 ●为高深宽比开口的不合适的间隙填充和台阶覆盖(在高深宽比通孔的底部和顶部膜厚不均匀) ●整个硅片和从硅片到硅片淀积的膜厚不均匀 ●薄膜中有空洞	 电镀薄膜均匀性的关键参数是: ●淀积一层均匀的没有空洞的CVD种子层 ●为有机添加剂保持合适电镀浸泡液的化学成分,添加剂主要是光亮剂和抑制剂,在填充间隙的底部和侧壁时以获得没有空穴的淀积

金属化检查及故障排除

表7 常见的金属化主要问题			
问题	可能的原因	纠正措施	
1.金属薄膜台阶覆 盖的质量下降	A.衬底温度下降,因为在淀积期间,对铝合金的溅射淀积而言, 台阶覆盖取决于硅片的温度	加热衬底以改进台阶覆盖,因为淀积金属原子的表面迁移率增加了	
	B.增加淀积速率	降低淀积速率。由于更多的原子到达表面降低了表面迁移率, 因此溅射速率的增加可能降低台阶覆盖的质量	
2.真空腔的完整性	A.腔体清理或在腔体中除气	●检查真空系统的泄漏情况,腔体中的残留气体能改变膜的 反射率	
		检查金属薄膜中的O2或N2,它们能改变膜的电阻率和应力 ●清理腔体, 并烘烤水汽	
	B.除气或系统泄漏	●用氦泄漏探测设备检查系统的泄漏 ●用残留气体分析仪在淀积前评估腔体的状况	
3.金属薄膜的污染	A.出现在薄膜表面的颗粒	检查下列普通的颗粒来源: ●脏的输入硅片 ●控制机械胶体机械之间的传递	
		●控制机械腔体机械之间的传递 ●运行过程中未完全清理干净腔体 ●脏片架	
		●氮气被污染	
4.双大马士革电镀 后,铜的沟道填 充中的空洞	A.硅片表面上过厚的种子层,收缩了通孔和槽,在膜中产生了空穴中心	通过估计从场区到通孔和沟道的底部电镀电流值,优化CVD铜种子层淀积。目的是在没有增加场区膜厚的情况下,在具有高深宽比通孔的底部淀积适当的种子层厚度	
5双大马士革CMP 后过剩的铜凹痕	铜凹痕通常是由铜CMP钽扩散阻 挡层引起的,这必须用铜进行 抛光	在铜被抛光后,钽层必须从水平面清除,铜浆区没有有效地 清除钽。选择是: ●为钽优化浆	
		●最小化钽区域的水平厚度	