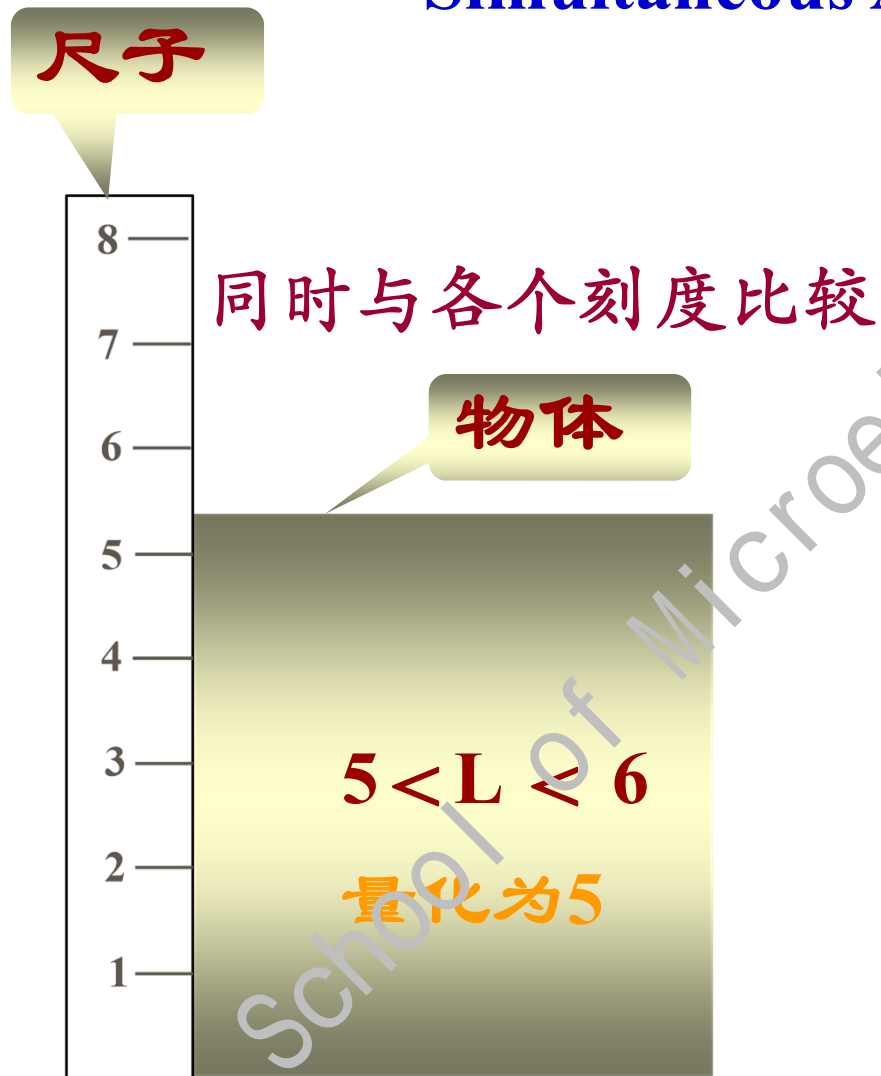


9.2.2 并行比较 ADC (Flash ADC)

Simultaneous ADC



- 刻度是什么?
一系列的标准电压
- 如何实现?
用电阻分压的办法
- 被量物体?
模拟输入电压 v_I
- 如何比较?
电压比较器
- 如何同时比较?
每个电压刻度使用一个比较器

1. 有舍有入并行比较ADC

电路

参考电压 V_{ref}

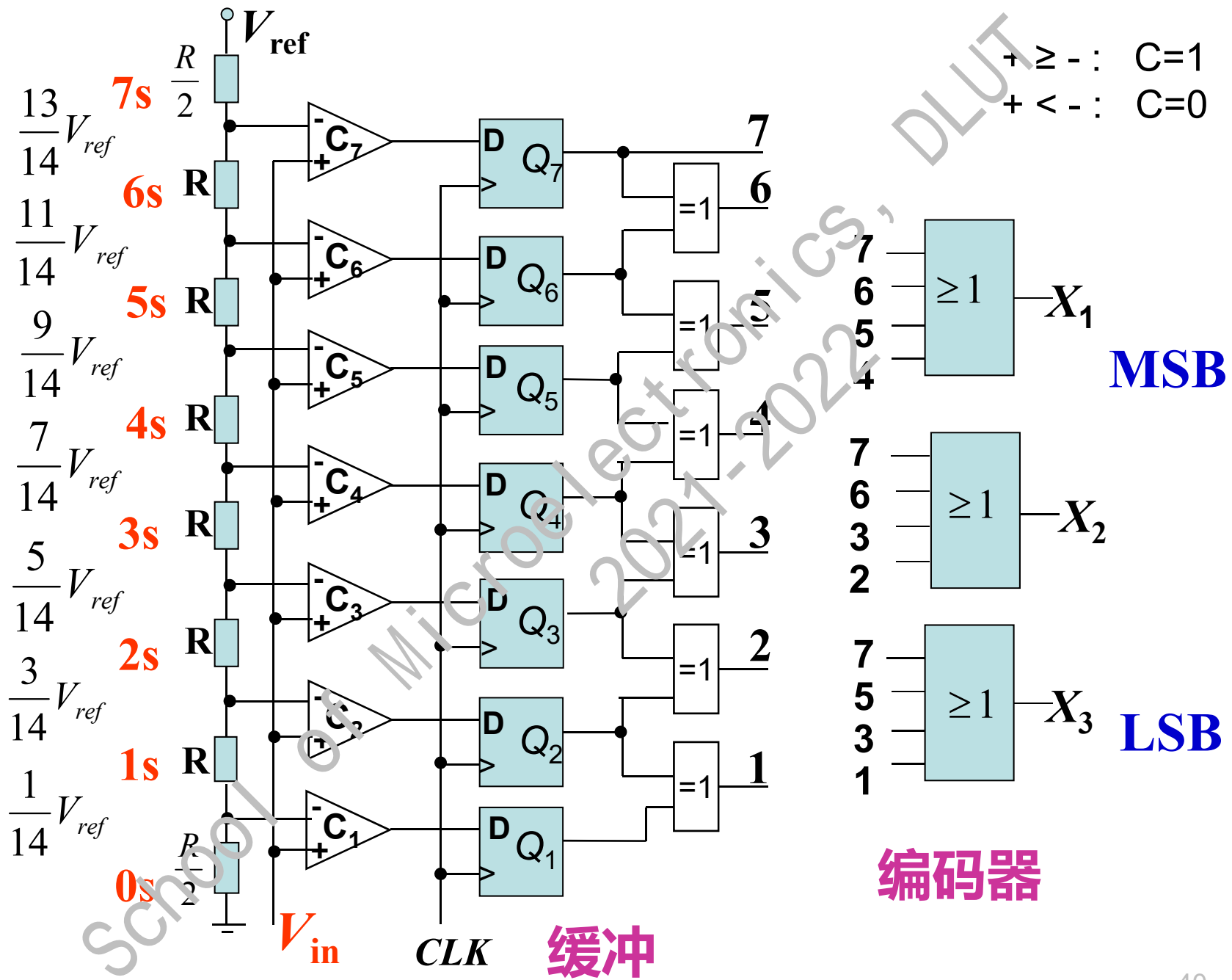
8 个电阻 : 7 R (值)

分压出比较电平: $\frac{1}{14}V_{ref} \cdots \frac{13}{14}V_{ref}$

8个阶梯 (0s ~ 7s)

7 个比较器 $\left\{ \begin{array}{l} + \geq - : C=1 \\ + < - : C=0 \end{array} \right.$

模拟输入电压 V_{in} (与 V_{ref} 比较)



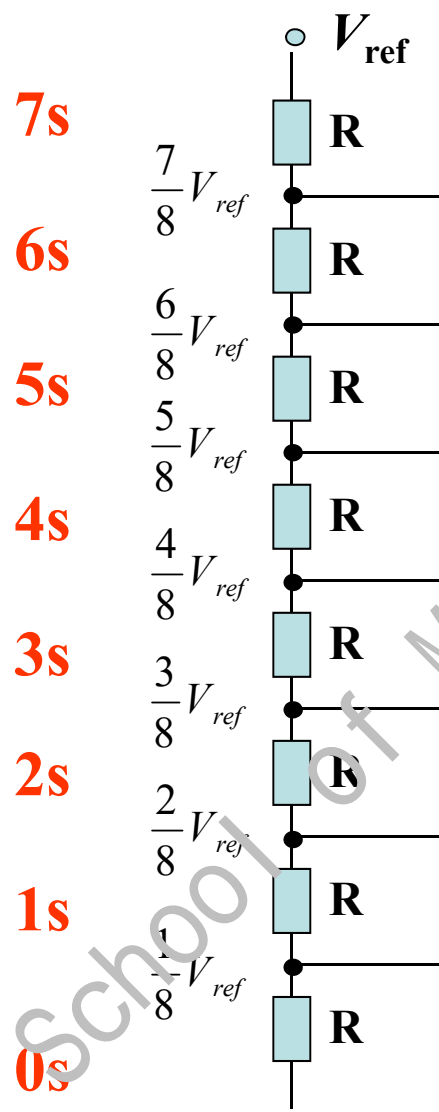
输入信号 V_{in} 在不同范围内转换成对应的数字量, 真值表如下:

输入模拟信号 V_{in}	阶 梯	等价模 拟输入 \overline{V}_{in}	比较器输出 $C_7 C_6 C_5 C_4 C_3 C_2 C_1$	输出 1 异或门	输出 $X_1 X_2 X_3$	量化误差
$0 \leq V_{in} < \frac{1}{14} V_{ref}$	0s	0	0 0 0 0 0 0 0	No	0 0 0	$+\frac{1}{14} V_{ref}$
$\frac{1}{14} V_{ref} \leq V_{in} < \frac{3}{14} V_{ref}$	1s	$\frac{1}{7} FSR$	0 0 0 0 0 0 1	1	0 0 1	$\pm \frac{1}{14} V_{ref}$
$\frac{3}{14} V_{ref} \leq V_{in} < \frac{5}{14} V_{ref}$	2s	$\frac{2}{7} FSR$	0 0 0 0 0 1 1	2	0 1 0	$\pm \frac{1}{14} V_{ref}$
$\frac{5}{14} V_{ref} \leq V_{in} < \frac{7}{14} V_{ref}$	3s	$\frac{3}{7} FSR$	0 0 0 0 1 1 1	3	0 1 1	$\pm \frac{1}{14} V_{ref}$
$\frac{7}{14} V_{ref} \leq V_{in} < \frac{9}{14} V_{ref}$	4s	$\frac{4}{7} FSR$	0 0 0 1 1 1 1	4	1 0 0	$\pm \frac{1}{14} V_{ref}$
$\frac{9}{14} V_{ref} \leq V_{in} < \frac{11}{14} V_{ref}$	5s	$\frac{5}{7} FSR$	0 0 1 1 1 1 1	5	1 0 1	$\pm \frac{1}{14} V_{ref}$
$\frac{11}{14} V_{ref} \leq V_{in} < \frac{13}{14} V_{ref}$	6s	$\frac{6}{7} FSR$	0 1 1 1 1 1 1	6	1 1 0	$\pm \frac{1}{14} V_{ref}$
$\frac{13}{14} V_{ref} \leq V_{in} < V_{ref}$	7s	V_{ref}	1 1 1 1 1 1 1	7	1 1 1	$\pm \frac{1}{14} V_{ref}$

看出: V_{in} 在第几号阶段内, 输出数字就是几

2. 只舍不入并行比较ADC

电路



电路其他部分与有舍有入电路相同

8 个电阻: 阻值 **8R**

分压, 比较电平: $\frac{1}{8}V_{ref} \sim \frac{7}{8}V_{ref}$

阶梯: **0s ~ 7s**

输入模拟电压 V_{in} , 与比较电平相比较, 转换成数字量

3位 只舍不入并行比较 ADC真值表

V_{in}	阶梯	\overline{V}_{in}	$X_1X_2X_3$	误差
$0 \leq V_{in} < \frac{1}{8}V_{ref}$	0s	0	0 0 0	$\frac{1}{8}V_{ref}$
$\frac{1}{8}V_{ref} \leq V_{in} < \frac{2}{8}V_{ref}$	1s	$\frac{1}{8}V_{ref}$	0 0 1	$\frac{1}{8}V_{ref}$
$\frac{2}{8}V_{ref} \leq V_{in} < \frac{3}{8}V_{ref}$	2s	$\frac{2}{8}V_{ref}$	0 1 0	$\frac{1}{8}V_{ref}$
$\frac{3}{8}V_{ref} \leq V_{in} < \frac{4}{8}V_{ref}$	3s	$\frac{3}{8}V_{ref}$	0 1 1	$\frac{1}{8}V_{ref}$
$\frac{4}{8}V_{ref} \leq V_{in} < \frac{5}{8}V_{ref}$	4s	$\frac{4}{8}V_{ref}$	1 0 0	$\frac{1}{8}V_{ref}$
$\frac{5}{8}V_{ref} \leq V_{in} < \frac{6}{8}V_{ref}$	5s	$\frac{5}{8}V_{ref}$	1 0 1	$\frac{1}{8}V_{ref}$
$\frac{6}{8}V_{ref} \leq V_{in} < \frac{7}{8}V_{ref}$	6s	$\frac{6}{8}V_{ref}$	1 1 0	$\frac{1}{8}V_{ref}$
$\frac{7}{8}V_{ref} \leq V_{in} < V_{ref}$	7s	$\frac{7}{8}V_{ref}$	1 1 1	$\frac{1}{8}V_{ref}$

并行比较 ADC (flash ADC)

优点：目前速度最快的ADC (并行)

缺点：硬件庞大

8位 flash ADC

$2^8 = 256$ 个电阻

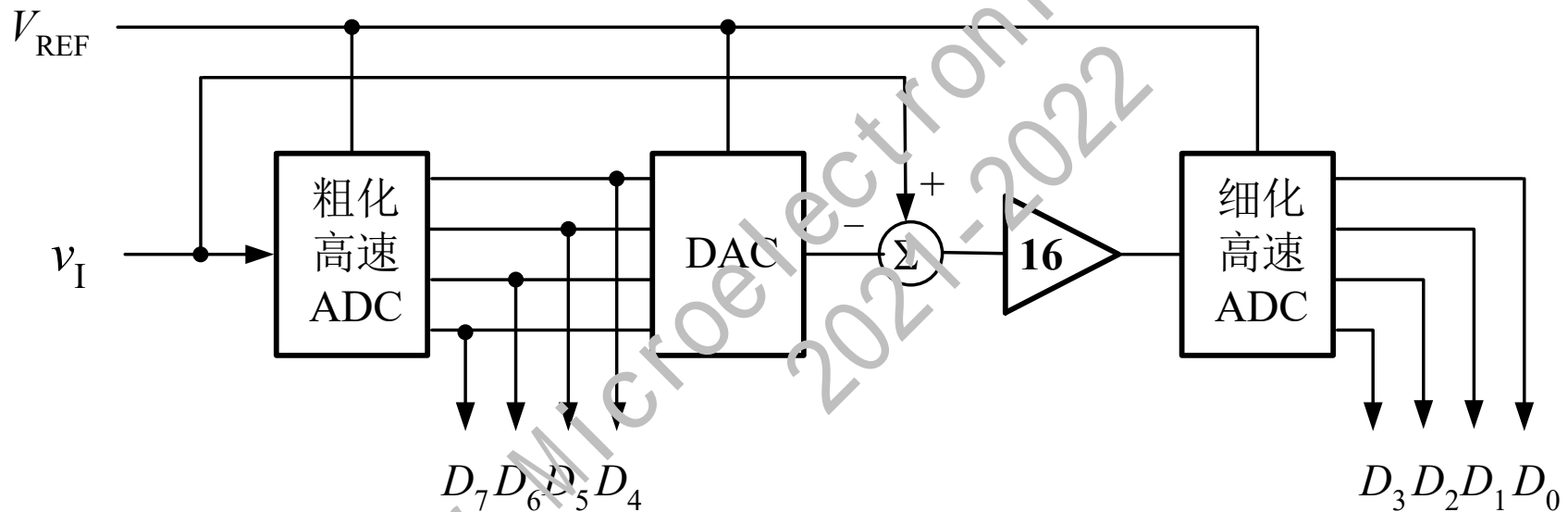
$2^8 - 1 = 255$ 个比较器

255 D-FFs

$2^8 - 2 = 254$ 个异或门

8 个或门

半闪烁A/D转换器-----价廉物美的ADC



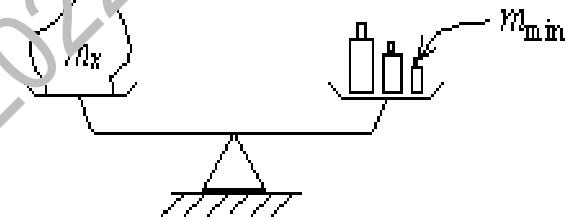
第一步：粗化量化

第二步：细化量化

9.2.3 逐次逼近型ADC (逐位比较型 ADC)

Successive Approximation ADC

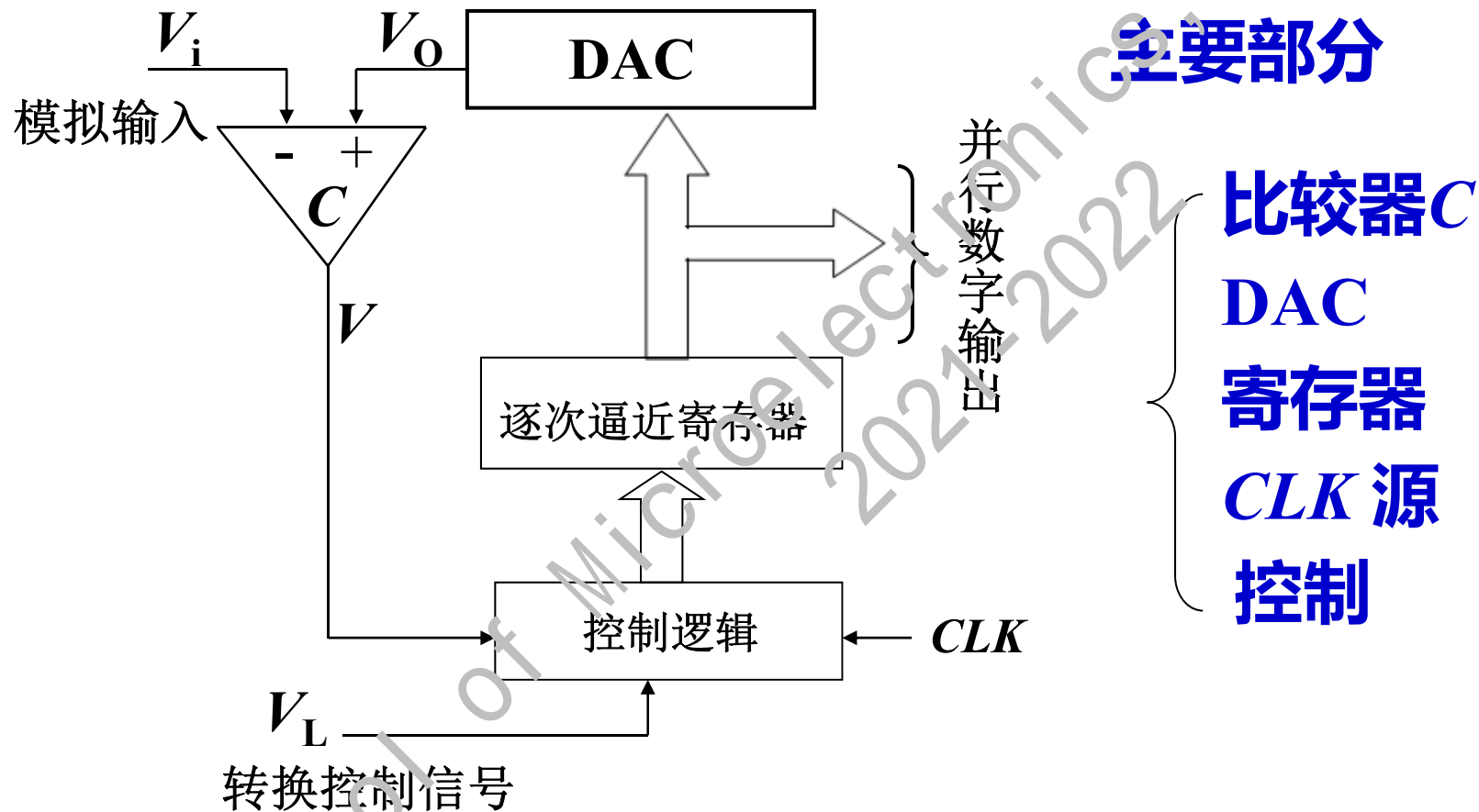
用天平称物体重量，从最重的砝码开始试放，与被称物体进行比较

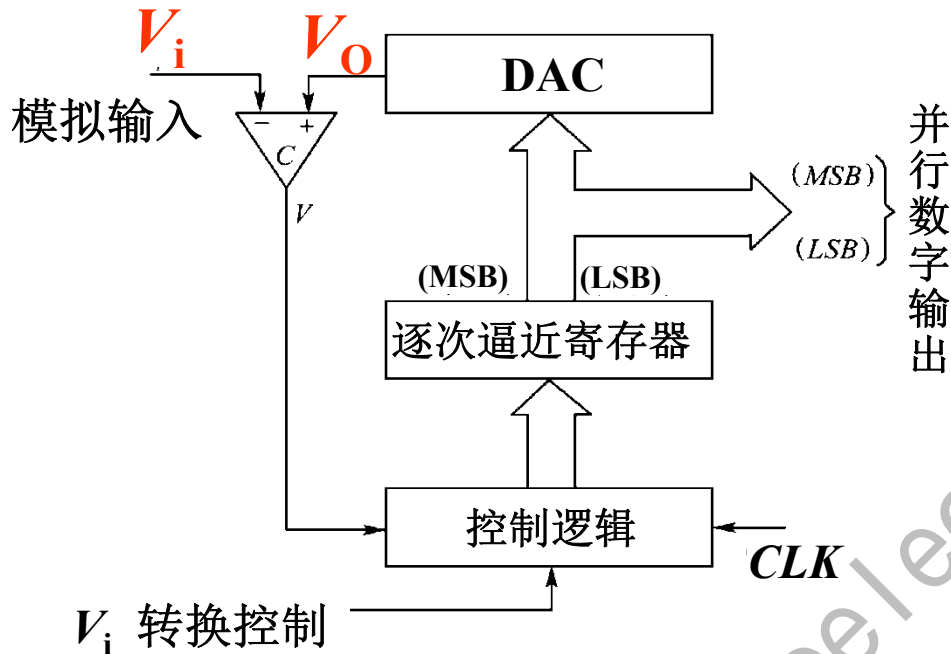


用天平测质量

同样思路，逐次比较型A/D转换器将输入模拟信号与不同的参考电压做多次比较，使转换所得的数字量在数值上逐次逼近输入模拟量对应值

逐次逼近型ADC框图





首先，寄存器清0。
数字输出: 0...0.

寄存器高位(MSB)置1

寄存器输出: 10...0

D/A → V_o (模拟)

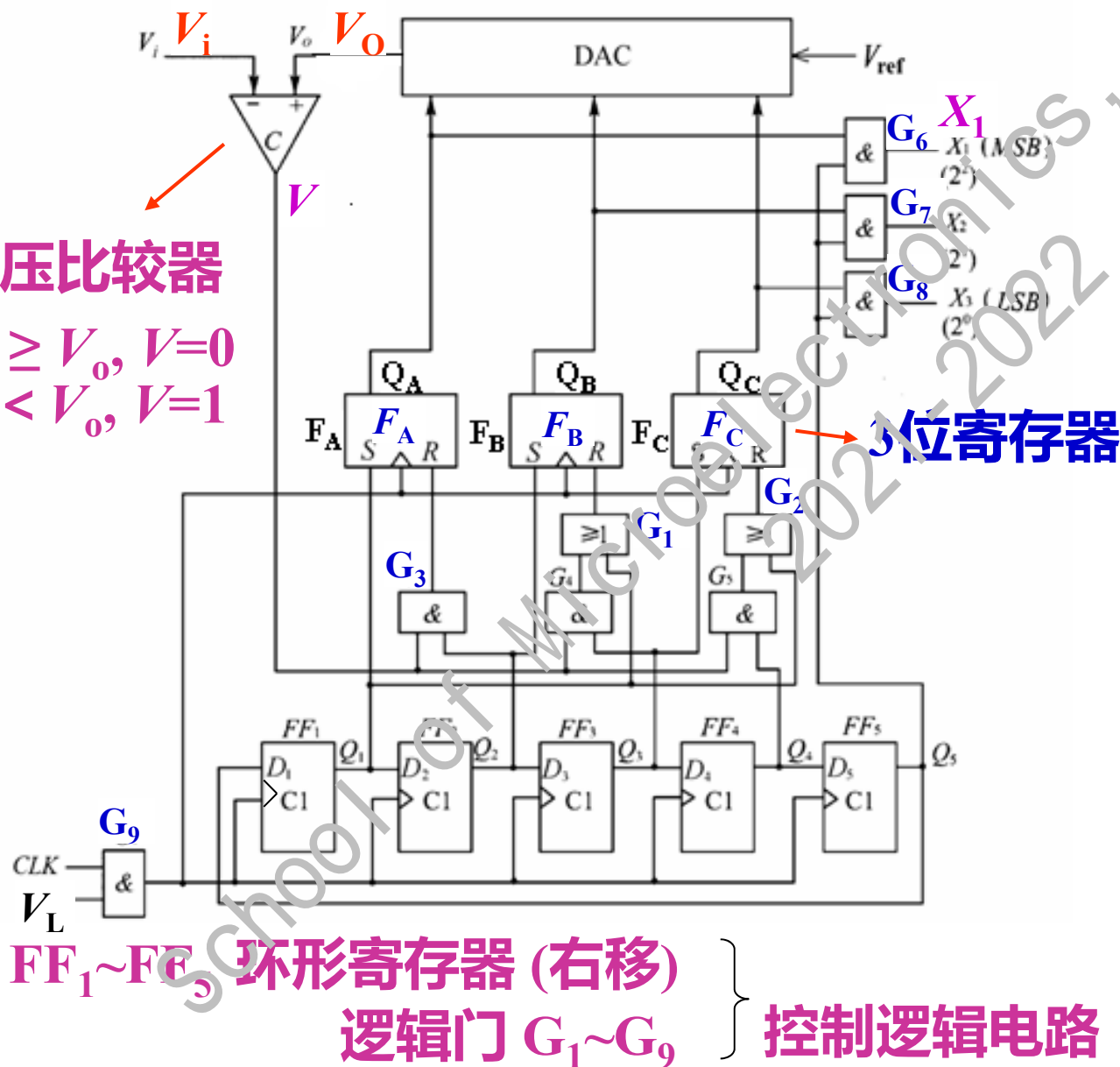
V_o } 比较
 V_i

若 $V_o \geq V_i$ 去掉“1”； 若 $V_o < V_i$ 保留“1”

同样方法处理后面每一位数字，直到最低位比较完为止。这时寄存器里所存的数码就是所求的输出数字量。

只舍不入 ADC

3位逐次逼近 ADC 电路



首先,

F_A, F_B, F_C 置 0

FF₁~FF₅ 置
 $Q_1Q_2Q_3Q_4Q_5$
 = 10000

$X_1X_2X_3=000$

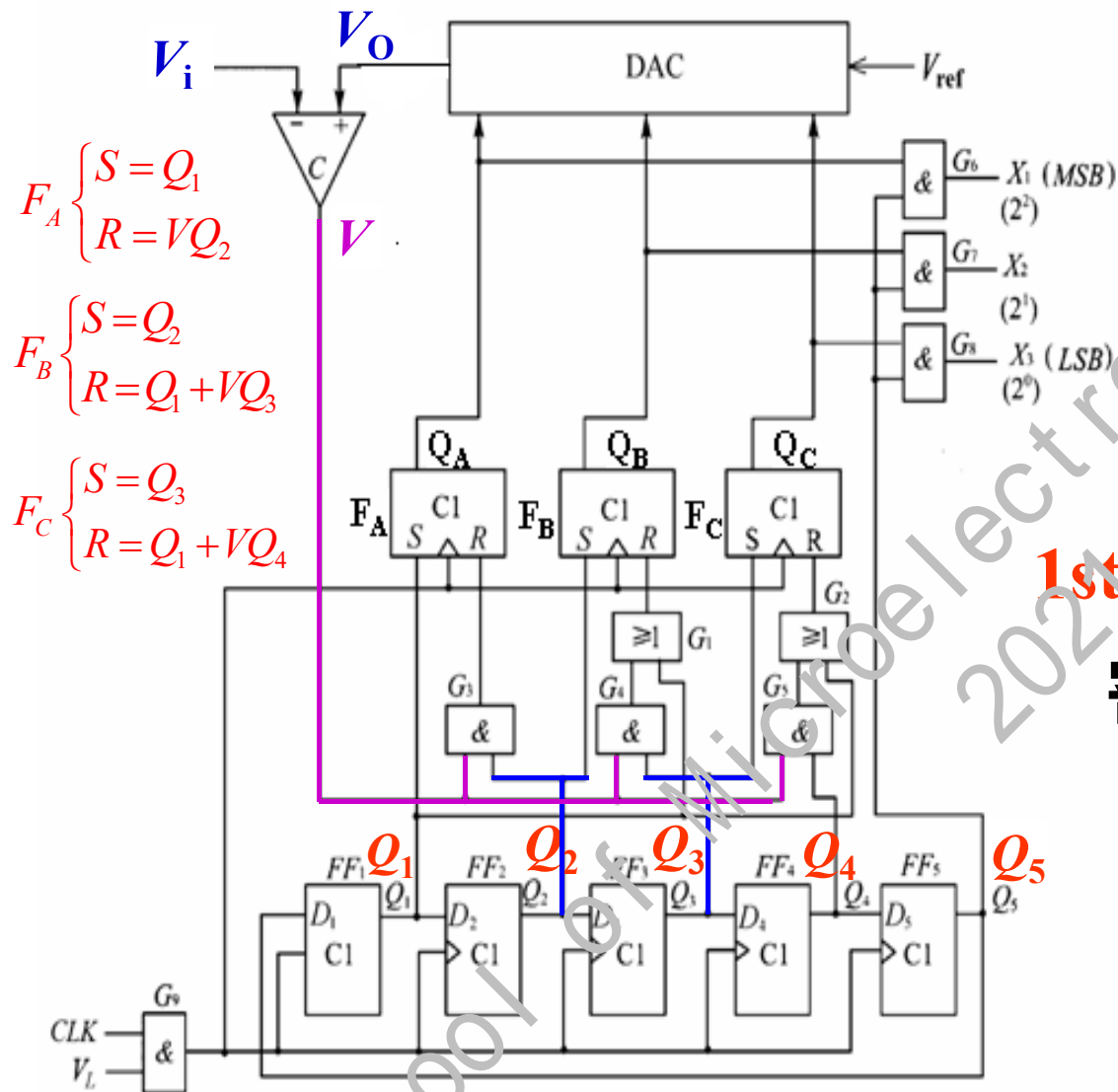
F_A, F_B, F_C :

同步 RS-FF ↑

$S=R=0, Q$: 保持

$S \neq R, Q^{n+1}=S$

转换控制信号 V_L
 变成高电平以后,
 转换开始



$$Q_1 Q_2 Q_3 Q_4 Q_5 = 10000$$

这时

$$F_A \begin{cases} S = 1 \\ R = 0 \end{cases}$$

$$F_B \begin{cases} S = 0 \\ R = 1 \end{cases}$$

$$F_C \begin{cases} S = 0 \\ R = 1 \end{cases}$$

1st CLK $F_A=1, F_B=F_C=0$

寄存器 $Q_A Q_B Q_C = 100$

$\xrightarrow{D/A} V_0 \rightarrow$ 与 V_i 比较

若 $V_0 < V_i$, 则 $V = 0$

若 $V_0 \geq V_i$, 则 $V = 1$

寄存器右移一位, $Q_1 Q_2 Q_3 Q_4 Q_5 = 01000$

$$Q_1Q_2Q_3Q_4Q_5 = 01000$$

这时

$$F_A \begin{cases} S = 0 \\ R = V \end{cases}$$

$$F_B \begin{cases} S = 1 \\ R = 0 \end{cases}$$

$$F_C \begin{cases} S = 0 \\ R = 0 \end{cases}$$

2nd CLK $F_B = 1, F_C = 0$

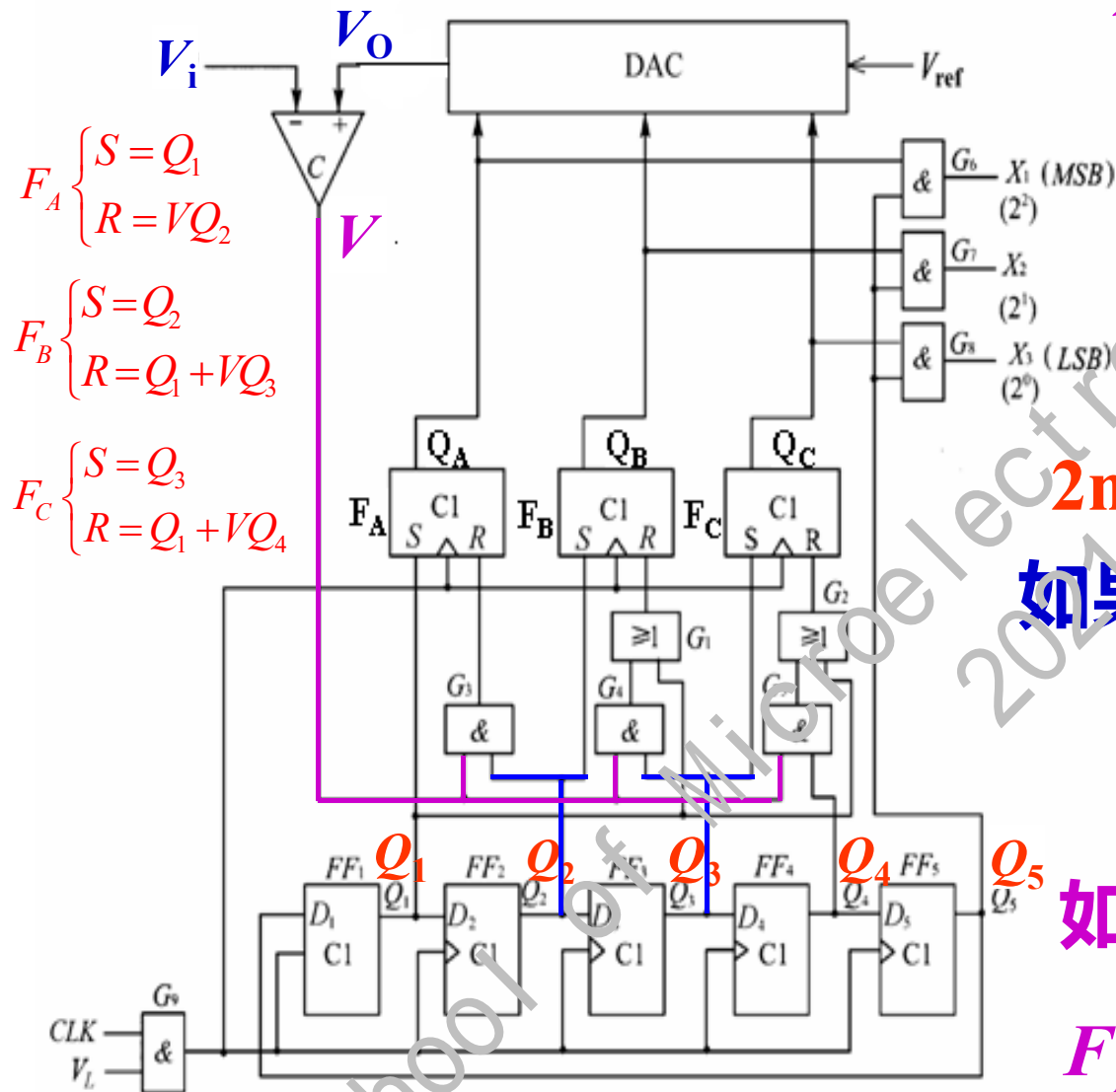
如果原来 $V = 1 (V_O \geq V_i)$,

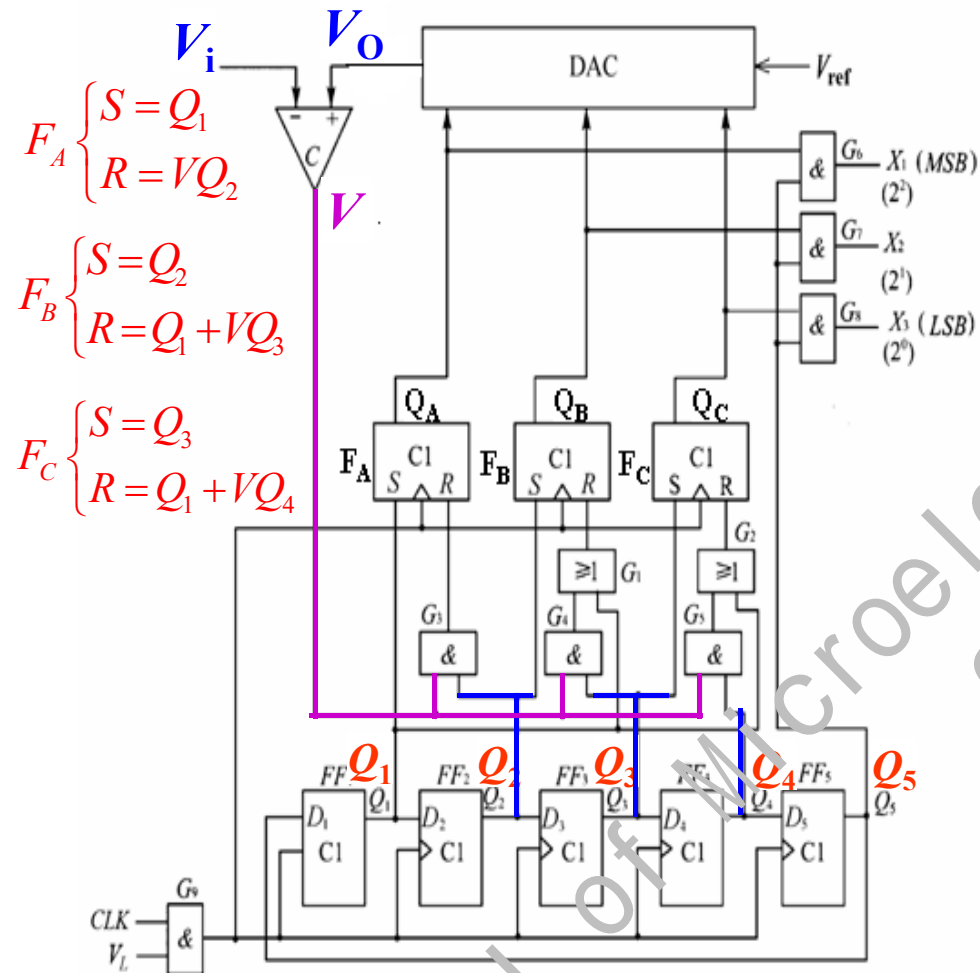
$$F_A \begin{cases} S=0 \\ R=1 \end{cases} Q_A = 0 ;$$

如果原来 $V = 0 (V_O < V_i)$,

$$F_A \begin{cases} S=0 \\ R=0 \end{cases} Q_A = 1 \text{ (保持)}$$

同时移位寄存器右移一位, 变为 00100。





$$Q_1 Q_2 Q_3 Q_4 Q_5 = 00100$$

这时

$$F_A \begin{cases} S = 0 \\ R = 0 \end{cases}$$

$$F_B \begin{cases} S = 0 \\ R = \checkmark \end{cases}$$

$$F_C \begin{cases} S = 1 \\ R = 0 \end{cases}$$

3rd CLK F_A : 保持; $F_C = 1$

如果原来 $V = 1$ ($V_o \geq V_i$),

F_B 置 0, $Q_B = 0$;

如果原来 $V = 0$ ($V_o < V_i$),

F_B 的 1 保留, $Q_B = 1$.

同时, 寄存器右移一位, 变成 00010。

$$Q_1Q_2Q_3Q_4Q_5 = 00010$$

这时

$$F_A \begin{cases} S = 0 \\ R = 0 \end{cases}$$

$$F_B \begin{cases} S = 0 \\ R = 0 \end{cases}$$

$$F_C \begin{cases} S = 0 \\ R = V \end{cases}$$

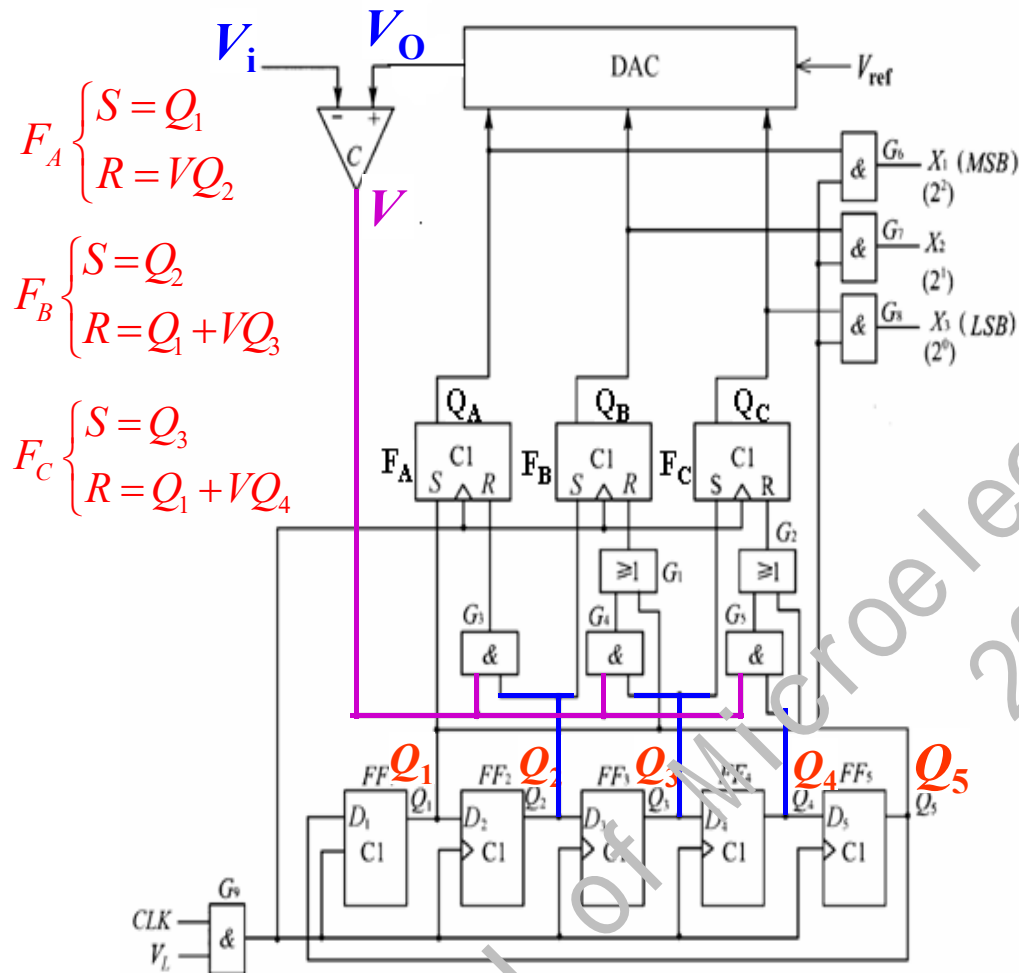
4th CLK F_A 、 F_B : 保持

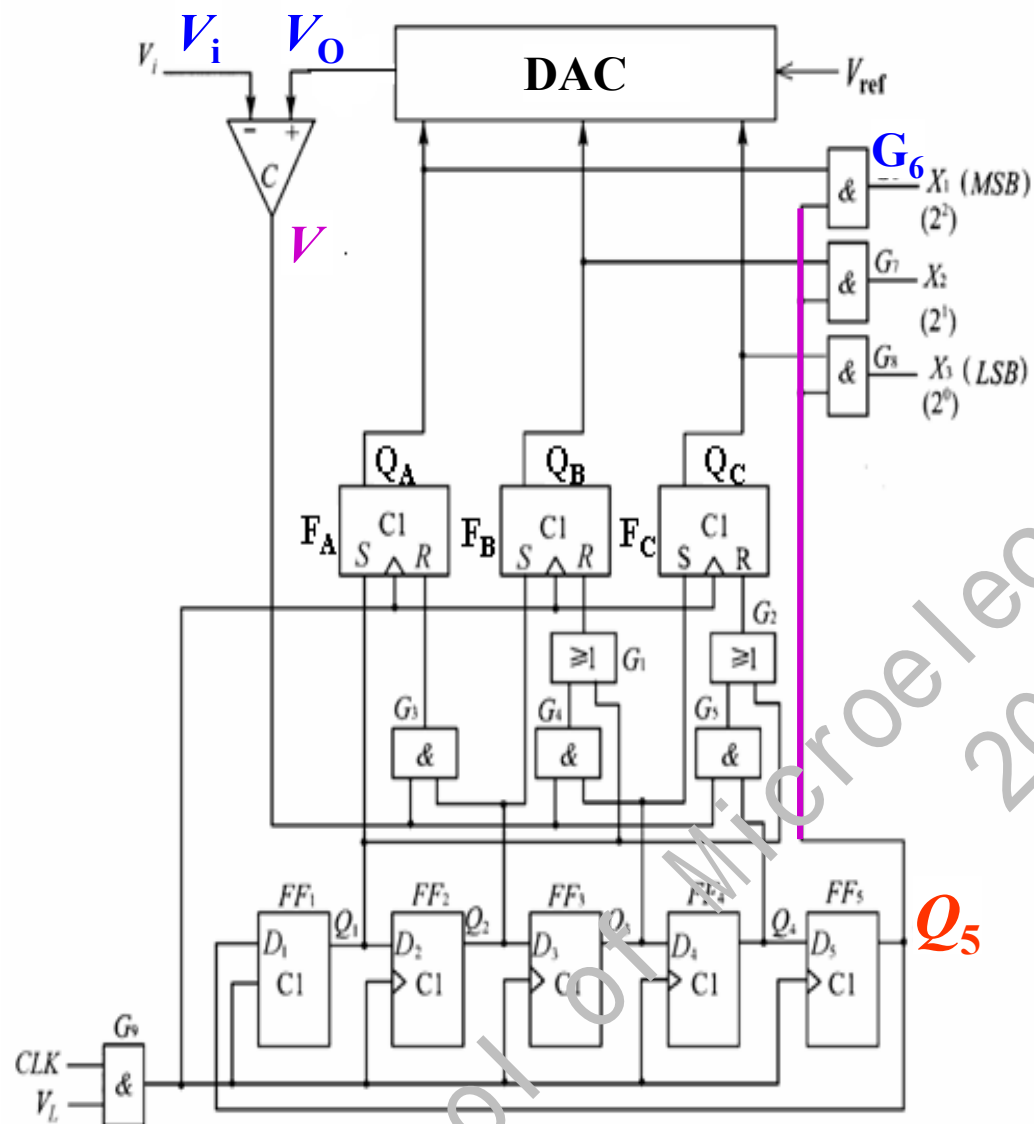
如果原来 $V = 1$, $Q_C = 0$;

如果原来 $V = 0$, $Q_C = 1$.

这时 F_A 、 F_B 、 F_C 的状态就是所要的转换结果。

同时移位寄存器右移一位, 变为00001状态。





$$Q_1 Q_2 Q_3 Q_4 Q_5 = 00001$$

由于 $Q_5 = 1$, 于是 F_A 、 F_B 、 F_C 的状态通过门 G_6 、 G_7 、 G_8 送到了输出端。

5th CLK

寄存器右移一位, 变成 $Q_1 Q_2 Q_3 Q_4 Q_5 = 10000$ 。

寄存器回到初始状。

同时, $Q_5=0$, 门 G_6 、 G_7 、 G_8 都锁住, 停止输出

转换时间

$$t = (n+2)T_{\text{CLK}} \quad n \text{ bit ADC}$$

n 个脉冲 n 次比较, 第 $(n+1)$ 个脉冲, 状态送到输出端, 第 $(n+2)$ 个脉冲, 电路恢复原状态。

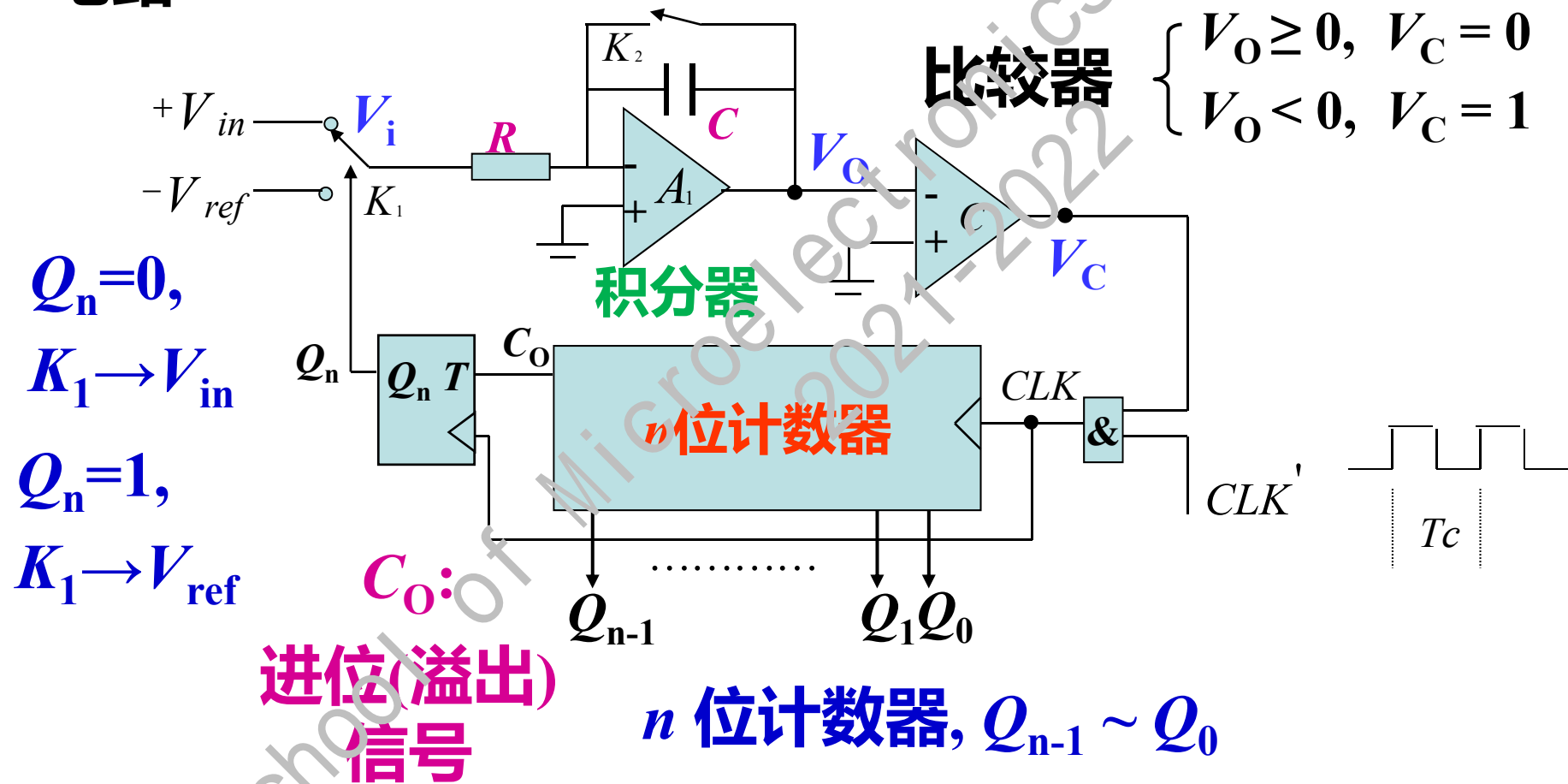
电路特点

- 1) 速度低于并行比较A/D
- 2) 输出位数较多时, 逐次逼近型A/D转换器的电路规模比并行比较A/D小得多

逐次逼近型A/D转换器是目前集成A/D转换器产品中用的最多的一种。

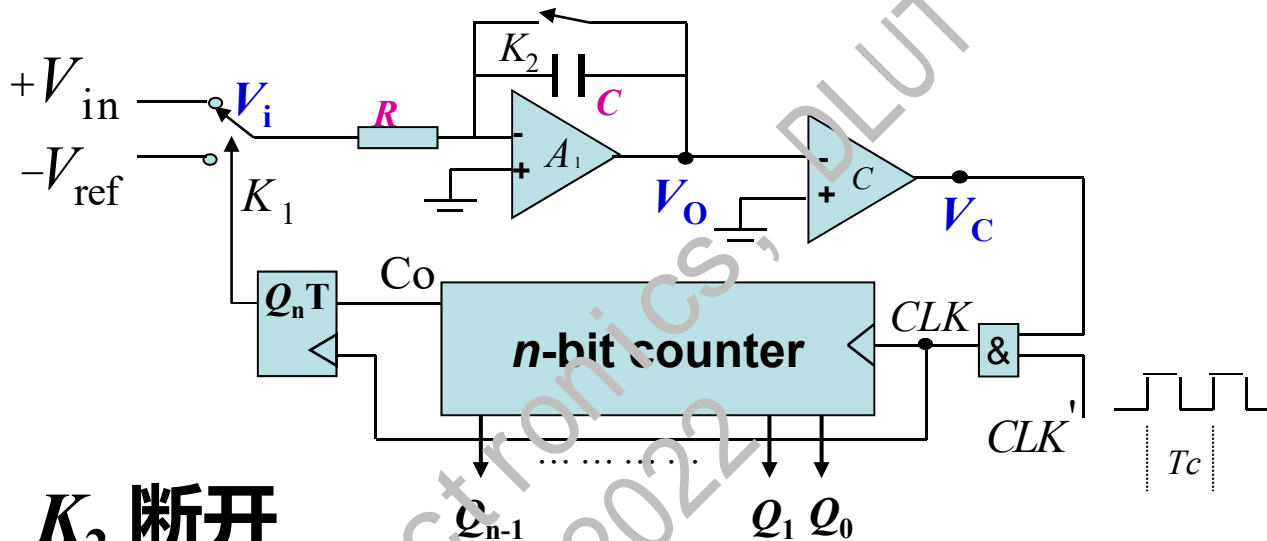
9.2.4 双积分ADC (Dual-Slop ADC)

电路



工作原理:

1. 采样阶段 (定时积分)

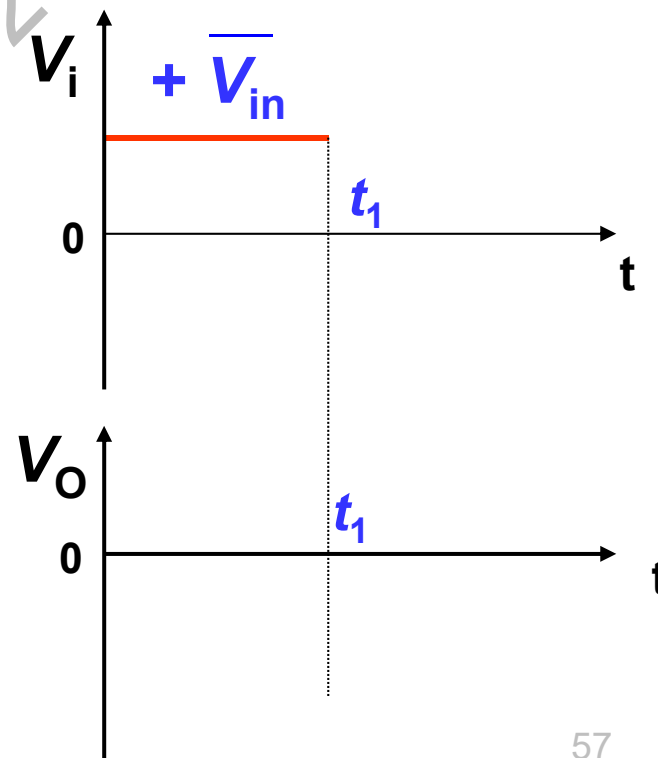


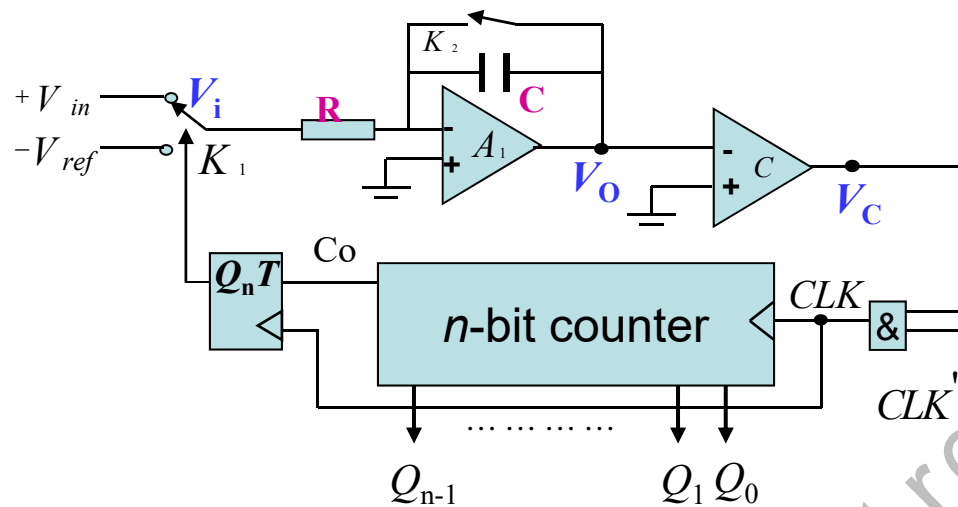
闭合 K_2 , C 放电. K_2 断开

计数器清0, $Q=0$, $K_1 \rightarrow V_{in}$

第一次积分开始,积分器在固定时间间隔($0 \sim t_1$)内对 V_{in} 积分

C 充电.





比较器

$$\begin{cases} V_O \geq 0, & V_C = 0 \\ V_O < 0, & V_C = 1 \end{cases}$$

V_O 从 0 开始减小

$\because V_O < 0, \therefore V_C = 1$

与门开

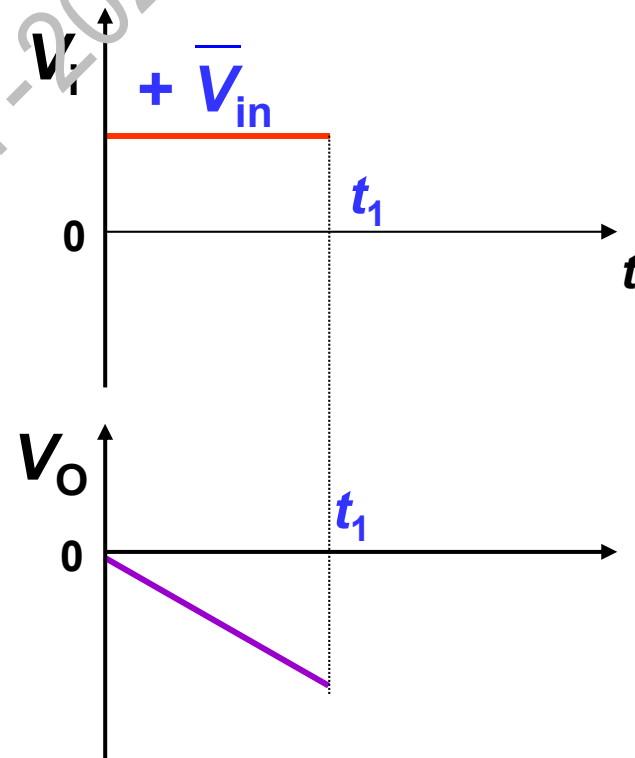
$CLK = CLK'$, 开始计数

当 $t = t_1$,

计数器收到第 $(2^n - 1)$ 个 CLK ,

$Q_{n-1} \sim Q_0$ 从 0...0 到 1...1,

$T = 1$ ($C_0 = 1$)



当第 n 个 CLK 到来, 计数器清0 ,
 Q_n 从 0 到 1.

$$V_i = -V_{ref}$$

由积分原理, 得到输出 V_o 公式:

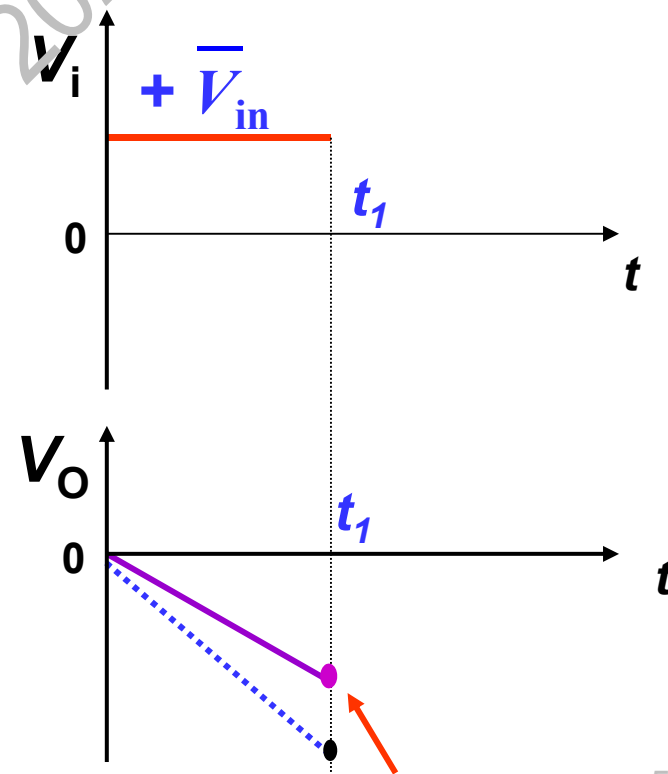
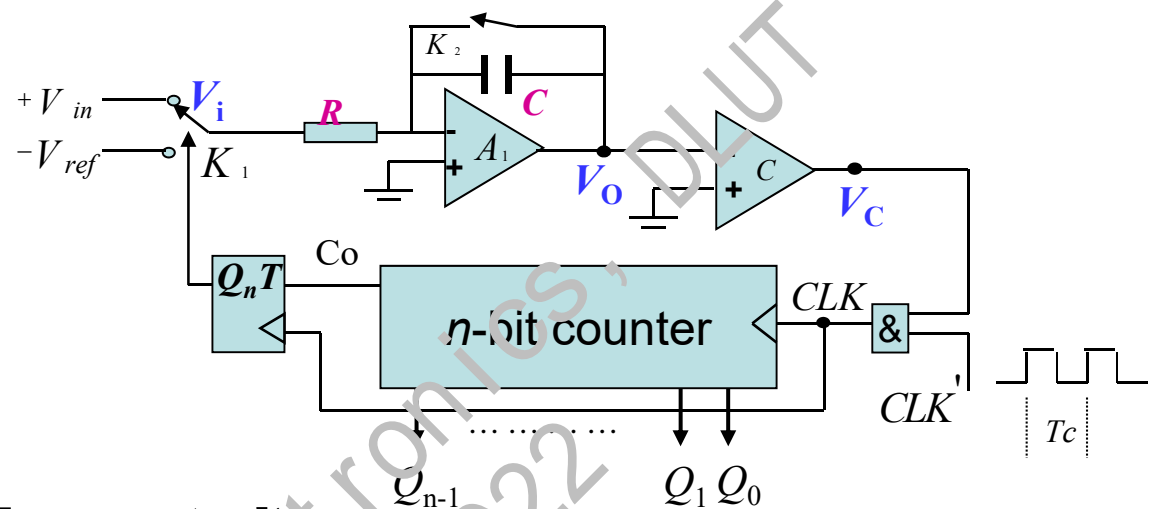
$$V_o = -\frac{1}{RC} \int_0^{t_1} V_{in} dt = -\frac{1}{RC} \overline{V_{in}} 2^n T_c$$

采样点绝对值

$2^n T_c = (t_1 - 0)$ 2^n : 计数器模

V_{in} 越大, 采样点的绝对值越大.

$$|V_o| \propto \overline{V_{in}}$$



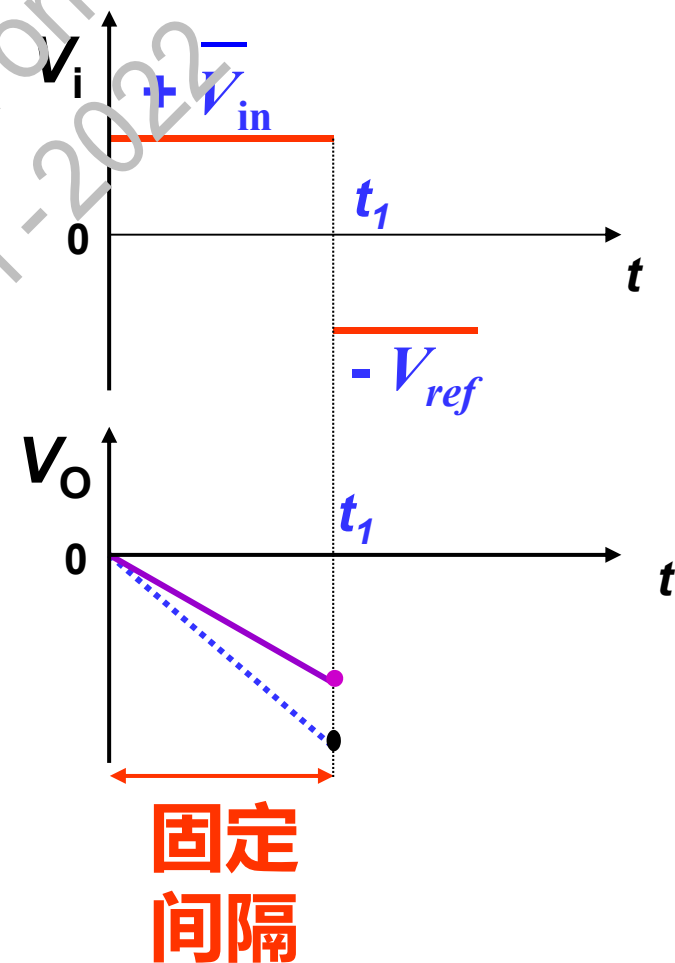
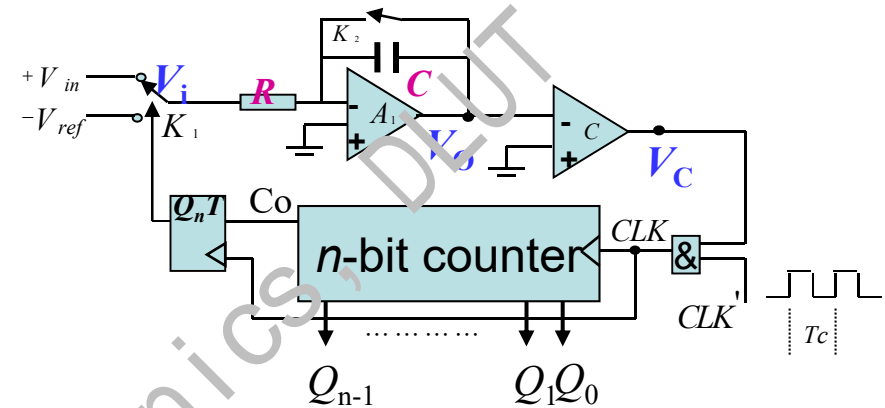
这一段积分也称定时积分，
在固定时间($2^n T_C$) 积分，
电路确定，时间间隔确定。

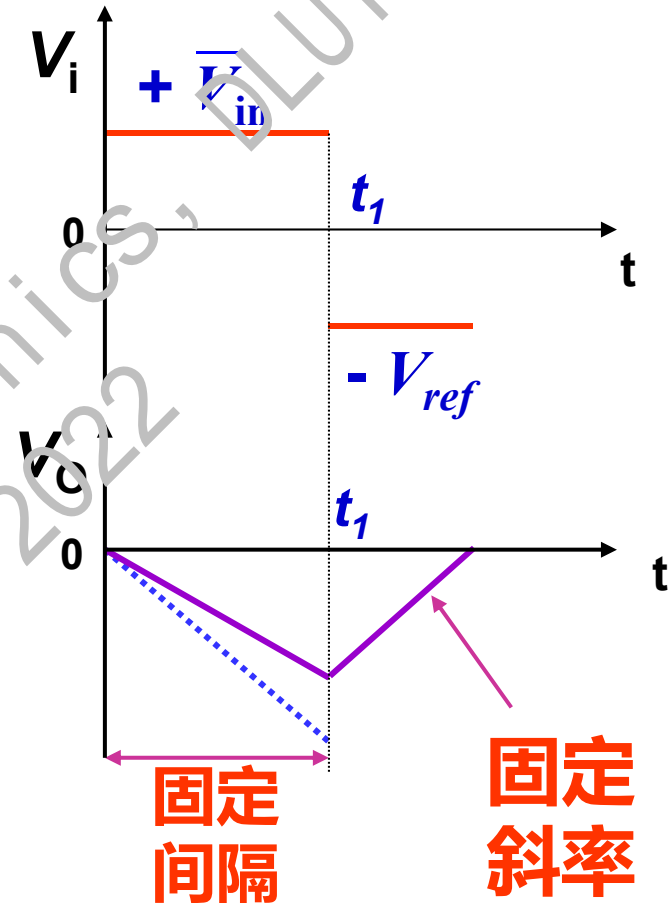
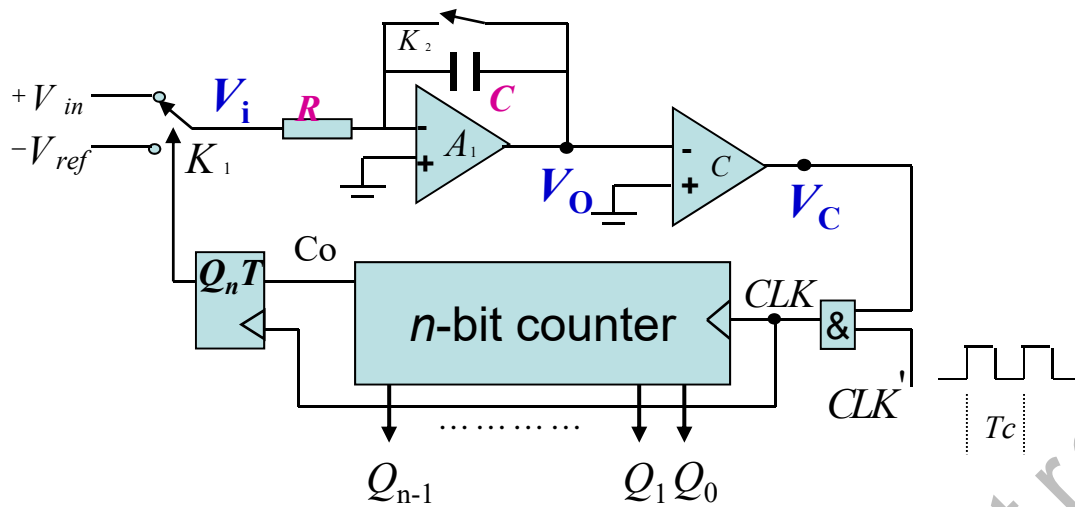
在 $t = t_1$ 时，采样结束，
开关 K_1 接相反极性的参
考电源 - V_{ref}

$$K_1 \rightarrow -V_{ref}$$

$$V_i = -V_{ref}$$

积分器开始第二轮积分





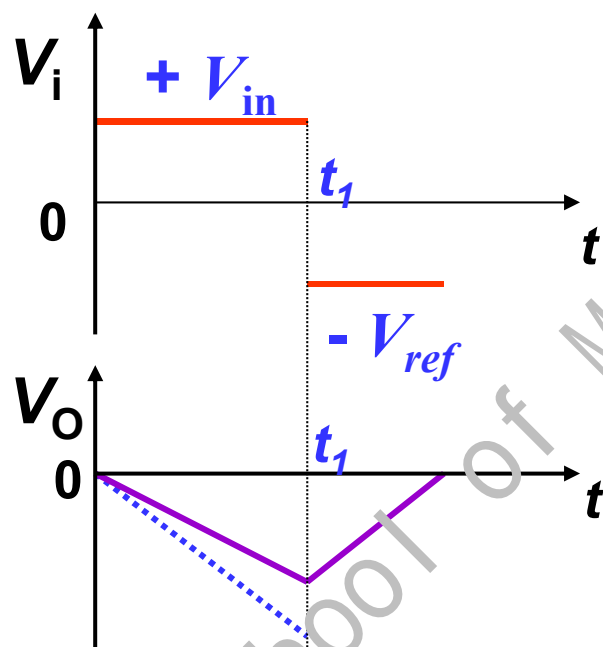
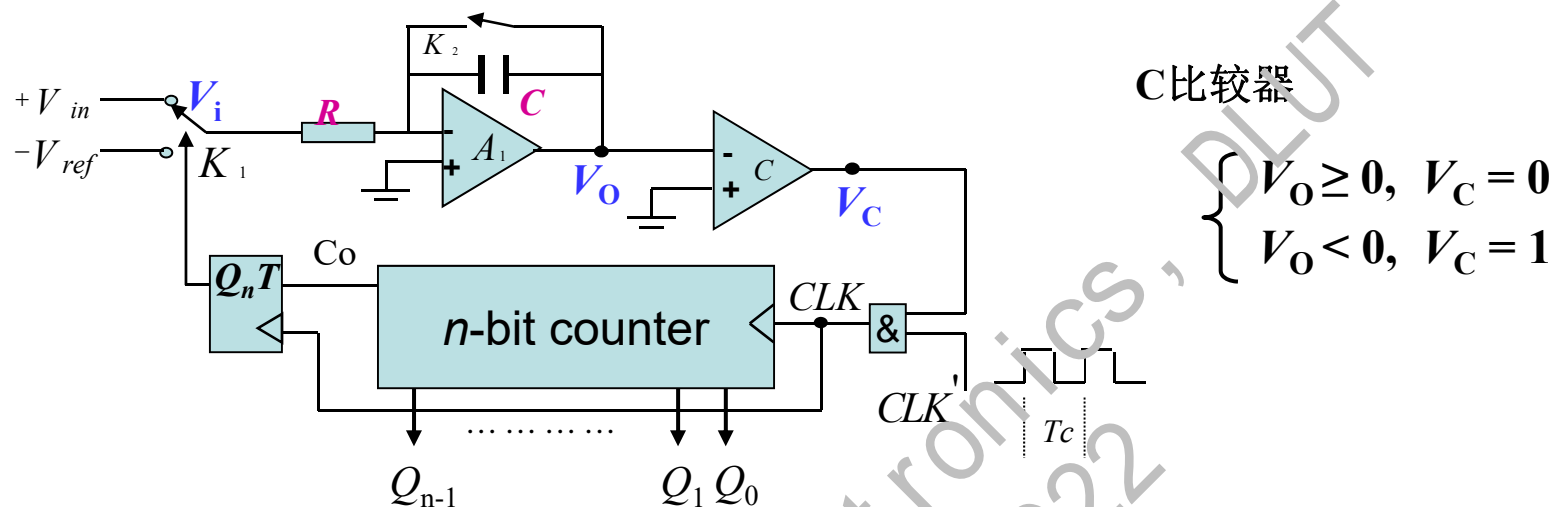
2. 比较阶段 (定压积分)

C 放电

积分器 A_1 : 对 $-V_{ref}$ 积分,

将已采样的信号, 与参考电压相比较

V_o : 从采样点 $\frac{\overline{V_{in}}}{RC} 2^n T_c$, 以一个固定的斜率增大
(R, C, V_{ref} 具有确定值)



$\because V_C$ 仍然 < 0 , $V_C = 1$, 与门开门,
 $CLK = CLK'$

计数器第二圈计数

当 C 放电结束,
 $V_o = 0$ (电容上电压为0)

$\therefore V_C = 0$, 与门锁住.

$t = t_2$, 计数器停止计数

N 个 CLK N : 第二圈计数器计的 CLK 个数, 十进制

$$V_O: \quad V_O(t_2 - t_1) = -\frac{1}{RC} \int_{t_1}^{t_2} (-V_{ref}) dt - \frac{1}{RC} \int_0^{t_1} V_{in} dt = 0$$

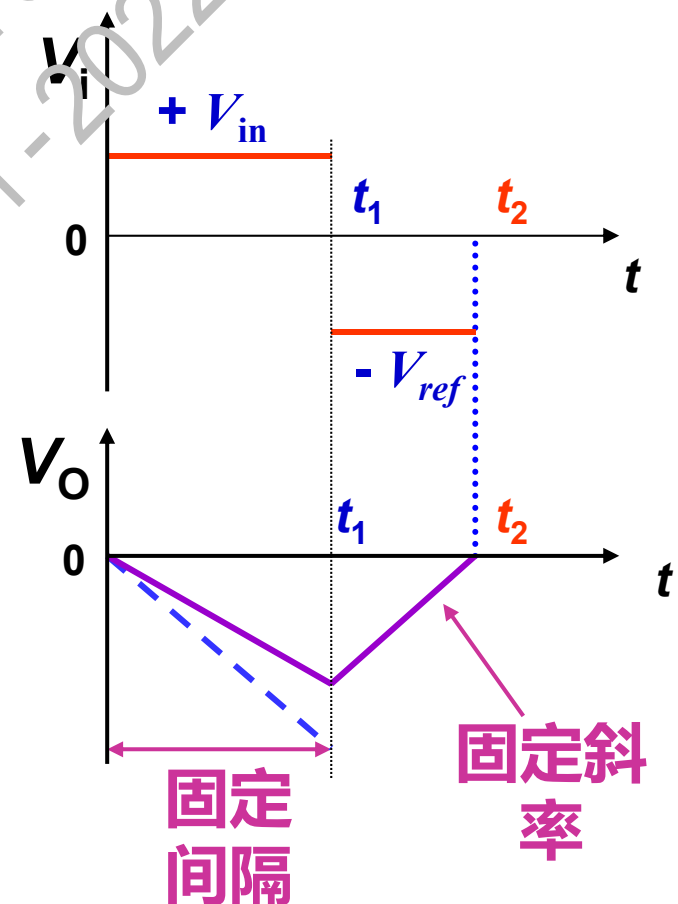
$$\frac{1}{RC} V_{ref} N T_C = \frac{1}{RC} \overline{V_{in}} 2^n T_C$$

$$N = \frac{\overline{V_{in}}}{V_{ref}} \times 2^n$$

n : n 位计数器, 二进制

2^n : 计数器模值

N : 第二圈计数器计的
 CLK 个数。十进制



结论:

1. 输入 $|V_{in}|$ 越大, 采样点越高, 数字越大。

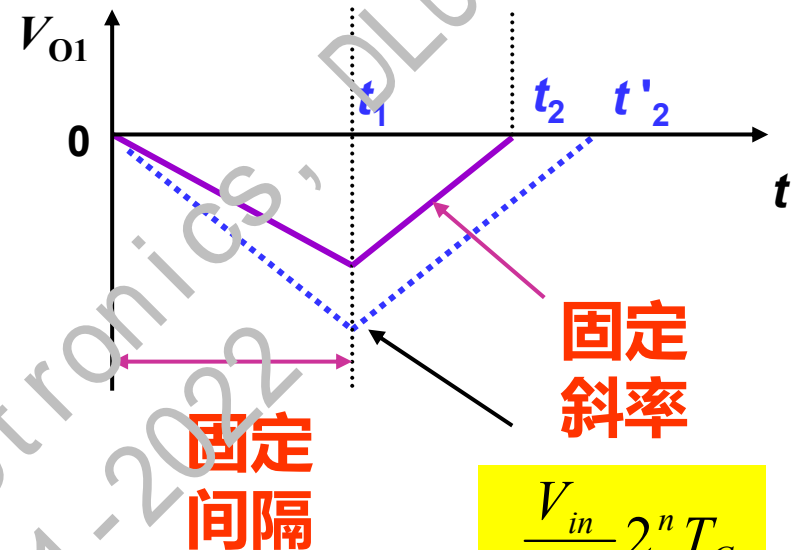
$$N(\text{十进制}) \propto |V_{in}|$$

2. $|V_{in}| < |V_{ref}|$, 确保 $N < 2^n$.

3. V_{in} 和 V_{ref} 必须反向, 才能使 V_O 回到零点

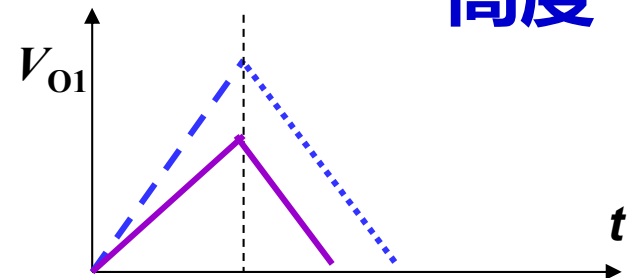
也可以 $-V_{in} + V_{ref}$, 或门.
C=1封门.

4. N 是整数.



$$\frac{V_{in}}{RC} 2^n T_C$$

采样点
高度



A / D转换器的主要参数

1.分辨率

A/D转换器的分辨率用输出二进制数的位数表示，位数越多，误差越小，转换精度越高。

2.转换速度

转换速度是指完成一次转换所需的时间。

3.相对精度

在理想情况下，所有的转换点应当在一条直线上。相对精度是指实际的各个转换点偏离理想特性的误差。