
硅和硅片制备

引言

在硅片上制作的芯片的最终质量与所采用的硅片有直接关系。如果原始芯片上有缺陷，那么最终芯片上也肯定会存在缺陷。硅片及其制备过程在整个微芯片制作过程中非常重要。为了开发硅作为半导体的优越特性，天然硅石必须要提炼成非常纯净的硅材料。纯硅要求将硅原子级的微缺陷减到最小，这些缺陷对半导体的性能是非常有害的。一旦得到纯硅，就要把它制作成有想要的晶向、适量的掺杂浓度和半导体硅片制备所需物理尺寸的硅片。

半导体级硅

用来做芯片的高纯硅被称为半导体级硅（semiconductor-grade silicon），或SGS、电子级硅。从天然硅中获得所需纯度的SGS要分几步，主要方法为：

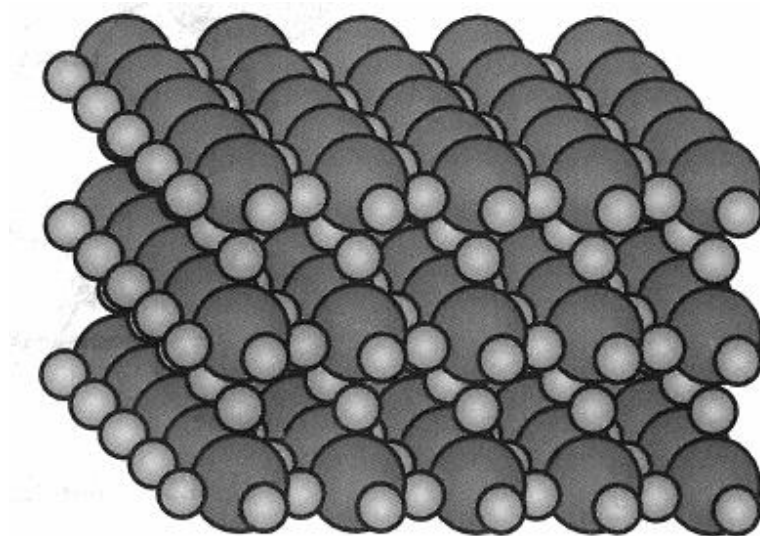
步骤	过程描述	反应方程式
1	用碳加热硅石来制备冶金级硅	$\text{SiC(s)} + \text{SiO}_2\text{(s)} \rightarrow \text{Si(l)} + \text{SiO(g)} + \text{CO(g)}$
2	通过化学反应将冶金级硅提纯以生成三氯硅烷	$\text{Si(s)} + 3\text{HCl(g)} \rightarrow \text{SiHCl}_3\text{(g)} + \text{H}_2\text{(g)} + \text{加热}$
3	通过三氯硅烷和氢气反应来生产SGS	$2\text{SiHCl}_3\text{(g)} + 2\text{H}_2\text{(g)} \rightarrow 2\text{Si(s)} + 6\text{HCl(g)}$

第一步所得冶金级硅纯度有98%，第三步所得冶金级硅纯度有99. 9999999%。半导体级硅具有半导体制造要求的超高纯度，它包含少于2ppm的碳元素和少于1ppb的三、五族（主要的掺杂）元素。

晶体结构

除了**超高纯度**对制造半导体器件非常关键，**近乎完美的晶体结构**也是十分必要，只有这样才能避免严重影响器件性能的缺陷。

单晶是一种固体材料。



晶体的特性

晶体和非晶体

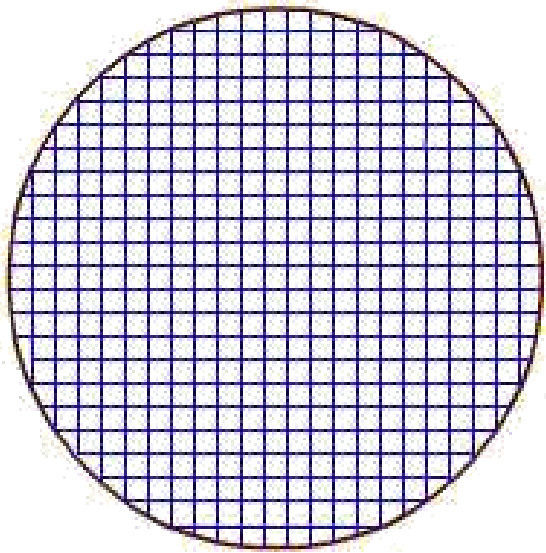
- 晶体和非晶体都是固体(研究范围)
- 晶体常有整齐的多面体外型(砸晶体)
- 晶体内部构造中存在一定的规律性(X射线衍射)

晶体：内部微粒(原子、分子或离子)按一定规则周期排列而构成的固体或具有格子构造的固体(现代)。

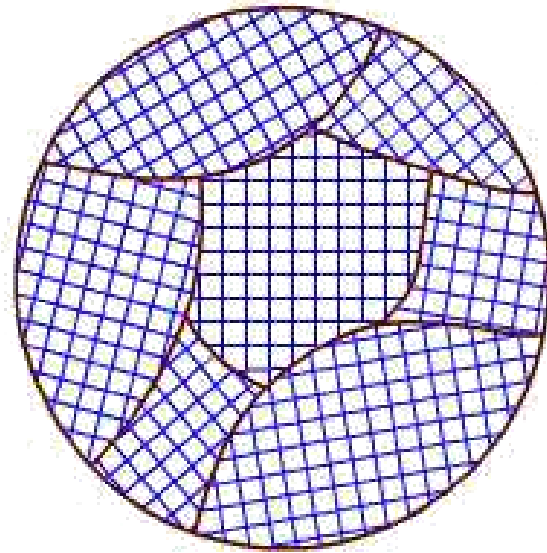
由于晶体的内部粒子的分布有高度的规律性，在一定方向的直线上，粒子有规则的重复千百万次，晶体具有远程有序性。

非晶体具有近程有序性，也称之为无定型体。

晶体最主要的两种存在形式：



(a) 单晶



(b) 多晶

单晶体与多晶体的结构示意图

与晶体相关的几个常用概念

单晶：在整个晶体内部，微粒都是按一定规则周期性排列着的。

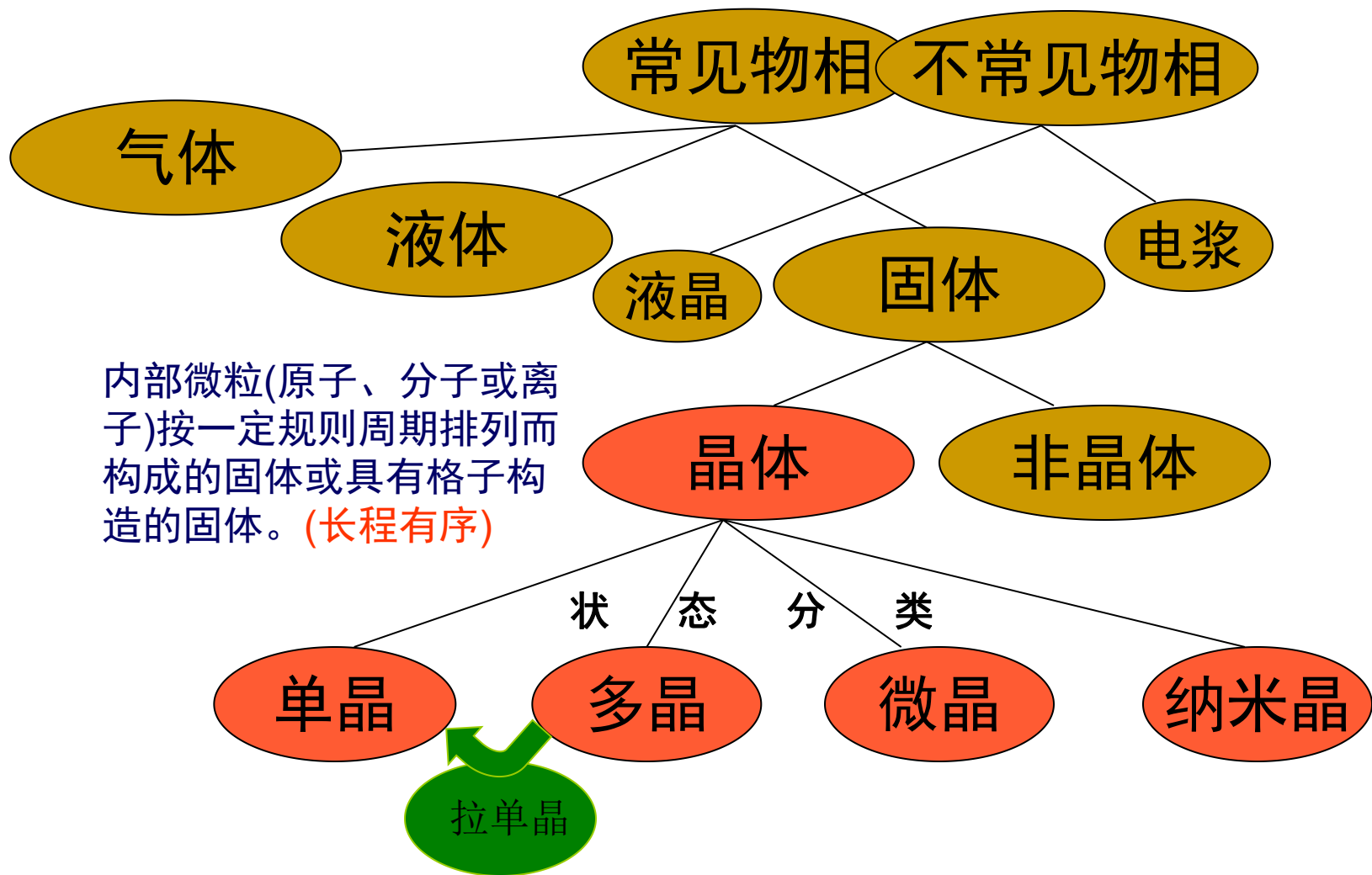
多晶：由许多小块单晶组成的晶体小块，小块晶体的大小取向又各不相同。

拉单晶：将多晶熔化后，利用旋转提拉结晶生成单晶的过程。

微晶体(微晶)：由尺度小于1微米的晶粒构成。

纳米晶：尺度为纳米量级(1-100nm)或以此做基本结构的晶体。晶体中原子数目是有限的，且表面原子所占比例相当大。使其产生多种特别的物理或化学性质。

液晶：许多有机物质，在从固态转变为液体之前，会经历一个或多个中间态，中间态的性质介于晶体和液体之间，称液晶态。这类可呈现液晶态的物质称为液晶。



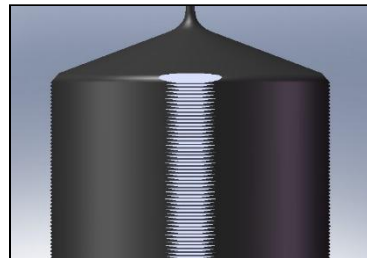
晶体的基本性质

1、**自范性**：晶体具有自发生长成一个结晶多面体的可能性。即晶体常以平面作为与周围介质的分界面。这些**平面**是具有最低表面能的微粒小平面。

例1：天然矿物晶体外形。



例2：拉单晶过程中，在放肩部位出现平整的小平面，在等径部位出现的棱线都是自范性的表现。



2、**均匀性和各向异性**：均匀性是指晶体的各个部位表现出的各种宏观性质是完全相同的。各向异性是指从不同方向上看，晶体内沿不同方向上的性质又有所差异。这同晶体内部不同位置不同方向微观粒子规则排列有关。

例1：Si、Ge、GaAs等半导体材料沿各个方向呈现的物理特性、生长特性，腐蚀特性的差别是晶体各向异性的表现。

3、**对称性**：所有的晶体在外型上和各种性质上都或多或少地具有对称性。

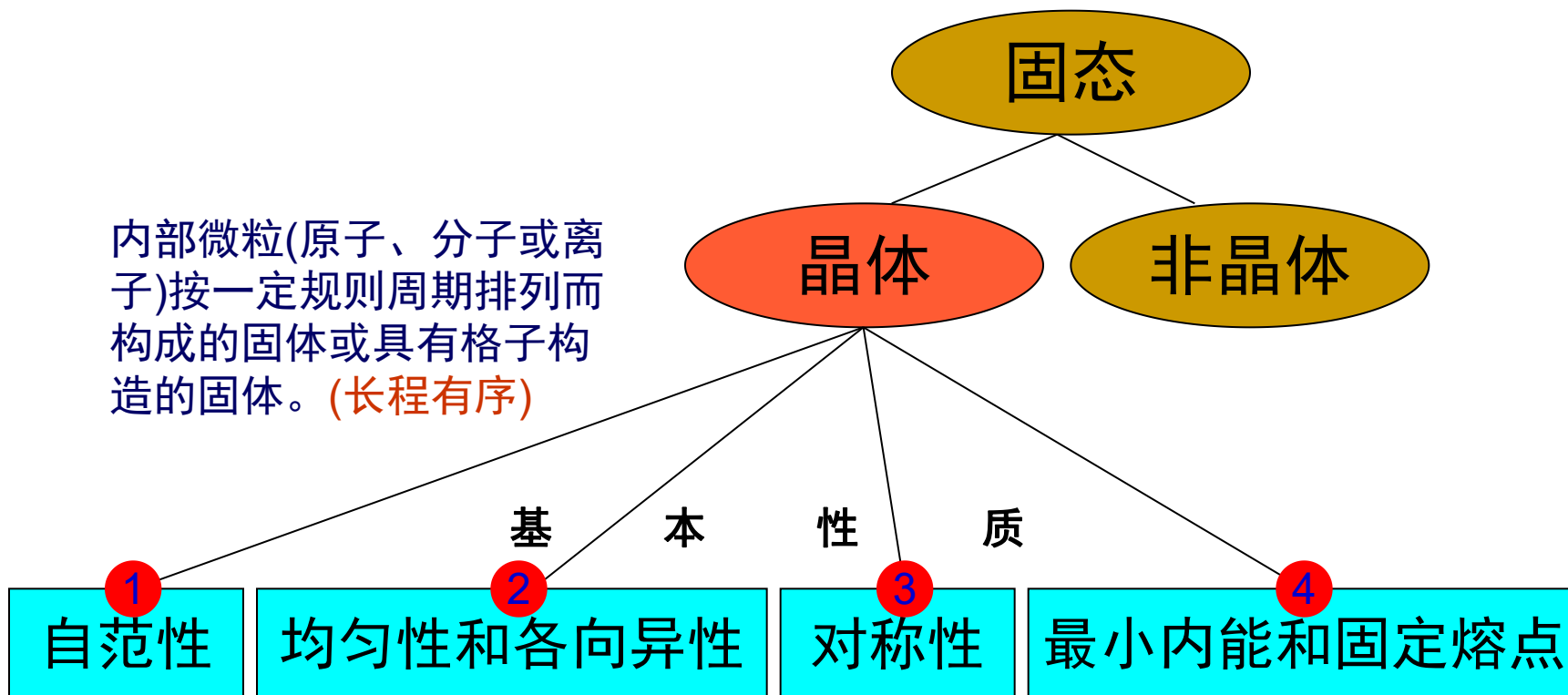
4、**最小内能和固定熔点**：在一定的热力学条件(T , P)下，晶体处于晶态的内能最小，且具有固定的熔点。

晶体为什么具有固定熔点？

当对晶体加热时，其格子构造中的微粒运动加剧。当达到某一个温度时，微粒会脱离平衡位置转入不规则排列的液相状态，**由于整个晶体中微粒的排布结构完全相同，各个结构单元大小，构造完全相同**，因此一个单元能被破坏，其他单元在同一温度下也能被破坏，于是整个体系在这一温度下完成从固相向液相的转变，这一温度就是熔点。

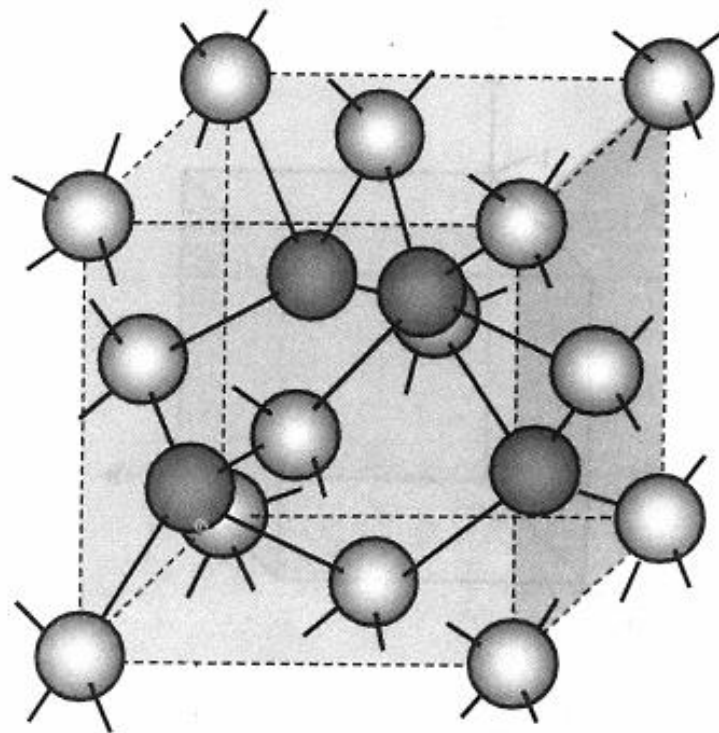
对于非晶态物质，它没有规则的格子构造，各个结构单元大小，**结构都不尽相同**，因此破坏它所需的能量也不尽相同。当温度升高到某一值时，某些单元上的微粒的热运动超过其结合能，这些单元被破坏，另一些单元则需在更高的温度下才能被破坏。非晶体在温度升高过程中没有固定熔点，只是逐渐地被软化。

内部微粒(原子、分子或离子)按一定规则周期排列而构成的固体或具有格子构造的固体。(长程有序)



晶体结构

对硅晶体来说，晶胞和金刚石晶体结构的面心立方结构晶胞不同，除了面心立方所具有的共有原子之外还包括完全位于立方结构中的4个原子。对硅晶胞来说，共有8个完整原子，其中4个共有原子和4个非共有原子。



单晶硅生长——CZ法

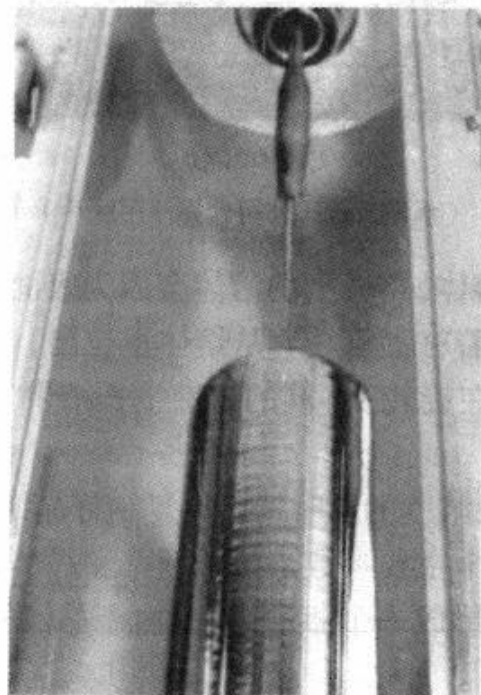
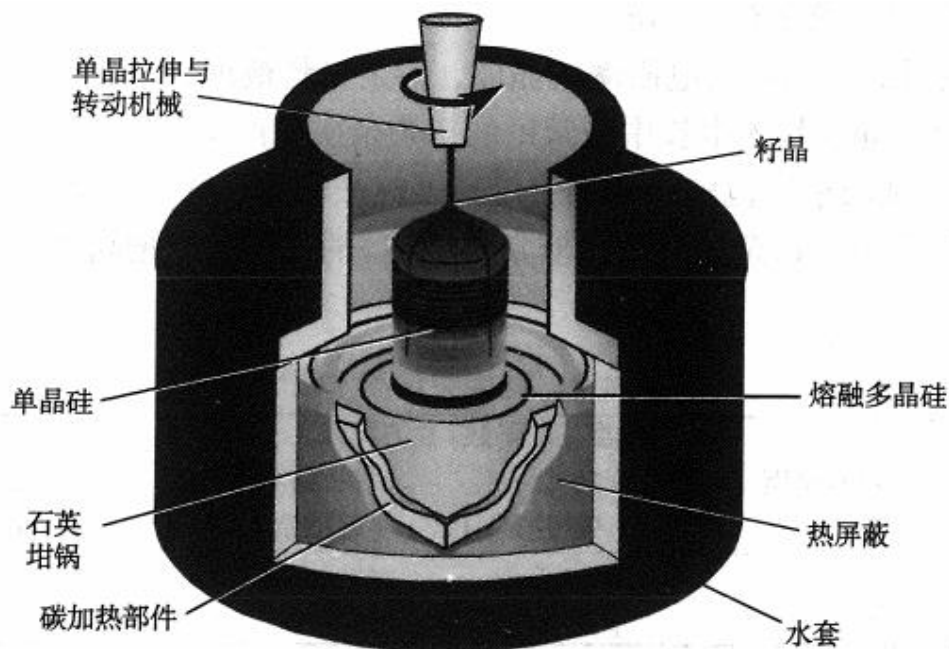
晶体生长是把半导体级硅的多晶硅块转换成一块大的单晶硅，生长后的单晶硅被称为硅锭。现在生产单晶硅锭最普遍的技术是CZ法（Czochralski）。

CZ法生长单晶硅是把融化了的半导体级硅液体变为有确定晶向的固体硅锭。85%以上的单晶硅是采用CZ法生长出来的。

使用一块具有所需要晶向的**单晶硅作为籽晶**来生长硅锭，生长的单晶硅锭就像**籽晶的复制**品。为了得到单晶硅，CZ法在使用时，在融化了的硅和单晶硅籽晶的接触面的条件要精确控制。这些条件保证薄层硅能精确复制籽晶结构，并最后生长出一个大的硅锭。

单晶硅生长——CZ法

- CZ拉单晶炉：为了生长硅锭，许多块半导体级硅被放在装有熔凝的硅石（非晶石英）坩埚中，还有少量的掺杂物之使其生成n型或p型硅。坩埚很大。制备大直径硅片的另一种可选方法是在坩埚里使用粒状的多晶硅，它能在硅熔化的过程中逐步引入硅使在大坩埚中的应力减到最小。坩埚被放在拉单晶炉中，硅锭就是在那里生长的。



用 CZ 法生长的硅锭

单晶硅生长——CZ法

坩埚里的硅被拉单晶炉加热，使用电阻加热或射频（RF）加热线圈。电阻加热用于制备大直径的硅锭，当硅被加热时变成液体，叫做熔体。一个完美的籽晶接触到直拉装置并开始生长新的晶体结构。籽晶放在熔体表面并在旋转过程中缓慢拉起，它的旋转方向与坩埚的旋转方向相反。

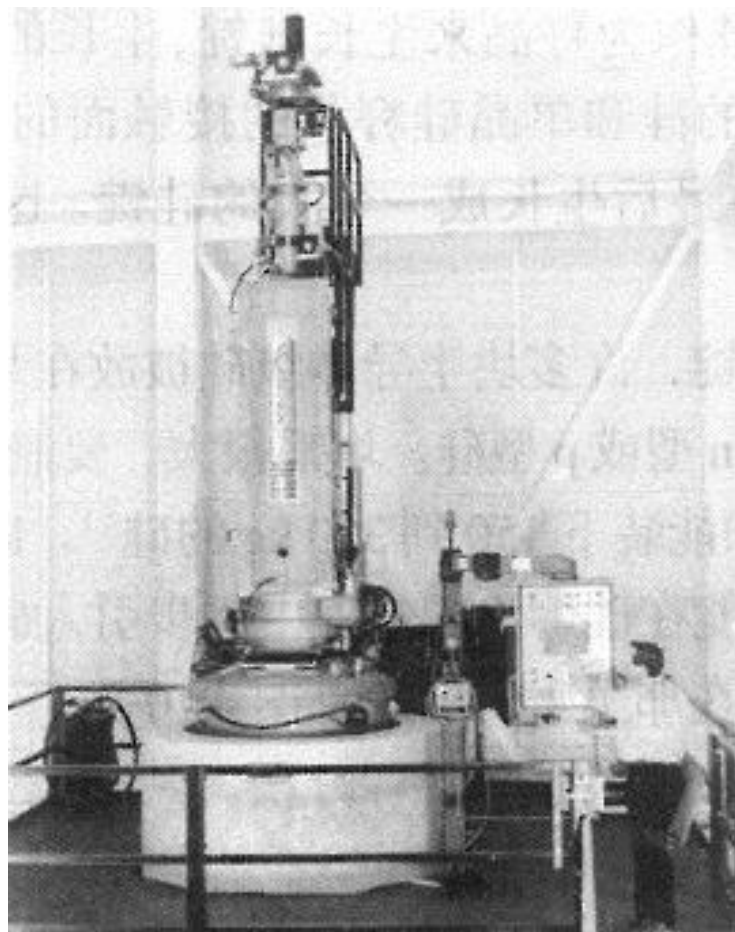
随着籽晶在直拉过程中离开熔体，熔体上的液体会因为表面张力而提高。籽晶上的界面散发热量并向下朝着熔体的方向凝固。随着籽晶旋转着从熔体里拉出，与籽晶有同样晶向的单晶就生长出来了。当籽晶旋转的时候，坩埚也在旋转。不同的硅锭生长结果依赖于籽晶和坩埚各自的旋转方向及速度。

直拉法的目的是实现均匀掺杂浓度同时准确地复制籽晶结构，得到合适的硅锭直径并限制杂质引入。影响直拉法的参数主要是拉伸速率和晶体旋转速率。

单晶硅生长——CZ法

利用直拉法生长单晶时，开始晶体拉伸速率非常快，然后就越来越慢。这样硅锭上会形成一个瓶颈，这是由于晶体的生长直径是与拉伸速率有直接关系的。

磁场CZ：晶体生长工艺的一个目标是制备均匀的**大直径**晶体，这样得到的晶体特性参数会更有预测性。为了达到这个目标开发的一种技术是在硅熔体周围利用磁场来稳定生长晶体，这种方法叫磁场CZ (MCZ)。





4.4 单晶硅生长——CZ法

• **掺杂：**为了得到所需电阻率的晶体，在拉单晶炉的熔体中进行掺杂。纯硅的电阻率大约在 $2.5 \times 10^5 \Omega \cdot \text{cm}$ 。**最常用的掺杂杂质是产生p型硅的硼和产生n型硅的磷。**通常掺杂杂质不直接加入到熔体中，是由于掺杂杂质数量非常少。典型的过程是以把高掺杂杂质加入到被粉碎的硅粉中进行掺杂。

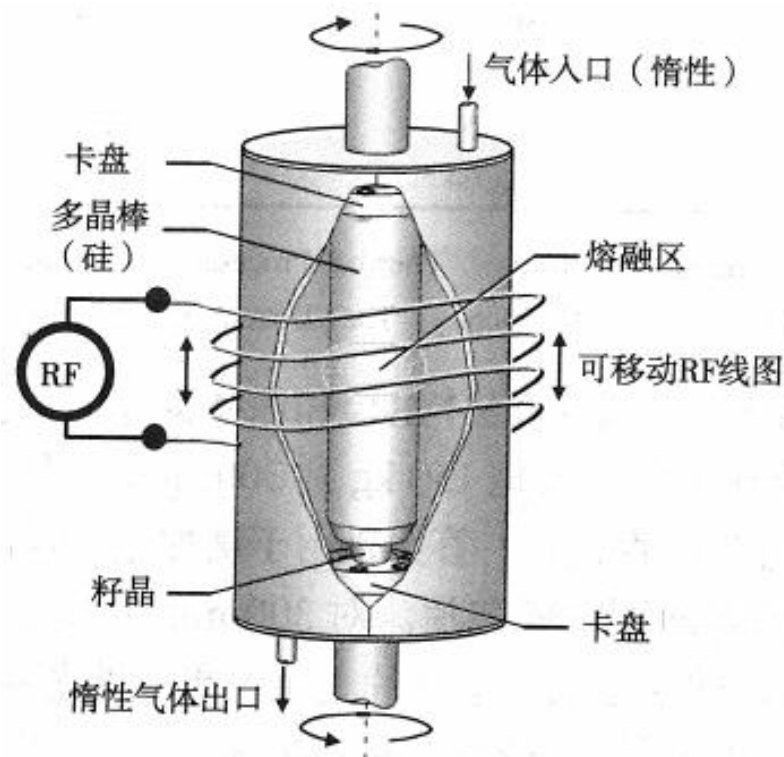
杂质	材料类型	浓度 $<10^{14}$ (极轻掺杂)	浓度 10^{14} 到 10^{16} (轻掺杂)	浓度 10^{16} 到 10^{19} (中掺杂)	浓度 $>10^{19}$ (重掺杂)
五价	n	n--	n-	n	n+
三价	p	p--	p-	p	p+

• **杂质控制：**不受欢迎的杂质会影响器件性能，所以在晶体生长中杂质控制非常重要。一种有益但又必须加以控制的是杂质是氧，CZ法中氧主要来源于晶体生长中由坩埚的分解。

单晶硅生长——区熔法

另一种晶体生长的方法是**区熔法**，它所生产的单晶硅锭含氧量非常少。区熔法能生产到目前为止最纯的硅单晶。典型的区熔法硅片直径比直拉法小，硅纯度高且含氧量低。

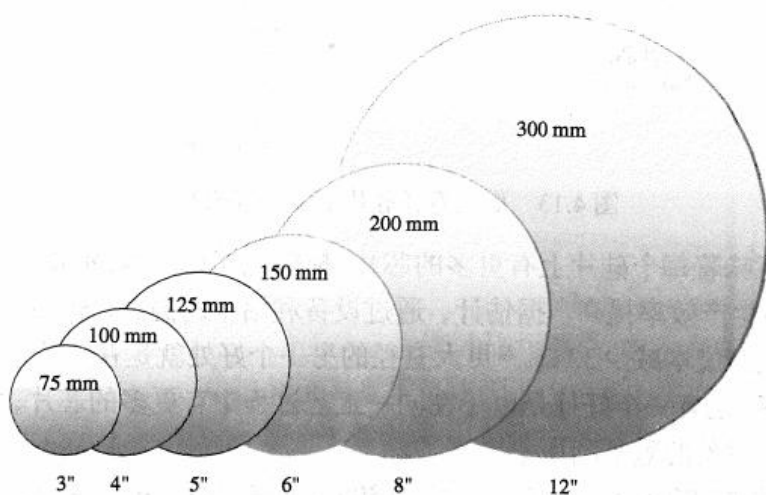
区熔法生长单晶硅锭是把掺杂好的多晶硅棒铸在一个模型里，一个籽晶固定到一端然后放进生长炉中。用射频线圈加热籽晶与硅棒的接触区域。加热多晶硅棒是区熔法最主要的部分，因为在熔融的晶棒的单晶界面再次凝固之前只有30分钟时间。晶体生长中的加热过程沿着晶棒的轴向移动。



单晶硅生长——追求更大直径硅锭的原因

硅锭直径历史发展趋势：

硅片尺寸和参数：



直径 (mm)	厚度 (μm)	面积 (cm ²)	重量 (克/磅)	重量/25 硅片 (磅)
150	67520	176.71	28/0.06	1.5
200	72520	314.16	53.08/0.12	3
300	77520	706.86	127.64/0.28	7
400	82520	1256.64	241.56/0.53	13

更大直径的硅锭对硅锭生长中正确的晶体生长和保持良好的工艺控制提出了挑战。但增加硅片直径有更大的表面积来作芯片，这样就会在一个硅片上生产更多的芯片，根据规模经济学，每块芯片的加工和处理时间都减少了，导致设备生产效率提高，给硅片制备带来了成本利润。

单晶硅生长——追求更大直径硅锭的原因

更大直径的另一个好处是由于在同一工艺过程中有更多的芯片，所以在一块芯片一块芯片的处理过程中，设备的重复利用率提高了。

总之，**节省成本**是驱使半导体产业转向更大直径硅片的主要原因。

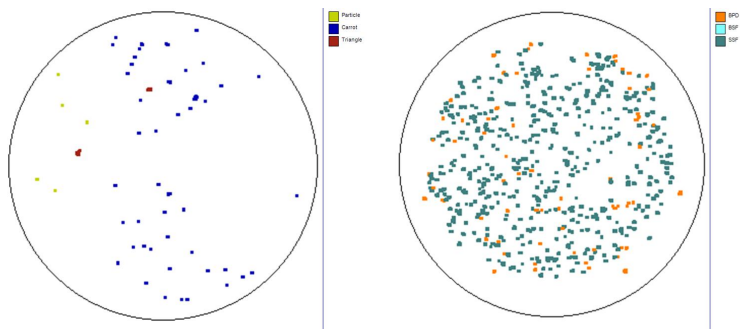
表 4.4 300 mm 硅片尺寸和晶向要求的发展说明

参数	单位	数值	容许误差
直径	mm	300.00	±0.20
厚度（中心点）	μm	775	±25
翘曲（最大）	μm	100	
九点厚度差异（最大）	μm	10	
定位槽深度	mm	1.00	+0.25, -0.00
定位槽角度	度	90	+5, -1
背面修整		明亮腐蚀 / 抛光	
边缘轮廓表面完成		抛光	
固定质量区域FQA（硅片表面半径允许范围）	mm	147	

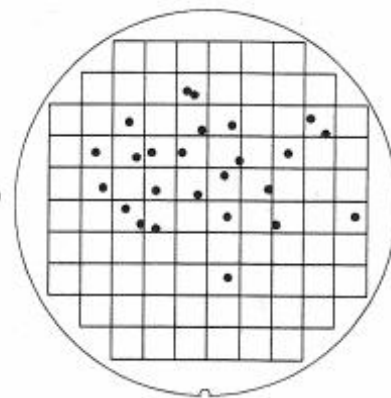
硅中的晶体缺陷

晶体缺陷 (crystal defect) 就是在重复排列的晶胞结构中出现的任何**中断**。另一个用来描述晶体缺陷的词是微缺陷 (microdefect)。为了实现先进的IC功能，半导体要求有近乎完美的晶体结构，但在硅的生长或加工过程中不可能不产生缺陷，现代工艺已可以生产缺陷密度非常低甚至没有缺陷的硅。**缺陷密度**是在工艺过程中，由于各种原因在每平方厘米硅片上产生的缺陷数目。

- **成品率**：在一硅片上的所有芯片中好芯片所占的百分比。减少缺陷密度是提高硅片成品率的重要方面。



$$\text{成品率} = \frac{66 \text{块好芯片}}{88 \text{块总芯片}} = 75\%$$



硅中的晶体缺陷

晶体缺陷对半导体的包括二氧化硅介质击穿和漏电流电学特性有破坏作用。

随着器件尺寸的缩小以及有源栅区面积的增加，更多晶体管集成在一块芯片上，缺陷出现在芯片敏感区域的可能性就会增加。这样的缺陷降低了成品率。

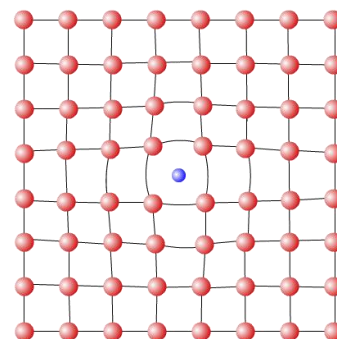
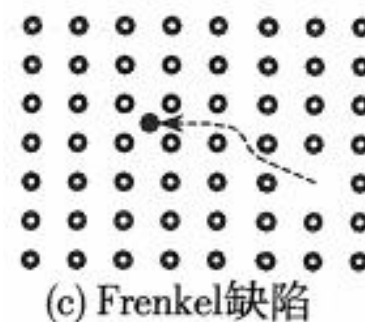
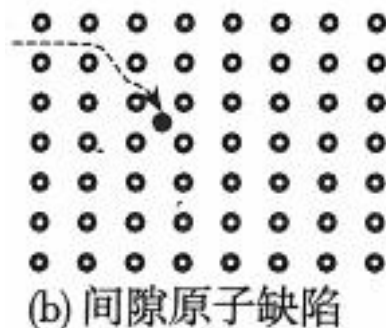
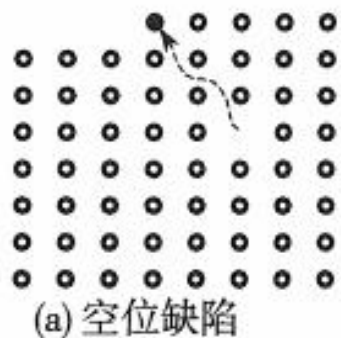
晶体缺陷会产生于晶体生长和后面硅锭和硅片的各项工艺中，一些缺陷是因为表面损伤而造成的，如由机械操作造成的裂痕和表面缺陷。在硅中主要存在三种普遍的缺陷形式：

1. 点缺陷：原子层面的局部缺陷
2. 位错：错位的晶胞
3. 层错：晶体结构的缺陷

硅中的晶体缺陷——点缺陷

根据存在于晶格的特定位置，有三种点缺陷。

- **空位**，这种缺陷当一个原子从其格点位置移动到晶体表面时出现。
- **间隙原子**，存在于晶体结构的空隙中。
- 当一个原子离开其格点位置并且产生了一个空位时，就会产生间隙原子-空位对，或叫Frenkel缺陷。



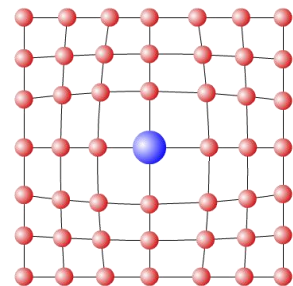


4.5 硅中的晶体缺陷——点缺陷

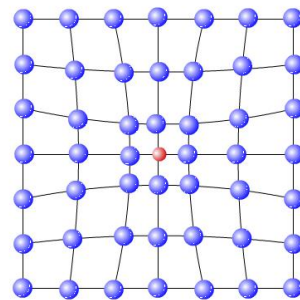
晶体冷却速率得到控制，就会减少缺陷的产生。

半导体制造处的热处理也能导致点缺陷的产生。

另一种点缺陷是由于化学元素杂质引入到格点里所产生的。制备过程中杂质的引入可能是有目的的也可能是无意的。它们能占据原有原子的位置，成为替位杂质，或在间隙中成为间隙杂质。

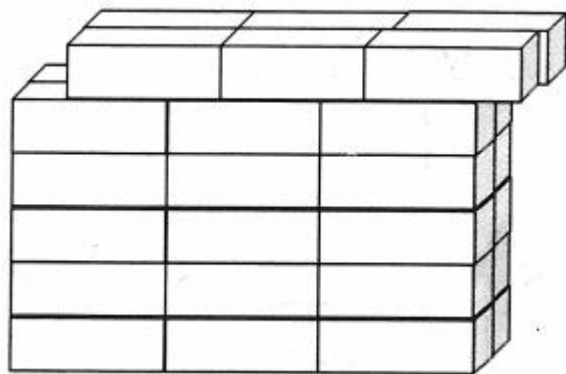


被无意引入硅中的杂质主要是氧和碳，在VLSI和ULSI器件制造中控制这些杂质很重要。氧是在直拉法工艺中从坩埚脱离下来进入到硅熔体中的，大多数的氧被移走了，还有不到5%的氧留在生长的晶体中。硅中氧的存在会产生像层错这样的缺陷，硅晶格上氧的施主电子的存在也会影响pn结的电学参数。在硅的缺陷形成中，碳能起到晶核形成点的作用。



硅中的晶体缺陷——位错

单晶中晶胞形成重复性结构。如果晶胞错位，这种情况就叫做位错。位错可以在晶体生长和硅片制备过程中的任意阶段产生。发生在晶体生长之后的位错通常由作用在硅片上的机械应力所造成，如不均匀受热或受冷及超过硅片承受范围的应力。



利用硅锭生长过程中的颈状收缩方法可减少大直径硅片中晶体生长中的位错，但位错还会因硅片边缘脆裂或高温工艺等原因产生。

晶体缺陷——位错

线缺陷(linear defects)又称为**位错**(dislocation)。也就是说，位错是一种线型的晶体缺陷，位错线周围附近的原子偏离自己的平衡位置，造成晶格畸变。

位错是晶体中原子排列的一种特殊组态。已滑移区(Slip Zone)与未滑移区在滑移面(Slip Plane)上的交界线，称为**位错线**，一般简称为**位错**。从位错的几何结构来看，可将它们分为：**刃型位错**和**螺型位错**。

位错有两种基本类型：

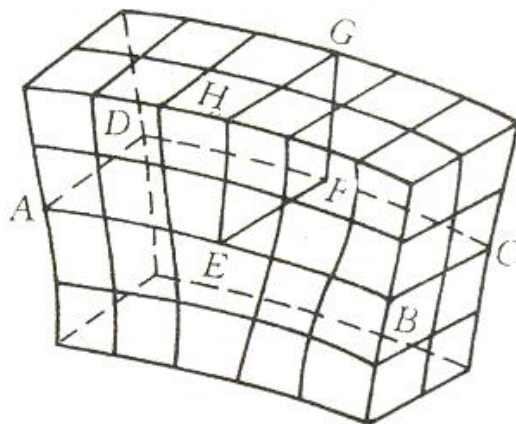
刃型位错 (edge dislocation)

螺型位错 (screw dislocation)

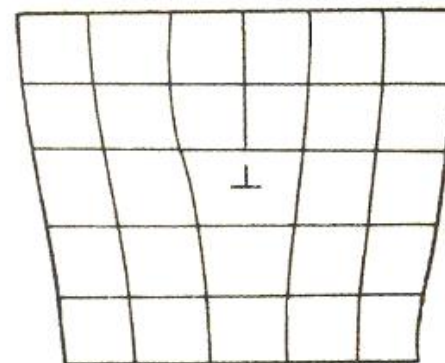
混合位错 (mixed dislocations)，实际晶体中的位错往往既不是单纯的螺位错，也不是单纯的刃位错，而是它们的混合形式，故称之为混合位错

硅中的晶体缺陷——位错

刃型位错



(a)



(b)

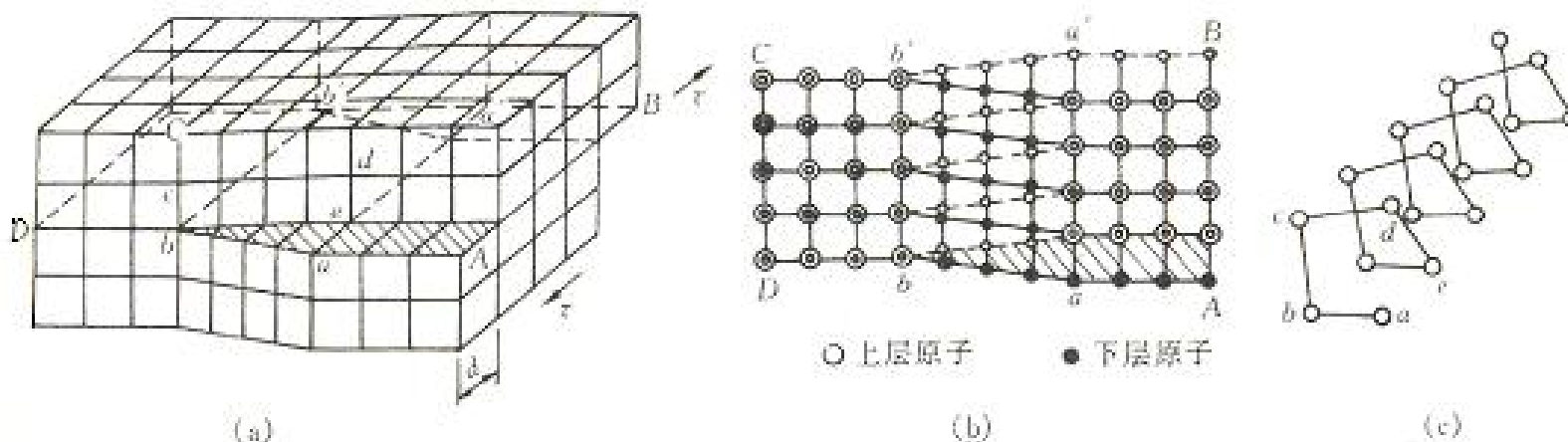
刃型位错的形成，可以描述为：晶体在切应力的作用下，一部分相对于另一部分沿一定的晶面（**滑移面**）和晶向（**滑移方向**）产生位移，从而形成多余半原子面，也就形成了刃型位错。在切应力的继续作用下，刃位错向前运动，位错经过的区域晶体发生了滑移。因此，也可以说**位错**是晶体已滑移区与未滑移区的分界线（其它类型的位错也是如此）。

硅中的晶体缺陷——位错

- 刃型位错有一个多余的半原子面。一般把多余的半原子面在滑移面上边的称为正刃型位错，记为“ \perp ”；而把多余的半原子面在滑移面下边的称为负刃型位错，记为“ \neg ”。
- 刃型位错线是晶体中已滑移区与未滑移区的边界线。它不一定是直线，可以是折线或曲线，但它必与滑移方向垂直。
- 在位错线周围的过渡区只有几个原子间距宽，所以它是线缺陷(Line Defect)。

硅中的晶体缺陷——位错

螺型位错



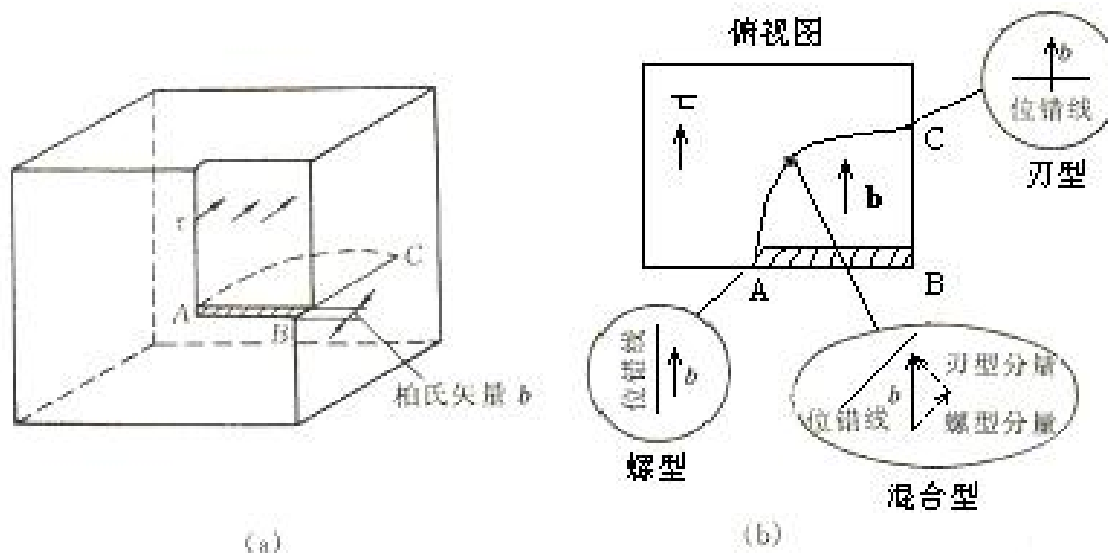
图(a)是晶体右侧受 τ 作用，使右侧上下两部分晶体沿滑移面ABCD发生了错动，这时已滑移区和未滑移区的边界线 bb' 平行于滑移方向。图(b)是俯视图，“ \circ ”表示ABCD下方的原子，“ \bullet ”表示ABCD上方的原子。可看出，在 aa' 右边的晶体上下层原子相对错动了一个原子间距，而在 bb' 和 aa' 之间出现一个约有几个原子间距宽的、上下层原子位置不吻合的过渡区，原子的正常排列遭到破坏。如果以 bb' 为轴线，从 a 开始，按顺时针方向依次连接此过渡区的各原子，见图(c)。即位错线附近的原子是按螺旋形排列的，所以把这种位错称为螺型位错。

硅中的晶体缺陷——位错

- 螺型位错无多余半原子面，原子错排是呈轴对称的。根据位错线附近呈螺旋形排列的原子旋转方向不同，螺型位错可分为右旋和左旋螺型位错。
- 螺型位错线一定是直线。
- 螺型位错周围的点阵畸变随离位错线距离的增加而急剧减少，故它也是包含几个原子宽度的线缺陷。

硅中的晶体缺陷——位错

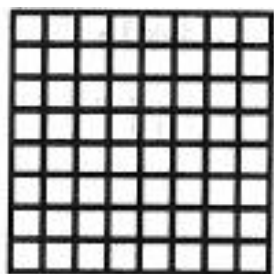
混合位错



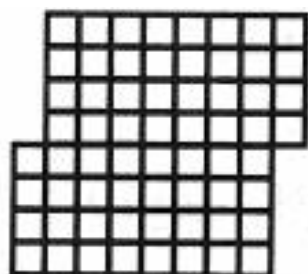
混合型位错线**是一条曲线**，每一小段位错线都可分解为刃型和螺型两个部分，因此**是混合型位错**

硅中的晶体缺陷——层错

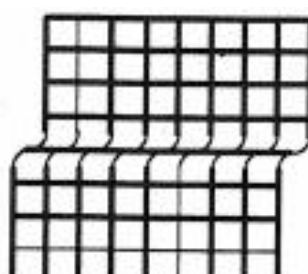
层错与晶体结构有关，产生层错的方式有滑移（沿着一个或更多的平面发生滑移）和密排面上空位盘塌陷或间隙原子在密排面间聚集成盘，经常发生在晶体生长过程中。**堆垛层错**：晶体结构层正常的周期性重复堆垛顺序在某二层间出现了错误，从而导致的沿该层间平面（称为层错面）两侧附近原子的错误排布。**孪生平面**：就是在一个平面上晶体沿着两个不同的方向生长；这种孪生平面是由生长过程中的热影响或机械振动造成的。



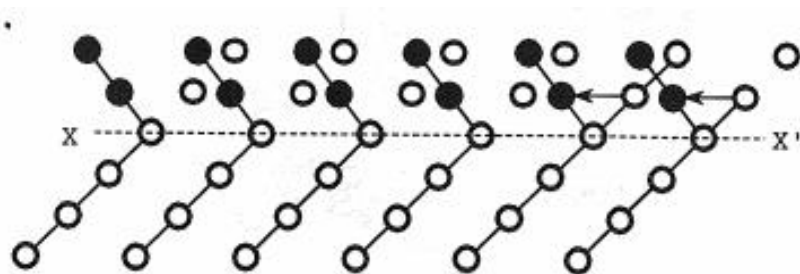
(a)



(b)



(c)



硅中的晶体缺陷

点缺陷：

在三维尺寸均很小，只在某些位置发生，只影响邻近几个原子

线缺陷：

在二维尺寸小，在另一维尺寸大，可被电镜观察到

面缺陷：

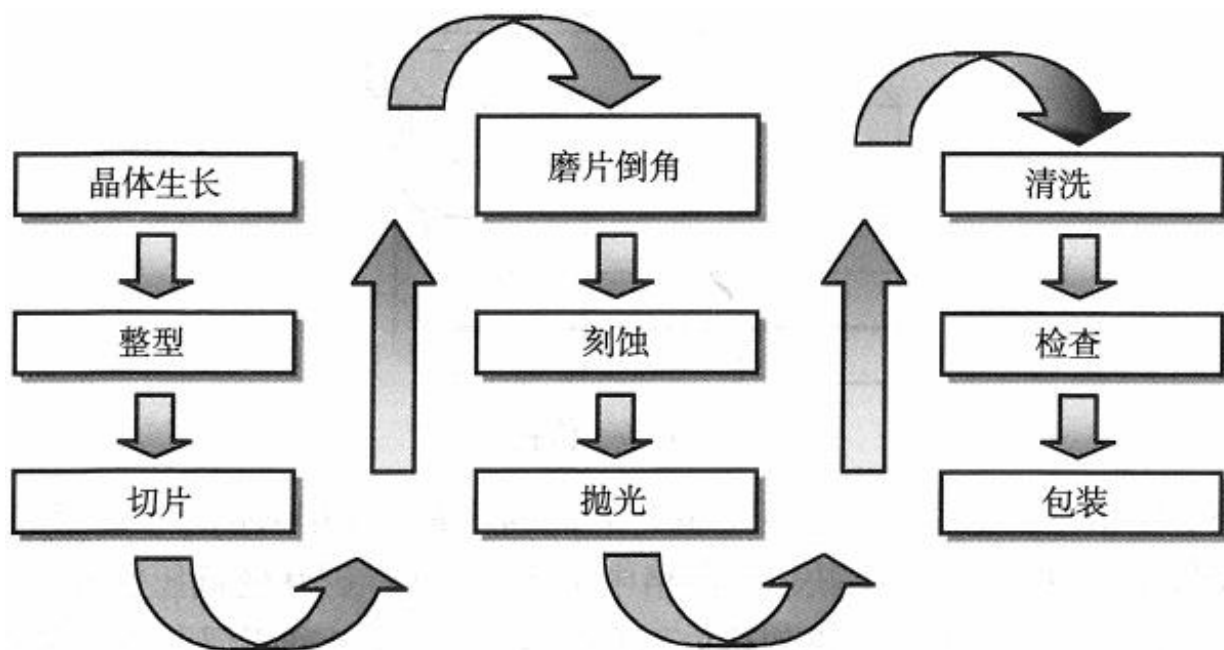
在一维尺寸小，在另二维尺寸大，可被光学显微镜观察到

体缺陷：

在三维尺寸较大，如镶嵌块，沉淀相，空洞，气泡等

硅片制备

硅片制备步骤：



硅片制备——整型处理

硅锭在拉单晶炉中生长完成后第一部工艺是整型处理，包括在切片之前对单晶硅锭做的所有准备步骤。

- **去掉两端：** 两端通常叫做籽晶端和非籽晶端，两端被去掉后，可用四探针法来检查电阻以确定整个硅锭达到合适的杂质均匀度。

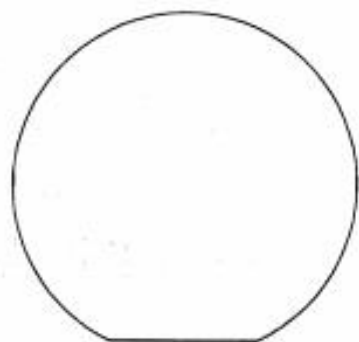
- **径向研磨：** 用来产生精确的材料直径。晶体生长中直径和圆度的控制不可能很精确，所以硅锭要长得稍大一点以进行径向研磨。

- **硅片定位边或定位槽：** 用来标明晶体结构和硅片的晶向。主定位边标明了晶体结构的晶向，还有一个次定位边标明硅片的晶向和导电类型。

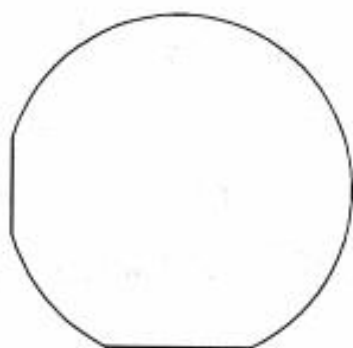
为研磨准备单晶锭



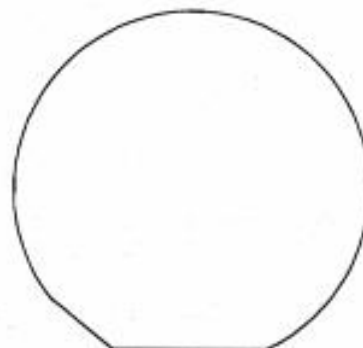
硅片制备——整型处理



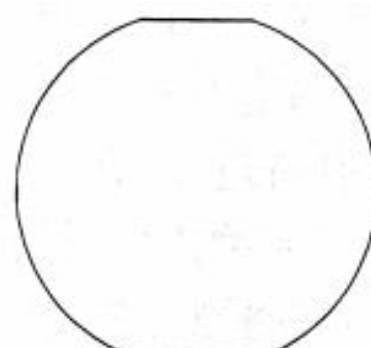
p型 (111)



p型 (100)

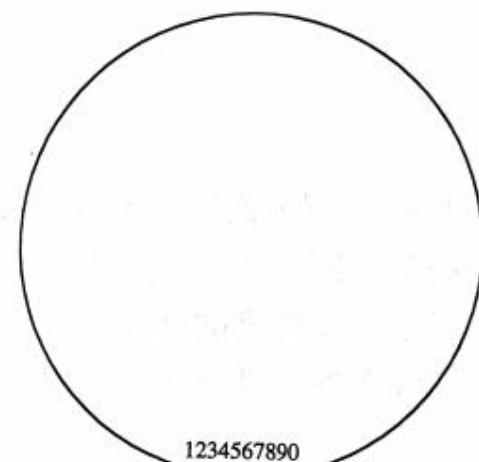


n型 (111)



n型 (100)

硅片定位边在200mm及以上的硅片已被定位槽所取代。具有定位槽的硅片在硅片上的一小片区域有激光刻上的关于硅片的信息。为了防止激光刻印的位置产生沾污，激光刻印于硅片背面靠近边缘没有利用到的区域。



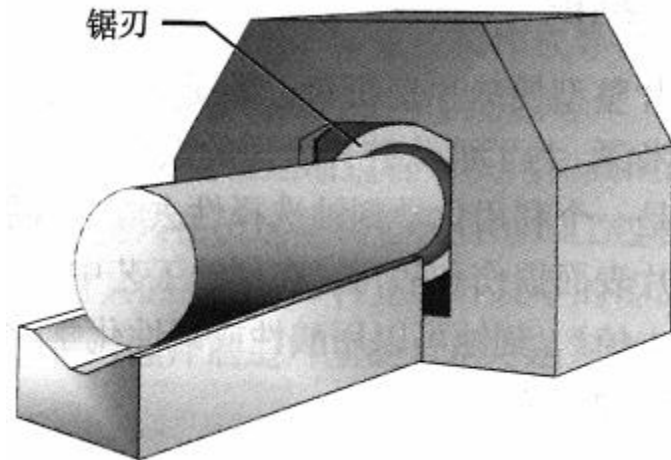
定位槽

被刻印的标识数字

硅片制备——切片

整型处理完成后，硅锭就准备进行切片。这是硅锭生长后的第一个主要步骤。

对200mm及以上硅片来讲，切片是用带有金刚石切割边缘的内圆切割机完成。使用内圆切割机是因为切割边缘时能更稳定，使之产生平整的切面。



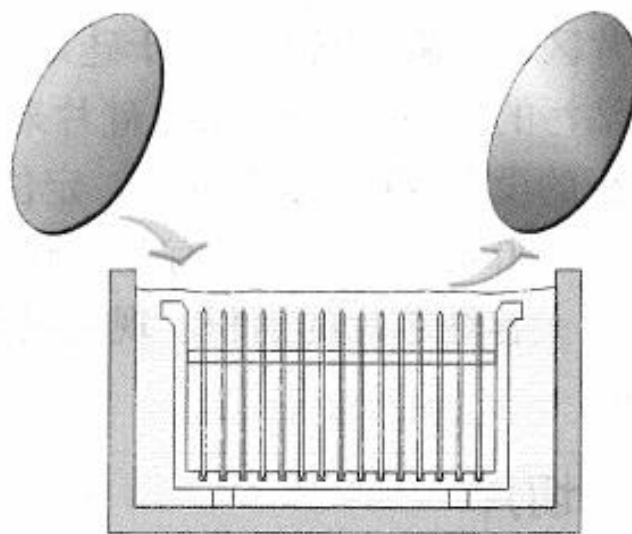
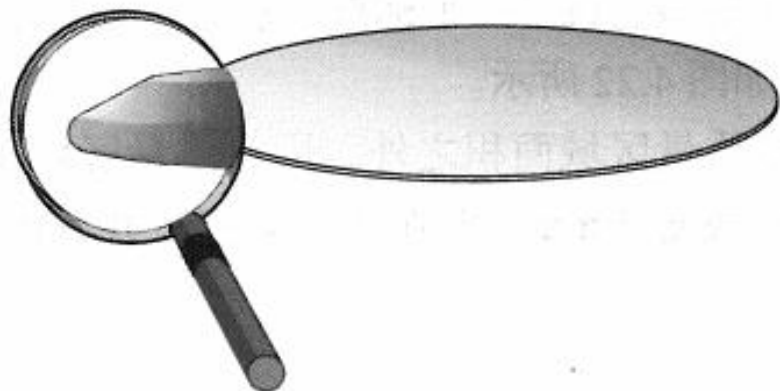
对300mm硅片来说，由于大直径内圆切割机不再符合要求。目前300mm硅锭都是用线锯来切片的。由于用浆料覆盖的线来代替金刚石覆盖的锯刃，有更薄的切口损失，对每一英寸硅晶体来说，线锯能比传统内圆切割机产生更多硅切片。硅片的厚度在切片中得到了精确的控制，更厚的硅片能承受在半导体制造高温工艺中的热能以及机械振动。

硅片制备——磨片和倒角

切片完成后，传统上要进行双面的机械磨片以去除切片时留下的损伤，达到硅片两面高度的平行及平坦。磨片是用垫片和带有磨料的浆料利用旋转的压力来完成的，典型的浆料包括氧化铝或硅的碳化物和甘油。

在硅片制备过程的许多步骤中，平整度是关键参数。

硅片边缘抛光修整（又叫倒角）可使硅片边缘获得平滑的半径周线。抛光硅片边缘实际发生在腐蚀工艺之后。边缘研磨又称为边缘整形，是在腐蚀之前进行的。



硅片制备——刻蚀、抛光

- 刻蚀：硅片整形使硅片表面和边缘损伤及沾污。为了消除硅片表面的损伤，采用硅片刻蚀或化学刻蚀。硅片刻蚀利用化学刻蚀选择性去除表面物质。硅片经过湿法化学刻蚀工艺消除硅片表面损失和沾污。刻蚀工艺中通常要腐蚀掉表面约20微米的硅以保证所有损失被去掉。

- 抛光：制备硅片的最后一步是化学机械平坦化（CMP），它的目标是高平整度的光滑表面。对200mm及以前硅片，CMP传统上仅对上表面抛光，背面仍保留化学刻蚀后的表面，目的是提供一个粗糙表面来方便器件传送。对300mm硅片来说，用CMP进行双面抛光，在改善粗糙度的同时也使硅片表面平坦且两面平行。

