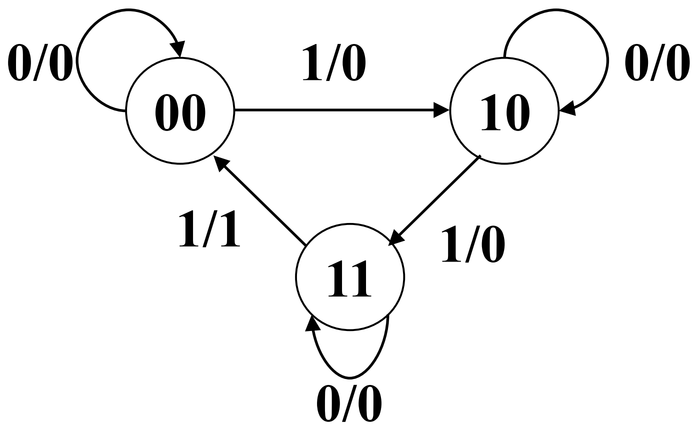
例 4. 按照下面状态图设计电路



状态表 (根据状态图)

X/Z

X	Q_2^n	Q_1^n	Q_2^{n+1}	Q_1^{n+1}	Z
0	0	0	0	0	0
0	0	1	ϕ	ϕ	ϕ
0	1	0	1	0	0
0	1	1	1	1	0
1	0	0	1	0	0
1	0	1	ϕ	ϕ	ϕ
1	1	0	1	1	0
1	1	1	0	0	1

1) 确定状态及状态表

状态数 $\xRightarrow{\text{确定}}$ FF 个数

n FFs $\rightarrow 2^n$ 状态

$2^{n-1} \leq$ 状态数 $\leq 2^n \rightarrow$ n FFs

$3 < 2^2$ 需要 2 个 FF

2)选择 FF (K-map, 圈 1)

Q_2^{n+1}

Q_1^n \ XQ_2^n	00	01	11	10
0	0	1	1	1
1	ϕ	1	0	ϕ

2# FF 选择 JK-FF

$$Q_2^{n+1} = \overline{X}Q_2^n + X\overline{Q_1}^n$$

$$Q_2^{n+1} = J_2\overline{Q}_2^n + \overline{K}_2 Q_2^n$$

找到 $J_2 = ?$ $K_2 = ?$

不能按上面方法圈，必须圈成 $Q_2^{n+1} = \_\_\_\ \overline{Q}_2^n + \_\_\_\ Q_2^n$

Q_2^{n+1}

Q_1^n \ XQ_2^n	00	01	11	10
0	0	1	1	1
1	ϕ	1	0	ϕ
	$\overline{Q}_2^n$	← Q_2^n	→	$\overline{Q}_2^n$

$$Q_2^{n+1} = X\overline{Q}_2^n + (\overline{X} + \overline{Q}_1^n)Q_2^n$$

$$= X\overline{Q}_2^n + \overline{XQ_1^n}\,Q_2^n$$

$$\therefore \begin{cases} J_2 = X \\ K_2 = XQ_1^n \end{cases}$$

- **能找到系数（控制变量）时尽量化简**
- **找不到系数时，牺牲化简也要找到系数**

X	Q_2^n	Q_1^n	Q_2^{n+1}	Q_1^{n+1}	Z
0	0	0	0	0	0
0	0	1	ϕ	ϕ	ϕ
0	1	0	1	0	0
0	1	1	1	1	0
1	0	0	1	0	0
1	0	1	ϕ	ϕ	ϕ
1	1	0	1	1	0
1	1	1	0	0	1

1# FF

Q_1^{n+1}

Q_1^n \ XQ_2^n	00	01	11	10	
0	0	0	1	0	→ $\overline{Q_1}^n$
1	ϕ	1	0	ϕ	→ Q_1^n

JK-FF

$$Q_1^{n+1} = J_1\overline{Q_1}^n + \overline{K_1}Q_1^n$$

$$= XQ_2^n\overline{Q_1}^n + \overline{X}Q_1^n$$

$$\therefore \begin{cases} J_1 = XQ_2^n \\ K_1 = X \end{cases}$$

输出 Z

Z

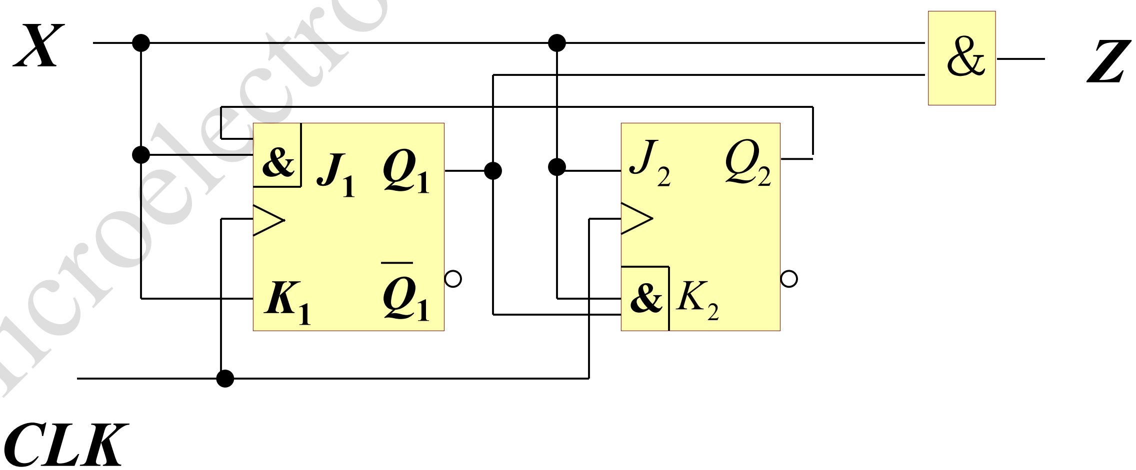
Q_1^n \ XQ_2^n	00	01	11	10
0	0	0	0	0
1	Φ	0	1	Φ

$$Z = XQ_1^n$$

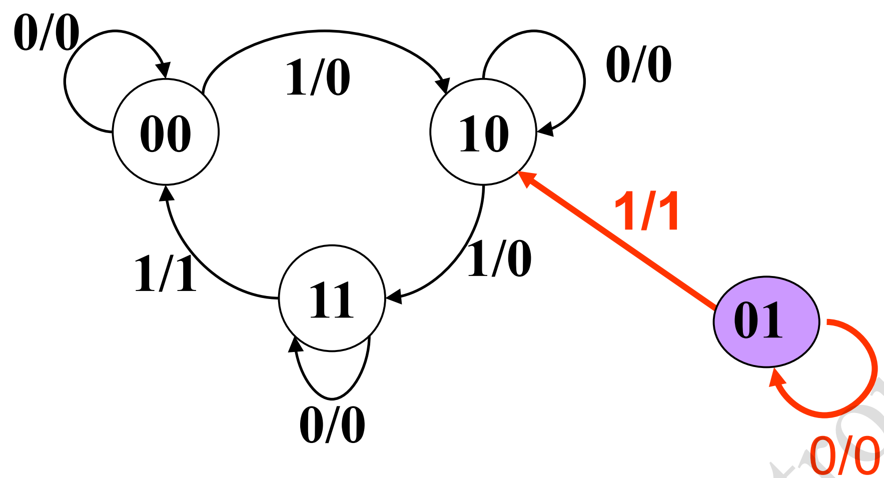
电路

$$\begin{cases} J_2 = X \\ K_2 = XQ_1^n \end{cases}$$

$$\begin{cases} J_1 = XQ_2^n \\ K_1 = X \end{cases}$$



3）讨论：01 状态



Q_2^{n+1} (Q_1^n \ XQ_2^n)	00	01	11	10
0	0	1	1	1
1	0	1	0	1

Q_1^{n+1} (Q_1^n \ XQ_2^n)	00	01	11	10
0	0	0	1	0
1	1	1	0	0

分析卡诺图 K-map

$XQ_2^nQ_1^n = 001$, $(Z=0)$

Next state $Q_2^{n+1}Q_1^{n+1} = 01$,

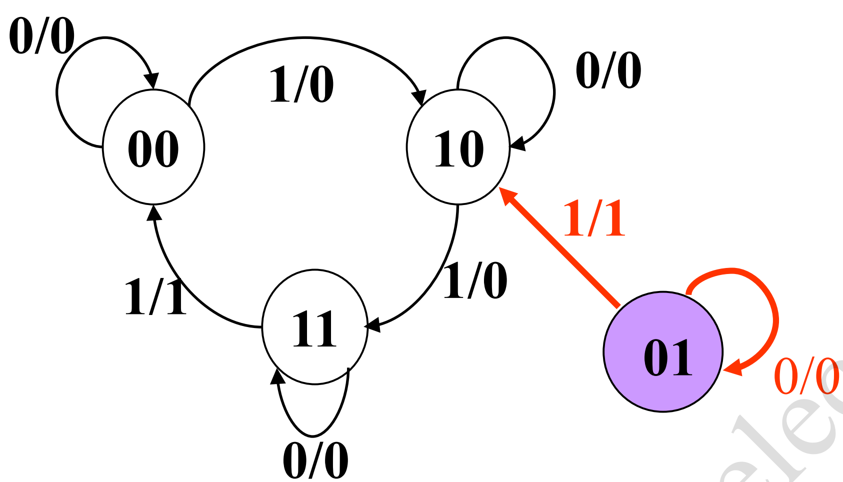
$XQ_2^nQ_1^n = 101$时, $(Z=1)$

Next state $Q_2^{n+1}Q_1^{n+1} = 10$,

Z (Q_1^n \ XQ_2^n)	00	01	11	10
0	0	0	0	0
1	0	0	1	1

实现自启动

要分析输出的物理意义（即电路功能）是否正确



此电路为可控模3加法计数器

X=0，保持原状态
X=1，作加法计数

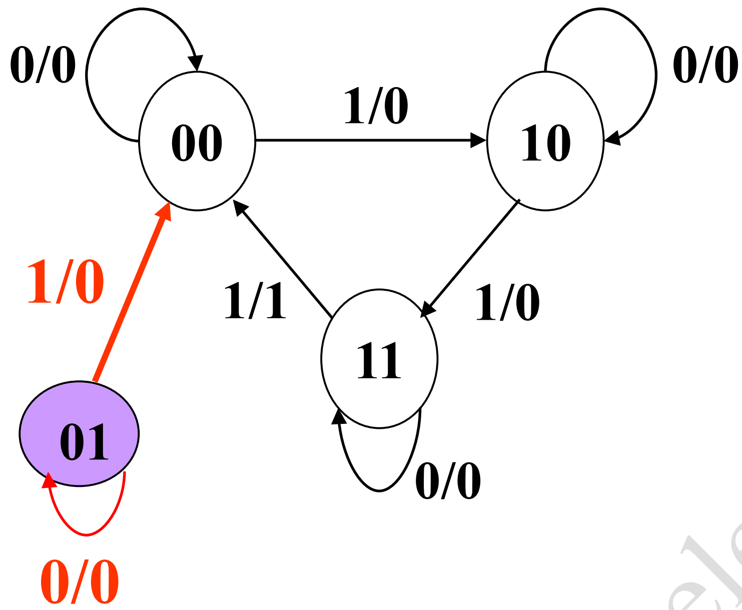
输出Y=1，为进位输出

显然自启动之后电路功能出现错误

应该将X=1时01状态的输出设为0，次态为00

在设计电路时

在填状态表时不能填 ϕ



状态表

X	Q_2^n	Q_1^n	Q_2^{n+1}	Q_1^{n+1}	Z
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	1	0	0
0	1	1	1	1	0
1	0	0	1	0	0
1	0	1	0	0	0
1	1	0	1	1	0
1	1	1	0	0	1

X=0，保持原状态

X=1，作加法计数（从0开始）

例5. 设计一个自动贩售饮料机的逻辑电路。它的投币口每次只能投入一枚五角或一元的硬币。投入一元五角钱硬币后，机器会自动给出一杯饮料；投入两元（两个一元）硬币后，在给出饮料的同时找回一枚五角硬币

解:

输入: 投入 ¥1.0, A=1
投入 ¥0.5, B=1

输出: 出饮料, Y=1
找钱, Z=1

状态:

3个状态

S_0 : 初始 (未投币)

S_1 : 投入 ¥0.5

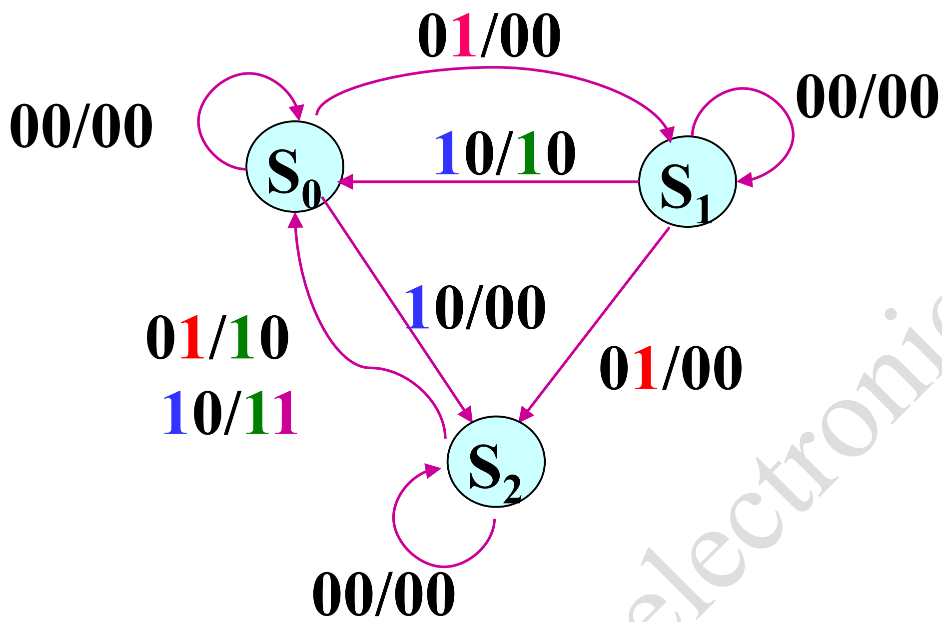
S_2 : 投入 ¥1.0 (一个 ¥1.0 或两个 ¥0.5)

再投入 ¥0.5, 返回 S_0, 输出 Y=1, Z=0

再投入¥1.0, 返回 S_0, 输出 Y=1, Z=1 (找回 ¥0.5)

多输入，多输出

AB /YZ



S_0: 投入 ¥ 0.5, S_1

S_0: 投入¥ 1.0, S_2

S_1: 投入¥ 0.5, S_2

S_1: 投入¥ 1.0, S_0
饮料

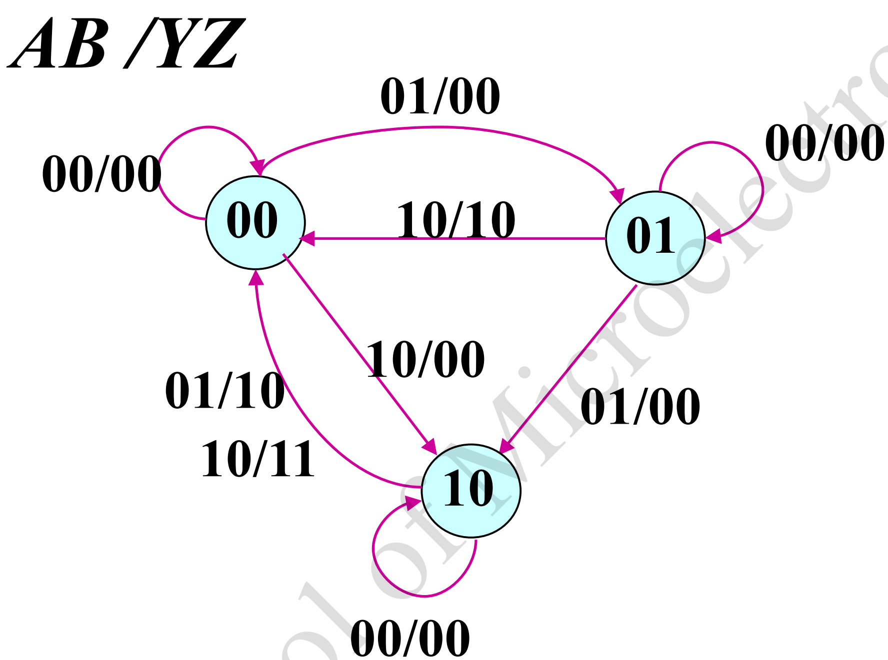
S_2: 投入¥ 0.5, S_0
饮料

S_2: 投入¥ 1.0, S_0
饮料 和 找钱

A : ¥ 1.0
B : ¥ 0.5
Y : 饮料
Z : 找钱

S_0 : 初始
S_1 : ¥ 0.5
S_2 : ¥ 1.0

编码 $\begin{cases} S_0 \rightarrow 00 \\ S_1 \rightarrow 01 \\ S_2 \rightarrow 10 \end{cases}$



状态表

A	B	Q_1^n	Q_0^n	Q_1^{n+1}	Q_0^{n+1}	Y	Z
0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0
0	0	1	0	1	0	0	0
0	0	1	1	Φ	Φ	Φ	Φ
0	1	0	0	0	1	0	0
0	1	0	1	1	0	0	0
0	1	1	0	0	0	1	0
0	1	1	1	Φ	Φ	Φ	Φ
1	0	0	0	1	0	0	0
1	0	0	1	0	0	1	0
1	0	1	0	0	0	1	1
1	0	1	1	Φ	Φ	Φ	Φ
1	1	0	0	Φ	Φ	Φ	Φ
1	1	0	1	Φ	Φ	Φ	Φ
1	1	1	0	Φ	Φ	Φ	Φ
1	1	1	1	Φ	Φ	Φ	Φ

Q_1^{n+1} ($Q_1^nQ_0^n$ \ AB)	00	01	11	10
00	0	0	Φ	1
01	0	1	Φ	0
11	Φ	Φ	Φ	Φ
10	1	0	Φ	0

$$Q_1^{n+1} = BQ_0 + A\overline{Q}_1\overline{Q}_0 + \overline{A}\cdot\overline{B}Q_1$$

Q_0^{n+1} ($Q_1^nQ_0^n$ \ AB)	00	01	11	10
00	0	1	Φ	0
01	1	0	Φ	0
11	Φ	Φ	Φ	Φ
10	0	0	Φ	0

$$Q_0^{n+1} = B\overline{Q}_1\cdot\overline{Q}_0 + \overline{A}\cdot\overline{B}Q_0$$

Y ($Q_1^nQ_0^n$ \ AB)	00	01	11	10
00	0	0	Φ	0
01	0	0	Φ	1
11	Φ	Φ	Φ	Φ
10	0	1	Φ	1

$$Y = AQ_0 + AQ_1 + BQ_1$$

Z ($Q_1^nQ_0^n$ \ AB)	00	01	11	10
00	0	0	Φ	0
01	0	0	Φ	0
11	Φ	Φ	Φ	Φ
10	0	0	Φ	1

$$Z = AQ_1$$

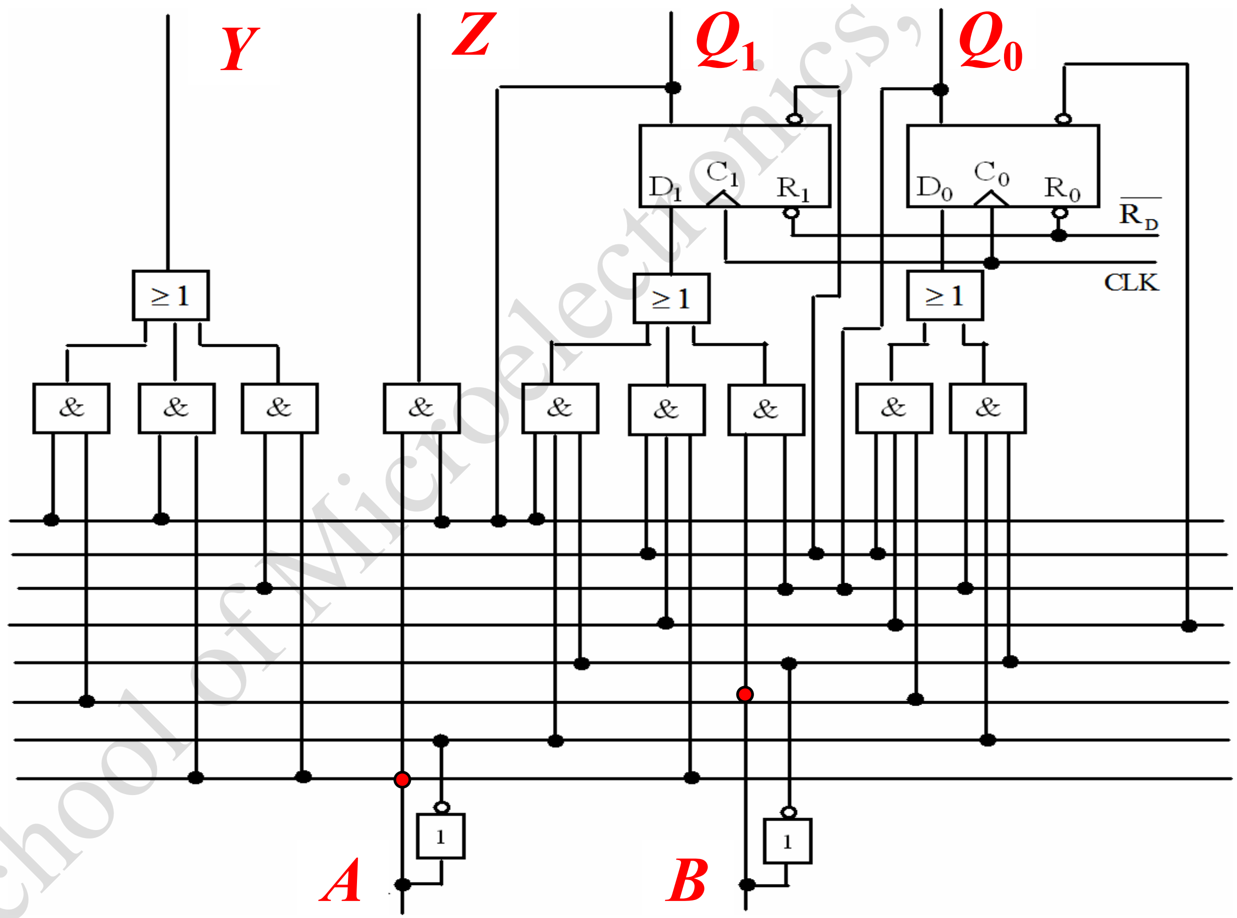
用 D-FF

$$D_1 = BQ_0 + A\overline{Q}_1\overline{Q}_0 + \overline{A}\cdot\overline{B}Q_1$$

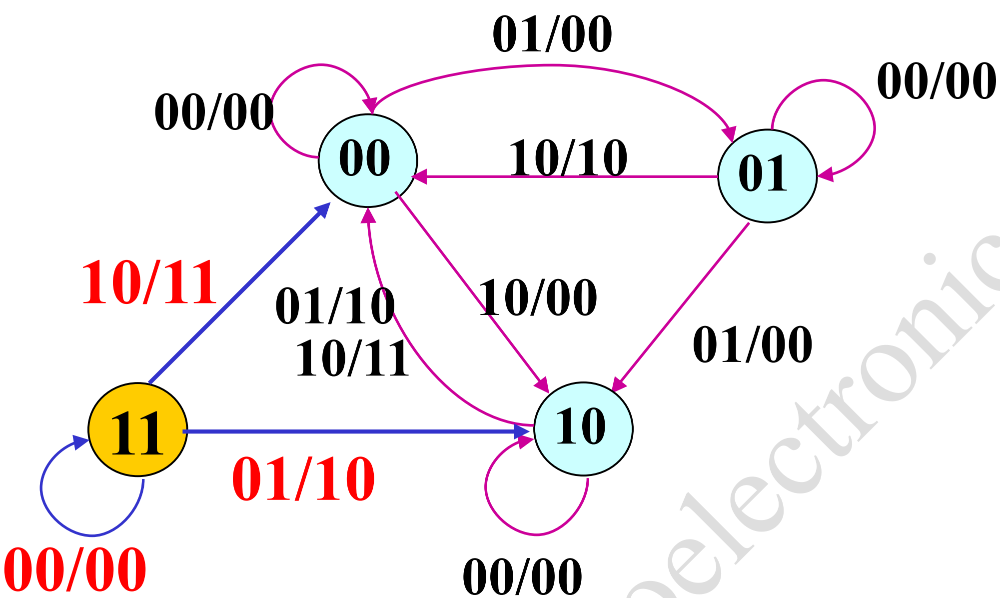
$$D_0 = B\overline{Q}_1\cdot\overline{Q}_0 + \overline{A}\cdot\overline{B}Q_0$$

$$Y = AQ_0 + AQ_1 + BQ_1$$

$$Z = AQ_1$$



由电路得到状态图



在电路处于“11”状态时，

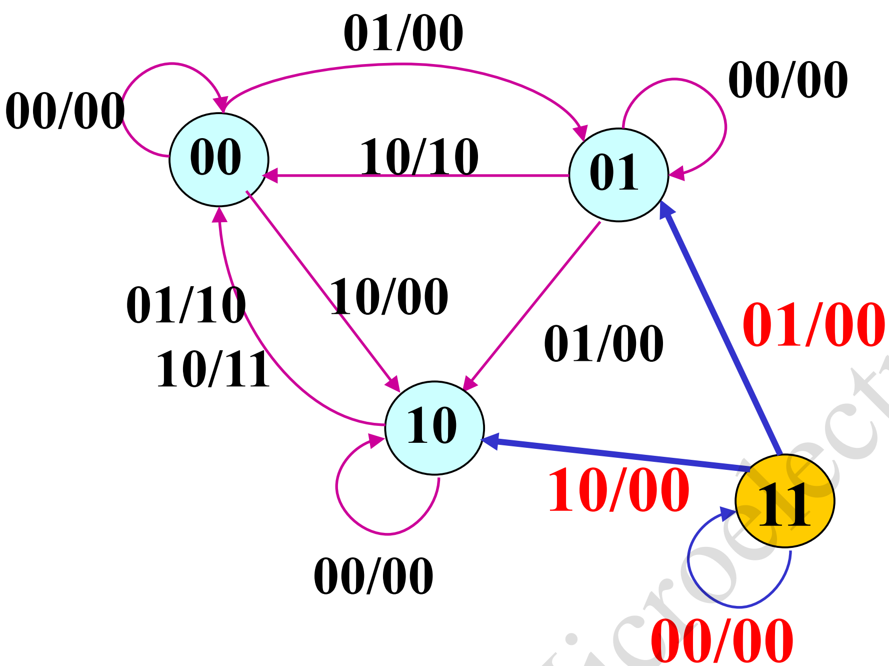
若 $AB = 00$ (无输入)，$Q_1Q_0 = 11$, 电路不能自启动;

若$AB = 01$ 或 10, 电路可以自启动，但是找钱系统出错;

A : ¥ 1.0
B : ¥ 0.5
Y : 饮料
Z : 找钱

所以，电路初始工作时，应首先将 $\overline{R}_D$ 设置为低电平，电路状态从 “00” 开始。

电路状态图应设计成



状态表

A	B	Q_1^n	Q_0^n	Q_1^{n+1}	Q_0^{n+1}	Y	Z
0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0
0	0	1	0	1	0	0	0
0	0	1	1	1	1	0	0
0	1	0	0	0	1	0	0
0	1	0	1	1	0	0	0
0	1	1	0	0	0	1	0
0	1	1	1	0	1	0	0
1	0	0	0	1	0	0	0
1	0	0	1	0	0	1	0
1	0	1	0	0	0	1	1
1	0	1	1	1	0	0	0
1	1	0	0	Φ	Φ	Φ	Φ
1	1	0	1	Φ	Φ	Φ	Φ
1	1	1	0	Φ	Φ	Φ	Φ
1	1	1	1	Φ	Φ	Φ	Φ

§6.4 计数器 Counter

- **计数器的功能**

记录*CLK* 个数的电路，可以用来计数、分频，此外还可以对系统定时、顺序控制等操作。

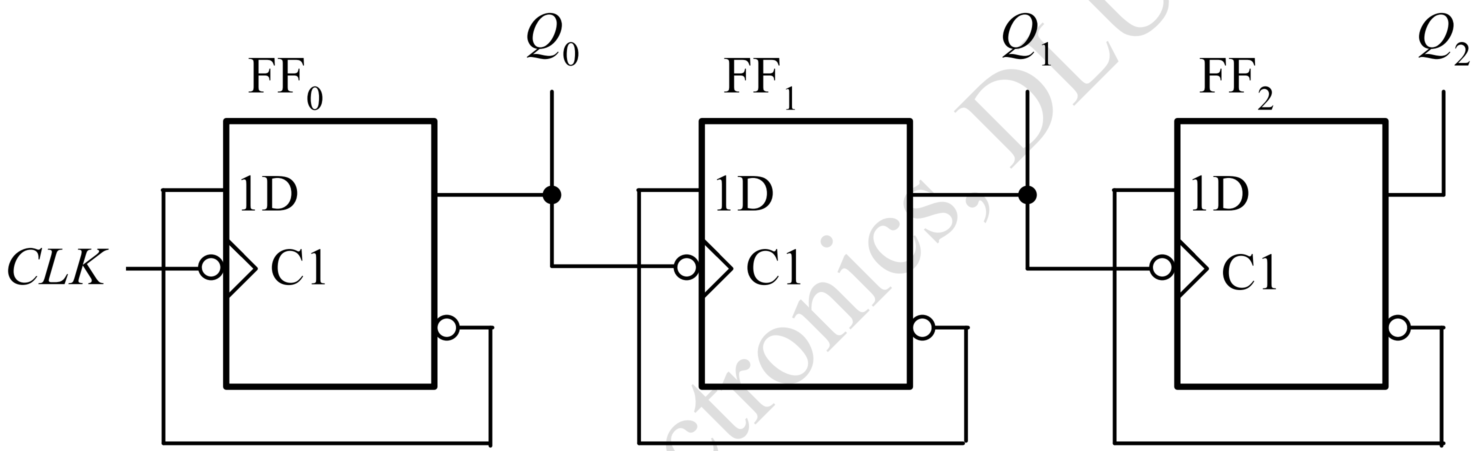
- **计数器的分类**

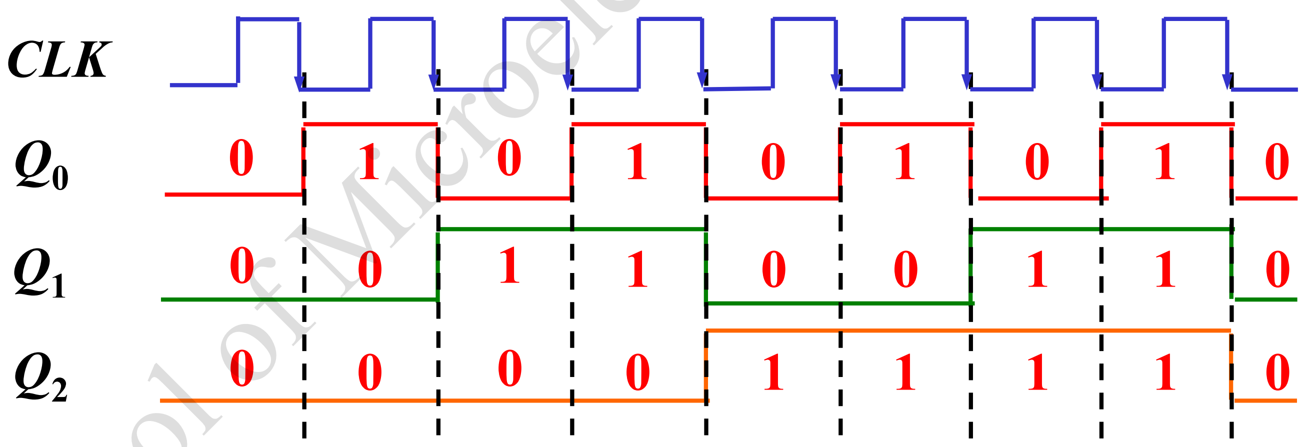
按时钟控制方式分类：异步，同步

按计数功能分类：加法计数，减法计数，可逆计数

按数制分类：二进制计数器，非二进制计数器（任意进制计数器）

例：时序电路如图所示，已知CLK脉冲波形，画出Q_0~Q_2的波形

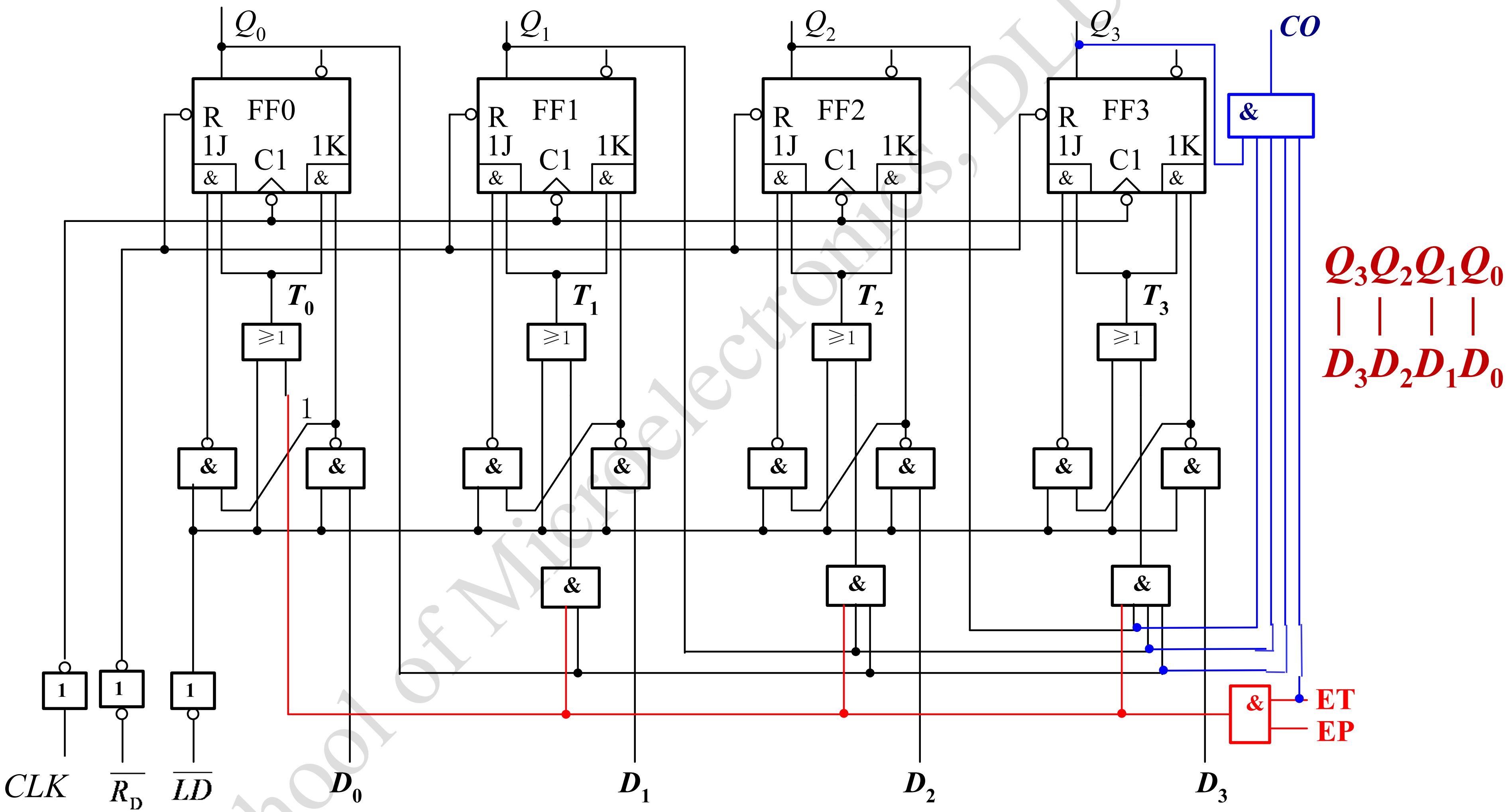




功能：计数、分频、定时

§ 6.4.1 集成计数器 74161

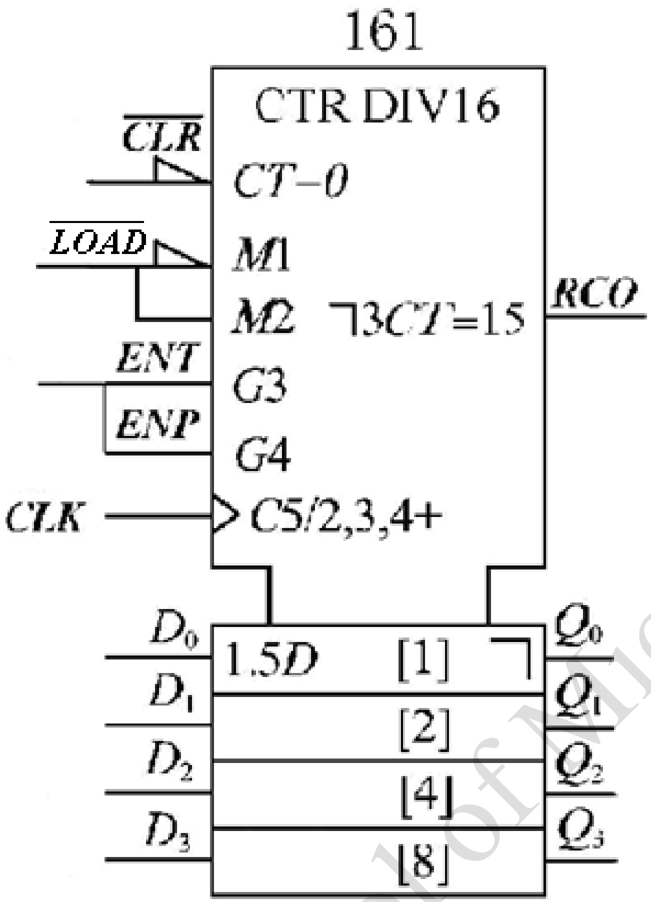
74161: 二进制同步模16加法计数器，异步清0功能

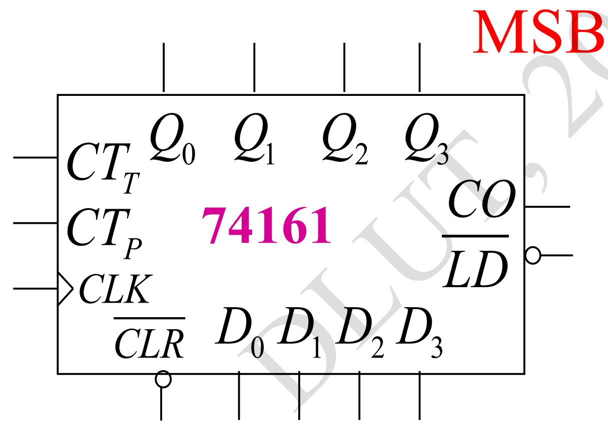


计数器74161 电路

符号

IEEE





输　　出 $Q_3\,Q_2\,Q_1\,Q_0$

数据输入 $D_3\,D_2\,D_1\,D_0$

异步清零 $\overline{CLR}$

控 制 端 $ENT\,(ET,\,CT_T)$

$ENP\,(EP,\,CT_p)$

预 置 端 $\overline{LOAD}\;(\overline{LD})$

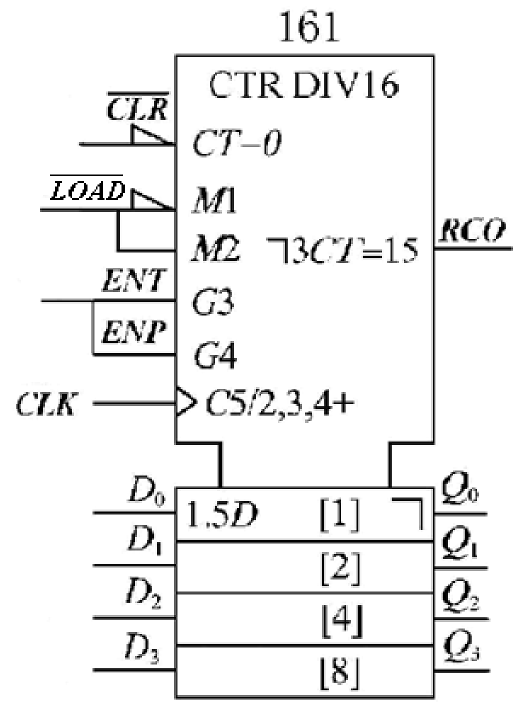
进位输出 $RCO\,(CO)$

74161 功能表

$\overline{CLR}$	$\overline{LD}$	ENT	ENP	CLK	$D_0\,D_1\,D_2\,D_3$	功能
0	X	X	X	X	X X X X	Direct set 0
1	0	X	X	↑	$D_0\,D_1\,D_2\,D_3$	Load 预置
1 1	1 1	0 X	X 0	X X	X X X X X X X X	保持 RCO=0 保持
1	1	1	1	↑	X X X X	M-16 计数

$$Q_3Q_2Q_1Q_0 = 0000$$

$$Q_3Q_2Q_1Q_0 = D_3D_2D_1D_0$$



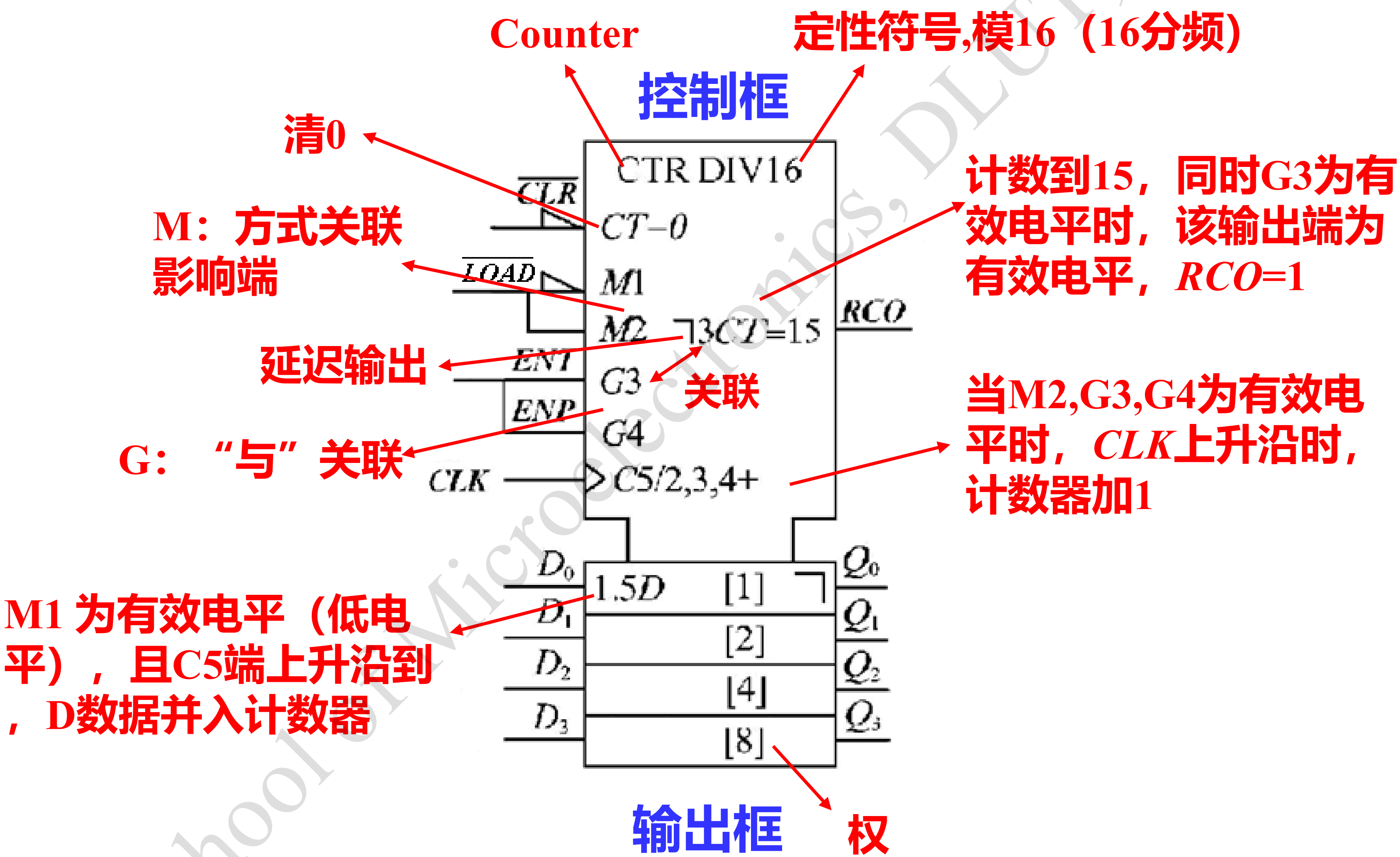
$$RCO = ENT \cdot Q_3 \cdot Q_2 \cdot Q_1 \cdot Q_0$$

计数时，$ENT = 1$：

当$Q_3Q_2Q_1Q_0 = 1111$时，$RCO = 1$

其他时刻，$RCO = 0$

74161 IEEE 符号



例1: 用 74161 实现模11加法计数器

方法1：预置归 0 法 （$\overline{LD}$）

$ENT = ENP = 1$，$\overline{CLR} = 1$，$D_3D_2D_1D_0 = 0000$

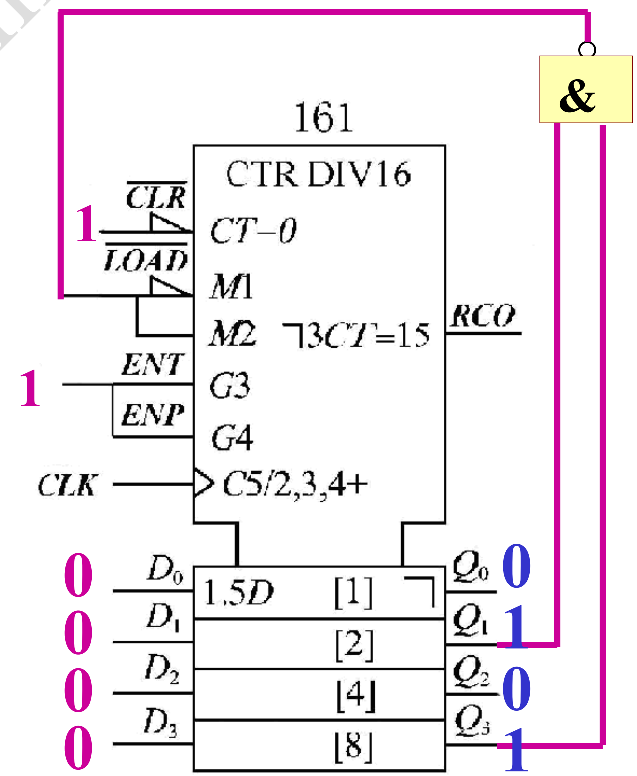
最大状态 1010 最大状态中1端连入一个与非门

输出 → $\overline{LD}$

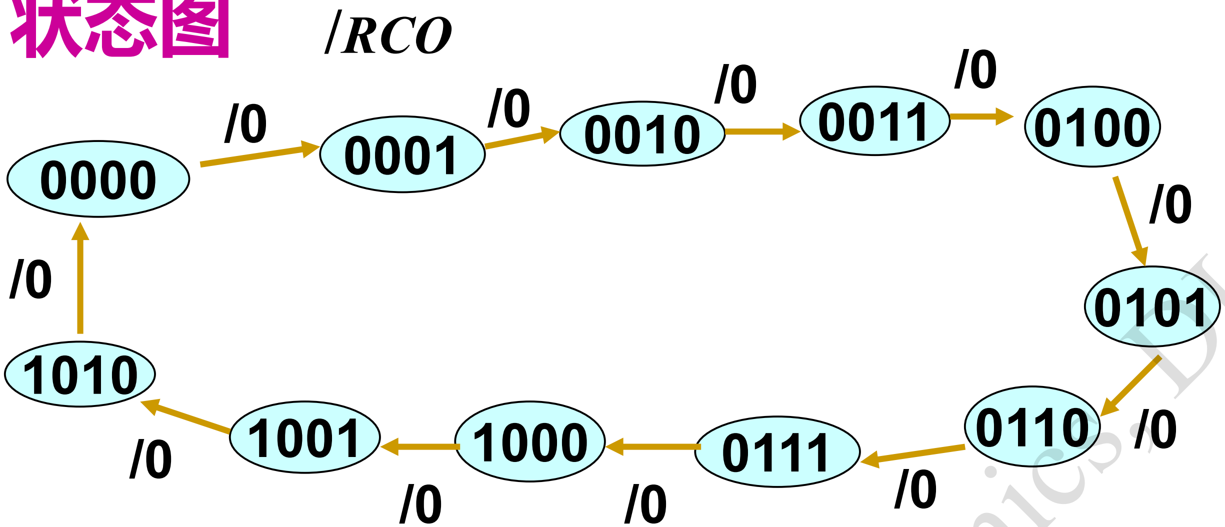
0 →9，与非门 = 1 ($\overline{LD}$=1), 计数

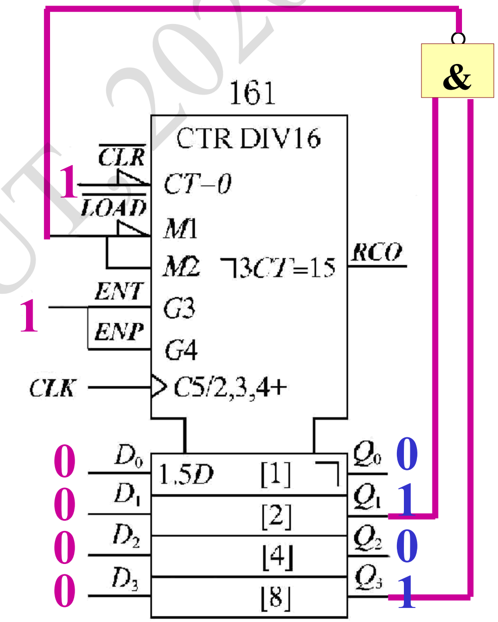
10^{th} CLK 到来,
$Q_3Q_2Q_1Q_0$=1010, $\overline{LD}$=0

11^{th} CLK 到来,
$Q_3Q_2Q_1Q_0 = D_3D_2D_1D_0 = 0000$

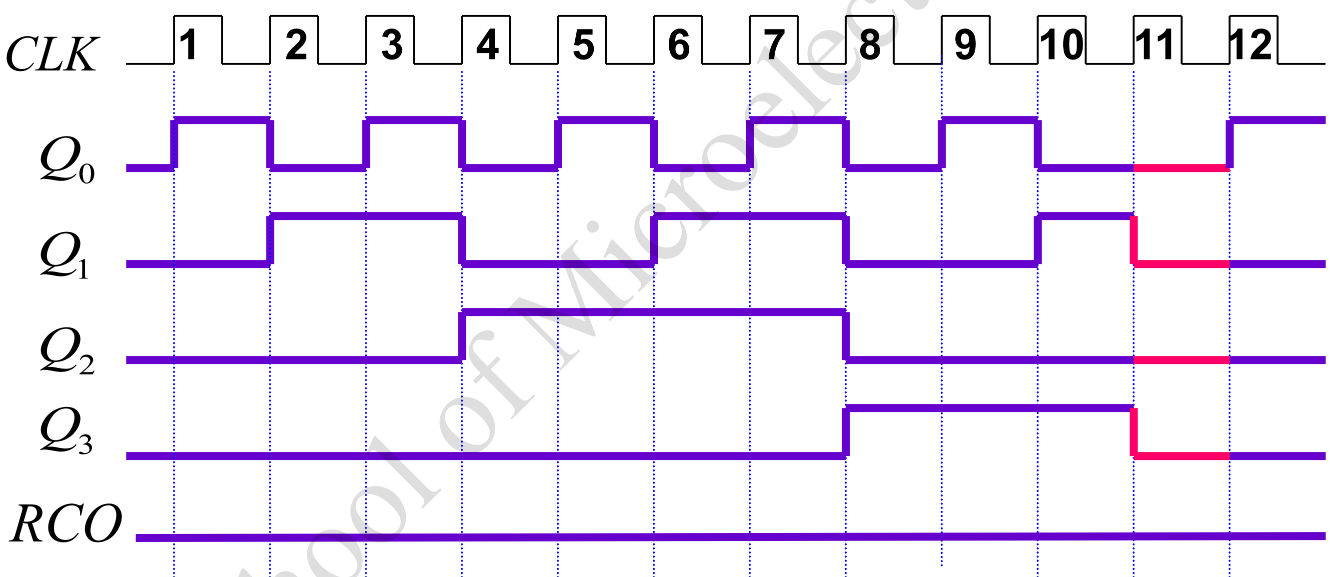


状态图





波形图



Q_0二分频电路

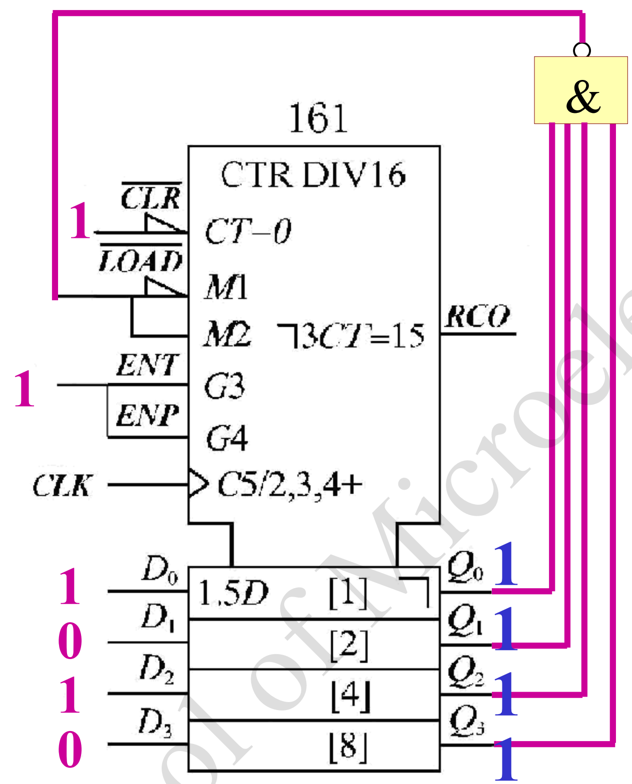
Q_1四分频电路

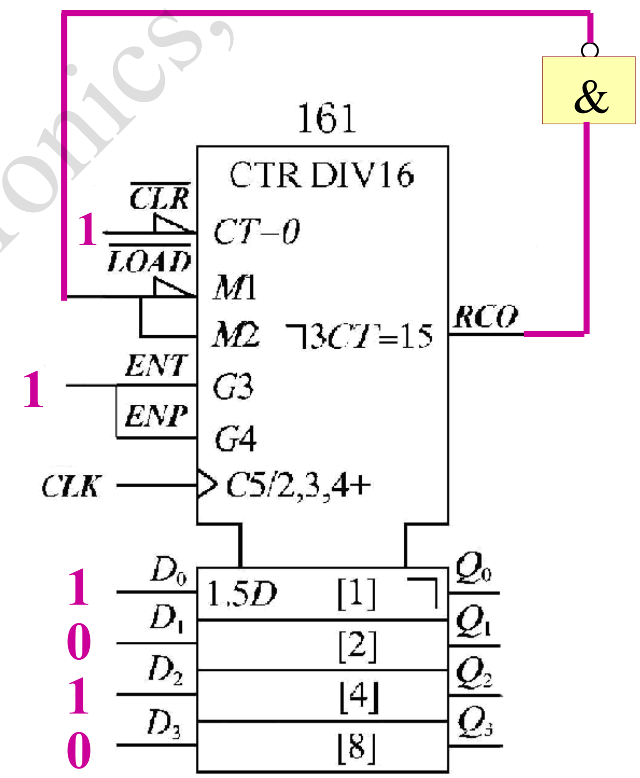
方法 2: 预置补数法

0000 ~ 1111
16 个状态

0000 ~ 1010
11 个状态

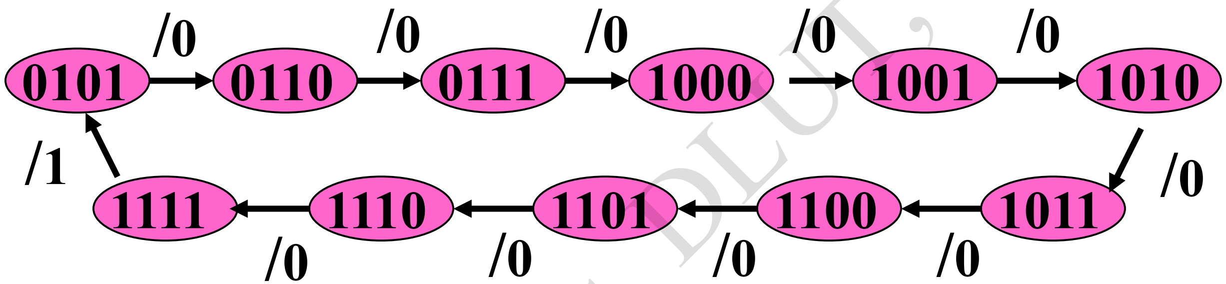
5 (0101) ~ 15 (1111)
11 个状态





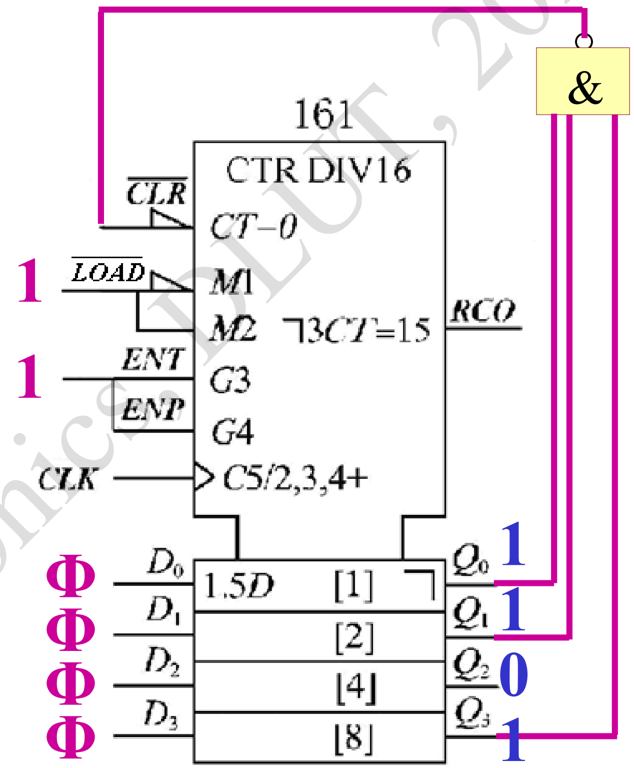
状态图

/RCO



0101
/0
0110
/0
0111
/0
1000
/0
1001
/0
1010
/0
1011
/0
1100
/0
1101
/0
1110
/0
1111
/1

方法 3：反馈归 0 法 （$\overline{CLR}$）



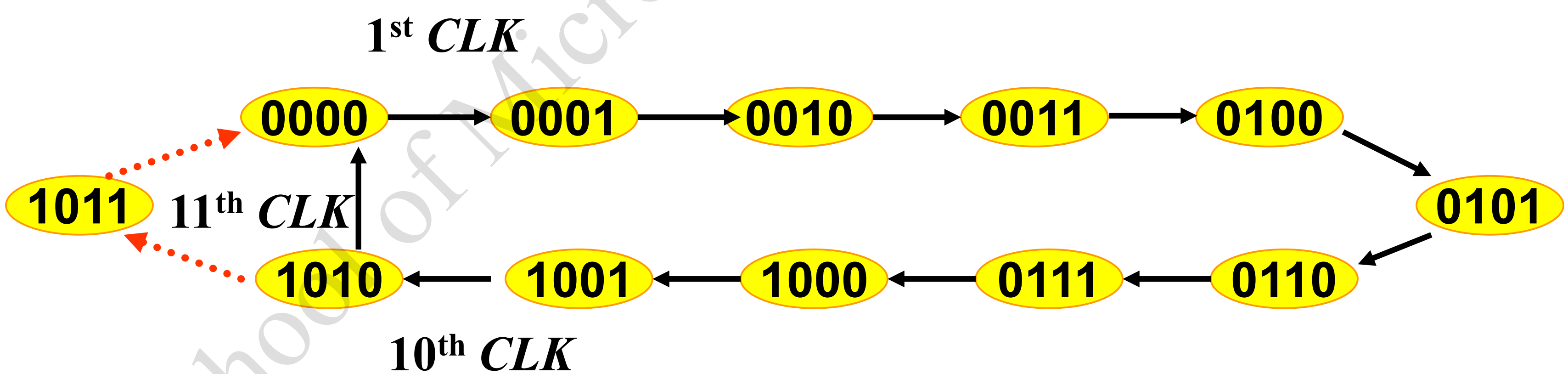
$ENT = ENP = \overline{LD} = 1$

$D_3D_2D_1D_0 = \Phi\ \Phi\ \Phi\ \Phi$

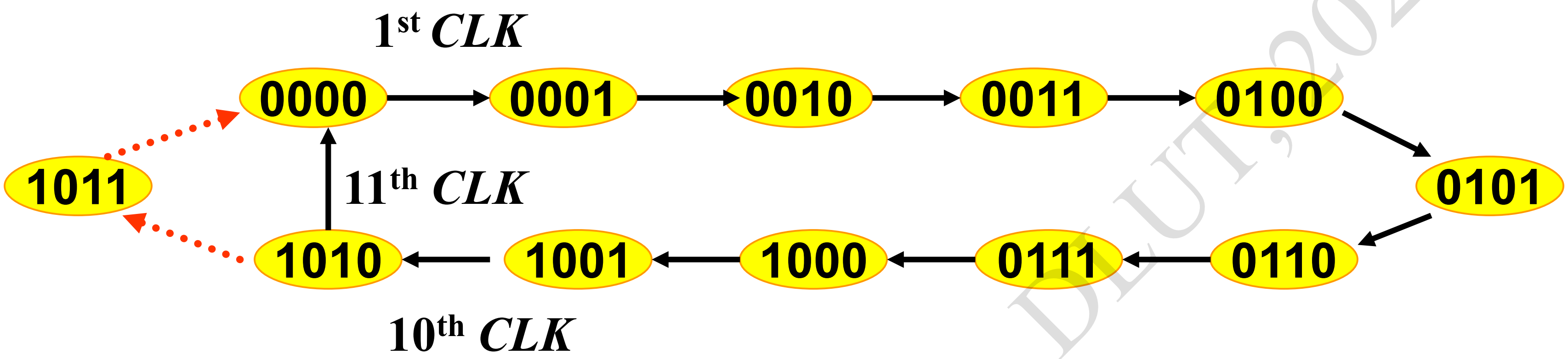
$Q_3Q_2Q_1Q_0 = 1011$

与非门 → $\overline{CLR}$

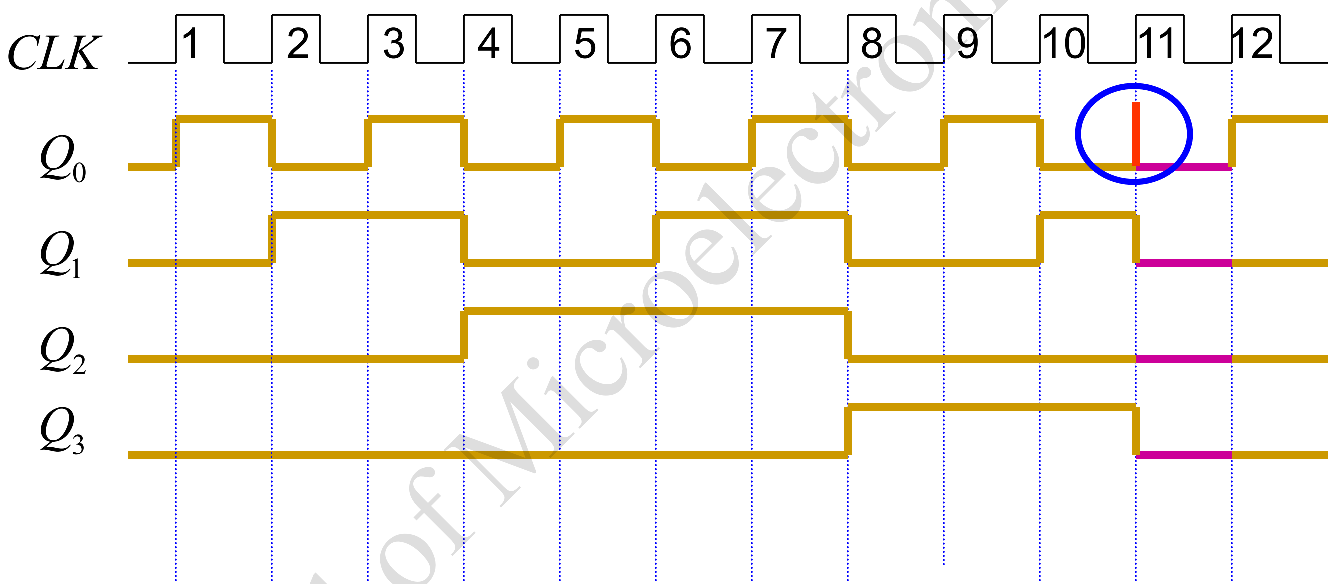
状态图



虚线部分：不稳定状态



波形图



毛刺 glitch
（假信号）

方法1较优, 用$\overline{LD}$端归0