

§5.2 脉冲触发的触发器

§5.2.1 主从RS-FF (Master-Slave RS-FF)

克服 FF 的空翻，希望其状态在每个时钟周期只变化一次

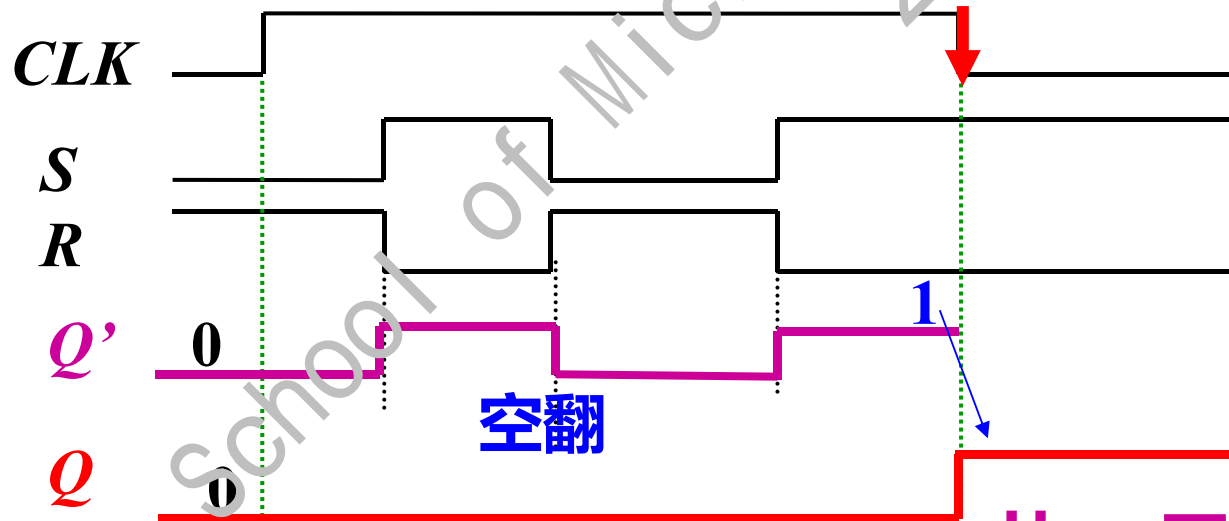
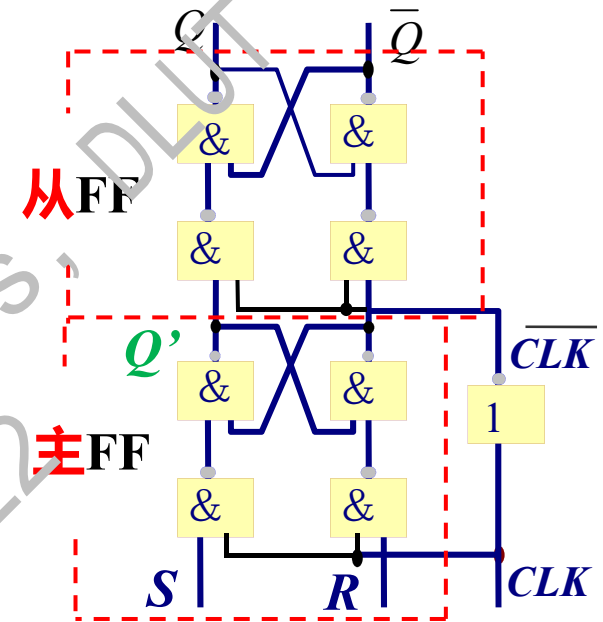
在时钟RS触发器基础上设计了主从RS触发器
(Master-Slave RS Flip-Flop)

∴在 $CLK=0$ 和 $CLK=1$ 期间, Q 保持

在 CLK 从 1 到 0 的时刻, 主FF内的信息传送到 Q

∴主从结构 RS-FF 是在 CLK 下降沿触发的FF

Q 是 CLK 下降沿到达之前 Q' 的最后信息



$$R \neq S$$
$$Q^{n+1} = S$$

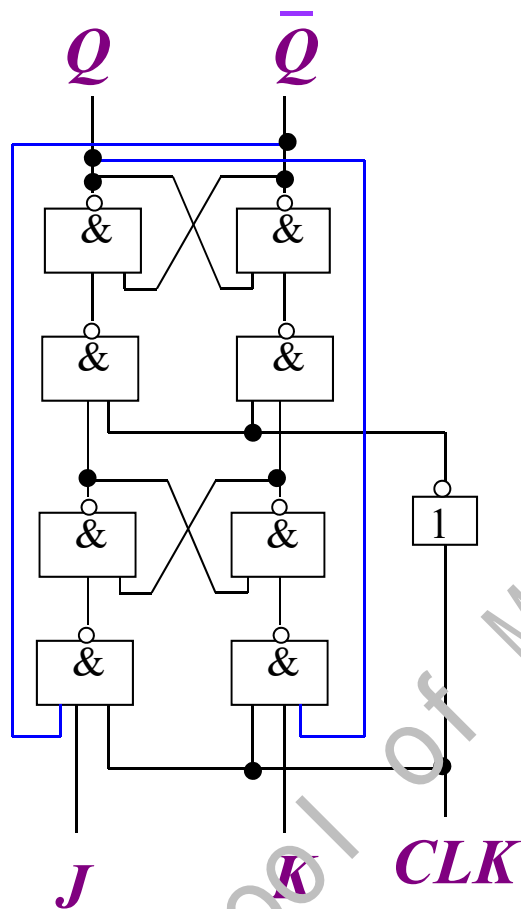
从FF无空翻, Q 无空翻

§ 5.2.2 主从 JK-FF

在主从RS-FF上引出两条反馈线构成主从 JK-FF

真值表
特征方程

与同步JK-FF相同



J	K	Q^{n+1}	
0	0	Q^n	$J=K=0$, 保持
0	1	0	$J \neq K$, $Q^{n+1} = J$
1	0	1	
1	1	\bar{Q}^n	$J=K=1$, 翻转

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

主从 JK-FF 是合格产品，无空翻，无状态不定

功能描述

主从 JK-FF 在 CLK 下降沿触发, **CLK 下降沿到来之前**:

若 $J = K = 0$



$$Q^{n+1} = Q^n$$

若 $J \neq K$



$$Q^{n+1} = J$$

若 $J = K = 1$

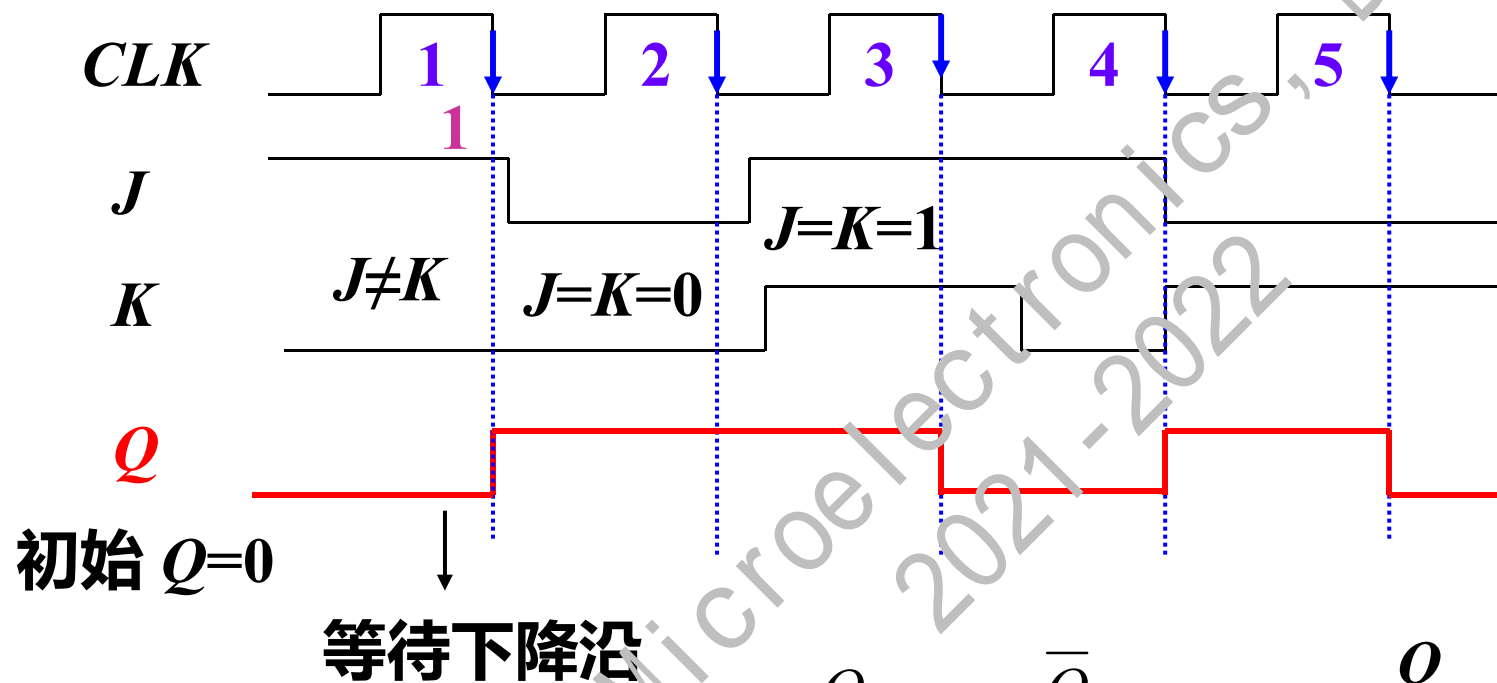


$$Q^{n+1} = \bar{Q}^n$$

不用画 Q'

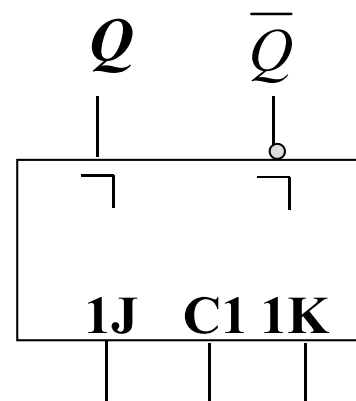
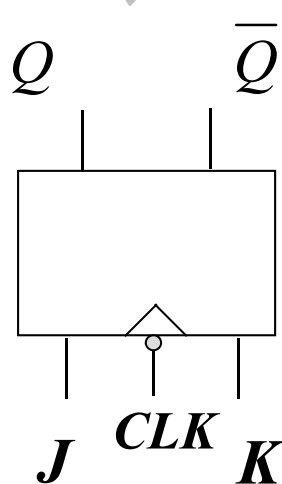
Q^n 为有效边沿前的最后信息

练习



符号

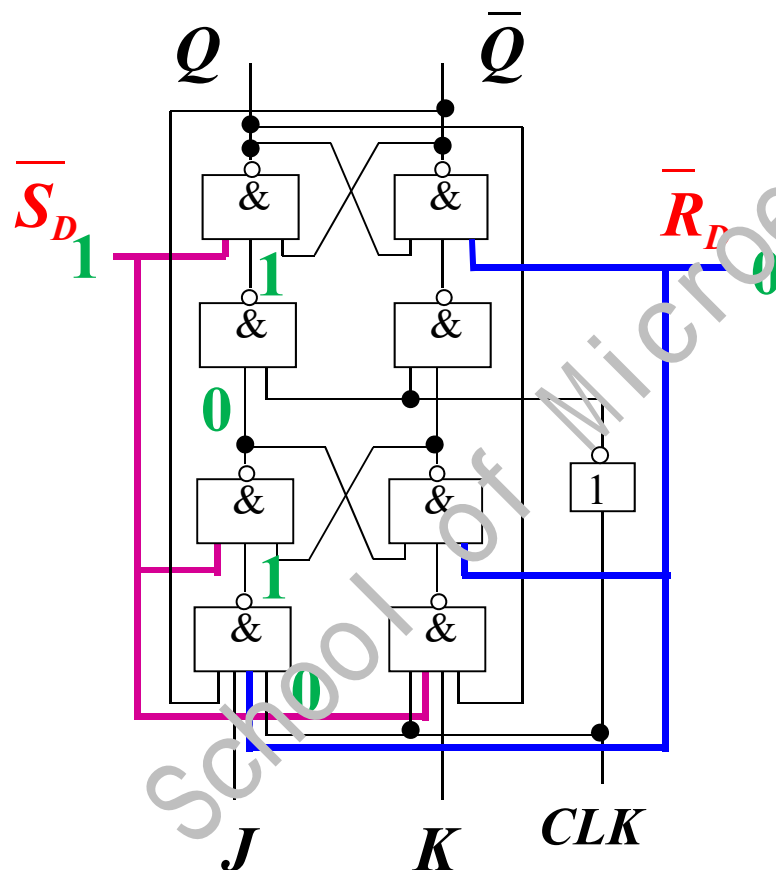
$Q, J \rightarrow$ 同一侧
 $\bar{Q}, K \rightarrow$ 同一侧



IEEE

§ 5.2.3 触发器的直接输入

FF { 同步输入: CLK, J, K, D, T, R, S
异步输入 (直接输入)



直接置位输入

(Set 1) \bar{S}_D

直接复位输入

(Set 0) \bar{R}_D

强制

低有效

$$\bar{R}_D = 0, \bar{S}_D = 1, Q = 0$$

$$\bar{S}_D = 0, \bar{R}_D = 1, Q = 1$$

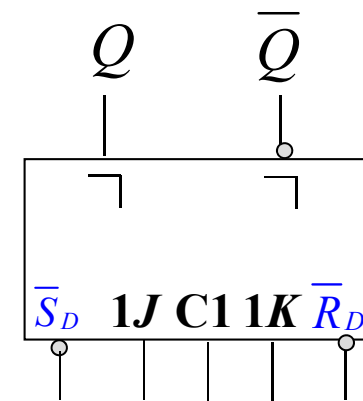
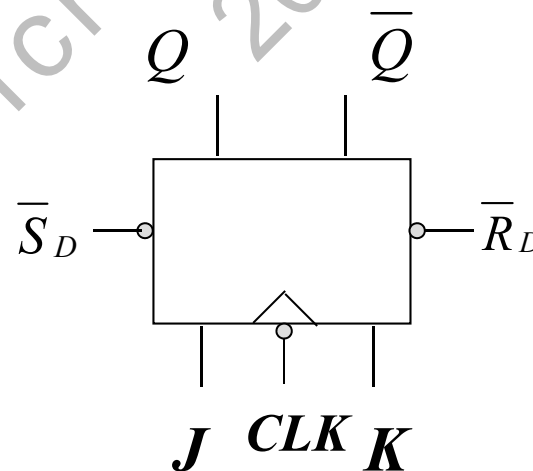
异步输入强制触发器的状态，绝对优先，与 J, K, CLK 等信号无关

\bar{S}_D	\bar{R}_D	CLK	J	K	Q^n	Q^{n+1}
0	0					不允许
0	1	ϕ	ϕ	ϕ	ϕ	1 \bar{S}_D 直接置 1
1	0	ϕ	ϕ	ϕ	ϕ	0 \bar{R}_D 直接置 0 (清 0)
1	1					FF 工作

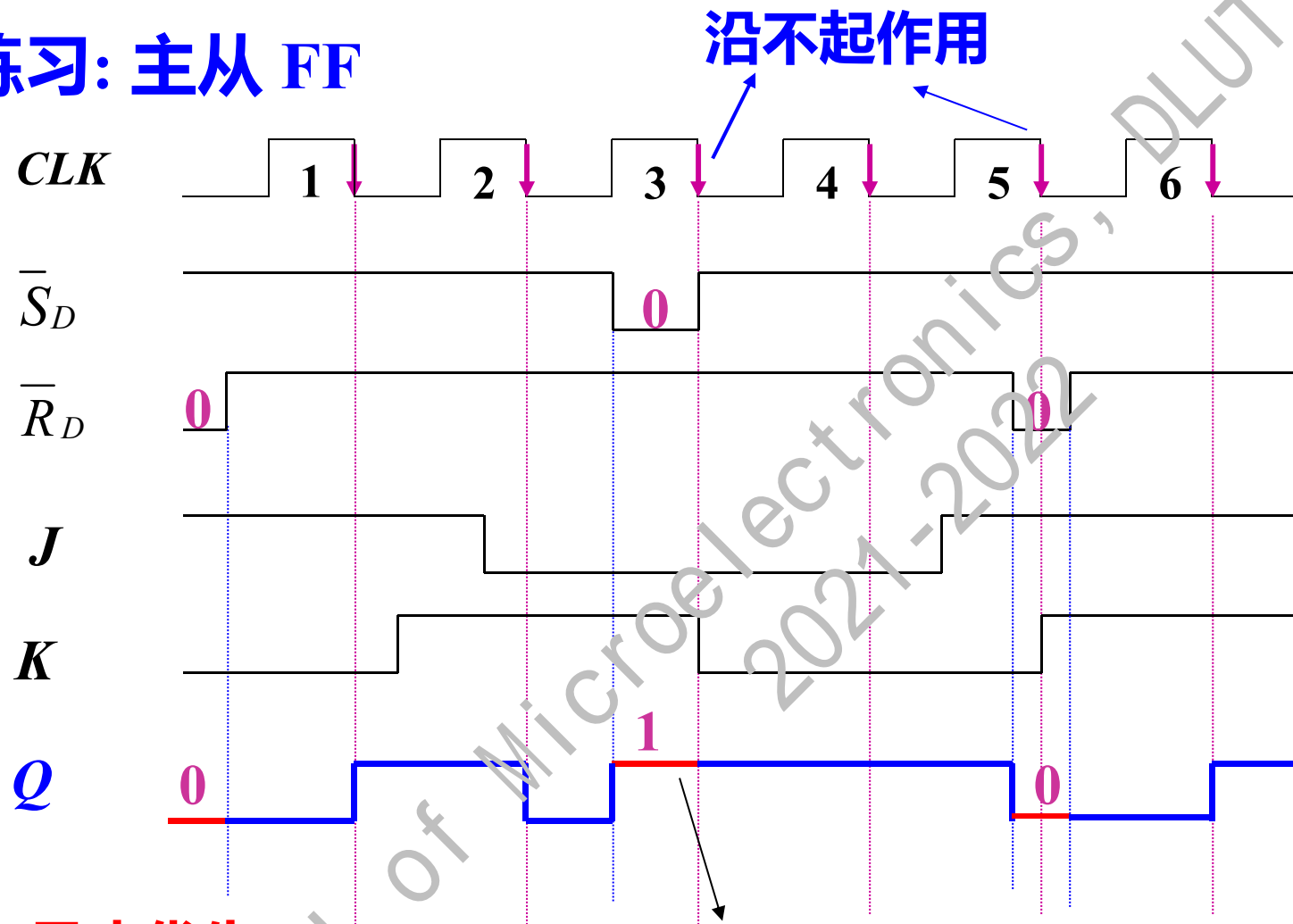
低有效

$$\begin{cases} Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n \\ \bar{S}_D = \bar{R}_D = 1 \end{cases}$$

$Q, J, \bar{S}_D \rightarrow$ 同一侧
 $\bar{Q}, K, \bar{R}_D \rightarrow$ 同一侧



练习: 主从 FF



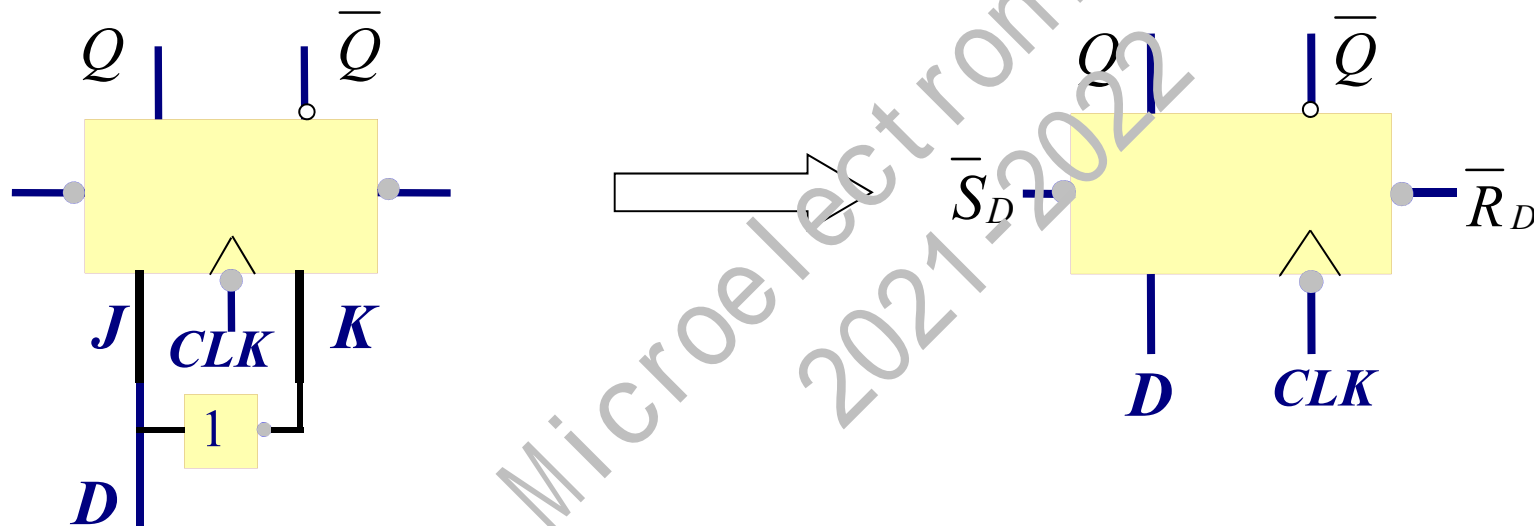
异步优先

沿前是异步, 优先

无 \bar{S}_D , \bar{R}_D 波形时, $\bar{S}_D = \bar{R}_D = 1$

§ 5.2.4 主从 D-FF

主从 JK-FF 加一个非门



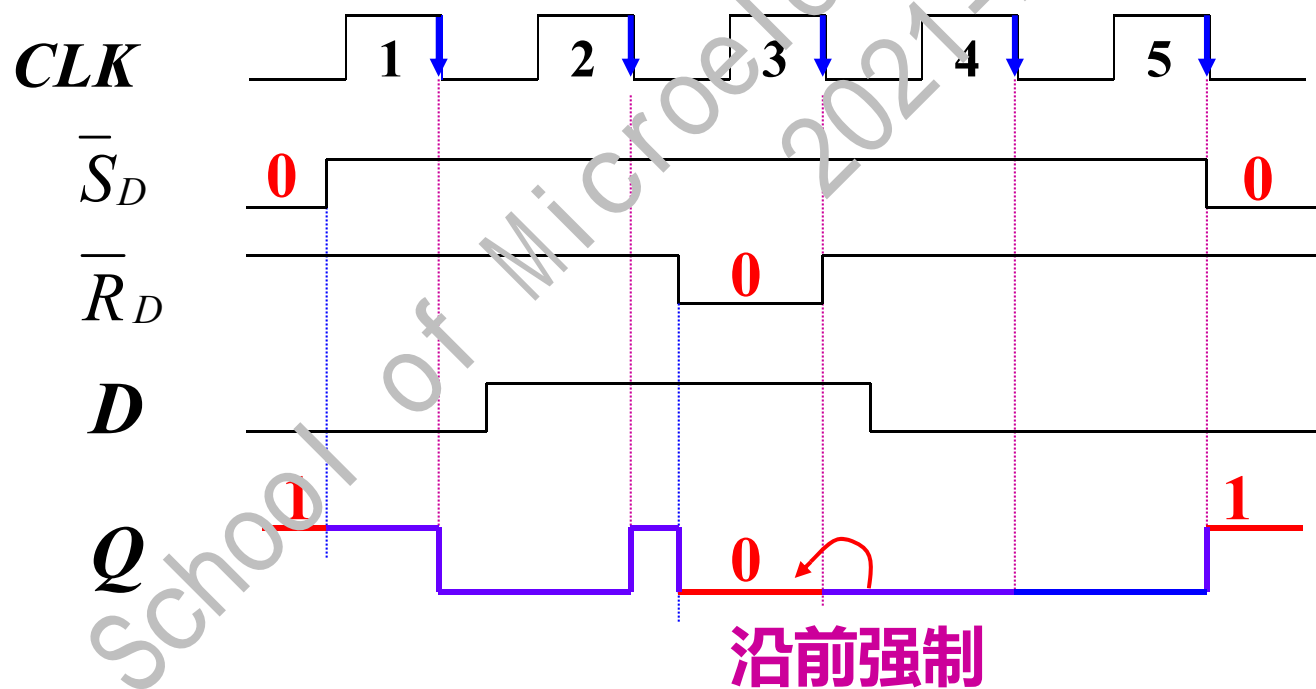
特征方程

$$\begin{cases} Q^{n+1} = D \\ \bar{S}_D = \bar{R}_D = 1 \end{cases}$$

D-FF 是 JK-FF 中 $J \neq K$ 的部分，是 JK-FF 的特例

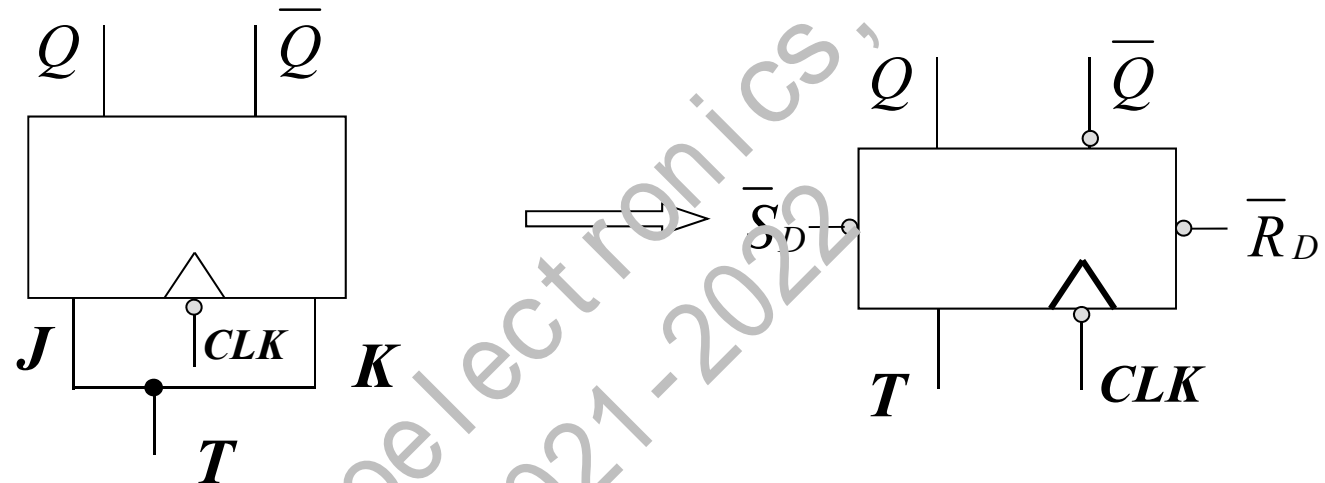
在 CLK 下降沿到达之前, 若 $D=0$ ($D=1$), 当 CLK 下降沿到达时, $Q^{n+1}=0$ ($Q^{n+1}=1$)

练习



§ 5.2.5 主从 T-FF

$$J=K=T$$



T-FF特征方程:

$$Q^{n+1} = T\bar{Q}^n + \bar{T}Q^n = T \oplus Q^n$$

$$\bar{S}_D = \bar{R}_D = 1$$

$$T=0, \quad Q^{n+1} = Q^n$$

$$T=1, \quad Q^{n+1} = \bar{Q}^n$$

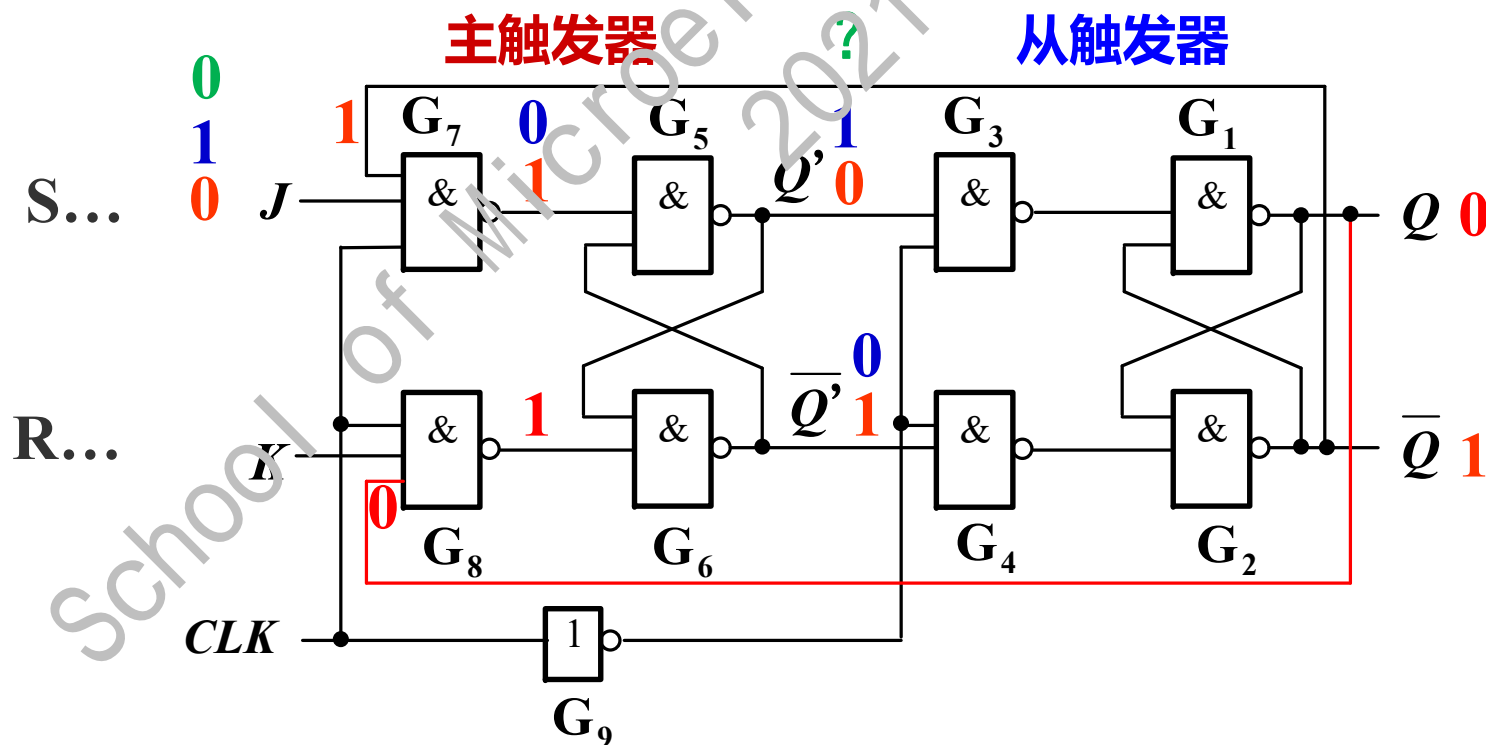
Toggle - FF

T-FF 是 JK-FF 中 $J=K$ 的部分，是 JK-FF 的特例

§ 5.2.6 主从结构 FF的问题

主从JK触发器的一次变化问题

- 例如, $\underline{CLK=1}$, 当 $Q = 0$ 时, 门G8被封锁, 若 $J = 0$, 则主触发器 Q' 保持0
- 若 J 由0变为1, 则主触发器 Q' 也由0变为1, 而且只变化一次



$CLK=1$ 期间，输入信号（ J 、 K 、 D 、 T ）的变化会导致触发器出现“一次变化”现象，使触发器输出状态不能反映 CLK 在从 1 到 0 前瞬间 J 、 K 端的状态，破坏了逻辑关系。

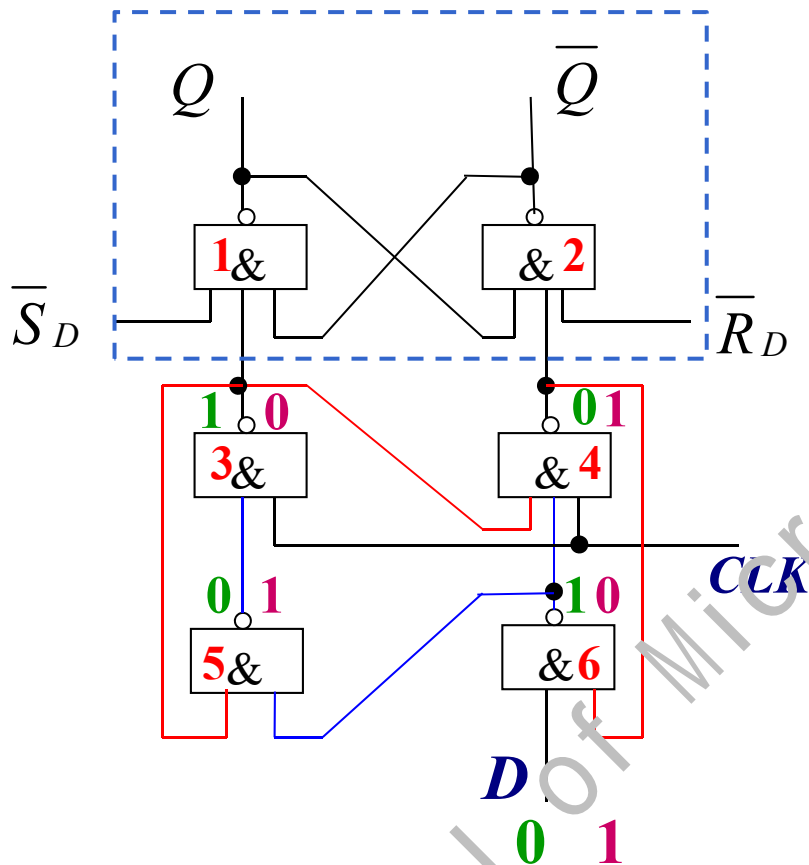
主从FF 只能用在 CLK 信号很窄的场合

§5.3 边沿触发器

- 为了解决 $CLK=1$ 期间输入控制电平不许改变的限制，可采用**边沿触发**方式
- 特点：触发器只在时钟跳转时发生翻转，而在 $CLK=1$ 或 $CLK=0$ 期间，输入端的任何变化都不影响输出

如果翻转发生在上升沿就叫“**上升沿触发**”或“**正边沿触发**”。如果翻转发生在下降沿就叫“**下降沿触发**”或“**负边缘触发**”。

1.维持-阻塞D触发器 (TTL正边沿D触发器)



G_1, G_2 : 基本RS-FF

$G_3 \sim G_6$: D 的输入通道

工作原理 ($\bar{S}_D = \bar{R}_D = 1$)

$CLK=0$, $G_3=G_4=1$, Q 保持

D 过 G_6 、 G_5 等在 G_3 、 G_4 入口

当 CLK 上升沿到达 CLK 

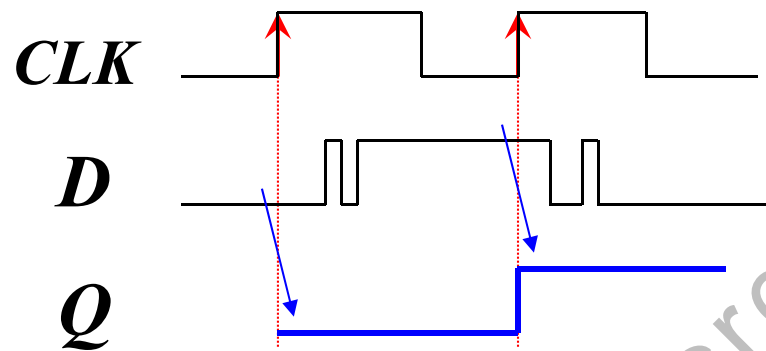
若 $D=0$, $G_6=1$, $G_5=0$,
 $G_3=1$, $G_4=0$, $\therefore Q=0$

若 $D=1$, $G_6=0$, $G_5=1$,
 $G_3=0$, $G_4=1$, $\therefore Q=1$

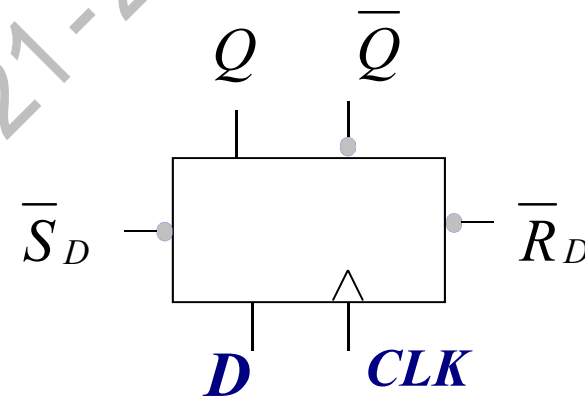
$$Q^{n+1} = D$$

维持 - 阻塞FF在CLK上升沿触发

CLK上升沿前D的数据为CLK上升沿到时 Q^{n+1} 的状态



符号



FF { 正边沿触发
 $Q^{n+1} = D$

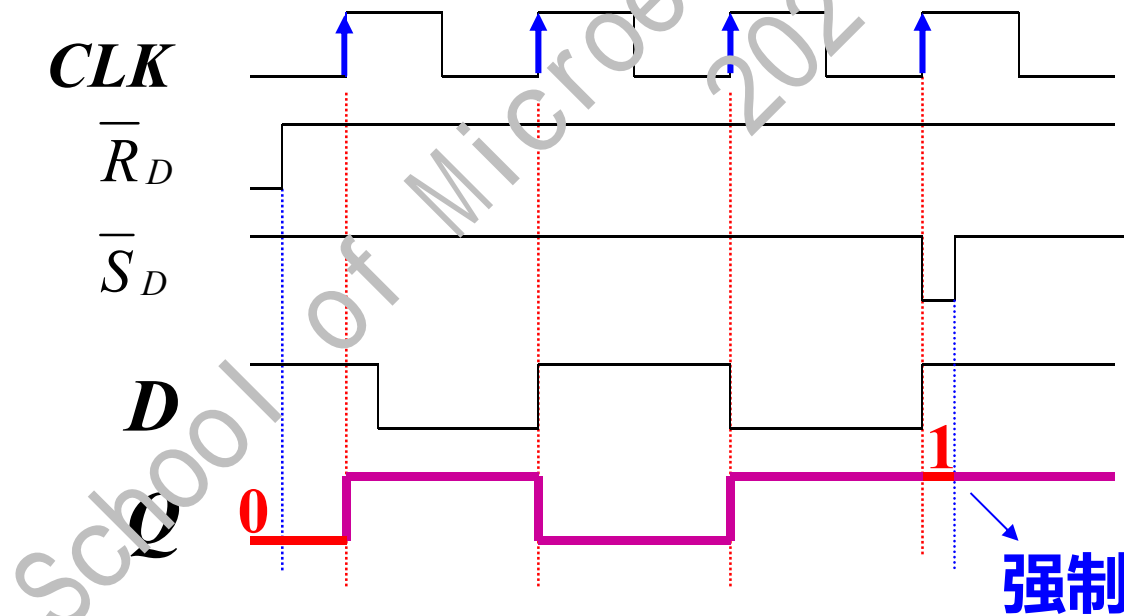
边沿触发方式，正边沿到达时触发，其他时间输出不变，抗干扰能力强

画波形步骤:

- ① 直接输入 \overline{R}_D \overline{S}_D
- ② CLK 有效边沿
- ③ 特征方程

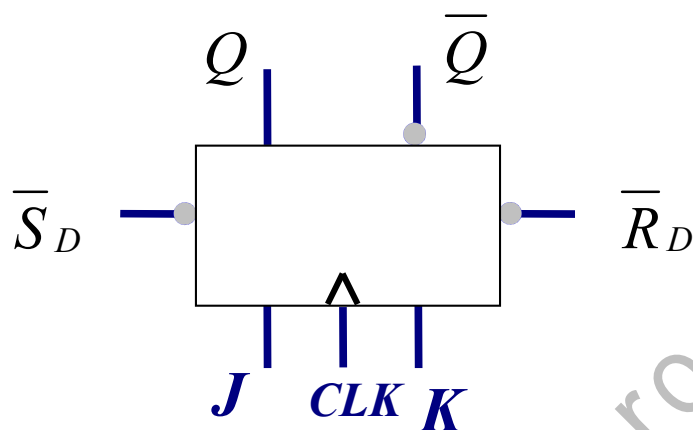
$$\begin{cases} Q^{n+1} = D \\ Q^{n+1} = J\overline{Q}^n + \overline{K}Q^n \\ Q^{n+1} = T \oplus Q^n \end{cases}$$

例: 画出上升边沿触发的D-FF波形



2. 正边沿触发 JK-FF

符号



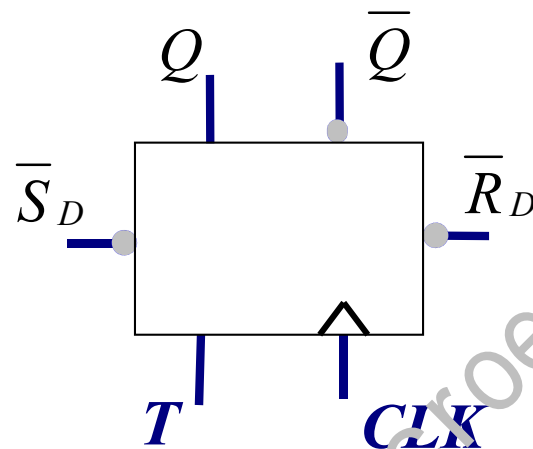
除了上升沿触发外，
与主从JK-FF相同。

$$\left\{ \begin{array}{l} Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n \\ \bar{S}_D = \bar{R}_D = 1 \end{array} \right.$$

J	K	Q^{n+1}	
0	0	Q^n	$J=K=0$, 保持
0	1	0	$J \neq K$, $Q^{n+1} = J$
1	0	1	
1	1	\bar{Q}^n	$J=K=1$, 翻转

3. 正边沿触发 T-FF

符号:



$$\begin{cases} Q^{n+1} = T \oplus Q^n \\ \overline{S}_D = \overline{R}_D = 1 \end{cases}$$

CLK 正边沿触发

6 种合格产品:

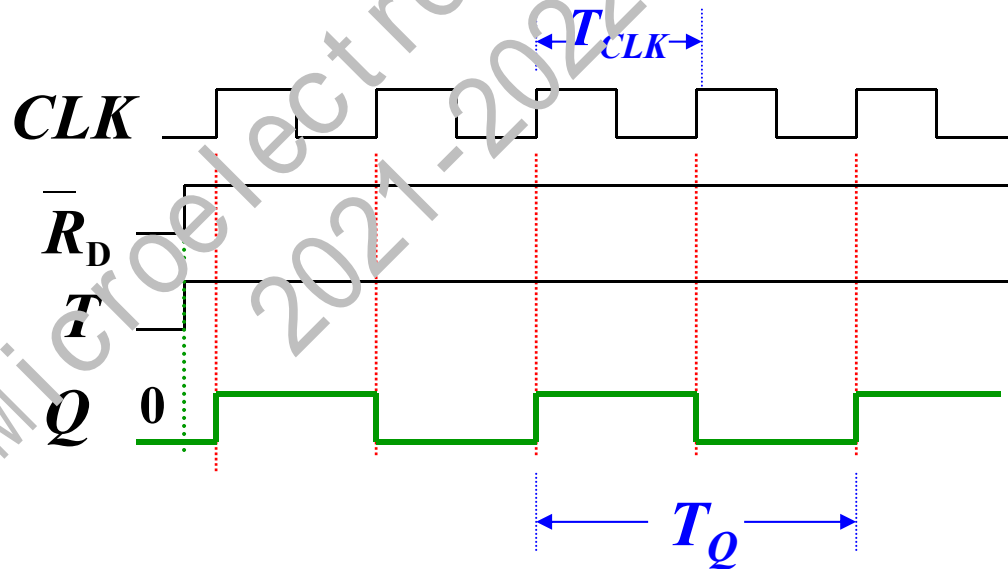
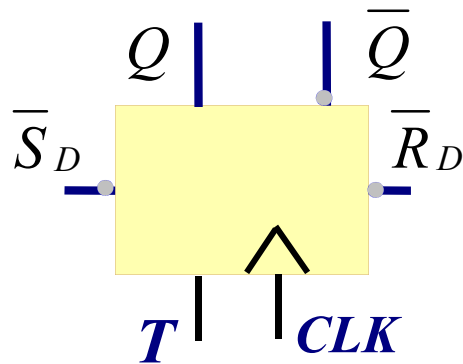
负边沿触发 JK-FF, **D-FF**, **T-FF**

正边沿触发 JK-FF, **D-FF**, **T-FF**

§5.6 触发器应用

Applications of FF

例1. 根据下图中触发器及 CLK, \bar{R}_D, T 波形, 对应画出 Q 波形。



$$Q^{n+1} = T \oplus Q^n$$

$$T = 1, \quad Q^{n+1} = \bar{Q}^n$$

二分频电路

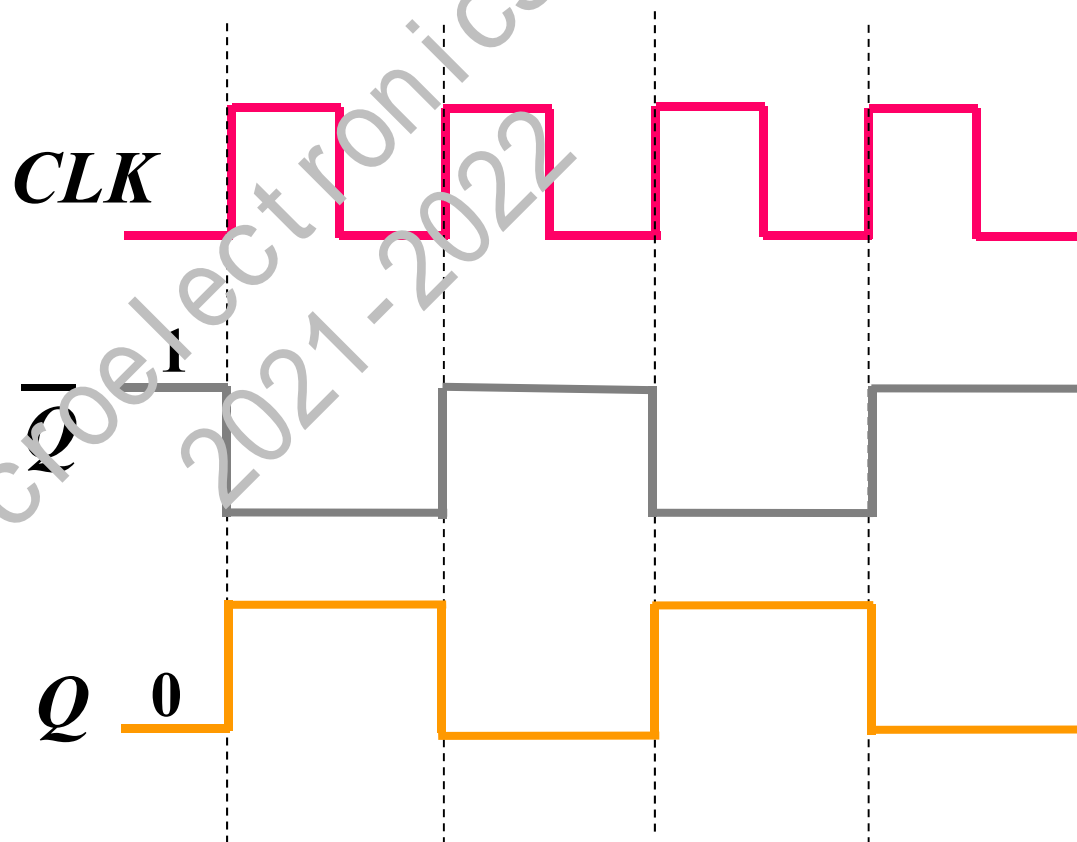
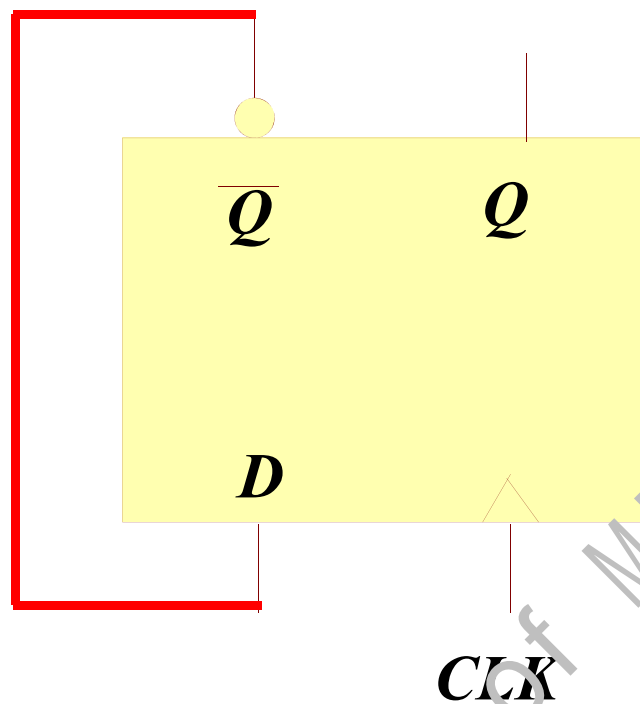
$$T_Q = 2T_{CLK}$$

$$f_Q = \frac{1}{2} f_{CLK}$$

用D触发器 将一个时钟进行2分频

D触发器功能

$CLK \uparrow$ 时, $Q=D$



R_D 、 S_D 不用时,悬空
或通过 $4.7k\Omega$ 的电阻
接高电平

$$\text{频率 } f_Q = f_{CLK}/2$$