

# “Um pixel por vez”

TEC498 - MI - Projeto de Circuitos Digitais

Tutor: Marcos Paz

**Curso de Engenharia da Computação**

**Universidade Estadual de Feira de Santana (UEFS)**

# Componentes

- Alisson Vila verde
- Allen Hichard
- Cássio Santos
- Daniel Andrade
- Deivison Queiros
- Flávio Monteiro
- Henderson Chalegre
- Marcus Jose
- Nilson Augusto
- Patricia Carmona
- Solenir Figuerêdo
- Victor Rios



# Introdução

# Problema



# Fundamentação teórica



# FPGA- Arranjo de Portas Programáveis em Campo



# Resistores

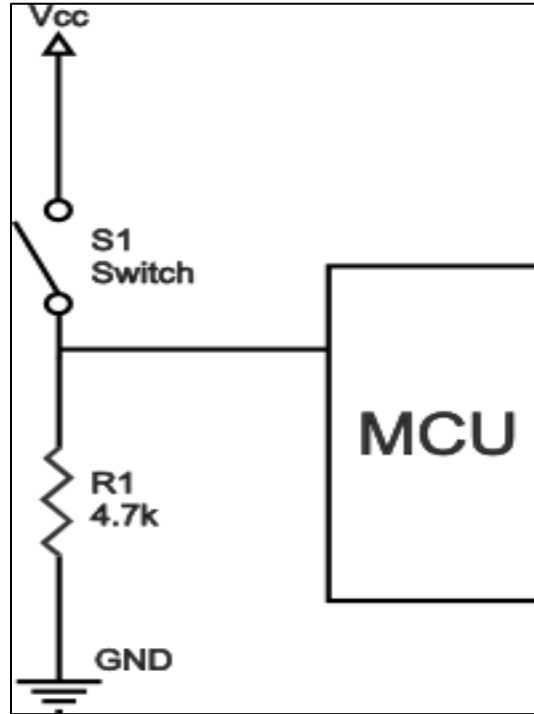


Cor	1º algarismo	2º algarismo	Fator Multiplicador	Tolerância
Preto	-	0	x 1	-
Marrom	1	1	x 10	± 1%
Vermelho	2	2	x 10 <sup>2</sup>	± 2%
Laranja	3	3	x 10 <sup>3</sup>	—
Amarelo	4	4	x 10 <sup>4</sup>	—
Verde	5	5	x 10 <sup>5</sup>	—
Azul	6	6	x 10 <sup>6</sup>	—
Violeta	7	7	-	—
Cinza	8	8	-	—
Branco	9	9	-	—
Ouro	-	-	x 10 <sup>-1</sup>	± 5%
Prata	-	-	x 10 <sup>-2</sup>	± 10%

Fonte: CAPUANO, Francisco G. (Francisco Gabriel);  
MARINO, Maria Aparecida Mendes.  
Laboratório de eletricidade e eletrônica. 19. ed. rev



# Resistores Pull Down



Fonte: <[http://www.resistorguide.com/pull-up-resistor\\_pull-down-resistor/](http://www.resistorguide.com/pull-up-resistor_pull-down-resistor/)> Acesso em : 29 de Março de 2015.

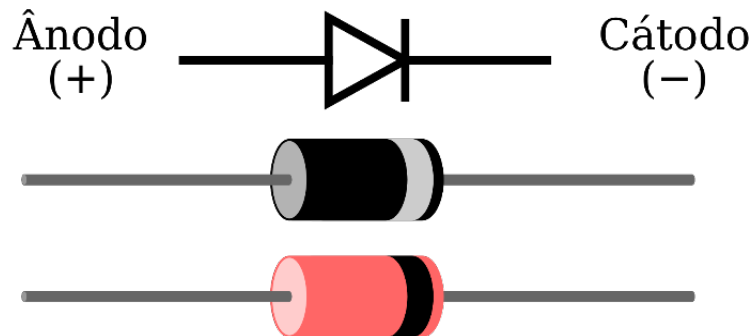
# Lei de OHM

$$V = R \cdot I$$

Em que: V - Tensão Aplicada (V)  
R - Resistência Elétrica ( $\Omega$ )  
I - Intensidade de Corrente (A)

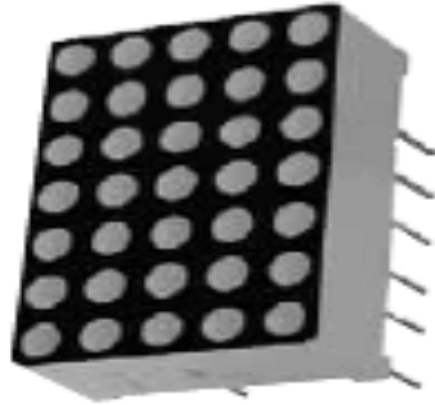
Fonte: Próprio autor.

# Diodo



Fonte: <[http://pt.wikipedia.org/wiki/Diodo\\_semicondutor/](http://pt.wikipedia.org/wiki/Diodo_semicondutor/)>  
Acesso em: 29 de Março de 2015.a

# Matricial Bidimensional

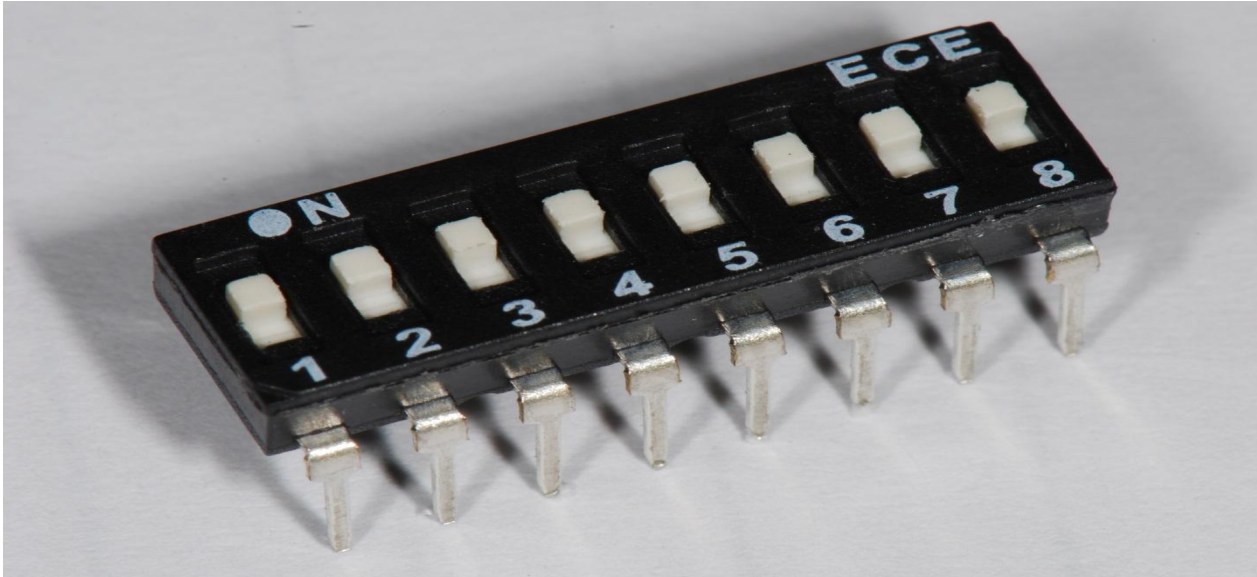


Fonte: <<http://www.soldafria.com.br/matriz-de-leds-azul-anodo-hs-757bb-p-1797.html/>> Acesso em: 29 de março de 2015.

# Sistema de Numeração

- [...] o sistema de numeração tradicional que aprendemos na escola e usar todos os dias em negócio é chamado um sistema numérico posicional. Num tal sistema, um número está representado por uma sequência de dígitos, onde cada posição do dígito tem um peso associado. O valor de um número é uma soma ponderada dos dígitos, por exemplo:  $1734 = 1 \cdot 1000 + 7 \cdot 100 + 3 \cdot 10 + 4 \cdot 1$ ". (WAKERLY, 2001, p.26)

# Chave DIP



Fonte: [http://en.wikipedia.org/wiki/DIP\\_switch](http://en.wikipedia.org/wiki/DIP_switch)

# Tabelas-verdade

A	B	C	D	x
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

Fonte: TOCCI, Ronald J.; WIDMER, Neal S. Sistemas digitais: principios e aplicacoes. 11. ed. São Paulo, SP: Pearson Prentice Hall, 2011. xx, 819 p. ISBN 978857605922

# Método do Mapa de Karnaugh

- |         |   |
|---------|---|
| Passo 1 | Construa o mapa K e coloque 1s nos quadrados que correspondem aos 1s na tabela-verdade. Coloque 0s nos outros quadrados.  |
| Passo 2 | Examine o mapa para detectar 1s adjacentes e agrupe aqueles 1s que <i>não</i> são adjacentes a quaisquer outros 1s. Estes são denominados 1s <i>isolados</i> .      |
| Passo 3 | Em seguida, procure por aqueles 1s que são adjacentes a somente um outro 1. Agrupe <i>todo</i> par que contém tal 1.  |
| Passo 4 | Agrupe qualquer octeto, mesmo que ele contenha alguns 1s que já tenham sido combinados.   |
| Passo 5 | Agrupe qualquer quarteto que contém um ou mais 1s que ainda não tenham sido combinados, <i>certificando-se de usar o número mínimo de agrupamentos</i> .            |
| Passo 6 | Agrupe quaisquer pares necessários para incluir quaisquer 1s que ainda não tenham sido combinados, <i>certificando-se de usar o número mínimo de agrupamentos</i> . |
| Passo 7 | Forme a soma OR de todos os termos gerados por cada agrupamento.  |



# Operação OR

OR			
A	B		$x = A + B$
0	0		0
0	1		1
1	0		1
1	1		1

(a)

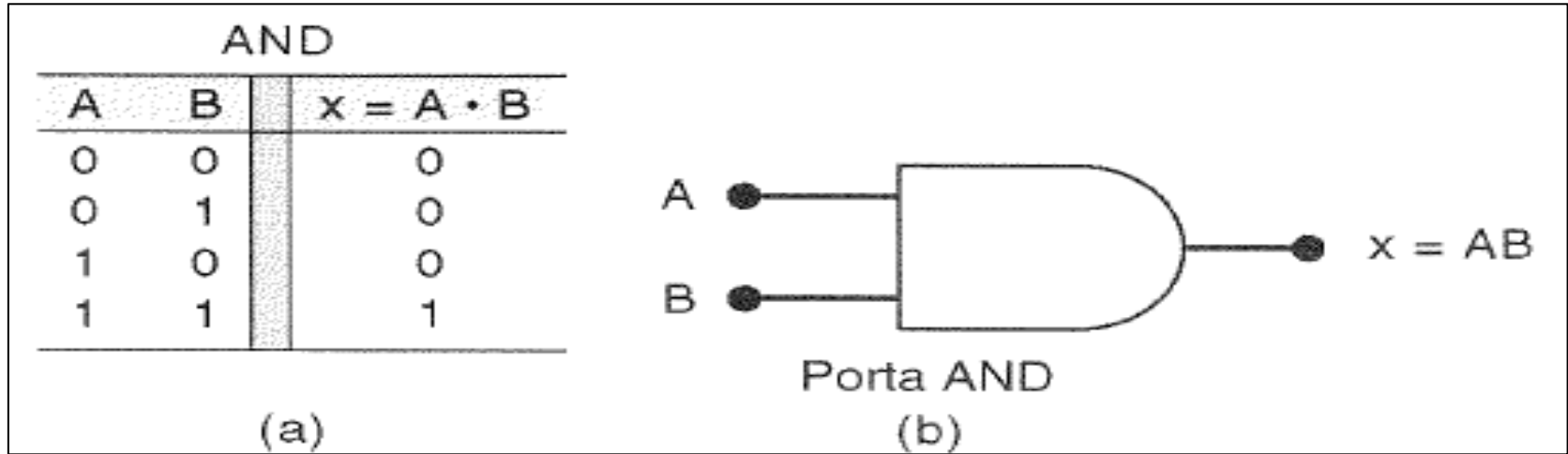


Porta OR

(b)

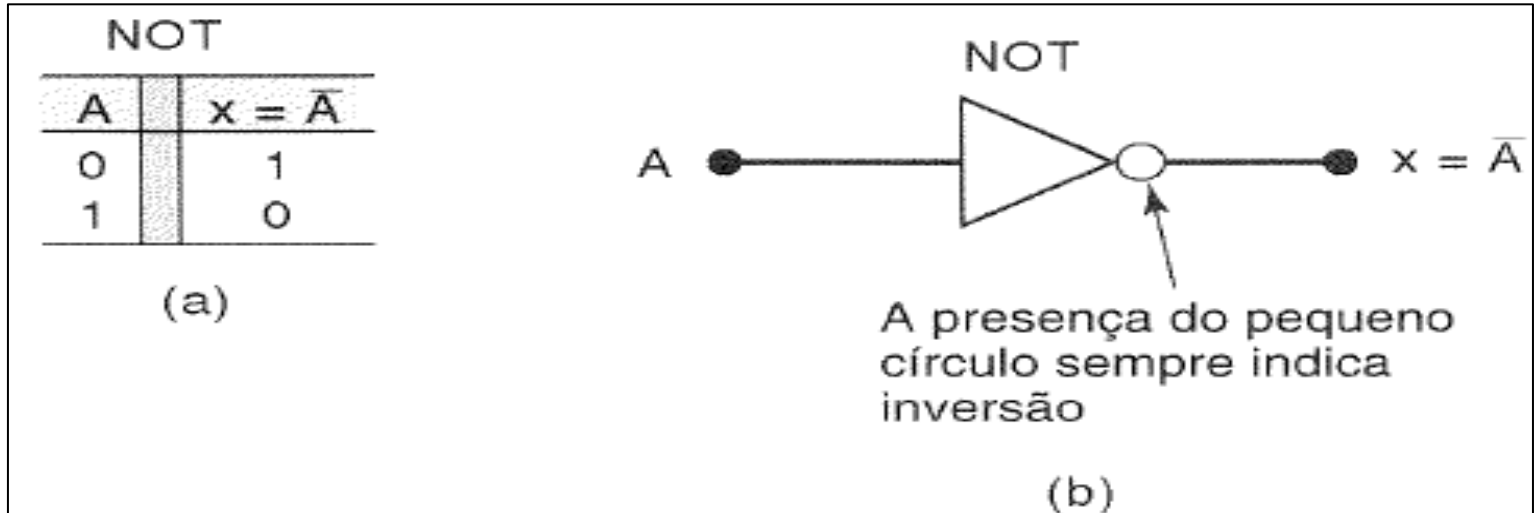
Fonte: TOCCI, Ronald J.; WIDMER, Neal S. Sistemas digitais: princípios e aplicações. 11. ed. São Paulo, SP: Pearson Prentice Hall, 2011. xx, 819 p. ISBN 978857605922

# Operação AND



Fonte: TOCCI, Ronald J.; WIDMER, Neal S. Sistemas digitais: princípios e aplicações. 11. ed. São Paulo, SP: Pearson Prentice Hall, 2011. xx, 819 p. ISBN 978857605922

# Operação NOT



Fonte: TOCCI, Ronald J.; WIDMER, Neal  
S. Sistemas digitais: princípios e  
aplicações. 11. ed. São Paulo, SP:  
Pearson Prentice Hall, 2011. xx, 819 p.  
ISBN 978857605922

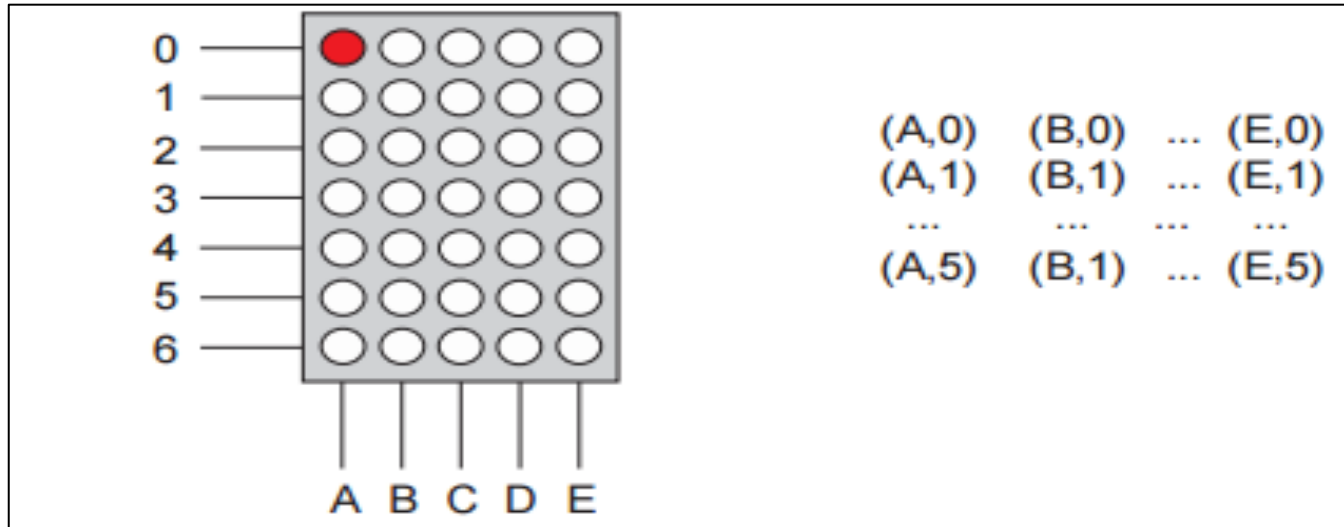
# EDA- Automação de projeto eletrônico



# Desenvolvimento



# Funcionamento do Circuito



Fonte: MI de circuitos digitais

# Tabela verdade para colunas

					Saída				
Entrada					A	B	C	D	E
A	1	0	1	0	1	0	0	0	0
B	1	0	1	1	0	1	0	0	0
C	1	1	0	0	0	0	1	0	0
D	1	1	0	1	0	0	0	1	0
E	1	1	1	0	0	0	0	0	1

Fonte: Próprio autor.

# Equações a partir da tabela verdade para colunas

**A:**  $E1 E2' E3 E4'$ ;

**B:**  $E1 E2' E3 E4$ ;

**C:**  $E1 E2 E3' E4'$ ;

**D:**  $E1 E2 E3' E4$ ;

**E:**  $E1 E2 E3' E4$ ;



# Tabela verdade para linhas

					Saída						
Entrada					0	1	2	3	4	5	6
0	0	0	0	0	0	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1
2	0	0	1	0	1	1	0	1	1	1	1
3	0	0	1	1	1	1	1	0	1	1	1
4	0	1	0	0	1	1	1	1	0	1	1
5	0	1	0	1	1	1	1	1	1	0	1
6	0	1	1	0	1	1	1	1	1	1	0

Fonte: Próprio autor.

# Equações a partir da tabela verdade para linhas

**0:**  $E1' E2' E3' E4'$ ;

**1:**  $E1' E2' E3' E4$ ;

**2:**  $E1' E2' E3 E4'$ ;

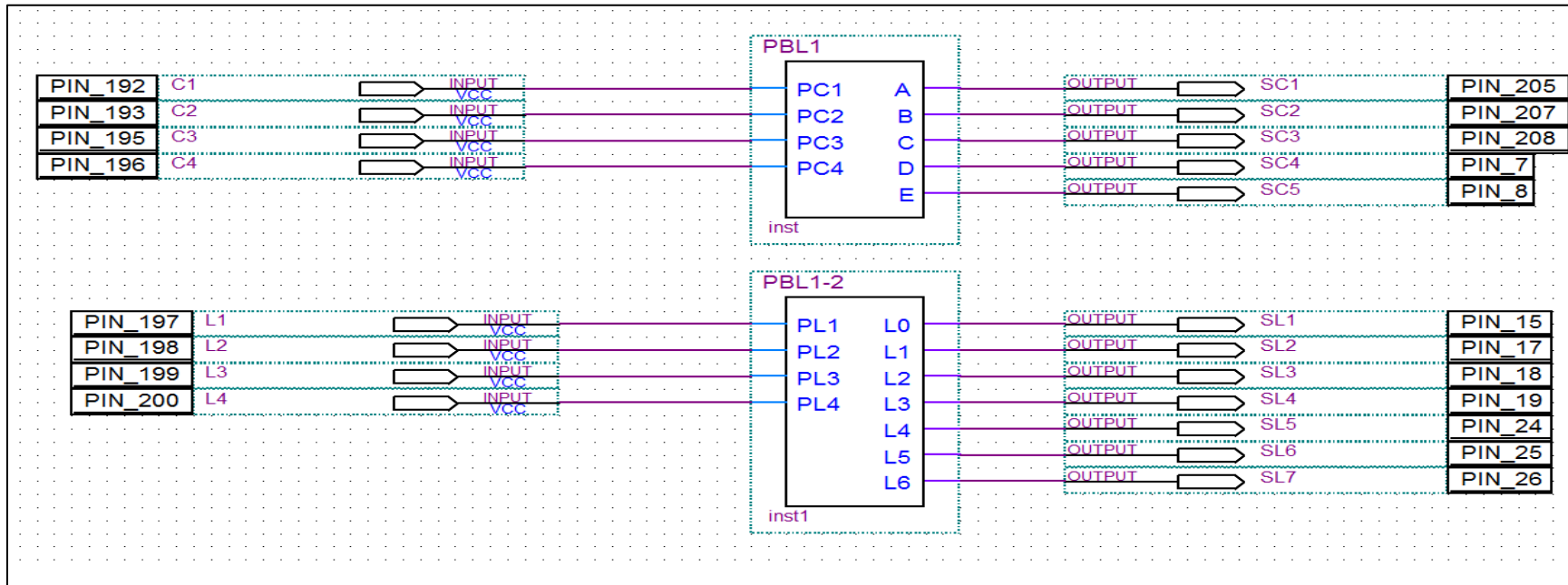
**3:**  $E1' E2' E3 E4$ ;

**4:**  $E1' E2 E3' E4'$ ;

**5:**  $E1' E2 E3' E4$ ;

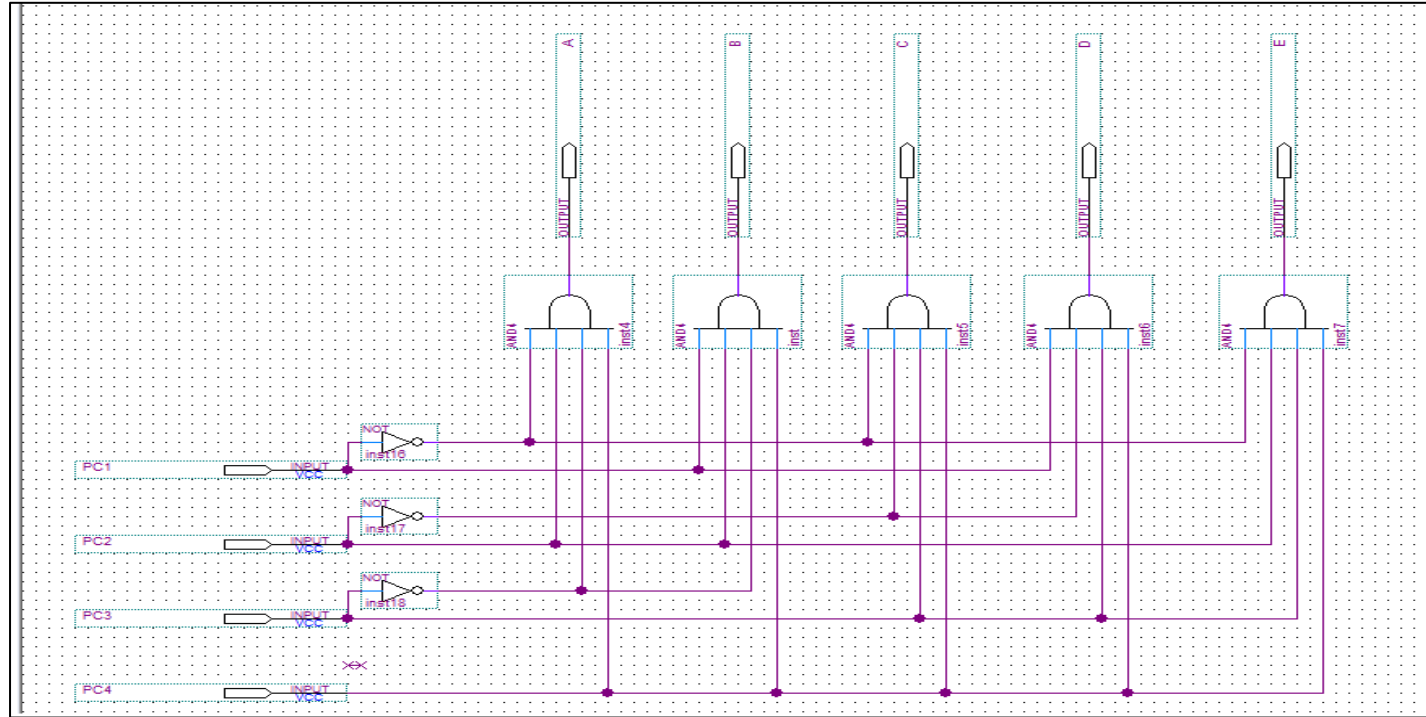
**6:**  $E1' E2 E3 E4'$ ;

# Circuito Lógico completo



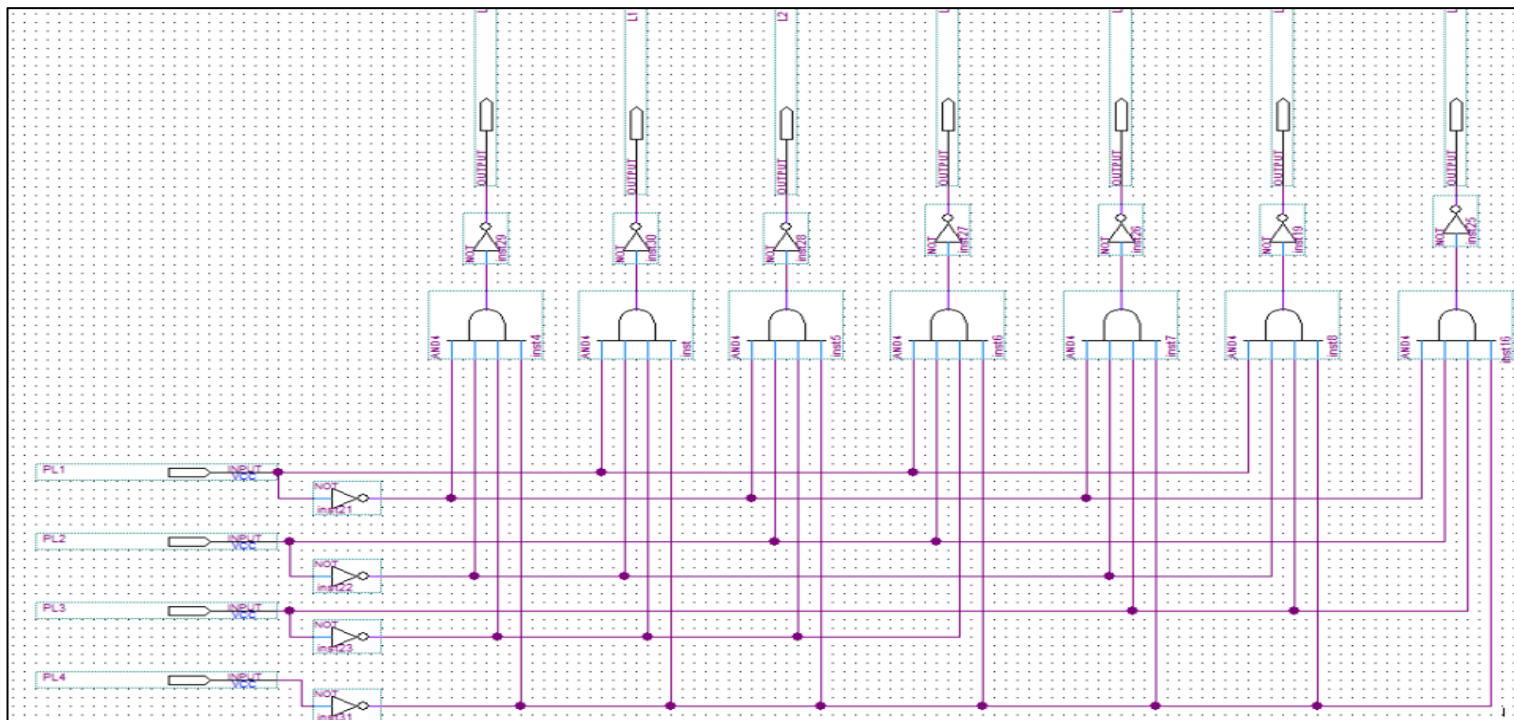
Fonte: Próprio autor.

# Decodificadores de colunas



Fonte: Próprio autor.

# Decodificadores de linhas



Fonte: Próprio autor.

# Cálculo de Resistência e Proteção do Circuito

$$V = V_R + V_D$$

$$5 = V_R + V_D$$

$$5 = R \cdot I + 1,8$$

$$R = \frac{5 - 1,8}{I}$$

$$R = \frac{5 - 1,8}{10\text{mA}}$$

$$R = 0,32 \text{ K}\Omega$$

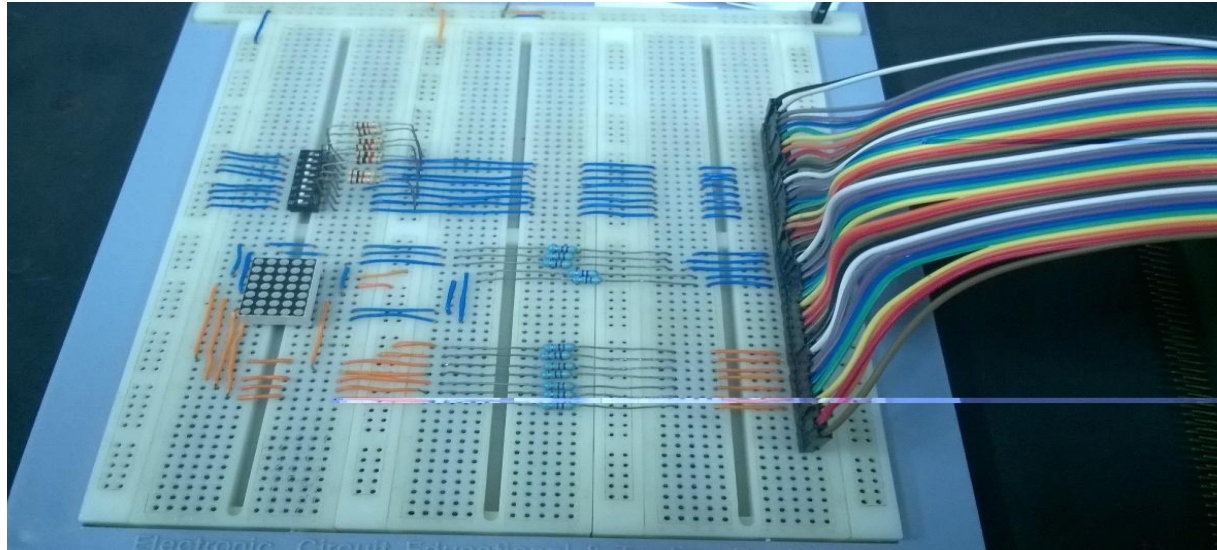
Onde:  $V_R$  = Tensão no resistor

$V_D$  = Tensão no diodo

$I$  = Corrente necessária  
ao diodo

Fonte: Próprio autor.

# Montagem do circuito na Protoboard e Ergonomia



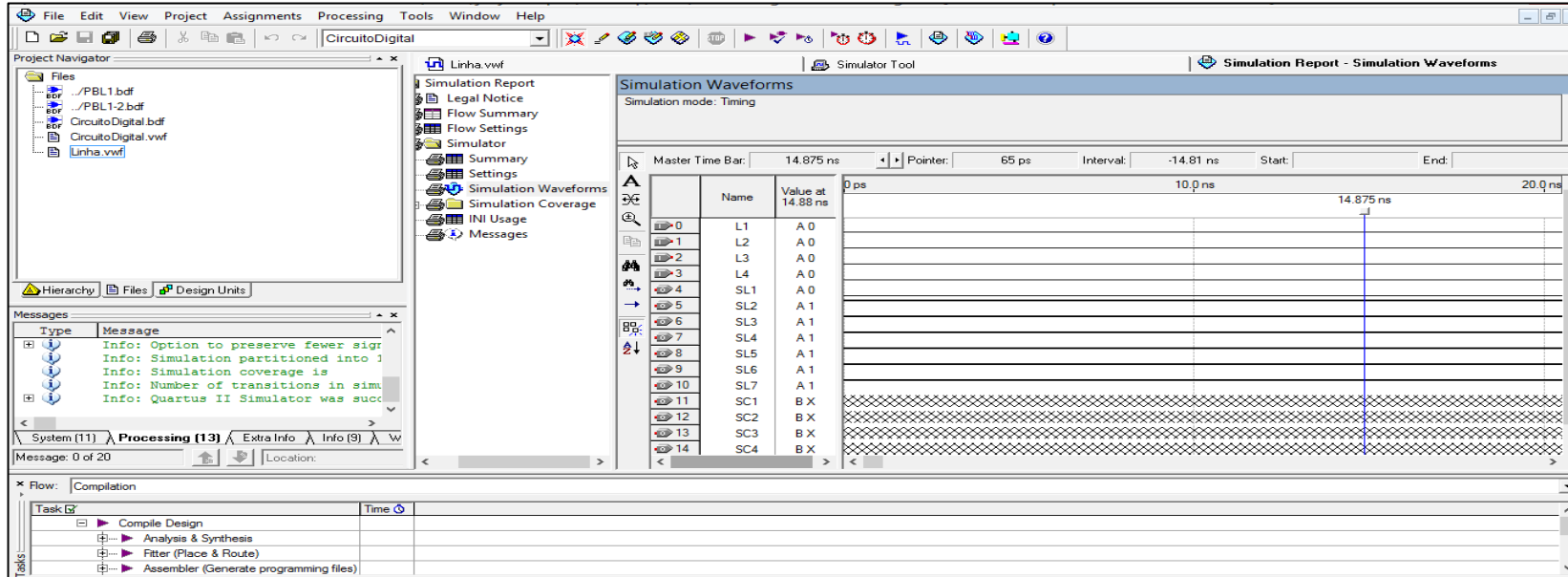
Fonte: Próprio autor.

# Testes





# Testes no ambiente Quartus II



Fonte: Próprio autor.

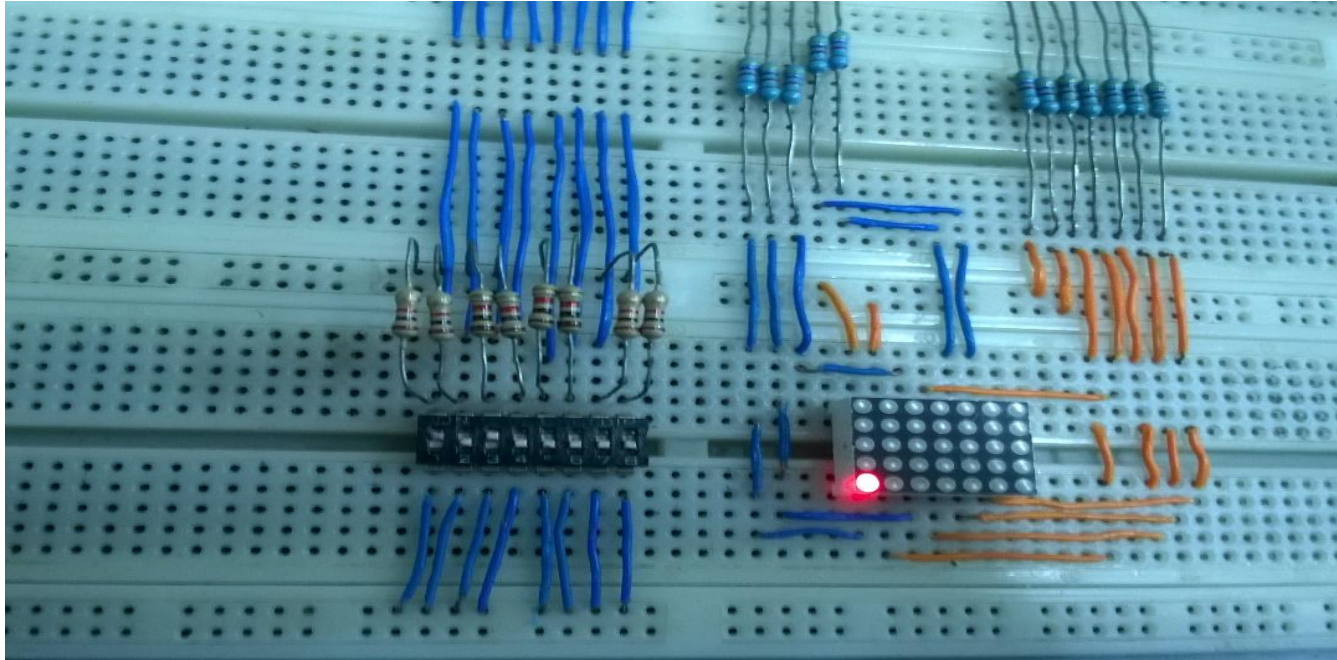
# Testes no ambiente Quartus II

Linha	0	Entrada	0000	Saída	0111111
Linha	1	Entrada	0001	Saída	1011111
Linha	2	Entrada	0010	Saída	1101111
Linha	3	Entrada	*0011	Saída	1110111
Linha	4	Entrada	0100	Saída	1111011
Linha	5	Entrada	0101	Saída	1111101
Linha	6	Entrada	0110	Saída	1111110

Coluna	A	Entrada	1010	Saída	10000
Coluna	B	Entrada	1011	Saída	01000
Coluna	C	Entrada	1100	Saída	00100
Coluna	D	Entrada	1101	Saída	00010
Coluna	E	Entrada	1110	Saída	00001

Fonte: Próprio autor.

# Testes realizados de forma manual



Fonte: Próprio autor.

# Conclusão



# Referências

- BDTI Focus Report: FPGAs for DSP, Second Edition, BDTI Benchmarking, 2006
- CAPUANO, Francisco G. (Francisco Gabriel); MARINO, Maria Aparecida Mendes. **Laboratorio de eletricidade e eletrônica**. 19. ed. rev. ref Sao Paulo: Livros Erica, 2002. 309p ISBN 857194016-9
- DE ALENCAR FILHO, Edgard. Iniciação à lógica matemática. NBL Editora, 1986
- Duarte, R. e Sill, F. "Quartus II – Desenvolvimento de Projetos via Esquemático", disponível via url [http://www.cpdee.ufmg.br/~frank/lectures/SPP/SPP-Tutorial\\_quartus2\\_v1-1.pdf](http://www.cpdee.ufmg.br/~frank/lectures/SPP/SPP-Tutorial_quartus2_v1-1.pdf) acessado em janeiro 2012.
- FPGAs accelerate time to market for industrial designs, M. Thompson, EE Times 7/2/2004 <http://www.us.design-reuse.com/articles/8190/fpgas-accelerate-time-to-market-for-industrial-designs.html>
- Menezes, M. Sato, L. Midorikawa, E. "Tutorial para Criar e Simular Circuitos Digitais no Altera Quartus(R) II - versão 9.1", disponível em: [http://www.pcs.usp.br/~labdig/material/GuiaResumido-Quartus\\_II\\_91\\_corrigida.pdf](http://www.pcs.usp.br/~labdig/material/GuiaResumido-Quartus_II_91_corrigida.pdf) acessado em janeiro 2012
- R. Duarte and F. Sill, "Quartus ii – desenvolvimento de projetos via esquemático," 2012.
- Sistemas digitais : principios e aplicacoes / Ronald J. Tocci, Neal S. Widmer; revisao tecnica Renato Giacomini; traducao: Jorge Ritter
- The Field-Programmable Gate Array (FPGA): Expanding Its Boundaries, InStat Market Research, April 2006
- WAKERLY, John F. Digital design : principles and practices. 3rd ed Upper Saddle River, N.J: Prentice Hall, c2001. 949p