

Práctica 1: Sistema Mínimo

Introducción

Cuando la RAM y ROM disponibles dentro del chip no son suficientes para nuestra aplicación, se debe agregar memoria externa al sistema. Por ejemplo, cuando se desarrolla código en alto nivel, este programa puede exceder la capacidad de la ROM disponible en el chip y se debe agregar memoria de código de externa. Otra posibilidad es cuando el AT89S52 se usa para adquisición de datos como a través de un ADC, la RAM interna no será suficiente y se necesita de RAM externa.

Objetivo

Interconectar tanto una memoria de datos o RAM de 8k como una memoria de código o ROM de 8k de forma externa al microcontrolador AT89S52 como se muestra en el esquemático. Dado que se va a conectar una memoria de datos de 8k, solo se necesitan 13 líneas de direcciones para direccionar correctamente 8k de memoria. Despejando la fórmula de la prestación ww3.2 se obtiene lo siguiente.

$$2^N = \text{bytes}$$

$$N = \log_2 \text{bytes}$$

$$\log_2 8 * 1024 = 13$$

Como se ilustra en la tabla siguiente, las líneas de direcciones de la A00-A12 siempre van en el rango de 0000H-1FFFFH. Por lo tanto, se usan las líneas A13-A15 para decodificar el espacio para cada chip de memoria. Cada equipo deberá escribir a un rango de memoria de datos diferente como se ilustra a continuación.

Address range of at89s52	Address range for memory chips	Address lines																chip number
		A15	A14	A13	A12	A11	A10	A09	A08	A07	A06	A05	A04	A03	A02	A01	A00	
FFFFH	1FFFFH	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	chip7
E000H	0000H	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	
DFFFH	1FFFFH	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	chip6
C000H	0000H	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
BFFFH	1FFFFH	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	chip5
A000H	0000H	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	
9FFFH	1FFFFH	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	chip4
8000H	0000H	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
7FFFH	1FFFFH	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	chip3
6000H	0000H	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	
5FFFH	1FFFFH	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	chip2
4000H	0000H	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
3FFFH	1FFFFH	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	chip1
2000H	0000H	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	
1FFFH	1FFFFH	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	chip0
0000H	0000H	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

El grupo número 1 deberá conectar la memoria de datos o RAM en el rango de 2000H – 3FFFFH;
el grupo número 2 deberá conectar la memoria de datos o RAM en el rango de 4000H – 5FFFFH;
el grupo número 3 deberá conectar la memoria de datos o RAM en el rango de 6000H – 7FFFFH;

el grupo número 4 deberá conectar la memoria de datos o RAM en el rango de 8000H – 9FFFH;
el grupo número 5 deberá conectar la memoria de datos o RAM en el rango de A000H – BFFFH;
el grupo número 6 deberá conectar la memoria de datos o RAM en el rango de C000H – DFFFH.

Para realizar la interfaz de forma correcta se deberá usar el integrado 74LS138 para decodificar las líneas A13-A15 del AT89S52. El 74LS138 es un decodificador de 3 líneas a 8 líneas. Por lo tanto, toma la entrada digital binaria de 3 bits y la transforma a una salida digital octal como lo muestra su tabla de verdad.

74LS138, SN54138, SN74LS138A
FUNCTION TABLE

INPUTS					OUTPUTS							
ENABLE		SELECT										
G1	G2*	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	L	H	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

* $\overline{G2} = \overline{G2A} + \overline{G2B}$

H = high level, L = low level, X = irrelevant

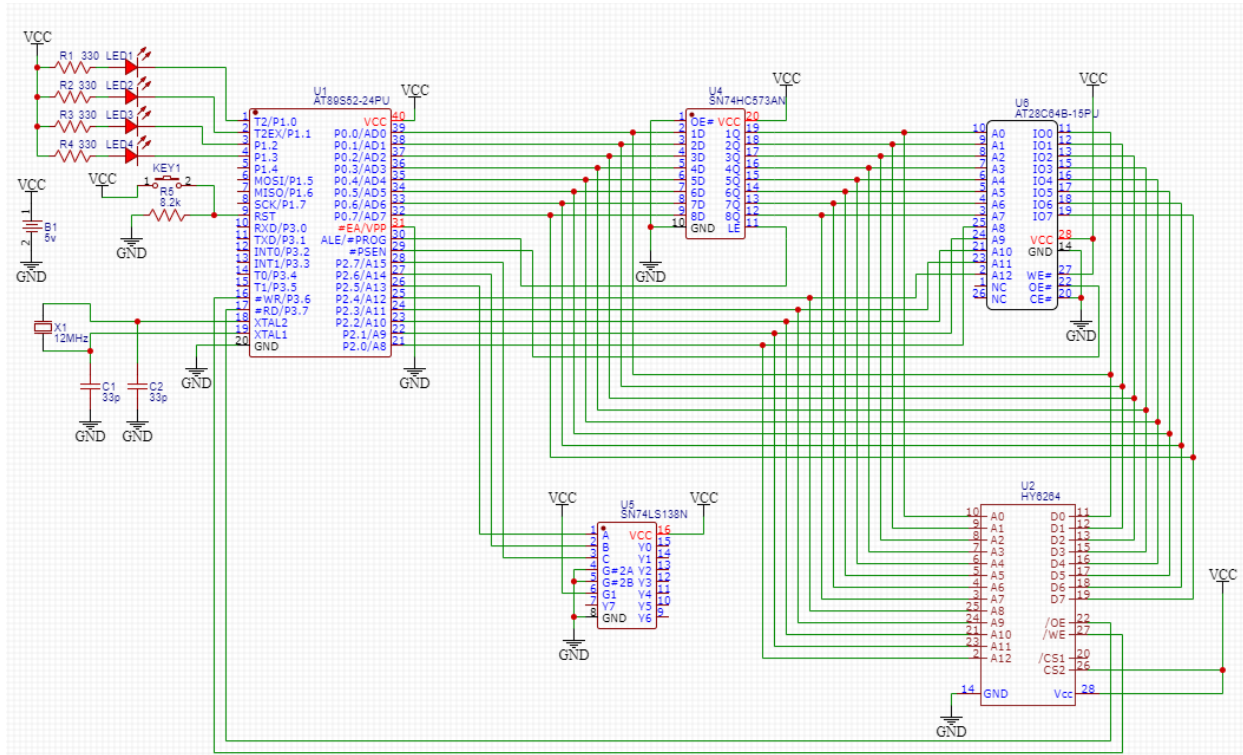
Por lo tanto, según el número de equipo es la salida Yn que se debe conectar del decodificador al chip select en bajo (pin 20 de la RAM) como se muestra en el esquemático. Por ejemplo, el grupo número 1 debe conectar la salida Y1 al chip select en bajo (pin 20 de la RAM); el grupo número 2 debe conectar la salida Y2 al chip select en bajo (pin 20 de la RAM); el grupo número 3 debe conectar la salida Y3 al chip select en bajo (pin 20 de la RAM); el grupo número 4 debe conectar la salida Y4 al chip select en bajo (pin 20 de la RAM); el grupo número 5 debe conectar la salida Y5 al chip select en bajo (pin 20 de la RAM); el grupo número 6 debe conectar la salida Y6 al chip select en bajo (pin 20 de la RAM).

Material para utilizar

- 2 o 3 protoboards
- AT89S52
- AT28C64B
- HY6264
- SN74LS573
- 74LS138
- Alambre
- Pushbutton
- Resistencia de 8.2k ohms
- Cristal de Cuarzo de 12 MHz

- 2 capacitores de 33p
- 4 LEDs
- 4 resistencias de 330 ohms

Esquemático



La única conexión que hace falta es conectar una de las salidas (Y0-Y7) del integrado 74LS138 al chip select !CS1 pin 20 del chip HY6264 según lo detallado en la parte de los objetivos de este documento.

Código

```
ORG 0000H

CLR P1.0

SETB P1.1

SETB P1.2

SETB P1.3

MOV DPTR, INICIO_DE_RAM

MOV R1, #20H

OUTER: MOV R0, #00H

INNER: MOV A, #55H
```

```
MOVX @DPTR, A
INC DPTR
DJNZ R0, INNER
DJNZ R1, OUTER

MOV DPTR, INICIO_DE_RAM
MOV R1, #20H
OUTER2: MOV R0, #00H
INNER2: MOVX A, @DPTR
        CJNE A, #55H, ERROR
        INC DPTR
        DJNZ R0, INNER2
        DJNZ R1, OUTER2

SETB P1.0
CLR P1.1
WAIT: SJMP WAIT
ERROR:
        SETB P1.0
        SETB P1.1
        CLR P1.2
        SETB P1.3
WAIT2: SJMP WAIT2
END
```

Determinar cuál sería el INICIO_DE_RAM dependiendo el número de grupo o equipo.

Entregables

Subir al curso en CANVAS un reporte que deba incluir lo siguiente.

- Portada con el nombre de todos los integrantes del equipo

- Lista de contenido
- Desarrollo Teórico
- Esquemático completo
- Diagrama de tiempos para los siguientes tipos de instrucciones (capturas de las instrucciones usando el logicport Intronix detallando el inicio y el final de cada instrucción, así como los estados donde lee los opcodes y los datos de la instrucción)
 - 1 byte 2 ciclos máquina (INC DPTR)
 - 2 bytes 1 ciclo máquina (CLR bit)
 - Escritura a memoria de datos externa (MOVX @DPTR, A)
 - Lectura a memoria de datos externa (MOVX A, @DPTR)
- Diagrama de flujo
- Código del programa con comentarios
- Conclusiones individuales
- Referencias