

《数字电子技术基础实验》课程

实验报告

实验项目：单译码器和数据选择器

姓 名：	白文强	学 号：	20191060064
学 院：	信息学院	专 业：	计算机科学与技术
指导教师：	聂仁灿	日 期：	2020 年 10 月 17 日

一、实验目的

- 1、熟悉集成译码器和数据选择器。
- 2、掌握集成译码器和数据选择器的应用。
- 3、学习组合逻辑电路的设计。

二、实验仪器

- 1、双踪示波器

- 2、器件：

74LS00 二输入端四“与非”门1片

74LS20 四输入端双“与非”门1片

74LS139 双2—4线译码器1片

74LS153 双4选1数据选择器1片

三、实验内容的基本理论

3.1 译码器逻辑功能测试

将74LS139译码器按图3.1接线，按表3.1分别置位输入电平，填输出状态表。

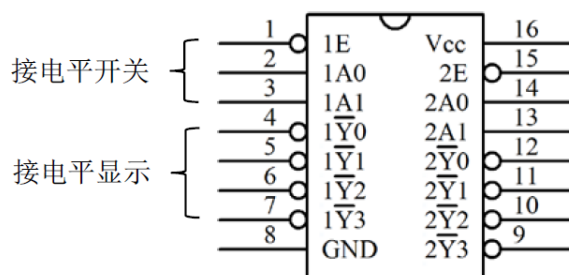


图 3.1 74LS139

3.2 译码器转换

将双2—4线译码器转换为3—8译码器。

- (1)、画出转换电路图。
- (2)、在实验箱上接线并验证设计是否正确。
- (3)、设计并填写该3—8线译码器逻辑功能表，画出输入、输出波形。

3.3 数据选择器的测试及应用

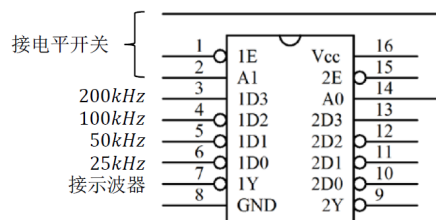


图 3.2 74LS153

- (1)、将双4选1数据选择器74LS153参照图3.2接线，测试其逻辑功能
- (2)、将实验箱上4个不同频率的脉冲信号接到数据选择器4个输入端，将选择端置位，使输入端可以分别观察到4种不同频率的脉冲信号。

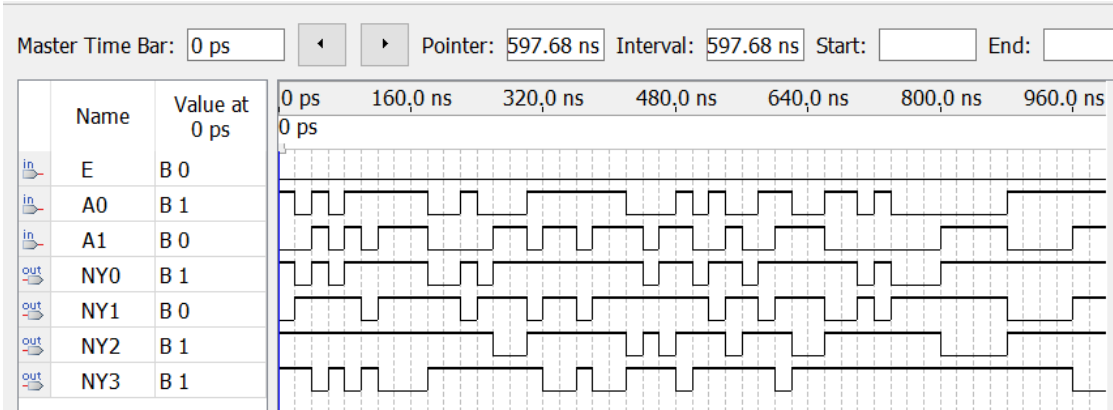
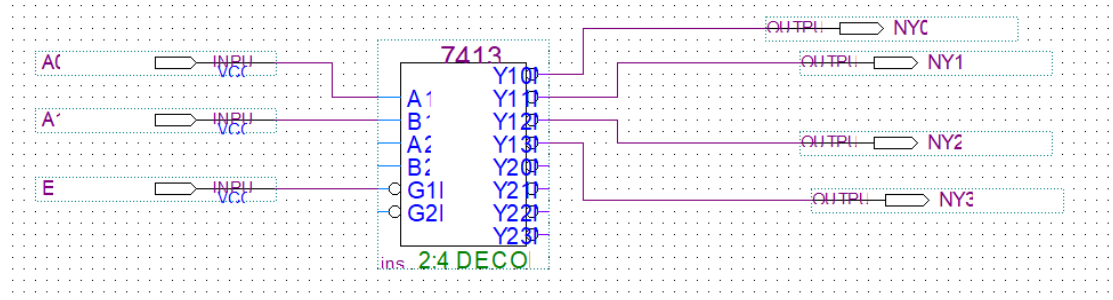
(3)、分析上述实验结果并总结数据选择器作用。

3.4 应用设计

2—4 线译码器 74LS139 和少量逻辑门设计一个 1 位全减器。列出真值表和卡诺图，画出原理图，在实验箱上接线并验证设计是否正确。

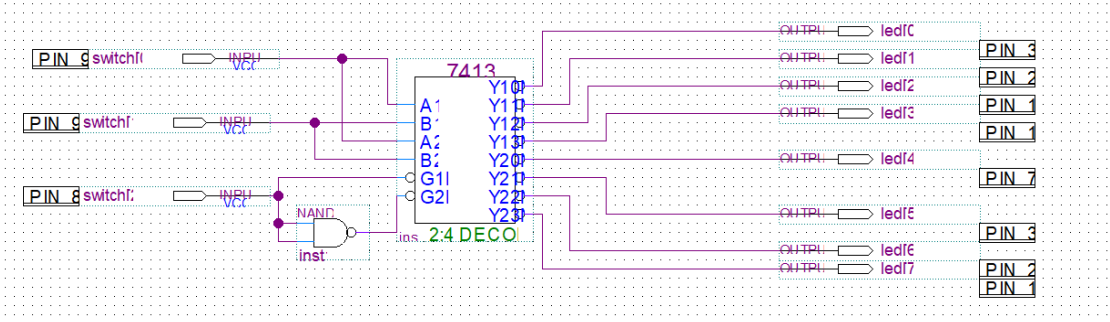
四、实验内容及数据

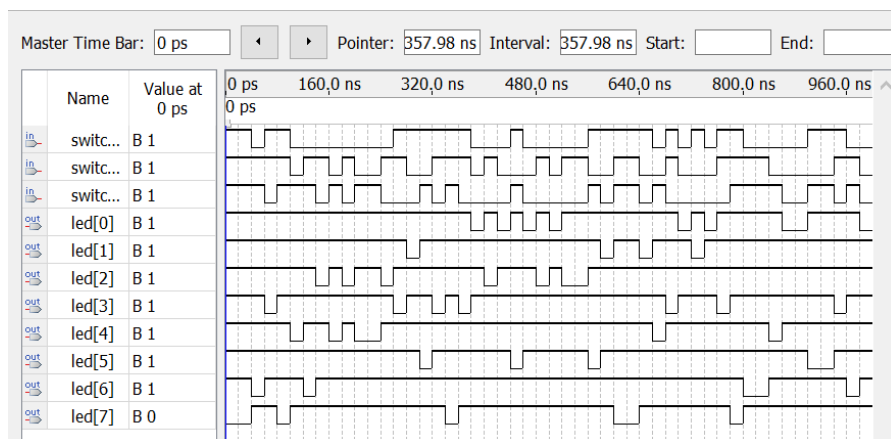
4.1 译码器逻辑功能测试



输入			输出			
使能	选择					
E	A1	A0	\bar{Y}_3	Y_2	Y_1	Y_0
H	X	X	X	X	X	X
L	L	L	L	H	H	H
L	L	H	H	H	L	H
L	H	L	H	L	H	H
L	H	H	H	H	H	L

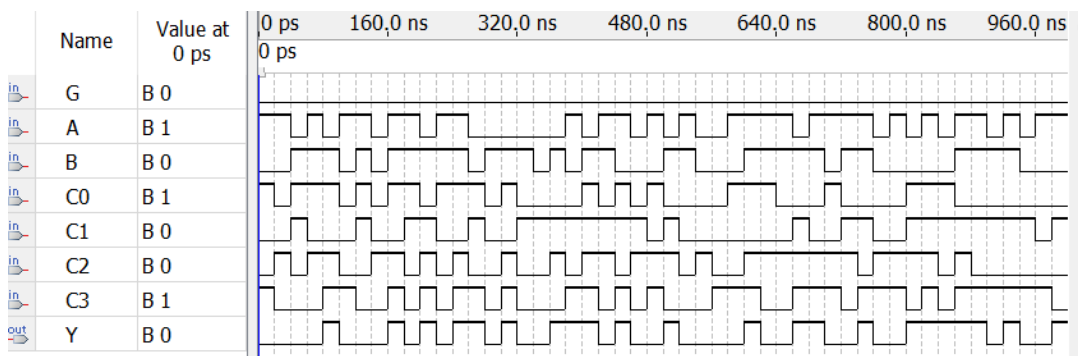
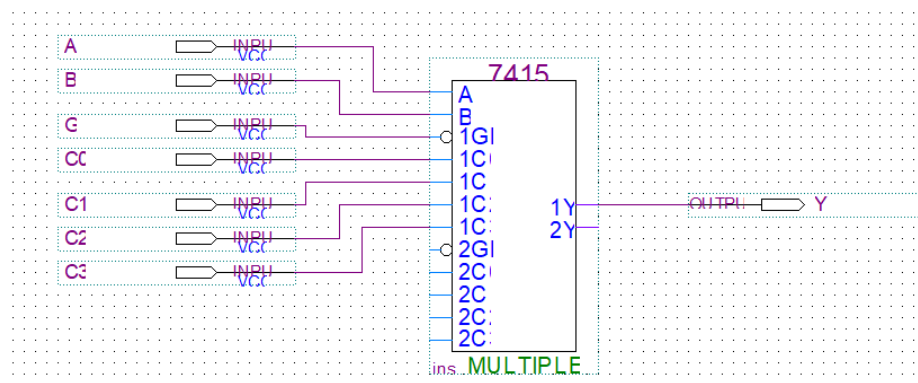
4.2 译码器转换

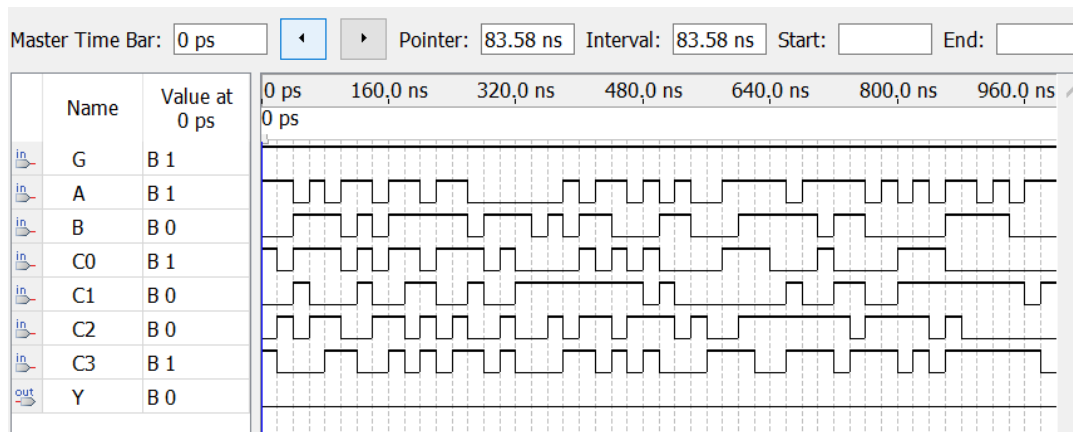




inputs			Outputs							
switch[2]	switch[1]	switch[0]	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3	\bar{Y}_4	\bar{Y}_5	\bar{Y}_6	\bar{Y}_7
0	0	0	0	1	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1
0	1	0	1	1	0	1	1	1	1	1
0	1	1	1	1	1	0	1	1	1	1
1	0	0	1	1	1	1	0	1	1	1
1	0	1	1	1	1	1	1	0	1	1
1	1	0	1	1	1	1	1	1	0	1
1	1	1	1	1	1	1	1	1	1	0

4.3 数据选择器的测试及应用





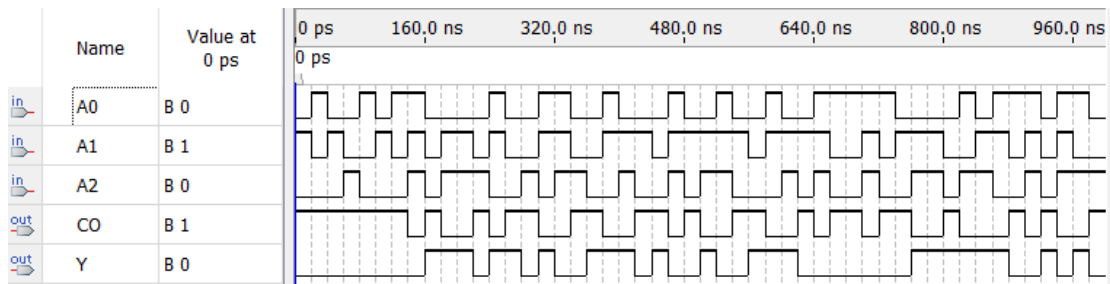
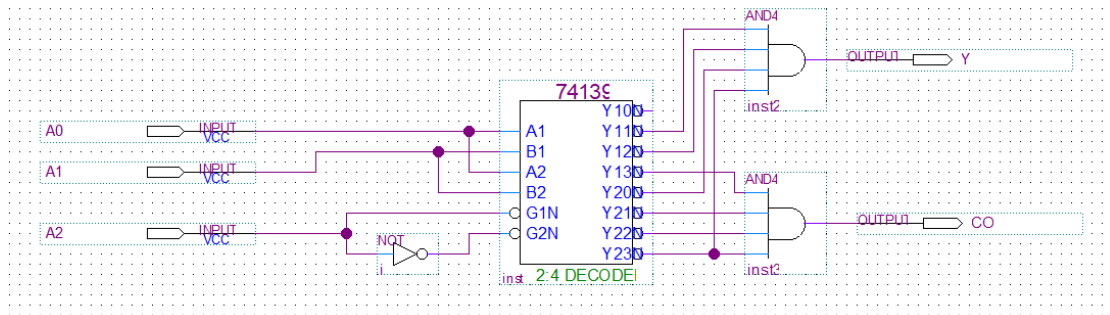
输出控制	选择端		数据输入端				输出
G	B	A	C3	C2	C1	C0	Y
H	X	X	X	X	X	X	X
L	L	L	X	X	X	L	L
L	L	L	X	X	X	H	H
L	L	H	X	X	L	X	L
L	L	H	X	X	H	X	H
L	H	L	X	L	X	X	L
L	H	L	X	H	X	X	H
L	H	H	L	X	X	X	L
L	H	H	H	X	X	X	H

4.4 应用设计

2—4 线译码器 74LS139 和少量逻辑门设计一个 1 位全减器。列出真值表和卡诺图，画出原理图，在实验箱上接线并验证设计是否正确。

A2	A1	A0	Y	CO
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

由上表， $Y=m_1+m_2+m_4+m_7$ ； $CO=m_3+m_5+m_6+m_7$ 。由此画出下图：



五、实验思考

74LS139 译码器，是一个双 2-4 译码器，两个使能端可以分别控制两个译码器工作，可以控制不同使能端将两个译码器合并为一个 3-8 译码器，在实际中可以起到节约器件的作用。

译码器可以将利用少量输入得到多个输出，显示译码器用来将二进制数转换成对应的七段码。