云南大学信息学院电子信息技术基础实验教学中心 时序电路测试及研究

# **集成异步计数器**

## **一、实验目的**

1. 掌握利用JK触发器设计一个异步任意M进制计数器，并测试它的功能；
2. 基于清零法，掌握利用集成异步计数器设计一个异步任意M进制计数器，并测试它的功能；
3. 基于多进制级联的方法，掌握利用集成异步计数器设计一个异步任意M进制计数器，并测试它的功能。

## **实验仪器及材料**

* 1. 仪器设备：微型计算机；
  2. 软件：Quartus II 13.1。

3、集成芯片：74LS90 2-5-10集成异步计数器

## **三、实验内容**

### 1、基于JK触发器的13进制异步计数器

（1）利用JK触发器设计一个13进制计数器，给出具体电路设计图。

（2）由 CP 端输入一连续脉冲，测试并记录所设计电路的𝑄3~𝑄0端状态及波形。

**CP:** 

**Q0:**

**Q1:**

**Q2:**

**Q3:**

**2.** 基于74LS90的6进制异步计数器

(1) 基于清零法，利用集成异步计数器芯片74LS90设计一个6进制计数器，给出具体电路设计图。

(2) 由 CP 端输入一连续脉冲，测试并记录所设计电路的𝑄3~𝑄0端状态及波形。

**CP:** 

**Q0:**

**Q1:**

**Q2:**

**Q3:**

**3.** 基于74LS90的69进制异步计数器

(1) 基于整体清零法，利用集成异步计数器芯片74LS90设计一个69进制异步计数器，给出具体电路设计图。

(2) 由 CP 端输入一连续脉冲，测试并记录所设计电路的𝑄7~𝑄0端状态及波形。

**CP:** 

**Q0:**

**Q1:**

**Q2:**

**Q3:**

**Q4:**

**Q5:**

**Q6:**

**Q7:**

**4.** 基于74LS90的54进制异步计数器

(1) 基于多进制级联的方法，利用集成异步计数器芯片74LS90设计一个54进制异步计数器，给出具体电路设计图。

(2) 由 CP 端输入一连续脉冲，测试并记录所设计电路的𝑄7~𝑄0端状态及波形。

**CP:** 

**Q0:**

**Q1:**

**Q2:**

**Q3:**

**Q4:**

**Q5:**

**Q6:**

**Q7:**