

Módulo III: Subsistema de memoria

Problemas

Problema 1

Se desea conectar a un microprocesador de 32 líneas de dirección (A31, ..., A0) una memoria ROM de 8 K palabras y una memoria RAM de 128 K palabras de manera tal que la ROM se ubique en la zona más baja del espacio de direcciones y la RAM en las direcciones contiguas a la ROM. Calcular las funciones lógicas de selección respectivas.

Problema 2

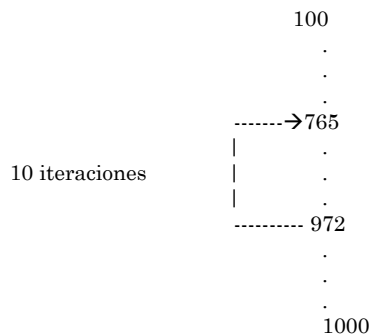
Diseñar una memoria de 64 K x 20 bits a partir de pastillas de RAM de 8 K x 8 bits y 32 K x 1 bit.

Problema 3

Se desea conectar a un microprocesador de 8 bits de datos y 16 bits de dirección (A15, ..., A0) una memoria RAM de 63 K y una memoria ROM de 63 K. Para ello se extiende el mapa de direcciones con la ayuda de un biestable D. Diseñar el esquema de conexión utilizando módulos de memoria RAM y ROM de 1 K x 8 bits.

Problema 4

Un procesador que dispone de una memoria de 64 Kbytes con un tiempo de ciclo de 10T y un tiempo de propagación del bus de 1T ejecuta un programa que sigue el siguiente perfil de referencias a memoria:



Calcular la ganancia de velocidad en la ejecución del programa si la memoria se organiza en dos módulos independientes con entrelazado de orden inferior.

Problema 5

Un computador dispone de un sistema de memoria central constituido por una memoria principal Mp de 64 K palabras y una memoria cache Mc de 4 K palabras con líneas de 64 palabras. En él se ejecuta 9 veces consecutivas un bucle de programa que recorre secuencialmente desde la dirección 0 de memoria a la dirección 4351. Si se supone inicialmente vacía la memoria cache y que el tiempo de acceso a Mp es 4 veces superior al de Mc, calcular el número de fallos, aciertos y tiempo medio de acceso en los siguientes supuestos:

- Memoria cache con correspondencia directa.
- Memoria cache con correspondencia asociativa por conjuntos de 4 vías que utiliza la política de reemplazamiento LRU.

Problema 6

Un computador dispone de un sistema de memoria central constituido por una memoria principal Mp de 4 MB y una memoria cache Mc de 32 Kbytes. Mc tiene un tamaño de línea de 8 bytes, un grado de asociatividad de 4 y una política de reemplazamiento LRU. Mp está diseñada como memoria entrelazada de orden inferior de manera que direcciones consecutivas se encuentran ubicadas en módulos consecutivos y con un número de módulos tal que permita minimizar el tiempo de transferencia de bloques entre Mp y Mc. Se pide:

- Número de módulos de Mp y tamaño de los mismos.
- Interpretación de los bits de la dirección física del sistema de memoria para Mp
- Interpretación de los bits de la dirección física del sistema de memoria para Mc.
- Si un programa referencia direcciones pertenecientes a los bloques:

63, 64, 128, 1025, 1026, 1027, 2049, 127, 340, 4097, 1025, 1024, 6145, 6147, 6148, 3073, 128, 0, 125
determinar el contenido de los bits de etiqueta correspondientes al conjunto 1.

Problema 7

Un computador dispone de un sistema de memoria central constituido por una memoria principal Mp de 64 Kbytes y una memoria cache Mc de 2 Kbytes organizada en 2 conjuntos, con un grado de asociatividad de 4 y 256 bytes por línea. Se pide:

- Esquema de correspondencia entre Mp y Mc.
- Interpretación de los bits de la dirección física del sistema de memoria para Mc.
- Si en un determinado instante el conjunto 0 contiene las etiquetas (10, 8, 9, 11) y el conjunto 1 las etiquetas (8, 9, 10, 11) ¿Qué bloques de Mp están cargados en Mc?

Problema 8

Un computador dispone de un sistema de memoria central constituido por una memoria principal Mp y una cache Mc. Mp tiene una dimensión de 128 K palabras y está estructurada como un conjunto de módulos de 256 palabras con entrelazado de orden inferior. Mc tiene un tamaño de 2 K palabras con líneas de 256 palabras y una correspondencia directa. Se pide:

- Número de módulos de Mp.
- Interpretación de los bits de la dirección física del sistema de memoria para Mp
- Interpretación de los bits de la dirección física del sistema de memoria para Mc.
- Correspondencia de bloques de Mp y líneas de Mc.

Problema 9

Un computador dispone de un sistema de memoria central constituido por una memoria principal Mp de 4 K palabras y una cache Mc de 1 K palabras asociativa por conjunto, con 4 líneas por conjunto y 16 palabras por bloque, con política de reemplazamiento RLU. Se ejecuta 5 veces el programa que referencia las siguientes direcciones:

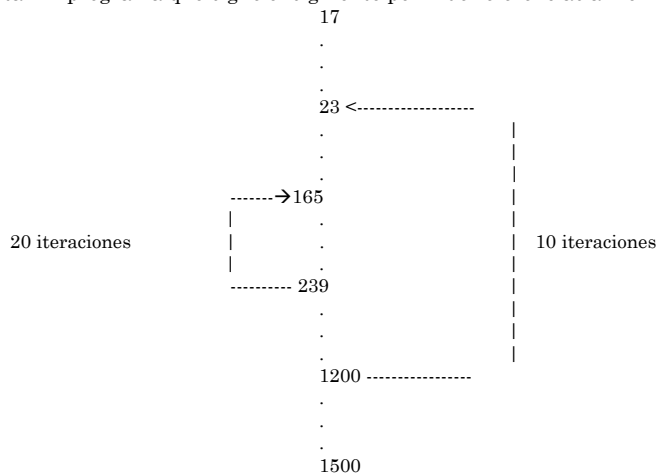
0, 1, 2, ..., 1023, 1040, 1041, ..., 1055

Si el tiempo de acceso a Mp es 10 veces superior al de Mc se pide:

- Interpretación de los bits de la dirección física del sistema de memoria para Mc.
- Evolución de los conjuntos de bloques durante la ejecución del programa.
- Tiempo medio de acceso a memoria.

Problema 10

Un computador dispone de un sistema de memoria central constituido por una memoria principal Mp de 64 K palabras y una cache Mc de 1 K palabras con correspondencia directa y 64 palabras por bloque. El tiempo de ciclo de Mp es 10 veces superior al de Mc. Se ejecuta un programa que sigue el siguiente perfil de referencias a memoria:



Se pide:

- Interpretación de los bits de la dirección física del sistema de memoria para Mc.
- Tiempo de ejecución del programa despreciando las posibles operaciones de lectura y escritura de operandos.

Problema 11

Un computador dispone de un sistema de memoria central constituido por una memoria principal Mp de 4096 bloques de 128 palabras cada uno, y una cache Mc asociativa por conjuntos de 4 vías con 64 líneas. Se pide:

- Interpretación de los bits de la dirección física del sistema de memoria para Mp
- Interpretación de los bits de la dirección física del sistema de memoria para Mc.

Problema 12

En un computador que dispone de un sistema de memoria central con una memoria principal Mp de 64 K palabras y una caché de datos Mc de 128 palabras con correspondencia asociativa de 2 vías y 8 palabras por línea, se ejecuta el siguiente programa:

```
for(j = 0; j < 16; j = j + 1)
    for(i = 0; i < 2; i = i + 1)
        z[i][j] = (x[i][j] + y[i][j])/2;
```

El tiempo de acceso a Mp es 10 veces superior al de Mc, que es de 5 nanosegundos. Suponiendo que los arrays $x[i][j]$, $y[i][j]$, $z[i][j]$ son ubicados en posiciones consecutivas de memoria a partir de la dirección 0, uno a continuación de otro, ordenados por filas, y que sus elementos están codificados con 4 palabras:

- Calcula el tiempo total de acceso a los arrays $x[i][j]$, $y[i][j]$, $z[i][j]$ durante la ejecución del programa sabiendo que en Mc opera una política de escritura directa (*write through*) sin asignación en cache.
- Calcula la ganancia de velocidad (*speedup*) del programa que resulta de intercambiar los bucles i y j respecto a la versión original.
- Si el programa anterior es parte de una aplicación en la que el acceso a los arrays $x[i][j]$, $y[i][j]$, $z[i][j]$ supone el 30% del tiempo total de ejecución de la aplicación, calcula la ganancia de velocidad (*speedup*) de la aplicación cuando se introduce el intercambio de bucles.

Nota: Se supone que todas las referencias del programa a los arrays $x[i][j]$, $y[i][j]$, $z[i][j]$ son convertidas por el compilador en accesos al sistema de memoria (Mc-Mp), sin la utilización de registros internos.

Memoria Virtual

Problema13

Un computador de 8 bits con memoria virtual utiliza los siguientes formatos de direcciones virtuales y físicas:

DV	Nº Página Virtual (20 bits)	Desplazamiento (10 bits)
DF	Nº Página Física (15 bits)	Desplazamiento (10 bits)

Calcular:

- Tamaño de página
- Espacio de direcciones virtuales y físicas
- Nº d páginas virtuales
- Tamaño de la Tabla de Páginas asumiendo que el tamaño de la dirección de una pagina en el disco es de 15 bits

Problema 14

Un computador dispone de 4 GB de memoria virtual y 16 MB de memoria física. El número de páginas que tiene la memoria principal es 4096. Se pide:

- Formato de las direcciones virtual y física.
- Número máximo de páginas virtuales.
- Si la CPU emite la dirección virtual 3F4AB76Dh, ¿a qué número de página virtual y a qué desplazamiento dentro de la página hace referencia?

Problema 15

Un computador dispone de un sistema de memoria virtual con una capacidad de 1 GB, mientras que su memoria física es de 8 MB. El tamaño de página es de 16 KB. Se hace uso de un TLB para la traducción de direcciones anticipadas, y se sabe que contiene un total de 128 entradas. La correspondencia entre el TLB y la tabla de páginas es totalmente asociativa, y cada entrada tiene un bit de válido. Se pide:

- Formato de las direcciones virtual y física.
- Número máximo de páginas virtuales y páginas físicas.
- Tamaño en bytes del TLB.

Problema 16

El sistema de memoria virtual de un computador tiene 16 MB de capacidad, y dispone de una memoria física de 512 KB. El tamaño de página es de 4 KB y se realizan las siguientes referencias a páginas virtuales (se referencian todas las palabras contenidas en cada página): 17, 13, 9, 17, 17, 24, 25, 25, 25, 13, 13, 14, 15, 15, 13, 13, 24, 24, 36, 37 y 40.

Se pide:

- Tamaño de la tabla de páginas.
- Número total de accesos a memoria principal suponiendo que inicialmente la tabla de páginas está vacía.
- Número total de accesos a memoria principal suponiendo que inicialmente la tabla de páginas está vacía y que se dispone de un TLB de 32 entradas con una correspondencia totalmente asociativa.
- Si un acceso a memoria principal tarda T unidades de tiempo y se tarda $10^6 T$ unidades de tiempo en leer una página de disco, ¿qué mejora en el tiempo de acceso produce el uso del TLB? Calcúlese este factor teniendo en cuenta el acceso a disco y sin tenerlo en cuenta.

Nota. Se considerarán *accesos* a memoria todos aquellos accesos del programa de usuario así como los producidos por la actualización de la tabla de páginas y la carga de una página en memoria principal.