

Universidad de San Carlos de Guatemala
Facultad de Ingeniería
Escuela de Ingeniería en Ciencias y Sistemas
Organización Computacional
Primer semestre 2022

Catedráticos: Ing. Otto Rene Escobar Leiva

Tutores académicos: Eddy Javier Sirín, Adrian Alvarado.



DISPLAY'S

PRACTICA #1 DE LABORATORIO

INDICE

1. OBJETIVOS
 - a. Específicos
 - b. Generales
2. INTRODUCCION
 - a. Lógica Negativa y positiva
 - b. Formas Canónicas
 - i. Términos mínimos
 - ii. Términos máximos
 - c. Mapas de Karnaugh
 - d. Display
 - i. Ánodo
 - ii. Cátodo
3. DESCRIPCION
4. LETRAS Y NUMEROS PERMITIDOS
5. LISTA DE COMPONENTES PERMITIDOS
6. CONSIDERACIONES

OBJETIVOS

GENERALES

Que el estudiante adquiera capacidad y destreza para:

1. Analizar, diseñar, implementar e interconectar circuitos electrónicos básicos.
2. Utilizar, identificar, caracterizar y modelar los dispositivos básicos en sus distintas aplicaciones.

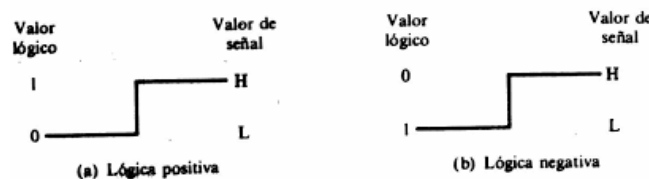
ESPECIFICOS

1. Poner en práctica los conocimientos de Lógica Combinacional y Mapas de Karnaugh.
2. Optimizar el uso de compuertas lógicas usando mapas de Karnaugh.
3. Conocer el funcionamiento de transistores y realización de compuertas lógicas transistorizadas.
4. Creación de dos dispositivos de visualización (Display).

INTRODUCCION

Lógica Negativa y Positiva

La señal binaria a la entrada o salida de cualquier circuito puede tener uno de dos valores, excepto durante la transición. Un valor debe ser mayor que el otro ya que tienen que ser diferentes para poder distinguirlos. Designese el nivel alto como H (High) y el nivel bajo como L (Low). Hay dos alternativas para la asignación de la lógica.



Formas Canónicas

En álgebra booleana, se conoce como término canónico de una función lógica a todo producto o suma en la cual aparecen todas las variables en su forma directa o inversa.

Términos mínimos y máximos

Una Función Lógica que está compuesta por operadores lógicos puede ser expresada en forma canónica usando los conceptos de minterm y maxterm. Todas las funciones lógicas son expresables en forma canónica, tanto como una "suma de minterms" como "producto de maxterms". Esto permite un mejor análisis para la simplificación de dichas funciones, lo que es de gran importancia para la minimización de circuitos digitales.

| n | M | m | a | b | c |
|-----|----------------------|----------------|-----|-----|-----|
| 0 | $M_0 = a + b + c$ | $m_0 = a'b'c'$ | 0 | 0 | 0 |
| 1 | $M_1 = a + b + c'$ | $m_1 = a'b'c$ | 0 | 0 | 1 |
| 2 | $M_2 = a + b' + c$ | $m_2 = a'bc'$ | 0 | 1 | 0 |
| 3 | $M_3 = a + b' + c'$ | $m_3 = a'bc$ | 0 | 1 | 1 |
| 4 | $M_4 = a' + b + c$ | $m_4 = ab'c'$ | 1 | 0 | 0 |
| 5 | $M_5 = a' + b + c'$ | $m_5 = ab'c$ | 1 | 0 | 1 |
| 6 | $M_6 = a' + b' + c$ | $m_6 = abc'$ | 1 | 1 | 0 |
| 7 | $M_7 = a' + b' + c'$ | $m_7 = abc$ | 1 | 1 | 1 |

Método del mapa

Es un diagrama utilizado para la simplificación de funciones algebraicas Booleanas, que consiste en una representación bidimensional de la tabla de verdad de la función a simplificar. Puesto que la tabla de verdad de una función de n variables posee 2^n filas, el mapa K correspondiente debe poseer también 2^n cuadrados. Las variables de la expresión son ordenadas en función de su peso y siguiendo el código Gray, de manera que sólo una de las variables varía entre celdas adyacentes. La transferencia de los términos de la tabla de verdad al mapa de Karnaugh se realiza de forma directa, albergando un 0 o un 1, dependiendo del valor que toma la función en cada fila. Las tablas de Karnaugh se pueden fácilmente realizar a mano con funciones de hasta 6 variables.

Obtenemos la tabla de verdad de la función dada y a continuación representamos el mapa de Karnaugh de tres variables

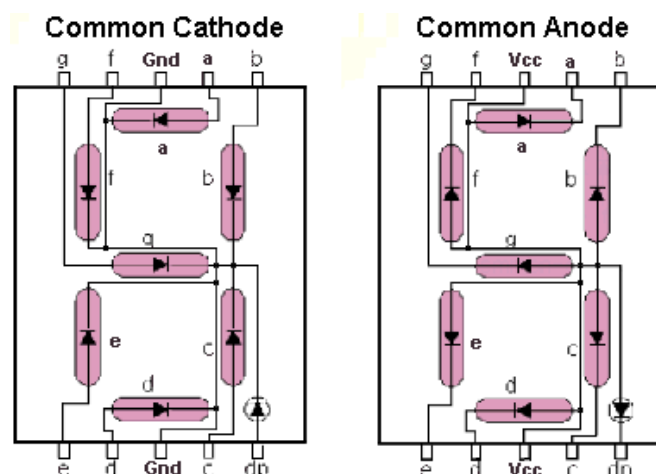
| A | B | C | S |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

| A B | | | | | |
|-----|---|-----|-----|-----|-----|
| C | | 0 0 | 0 1 | 1 1 | 1 0 |
| | | 0 | 1 | 1 | 0 |
| 0 | 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 0 |

La función simplificada sería: $S = B + \bar{C}$

Display Ánodo Y Cátodo

Existen dos tipos de display de 7 segmentos, su principal diferencia es la conexión que debemos implementar para encenderlos, estos dos tipos se conocen como Ánodo común y Cátodo común. en el caso del Cátodo Común se encenderán con un 1 lógico mientras que en Ánodo Común se encenderá con un 0 Lógico



DESCRIPCION

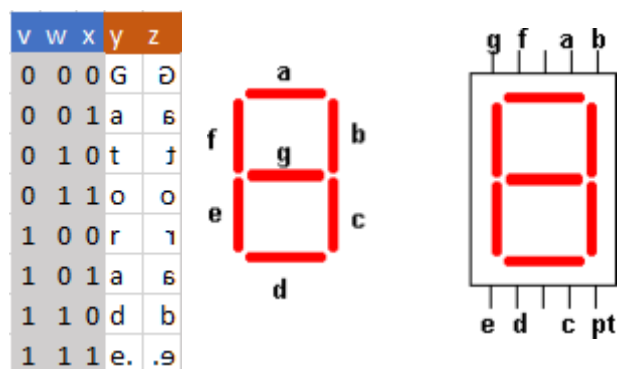
El Departamento de Soporte Informático (DSI) de la escuela de ciencias y sistemas, está reclutando a un grupo de estudiantes específicamente del curso de organización computacional para que brinden asesorías y soluciones integrales a gran escala a la federación nacional de futbol de Guatemala. La intención de estos es poder innovar en la publicidad visual de todos los partidos oficiales o amistosos que tenga la selección nacional en el Estadio Doroteo Guamuch Flores y de esta manera atraer a más patrocinadores.

Dada esta iniciativa los dirigentes deciden hacer bardas publicitarias alrededor del campo que sean legibles de ambos lados.

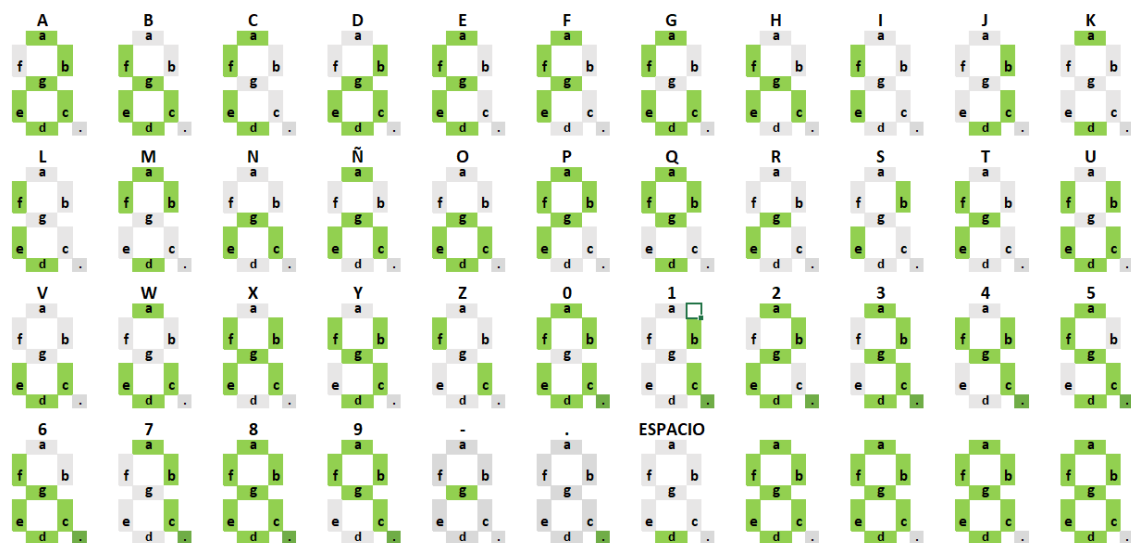
Por lo cual se debe realizar dos circuitos combinacionales de 3 Bits que para las entradas V, W, X produzcan las salidas [Y] y [Z], las cuales mostraran un patrocinador que será asignado a cada grupo. La salida [Y] será el frontal de la barda publicitaria por lo tanto la salida [Z] será el reverso al que le deberán aplicar un efecto de espejo para que este sea legible del otro lado.

La forma de mostrar estas salidas será en dos displays de siete segmentos. Donde se deberá de implementar con compuertas transistorizadas las funciones booleanas de los segmentos **a, b, c, d, f** implementar únicamente con circuitos integrados los segmentos: **e, g, pt.**

Para los segmentos previamente dichos tomar como referencia la siguiente imagen:



LETRAS Y NUMEROS PERMITIDOS



LISTA DE COMPONENTES PERMITIDOS

| CODIGO | DESCRIPCION |
|------------------------|------------------------------------|
| 7432, 7404, 7408, 7486 | Compuertas Lógicas |
| 2N2222 | Transistores NPN / PNP |
| Resistencias | La que necesiten según su circuito |
| Dipswitch | De 4 entradas de preferencia |
| Leds | A su eleccion |

CONSIDERACIONES

- + La práctica debe realizarse en grupos de 3 a 5 personas únicamente.
- + Toda la practica debe ser desarrollada en proteus.
- + Cada integrante debe implementar un circuito con compuertas en protoboard. **No puede ser el mismo para los integrantes.**
- + Cada integrante debe implementar un circuito con transistores en protoboard. **No puede ser el mismo para los integrantes.**
- + Se deberá desarrollar una función en placa (queda a su criterio usar integrado o transistores) **1 por grupo.**
- + Para la calificación de los circuitos en protoboard y la placa, el estudiante deberá graba un video en el cual se logre ver de forma clara el circuito y su funcionamiento, este deberá ser subido a una plataforma digital (P.E YouTube).
 - o El estudiante debe aparecer en el video y explicar el funcionamiento de este, así como las pruebas que vaya realizando.
 - o Explicar cómo fue que implementaron el circuito en la placa.
- + La parte frontal se desplegará en un display de siete segmentos de tipo cátodo.
- + La parte posterior se desplegará en un display de siete segmentos de tipo ánodo.
- + **Para la parte de mostrar el display queda restringido el uso del display que trae la librería de Proteus, asimismo el uso en fisico para mostrar en protoboard.**

La documentación por entregar deberá ser en forma digital y deberá contener:

1. Caratula.
 - Nombre de cada integrante con ponderación de parte del encargado del grupo sobre su desempeño durante la práctica.
2. Introducción
3. Contenido
 - Funciones booleanas
 - Mapas de Karnaugh
 - Diagramas del diseño del circuito
 - Equipo Utilizado
 - Presupuesto
 - Gastos totales
 - Aporte individual de cada integrante
4. Conclusiones

Requerimientos Mínimos

- Para tener derecho a calificación deben de entregar la documentación.

Observaciones

- + **Copias totales o parciales tendrán una nota de 0 y serán reportadas a escuela.**
- + El simulador debe ser Proteus.
- + Para asegurar que todos los integrantes hayan realizado la práctica, el día de la calificación se harán preguntas sobre aspectos utilizados en la elaboración de la práctica, las cuales se considerarán en la nota final. En caso no responder correctamente, se restará un cierto porcentaje a la nota obtenida.
- + Se tomará en cuenta la presentación de los circuitos y la creatividad para elaborar el Display.
- + La entrega de la documentación se hará por medio de una tarea publicada en UEDI, el formato del archivo deberá ser: [ORGA]P#_G#.pdf
- + El horario de la calificación será publicado el día de la entrega.
- + La placa deberá tener grabada la frase: "S1_2022_Grupo#"
- + Uso de placa perforada tendrá una penalización del 40% sobre la nota obtenida.
- + Incluir diseño de la placa en los archivos a entregar, así como el pdf del diseño.

PARA LOS CIRCUITOS EN PROTEUS

- + **NO SE PUEDE UTILIZAR LOGICSTATE PARA DAR VOLTAJE. SOLO LOGICPROBE PARA INDICAR EL RESULTADO DE LA FUNCIÓN.**

Enviar archivo con el código utilizado para la práctica y manual técnico antes de las 23:59 horas del viernes 11 de febrero 2022, [ORGA]P1_G#.rar, UEDI – 1 por grupo.