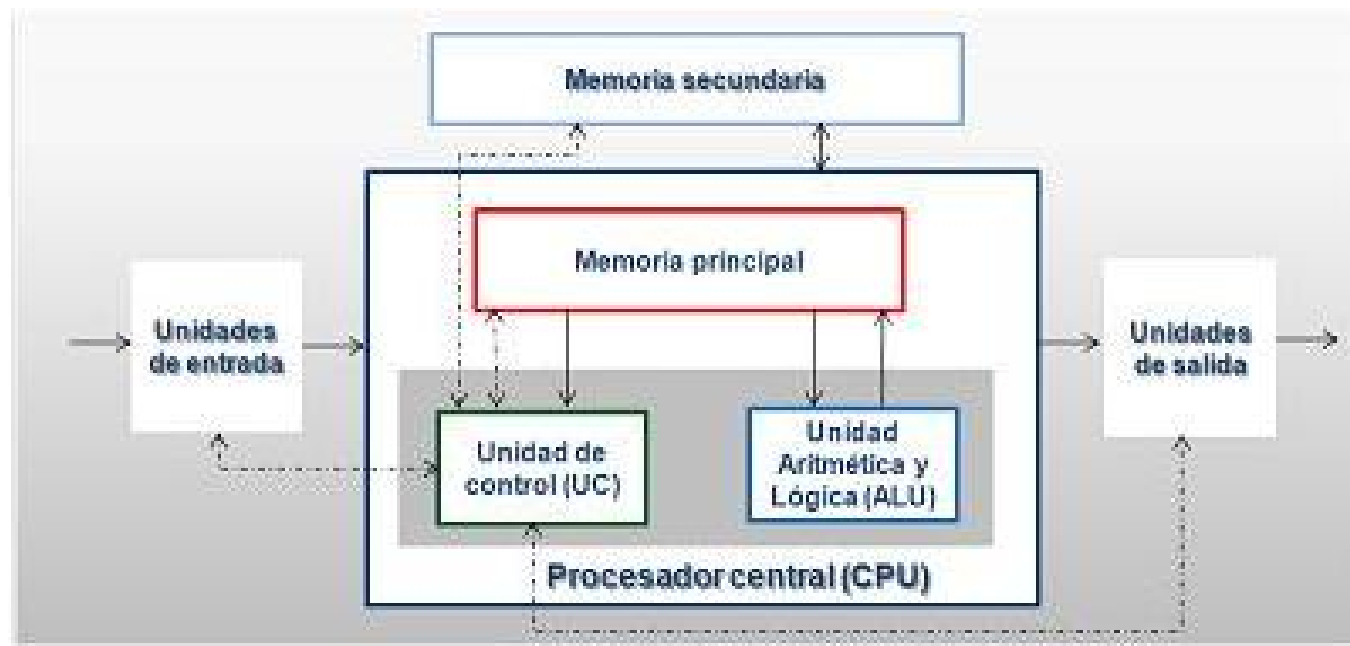


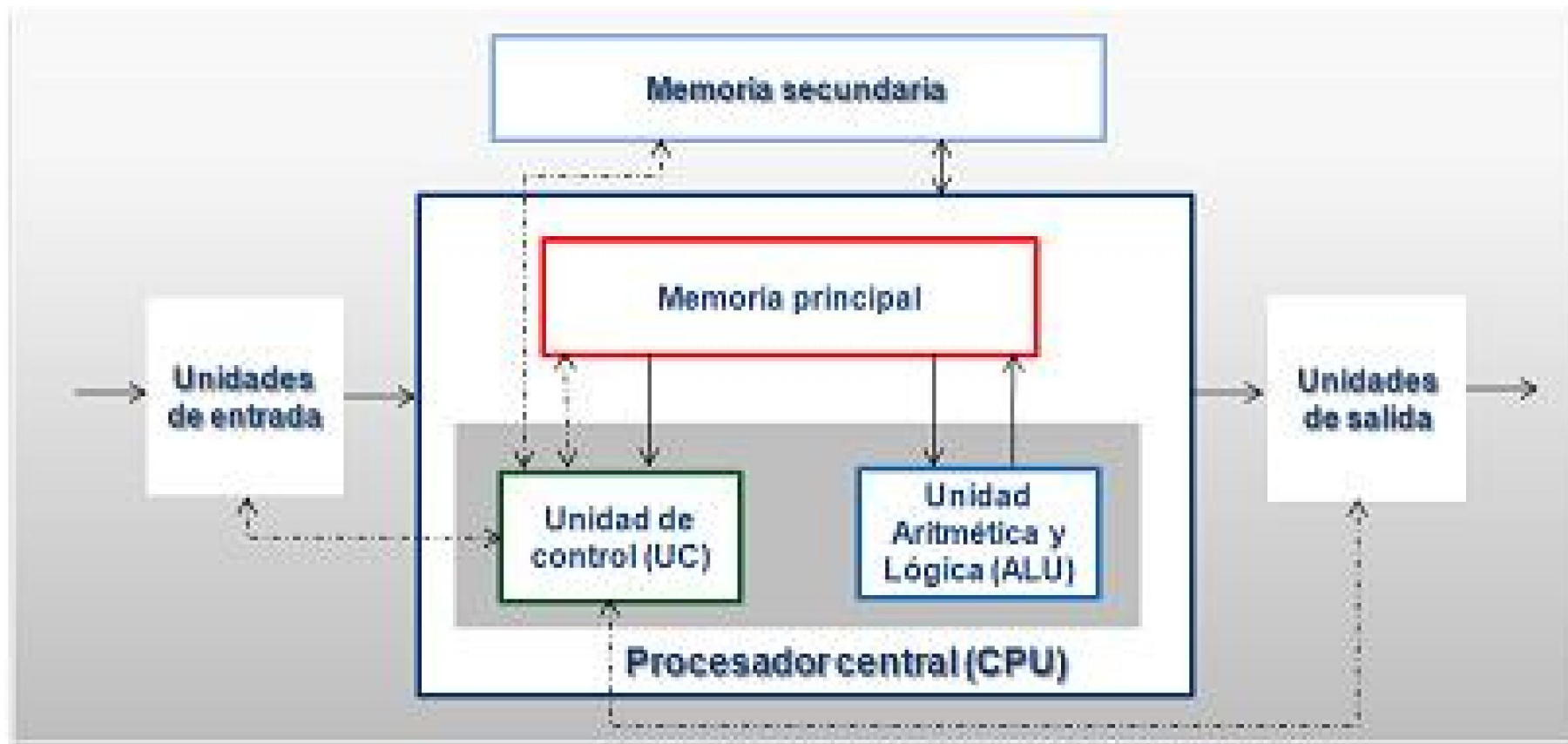
Arquitectura Von Neumann

- John Von Neumann (1903-1957) colaborador de varios ordenadores en la 2ª Guerra Mundial.
- 1946 publica artículo con los principios generales de diseño de un ordenador.
- Máquina controlada por conjunto de instrucciones, con pequeño número de elementos de proceso.
- Programa se almacena en el ordenador (Dentro del ordenador), datos + instrucciones, en código binario.
- Cambio de un programa a otro implica cambio en valores de MM, no cambio manual de clavijas.

- Estos principios con aportaciones tecnológicas se han mantenido vigentes hasta la actualidad.

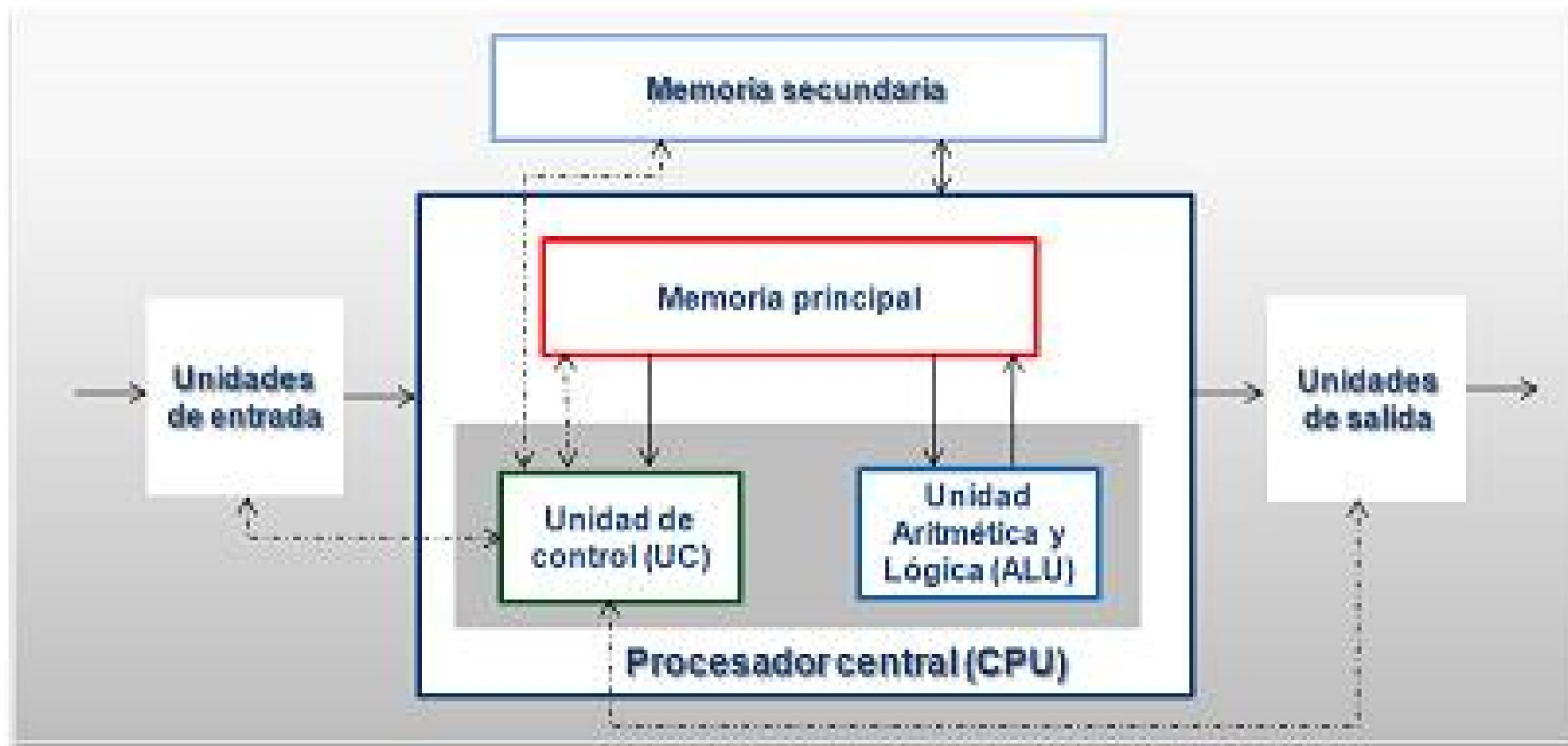


- 5 partes básicas: memoria, unidad aritmética-lógica (ALU), unidad de control(UC) y unidades de entrada y salida.
- **Unidad de Entrada:** Dispositivos donde se introducen datos e instrucciones. Se transforma la información de entrada en señales binarias.
- **Unidad de Salida:** Dispositivos donde se obtienen los resultados de los procesos realizados a la información. Transforman señales binarias en caracteres escritos o visualizados inteligibles por un humano o por otra máquina.

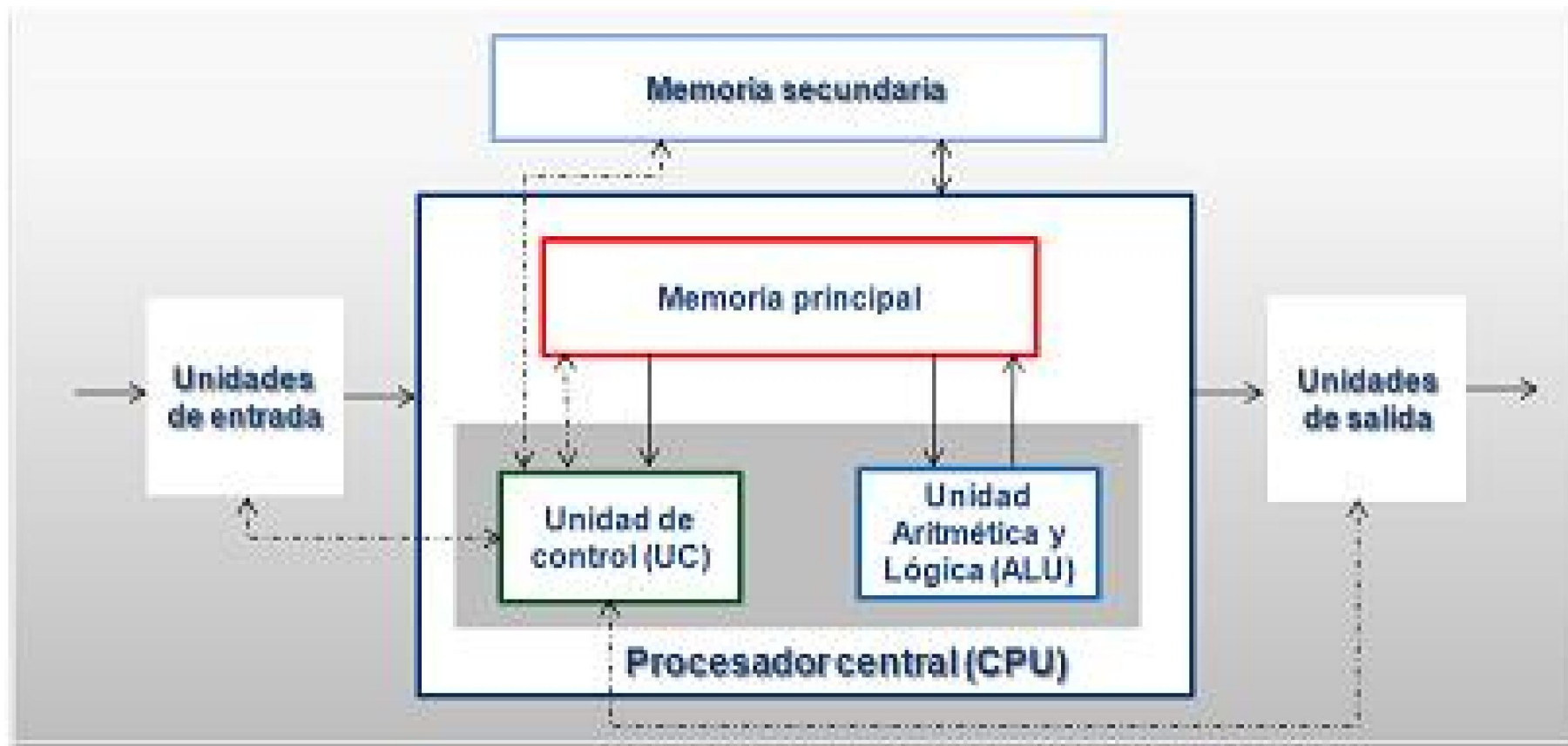


- **Unidad de Procesamiento Central (CPU):** Manipula los datos gracias a capacidad ejecutar tareas básicas (operaciones incluidas en sus circuitos contenidos en un chip (microprocesador)). Estos microprocesadores están constituidos por la **Unidad de control (UC)** y **Unidad Aritmético Lógica (ALU)**.
- **Unidad de control (UC):** Administra y coordina recursos y actividades del ordenador. Dirige el flujo de información en la máquina. Identifica instrucciones, supervisa la ejecución de estas y detecta señales de control procedentes del resto de unidades.

- Durante la ejecución de un programa sigue el ciclo:
 1. Captar de memoria una a una las instrucciones.
 2. Identificar unidades involucradas en cada operación de la instrucción.
 3. Generar, de acuerdo con código de operación y señales de estado, las correspondientes señales de control.



- **Unidad Aritmético Lógica (ALU):** Contiene circuitos electrónicos para operaciones aritméticas y lógicas básicas.
- También grupo de registros (pequeñas memorias) guardan datos a procesar por cada instrucción.
- Deja en dos registros los operandos de una suma y el resultado más tarde en uno de los registros.



- **Memoria:** Guarda programas y datos de manera eficiente.
- Registros de CPU muy pequeños, si hay necesidad de grandes cantidades de espacio es necesaria la memoria.
- Información codificada en binario en grupos de 8 bits (byte/octeto)
- 2 tipos: Principal y secundaria.

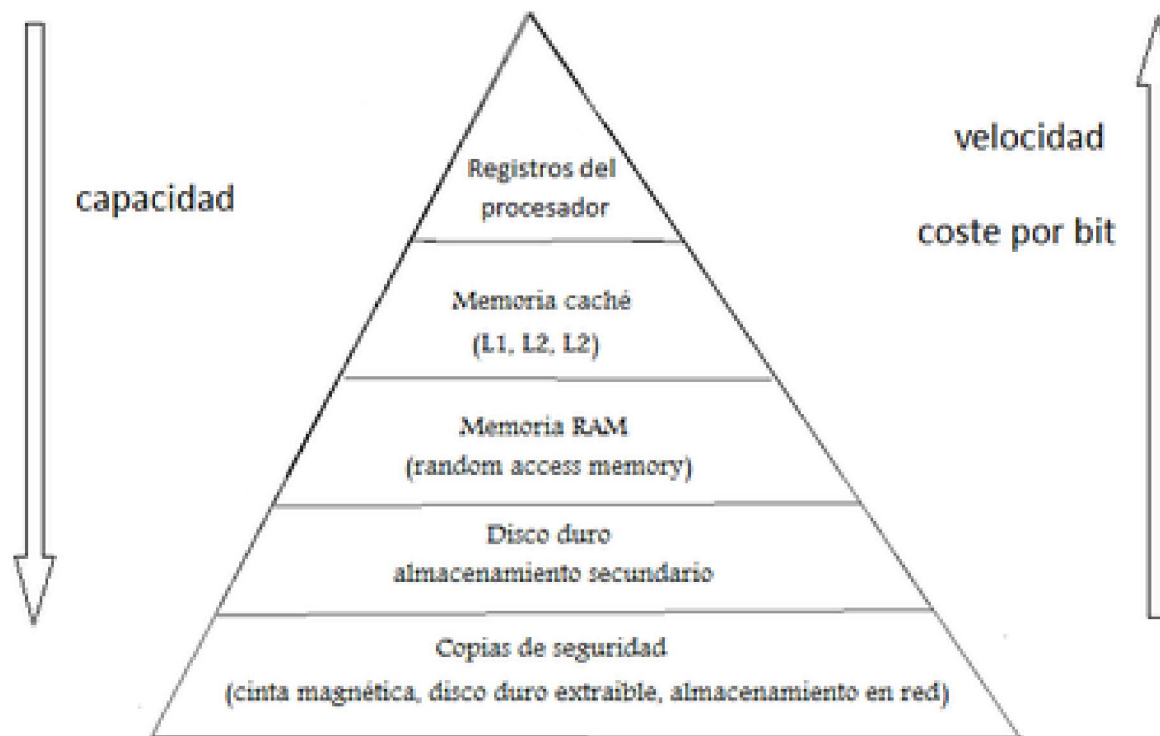
1. Principal: Almacena los datos y el programa ejecutándose en cada momento. Es la más rápida y transferencias optimizadas con CPU.
 - Dividida en celdas llamadas también palabras de memoria de longitudes variables coincidiendo con múltiplos de 8 bits.
 - Clasificación en función de permanencia de información:
 - a) No volátil. Siempre conservan datos aún con ordenador apagado.
 - b) Volátil. (La mayor parte). Al apagar pierden el contenido.

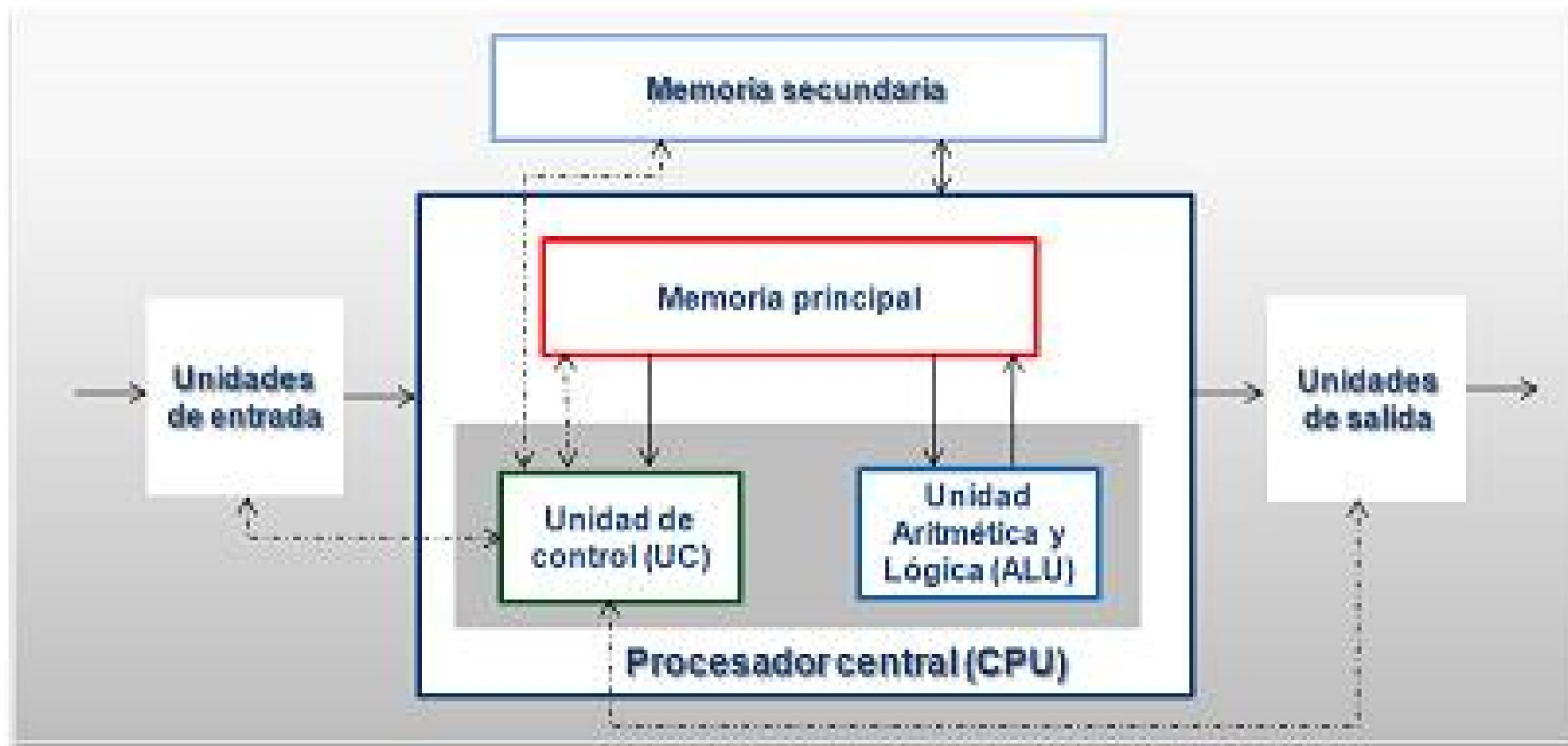
- Clasificación en función de operaciones permitidas:
 - a) Solo lectura. (Read Only Memory ROM). No volátiles. Una vez grabada la información no puede modificarse. Arranque.
 - b) Lectura y escritura. (Random-Access Memory). Volátil. Propósito guardar distintos programas y datos. Acceso aleatorio ya que no es secuencial sino que CPU indica la dirección exacta en la que leer o escribir.
- Lectura no destructiva.
- Escritura(RAM) destructiva.

2. Secundaria (Externa, masiva).

- Memoria principal muy rápida con poca capacidad de almacenamiento.
- Guardar grandes cantidades de información.
- Discos, cintas magnéticas.
- Lentas (mil veces más) y con gran capacidad de almacenamiento.
- Datos y programas se graban para no volver a introducirlos al volver a ejecutar el programa, solo leerlos de disco o cinta.

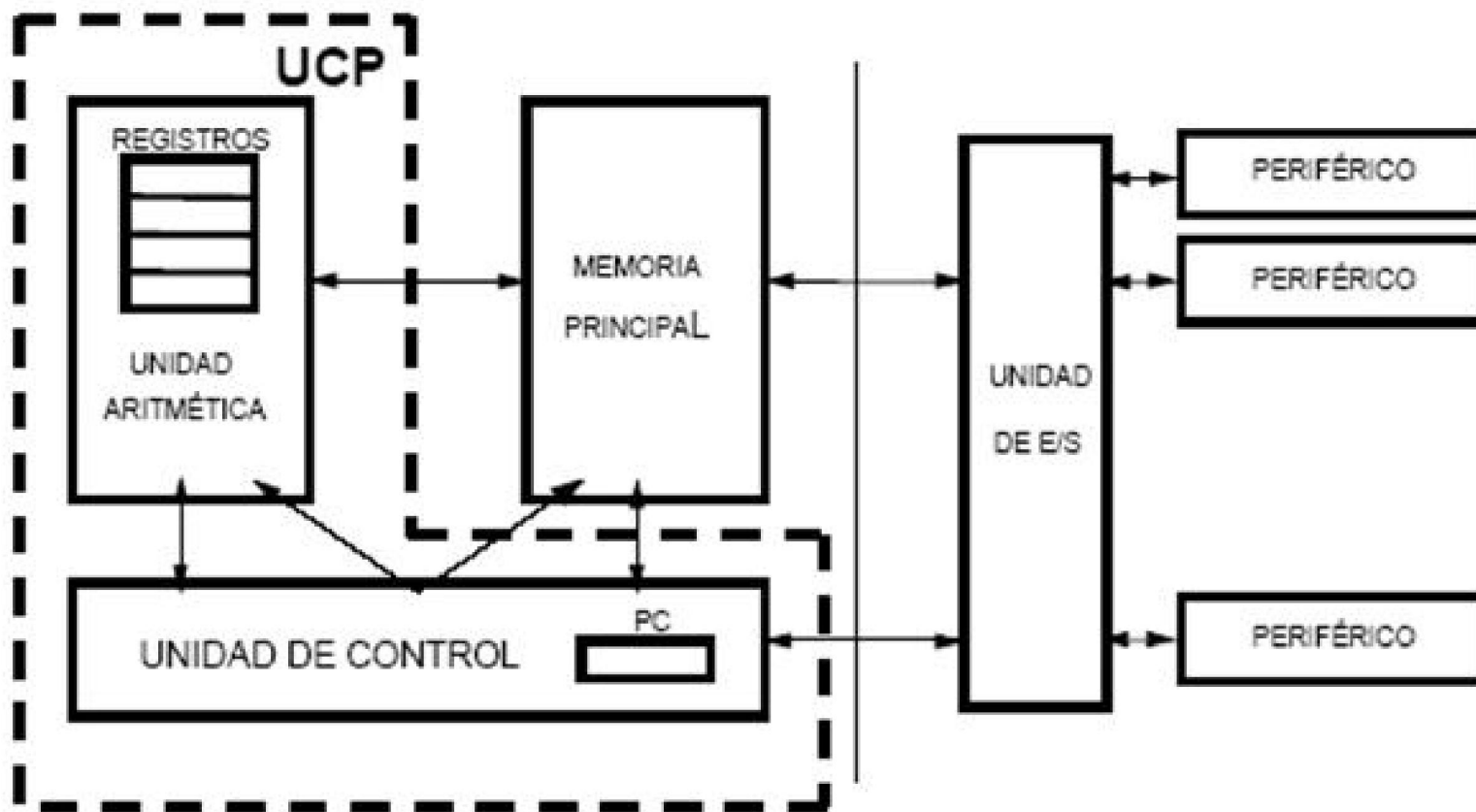
JERARQUÍA DE MEMORIA DEL COMPUTADOR





- **Buses**

- Conectan unidades para intercambio de información (datos, direcciones y control).
- Paralelo (varios bits al mismo tiempo).
- Palabra: Unidad de transferencia de información.
- Longitud de palabra (bits) indica tamaño de datos opera ALU, y tamaño de datos transferidos entre MM y CPU.
- Tamaño palabra condiciona tamaño de buses(hilos).
- Bus de datos, de direcciones y de control.



Evolución histórica de los ordenadores

- **1ª Generación (1940 – 1955)**
- Sin sistema operativo.
- Programación con tarjetas perforadas en lenguaje máquina.



Evolución histórica de los ordenadores

- **2ª Generación (1955 – 1964)**
- Aparición del transistor (ordenadores más estables y potentes).
- Aparecen los S.O. y el lenguaje ensamblador y los lenguajes de programación COBOL y FORTRAN.
- S.O. muy simples de proceso por lotes (batch) que detectan e interpretan las tarjetas de control.
- Almacenamiento en cintas.

Evolución histórica de los ordenadores

- **3ª Generación (1965 – 1974)**
- Aparición del circuito integrado.
- Programación en lenguajes de alto nivel BASIC, C, PASCAL, LISP.
- SS.OO. Multiprogramados, varios procesos a la vez ejecutándose.
- Almacenamiento en disco.

Evolución histórica de los ordenadores

- **4ª Generación (1975 – 1995)**
- Revolución de los microprocesadores.
- Aparecen los lenguajes de cuarta generación, ADA, SQL, no procedimentales.
- Primeras redes de ordenadores, y los SO de red y distribuidos.
- Aparición de UNIX y MSDOS.
- Se desarrolla la multiprogramación, multitarea, procesamiento interactivo, memoria virtual, etc.
- Aparecen los SGBD.

Evolución histórica de los ordenadores

- **5ª Generación (1995 –)**
- Revolución del PC, universalización del uso de las redes de datos (Internet).
- Aparecen los lenguajes orientados a objetos (C++, SmallTalk, etc.)
- SO con entornos gráficos de usuario (GUI).
- Windows 3.1, W95, W98, WXP, Vista, W7, W8, W10.
- Solaris, Linux (Ubuntu, Debian,...)
- Android, iOS, Windows Mobile, Symbian OS.

UCP Unidad Central de Proceso

- Verdadero núcleo del ordenador.
- Ejecuta instrucciones del programa.
- Últimamente en una unidad física (pastilla de circuito integrado) microprocesador.
- Varía de unos ordenadores a otros (familias de ordenadores con mismo microprocesador).
- Características comunes: Velocidad de proceso, juego de instrucciones, bus de direcciones, bus de datos, registros y líneas de interrupción.

UCP Unidad Central de Proceso

- **Velocidad de proceso:** Frecuencia con la que un oscilador marca el ritmo de funcionamiento de la UCP. A mayor frecuencia, mayor velocidad de proceso. *Hz* (Hercio o ciclo por segundo), *KHz*, *GHz*.
- **Juego de instrucciones:** Instrucciones que cada CPU es capaz de interpretar. Programa debe adecuarse a instrucciones de CPU, sino recompilado.
- **Bus de direcciones:** Determina cantidad máxima de memoria que puede gestionar directamente la CPU.
- **Bus de datos:** Número máximo de bits que puede acceder CPU en una sola operación de lectura o escritura.

UCP Unidad Central de Proceso

- **Registros:** Serie de registros para el almacenamiento de datos e instrucciones.
- **Líneas de interrupción:** Instrucciones programadas en CPU para interrumpir funcionamiento normal. Detienen ejecución de un programa y atienden situación excepcional (Periféricos).

UCP Unidad Central de Proceso

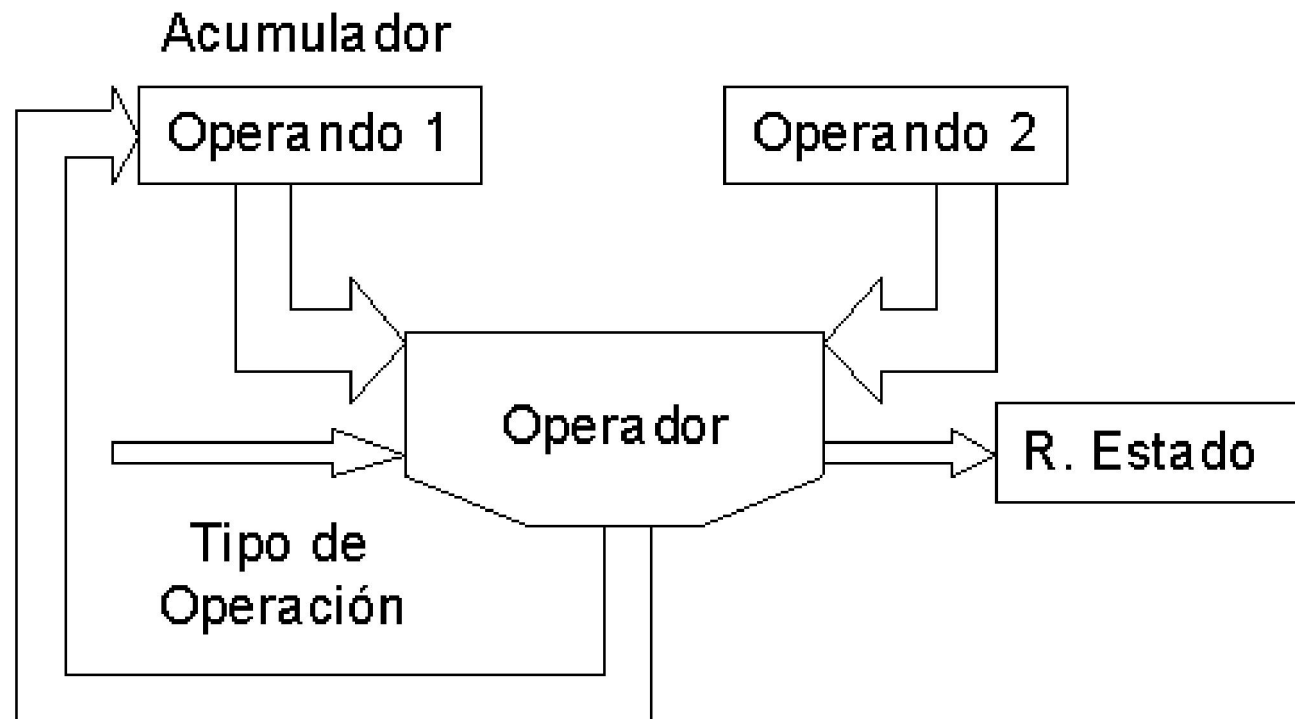
- **Unidad Arimético Lógica (UAL ó ALU).**
- Realiza todas las operaciones que precisan las instrucciones del repertorio del ordenador
 - Aritméticas (+, -, *, /, cambio de signo o negación)
 - Lógicas (AND, NOT, OR, XOR)
 - De desplazamiento (circular, lógico o aritmético)
- Normalmente entre dos operandos, con resultado en función de la operación seleccionada.

UCP Unidad Central de Proceso

- **Unidad Arimético Lógica (UAL ó ALU).**
- Dos tipos de elementos:
- **Circuito operacional.** Realiza las operaciones. Combinacionales si salidas dependen exclusivamente de entradas y Secuenciales cuando depende de entradas y estado anterior.
- **Registros.** Dispositivos de almacenamiento temporal de información binaria. **Acumulador y Registro de estado.**

UCP Unidad Central de Proceso

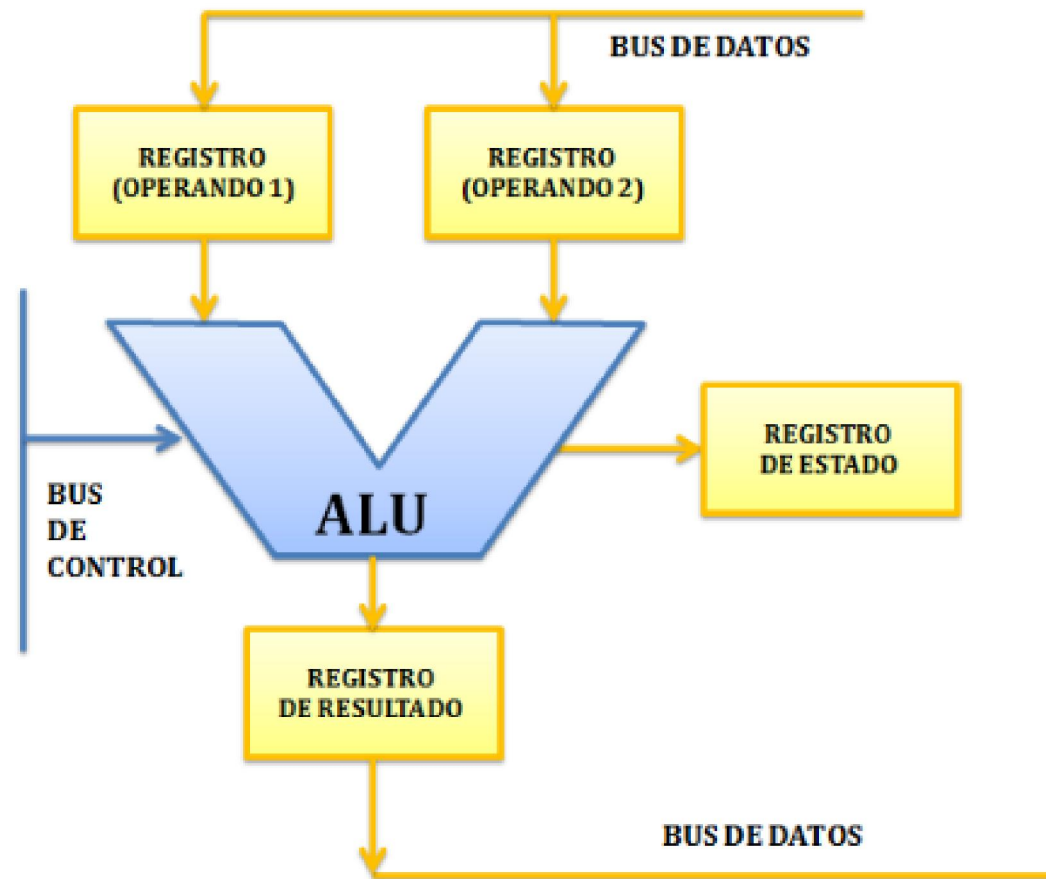
- **Unidad Arimético Lógica (UAL ó ALU).**



UCP Unidad Central de Proceso

- **Unidad Arimético Lógica (UAL ó ALU).**
- **Acumulador.** Tamaño coincide con longitud de palabra del procesador, que es la de los operandos de la ALU.
- Contiene uno de los operandos y después el resultado de la operación
- **Registro de estado.** Contiene señalizadores o flags informan condición especial al realizar una operación la ALU. Los más usuales:
- **Acarreo (C):** Se ha producido un acarreo al sumar o restar los dos bits de más peso de los operandos.
- **Cero (Z):** Se pone a 1 si el resultado de operación es 0.
- **Paridad (P):** 1 o 0 según los unos o ceros que tiene el resultado de op.

UCP Unidad Central de Proceso



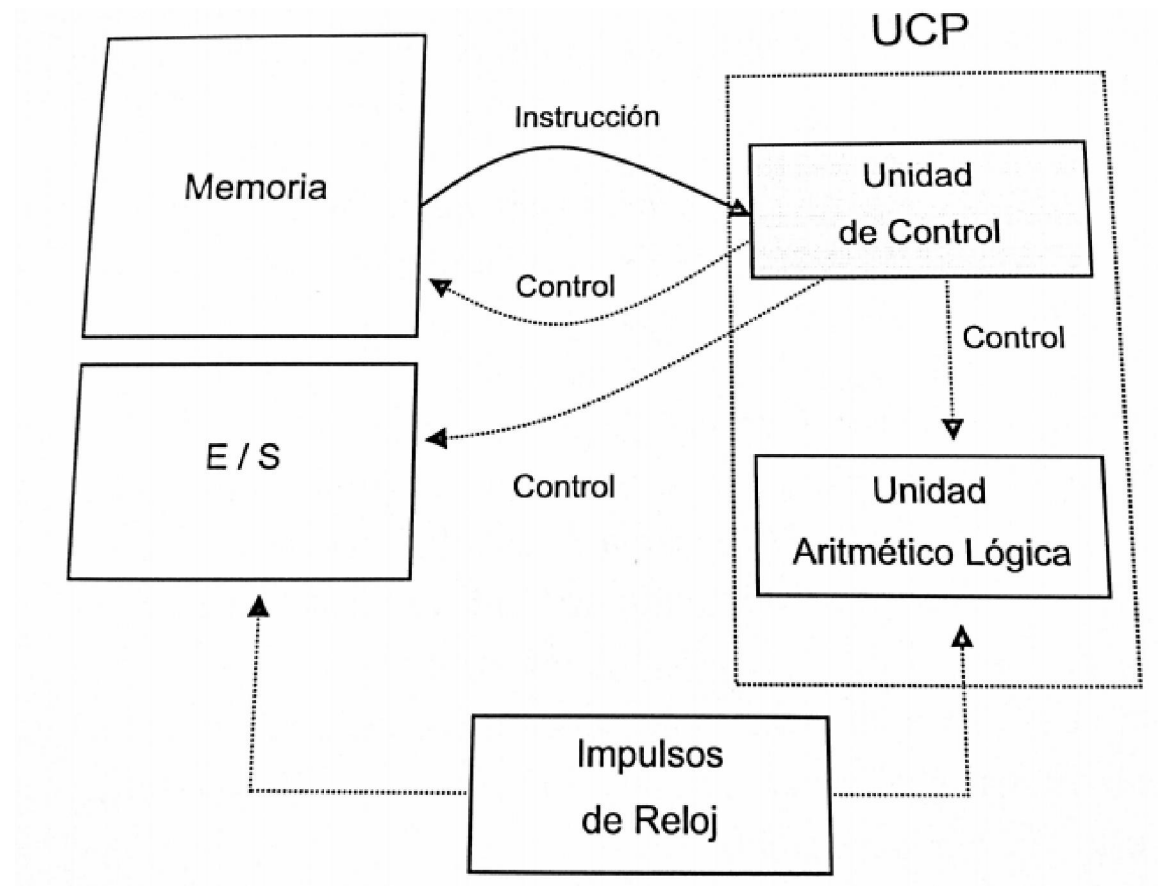
UCP Unidad Central de Proceso

- **Unidad Arimético Lógica (UAL ó ALU).**
- Registro de estado mismo tamaño que palabra del procesador, sólo algunos bits actúan como señalizadores, los demás indiferentes.
- En CPU existen registros de propósito general para almacenar datos y direcciones empleados con alta frecuencia en el programa en curso. Aceleran el proceso al no tener que usar memoria principal.
- **Contador de programa:** Dirección de la memoria principal donde se encuentra el código de la siguiente instrucción a ejecutar.
- **Registro de direcciones de datos:** Almacena dirección de memoria donde se encuentra un dato o donde se va a guardar.
- [Simulador](#)

UCP Unidad Central de Proceso

- **Unidad de Control UC.**
- Interpreta las instrucciones del programa y gobierna la ejecución de éstas.
- Funciones específicas:
 - Recibir de memoria el código de instrucción a ejecutar.
 - Interpretar y decodificar cada instrucción.
 - Generar señales para otros elementos MM, ALU, E/S, etc.
 - Actuar frente a situaciones anómalas y gestionar las interrupciones y comunicación con periféricos.

UCP Unidad Central de Proceso

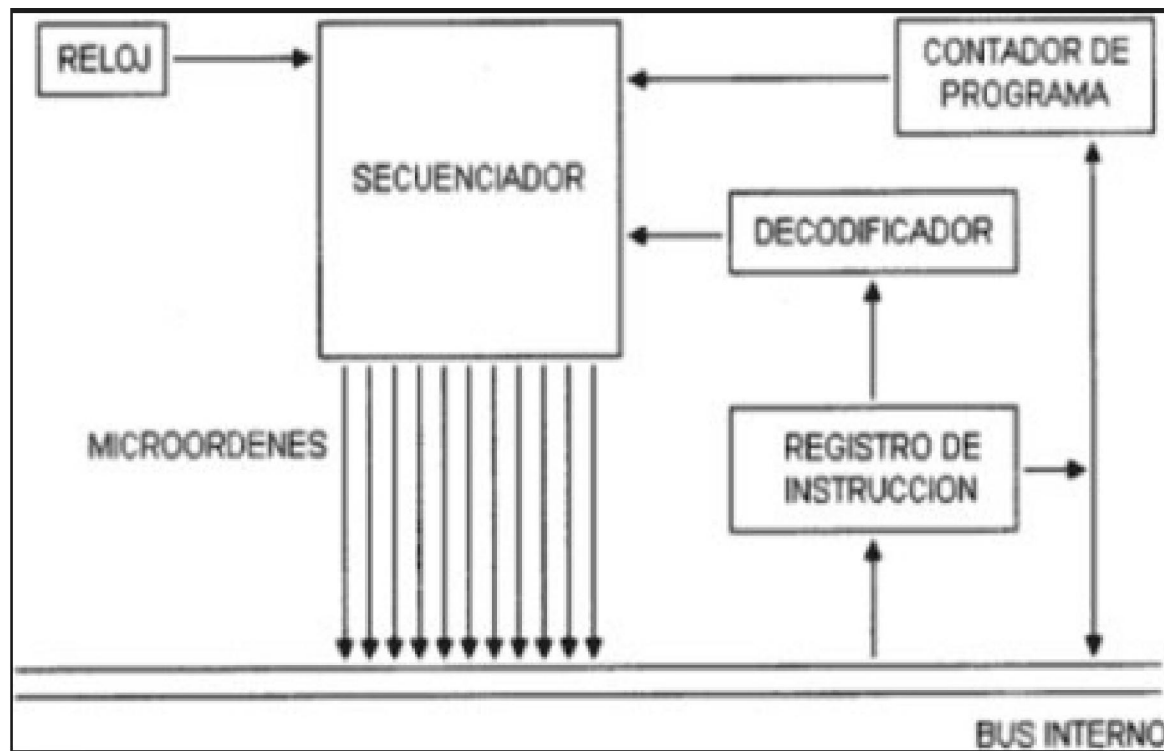


UCP Unidad Central de Proceso

- **Unidad de Control UC. Componentes.**
- **Contador de programa (PC).** Dirección de siguiente instrucción a ejecutar.
- **Registro de instrucción (RI).** Instrucción que se está ejecutando.
- **Decodificador (D).** A partir del código de instrucción en curso y según estado de dispositivos que participan, genera señales de control para ejecutar la instrucción.
- **Reloj (R).** Genera pulsos eléctricos que determinan el momento en que se va a ejecutar cada paso.
- **Secuenciador (S).** Genera órdenes muy elementales que permiten ejecutar la instrucción de forma síncrona con el reloj.

UCP Unidad Central de Proceso

- **Unidad de Control UC.**



UCP Unidad Central de Proceso

- **Unidad de Control UC.**

1. UC recibe de MM (bus de datos) el código de instrucción en curso (viene de posición indicada en PC).
2. La instrucción pasa al RI.
3. Se incrementa el PC automáticamente cada vez que vuelca su contenido.
4. Decodificador traduce la instrucción a operaciones elementales
Ejecución de instrucción se hace en sucesivas etapas llamadas operaciones elementales o microinstrucciones (máx. 1 ciclo reloj).
5. Secuenciador distribuye señales de control a los elementos del sistema.

UCP Unidad Central de Proceso

- **Unidad de Control UC.**
- Operaciones elementales son de dos tipos:
- De transferencia de información. Establecen camino de comunicación (bus de datos) entre origen y destino. Frecuente entre registros y memoria. MM recibe señales CICLO comienzo de operación de lectura/escritura, LECT lectura de posición marcada por el bus de direcciones y ESCR escritura.
- De procesamiento. Se hace ejecutar una operación (envía señal) a la ALU con los datos de los operandos y se obtiene el resultado.

UCP Unidad Central de Proceso

- **Unidad de Control UC. Diseño.**
- Diseño de UC implica conocimiento exhaustivo del repertorio de instrucciones a interpretar ya que UC deberá reconocer de qué instrucción se trata analizando el código de operación, estado de los señalizadores, etc.
- 2 métodos:
- **Con lógica cableada:** Diseño clásico emplea recursos de electrónica digital (puertas, registros, multiplexores,...). Complejidad de diseño y caro. Velocidades muy altas de proceso. En grandes computadoras prima potencia de cálculo frente a coste.

UCP Unidad Central de Proceso

- **Unidad de Control UC. Diseño.**
- **Microprogramada.** Se usa memoria (Memoria de Control) grabada en ROM, almacena en cada posición el valor de señales de control a generar en cada estado o microinstrucción. Ejecución se reduce a lectura de varias posiciones de memoria de control. Simplifica el diseño y reduce costes.
- Decodificador selecciona posiciones de MM de Control que corresponden con las operaciones elementales que integran la instrucción que se está ejecutando. Secuenciador distribuye las señales de control que provienen de la lectura de las posiciones de la Memoria de Control a los elementos del sistema.

UCP Unidad Central de Proceso

- **Buses.**
- Elementos divididos en bloques que deben comunicarse para realizar tareas.
- Buses son vías de comunicación. 3 tipos:
- De datos: Operandos e instrucciones leídos de memoria o enviados a ella o a algún periférico. Bidireccional. Número de cables en paralelo condicionan la longitud de palabra con la que puede trabajar CPU.
- De direcciones: Dirección donde se va a leer o grabar un dato. Unidireccional.
- De control: Señales de control y estado. Bidireccional.

UCP Unidad Central de Proceso

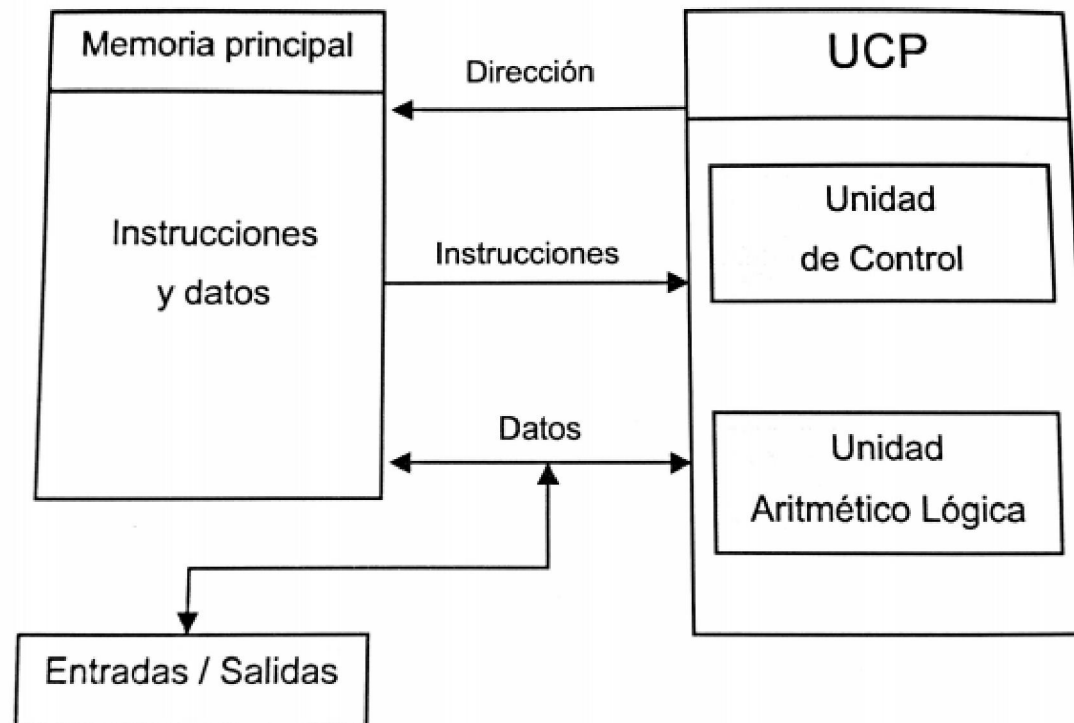
- **Unidad de Control UC. Estructura.**
- **Evolución.**
- **1ª Etapa:**
- Mayor actividad corresponde a la UC y la MM.
- UC envía a MM Dir. Instrucción, recibe su código, lo interpreta y en fase de ejecución selecciona la operación para la ALU, busca los operandos y almacena el resultado.
- Datos e instrucciones van y vienen entre MM y UC.
- E/S dan y reciben datos.

UCP Unidad Central de Proceso

- **Unidad de Control UC. Estructura.**
- **Evolución.**
- **1ª Etapa:**
- Tecnología basada en válvulas de vacío.
- Tiempo de respuesta entre UCP y MM similar al usar la misma tecnología.

UCP Unidad Central de Proceso

- **Unidad de Control UC. Estructura.**
- **Evolución.**
- **1ª Etapa:**

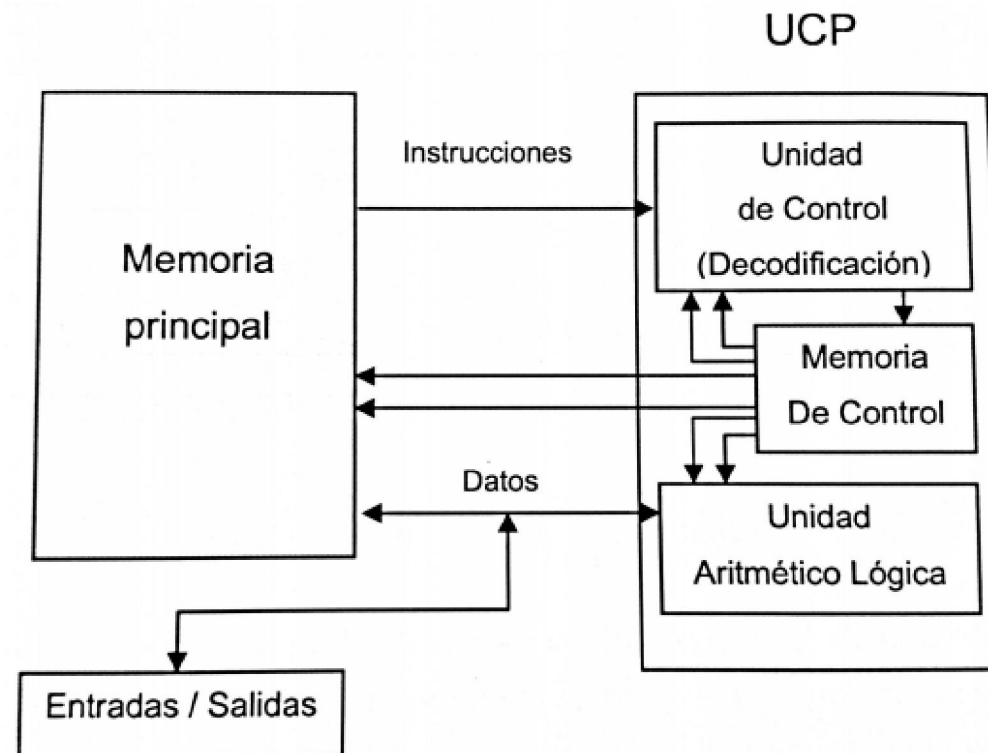


UCP Unidad Central de Proceso

- **Unidad de Control UC. Estructura.**
- **Evolución.**
- **2ª Etapa:**
 - Tecnología UC circuitos integrados, MM núcleos de ferrita con elevados tiempos de acceso. Vel. MM 10 veces menor que UC.
 - Para solucionarlo, CISC(Juego de instrucciones complejo), reducen nº de consultas a MM principal.
 - UC dispone de MM de control que almacenaba los códigos de las operaciones elementales en que se descompone cada instrucción.

UCP Unidad Central de Proceso


- **Unidad de Control UC. Estructura.**
- **Evolución.**
- **2ª Etapa:**

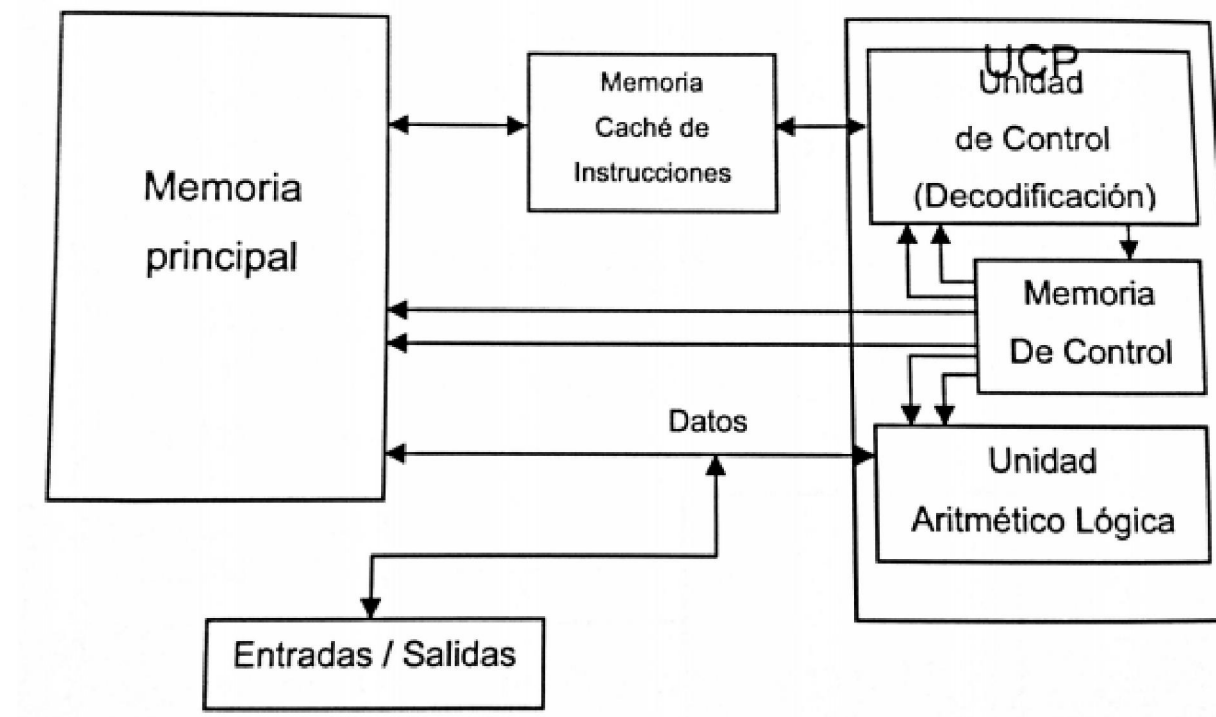


UCP Unidad Central de Proceso

- **Unidad de Control UC. Estructura.**
- **Evolución.**
- **3ª Etapa:**
 - MM electrónicas rápidas intentando igualar velocidad con UCP.
 - Aparece MM caché (5-10 veces más rápida que MM ppal) para contener inf. más solicitada por UCP.
 - Aumento de velocidad hace decaer interés por CISC.

UCP Unidad Central de Proceso

- **Unidad de Control UC. Estructura.**
 - **Evolución.**
 - **3ª Etapa:**
- 
- The diagram shows a square block representing a control unit. An arrow points from the right towards the block, indicating an input signal.

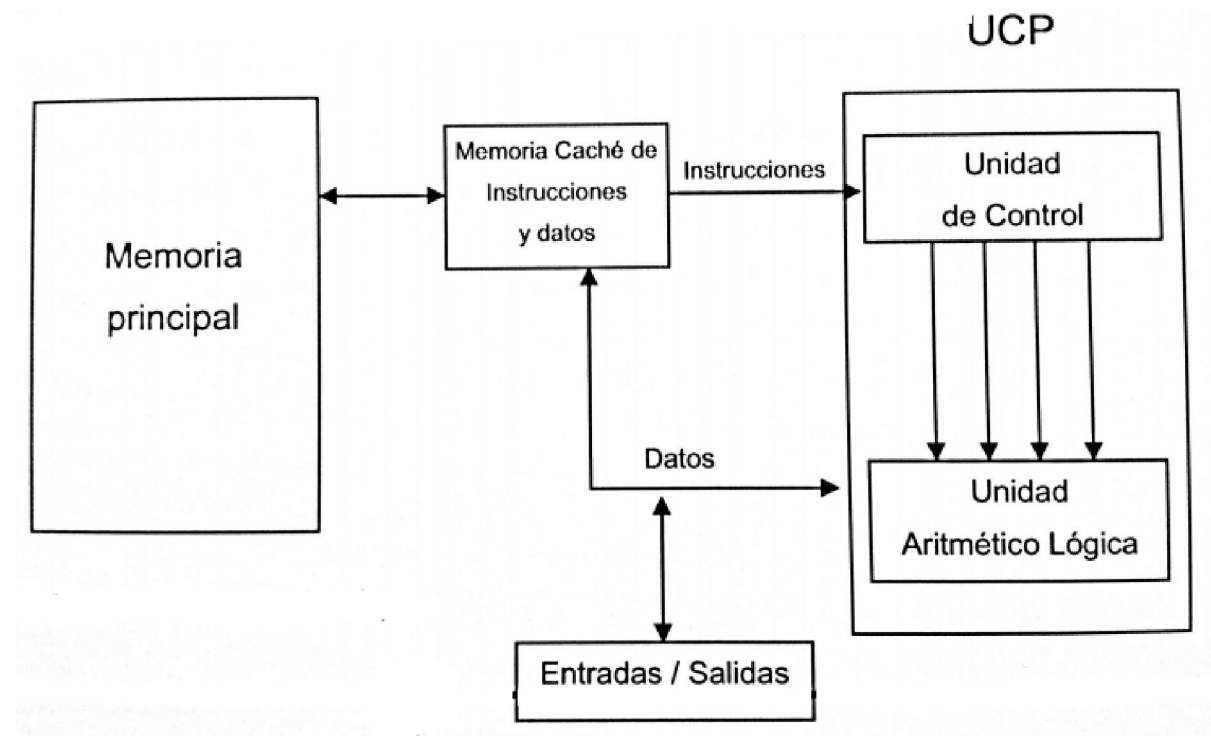


UCP Unidad Central de Proceso

- **Unidad de Control UC. Estructura.**
- **Evolución.**
- **4ª Etapa:**
 - Todas instrucciones son sencillas, se abandona uso MM control.
 - Mínimo número de instrucciones.
 - Ampliación de caché para contener tb datos.
 - RISC (Juego de instrucciones reducido) Sólo disponen de instrucciones máquina más importantes ejecutadas por HW.
 - ALU con mayor nº registros internos para reducir accesos a MM.

UCP Unidad Central de Proceso

- **Unidad de Control UC. Estructura.**
- **Evolución.**
- **4ª Etapa:**



UCP Unidad Central de Proceso

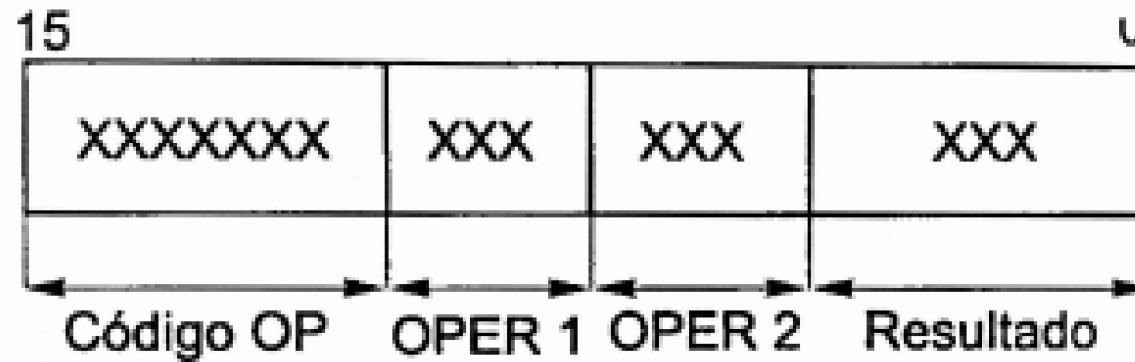
- **Unidad de Control UC. Instrucciones.**
- Instrucción y datos conjuntos de bits.
- Instrucciones envían desde MM a UC donde se interpretan y producen señales de gobierno para dispositivos.
- Datos serán operandos o resultados de instrucciones. Operandos se envían a ALU, resultados a MM normalmente.
- Dependiendo de arquitectura de ordenador UCP funciona con un nº de bits determinado(palabra) 8, 16, 32 ó 64 bits.
- Instrucciones como datos pueden constar de una o varias palabras.

UCP Unidad Central de Proceso

- **Unidad de Control UC. Instrucciones.**
- Instrucciones almacenadas en MM ppal de manera secuencial para ser ejecutadas en el orden del programa.
- Bits que forman instrucción se dividen en varios campos, cada uno indica un valor de la instrucción correspondiente.
- En todas un campo Código de Operación que indica tipo de operación lógica o aritmética a realizar.
- Demás campos son operandos fuente y destino.

UCP Unidad Central de Proceso

- **Unidad de Control UC. Instrucciones.**



- Código de operación 7 bits.
- Operandos y resultado 3 bits cada uno.

UCP Unidad Central de Proceso

- **Unidad de Control UC. Instrucciones.**
- Cuando llega a la UC descompone la instrucción en campos para interpretarlos.
- Al interpretar indica a la ALU la operación a realizar, dirección de los operandos de entrada y posición para depositar el resultado.
- Hecho esto, el contador de programa (PC) determina dirección de siguiente instrucción a ejecutar.

UCP Unidad Central de Proceso

- **Fases ejecución de Instrucciones.**
- 5 fases.
- **1. Búsqueda de la instrucción.**
- Se localiza código binario de la instrucción en MM ppal.
- PC deposita en bus de direcciones la dirección de instrucción a ejecutar.
- Instrucción pasa a registro IR.
- Se decodifica dir. MM, se lee posición y su contenido es transferido por bus de datos a UC.

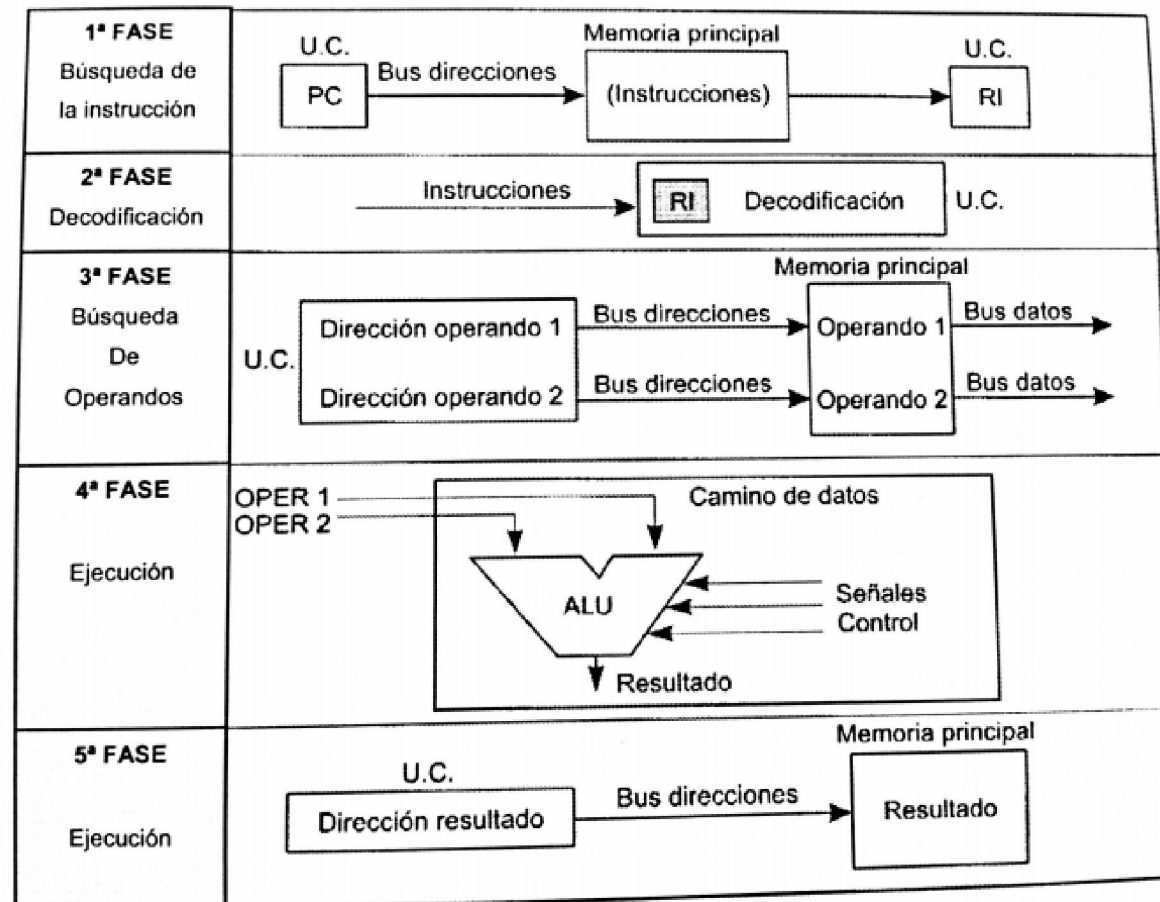
UCP Unidad Central de Proceso

- **Fases ejecución de Instrucciones.**
- **2. Decodificación.**
- UC interpreta instrucción recibida.
- **3. Búsqueda de operandos.**
- UC busca el valor de operandos indicando en bus de direcciones lo que indican los campos de la instrucción.
- Operandos llegan a ALU por bus de datos.

UCP Unidad Central de Proceso

- **Fases ejecución de Instrucciones.**
- **4. Ejecución.**
- UC genera órdenes a ALU indicando tipo de operación.
- ALU genera resultado.
- **5. Resultado a MM (normalmente).**
- Se indica a MM la dirección del resultado (obtenido de instrucción) por el bus de direcciones.
- Por bus de datos se envía el resultado.

UCP Unidad Central de Proceso



Funcionamiento de la UCP

- Resumen de funcionamiento 1
- Resumen
- Resumen de funcionamiento 2
- Resumen 2

UCP Unidad Central de Proceso

- **Unidad de Control UC.**
- Potencia de procesador se mide en instrucciones procesadas en una unidad de tiempo, se suele medir en MIPS (Millones de Instrucciones por Segundo).
- **MIPS** = $(N^{\circ} \text{ de Instrucciones} / \text{Tiempo (s)}) * 10^{-6}$
- **Frecuencia (Hz)** = $\text{Ciclos} / \text{Tiempo (segundos)}$
- **Tpo de un ciclo (s)** = $1 / \text{Frecuencia (Hz)}$
- **CPI** (Ciclos por instrucción) = $\text{Frecuencia} / N^{\circ} \text{ de Instrucciones}$
- **Tpo medio instrucción** = $\text{CPI} * \text{Tpo de un ciclo} = \text{CPI} / \text{Frecuencia}$

UCP Unidad Central de Proceso

- **Gestión de interrupciones.**
- Mecanismo para detener ejecución normal del procesador.
- Procesador antes de traer nueva instrucción comprueba si existe alguna interrupción.
- Si existe procede a tratarla (procesador + sistema operativo).
- Puede interesar que el procesador no sea interrumpido, deshabilitar interrupciones.

UCP Unidad Central de Proceso

- **Gestión de interrupciones.**
- Al tratar interrupción:
- Procesador recibe orden de interrupción.
- Identificación de la procedencia.
- Procesador guarda información del programa en curso.
- Ejecución de la rutina de interrupción.
- Restauración del programa que estaba en curso, valores y contexto.

UCP Unidad Central de Proceso

- **Gestión de interrupciones.**
- Tipos de interrupciones:
- De programa: Producidas durante la ejecución de una instrucción de un programa al realizar operaciones no válidas, desbordamientos, acceso a direcciones de memoria no permitidas, división por 0, etc...
- De reloj: Provocadas por el reloj interno del ordenador. Posibilitan realizar tareas secuencialmente con frecuencia determinada.
- De E/S: Provocadas por controladores E/S avisando de fin de operación propia de ellos.
- HW: Debidas a fallos del Hardware.