

Máquina virtual com memória cache

Este código implementa uma máquina virtual (interpretador) capaz de buscar, decodificar e executar um conjunto de instruções armazenado em uma memória cache, que foi construída para carregar informações da memória principal de programa.

O código e este documento foram desenvolvidos pelos alunos Amanda de Cássia Mendes Mota, Luiz Felipe Ribeiro de Oliveira e Milena Machado Ferreira, graduandos do 6º período do curso de Engenharia da Computação do Instituto Nacional de Telecomunicações - INATEL. Este trabalho tem como principal objetivo aprimorar os conhecimentos adquiridos na disciplina de Arquitetura de Computadores II.

Detalhes do set de instrução

Tipo: CISC

Tamanho das instruções: 32 bits

Código das instruções:

ADD: 0001

SUB: 0010

PROD: 0011

DIV: 0100

Estrutura da Instrução:

MSB					LSB	
(Tipo instr.)	(End. Mem 1)	(End. Reg 1)	(End. Mem 2)	(End. Reg 2)	(End Reg Dest.)	(End Mem Dest.)
4 bits	4 bits	4 bits	4 bits	4 bits	4 bits	8 bits

- Exemplo: 0b000100000000000010001001000000010 >>> 001|0000|0000|0001|0001|0010|00000010

- Realiza load da memória (0000 >> end. Mem 0) no registro (0000 >> end. Reg 0)
- Realiza load da memória (0001 >> end. Mem 1) no registro (0001 >> end. Reg 1)
- Realiza a soma (0001 >> tipo da instrução) e armazena no registro (0010 >> end. Reg 2)
- Realiza store do registrador (0010 >> end. Reg 0) na memória (00000010 >> end. Mem 0)

Explicação do carregamento da cache

Após utilizar o valor de PC para obter os valores de “linha”, “palavra” e “tag”, a função “validaDados” é chamada. Nela confere-se a autenticidade dos dados, caso estejam incorretos, a função “loadCache” é chamada e nela os dados são carregados a partir da memória de programa.

Estrutura da Cache

v	TAG	WORD1	WORD2	
1 bit	30 bit	32 bit	32 bit	LINHA 1
1 bit	30 bit	32 bit	32 bit	LINHA 0

Estrutura da TAG

30 bit	1 bit	1 bit
--------	-------	-------

Endereço repositório GIT:

<https://github.com/AmandaMendesMota/ProjetoArqCompII>