

Rapport de projet

Réalisation d'un processeur

Réalisé par :

Lydia KHELFANE

Amine AGRANE

Encadré par :

Jordan LORANDEL

Table des matières

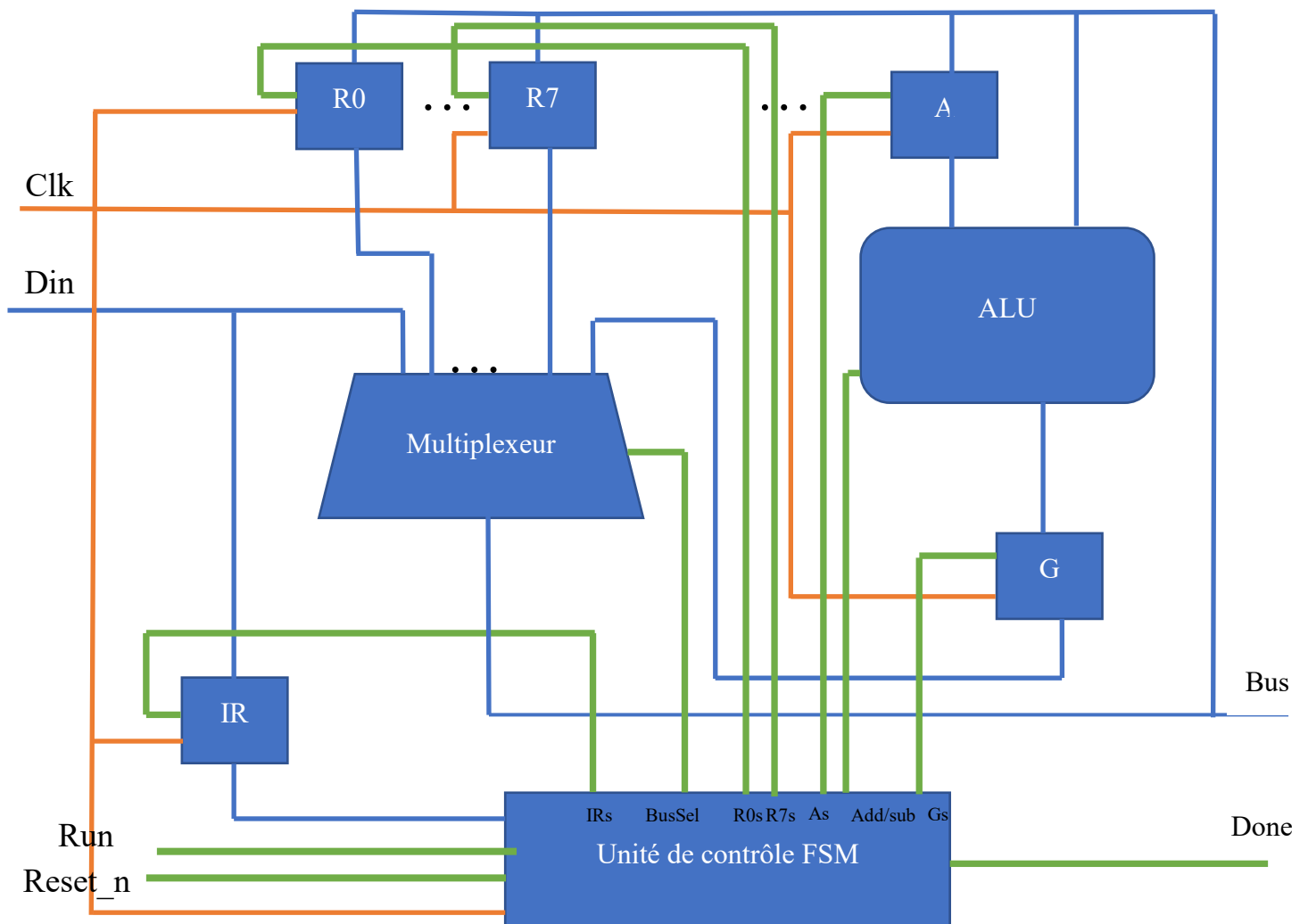
I.	Description :	3
II.	Composants de l'architecture :	4
1.	Multiplexeur :	4
2.	ALU :	4
3.	Registres 16 bits :	4
4.	FSM :	4
III.	Séquencement des instructions :	6
IV.	Conclusion :	6

I. Description :

Ce projet a été réalisé dans le cadre de notre projet du module d'architecture des ordinateurs, dont l'objectif est d'implémenter un processeur 16 bits en VHDL, en effectuant un assemblage structurel des composants développés lors des séances de TP

Dans ce rapport, nous décrirons dans un premier temps les différents composants utilisés et les assembler autour d'un chemin de données. Ce processeur est principalement constitué de plusieurs registres 16 bits, d'une unité arithmétique et logique (ALU), d'un multiplexeur et d'une unité de contrôle afin de gérer le fonctionnement de ce microprocesseur implémentée comme une FSM (Finite-State Machine).

Le schéma ci-dessous montre l'assemblage de ces modules :



II. Composants de l'architecture :

1. Multiplexeur :

C'est un circuit permettant de concentrer sur une même voie de transmission différents types de liaisons en sélectionnant une entrée parmi N.

Il nous permet de définir dans quel registre ranger les données entrantes, ainsi qu'à déplacer les données d'un registre vers un autre via son bus de sortie.

2. ALU :

L'unité arithmétique logique est l'organe de l'ordinateur chargé d'effectuer les calculs. Pour notre projet, il doit simuler le travail d'un additionneur/soustracteur nous utilisons alors seulement les opérations arithmétiques : addition et soustraction à l'aide de ce dernier. Pour effectuer une opération, on place le premier opérande sur le bus, elle est enregistrée dans le registre A. Ensuite on refait le cycle et donc on aura un deuxième opérande sur le bus, on peut alors effectuer l'opération souhaitée. Le résultat est enregistré dans le registre G.

3. Registres 16 bits :

Un registre est un emplacement de mémoire interne à un processeur.

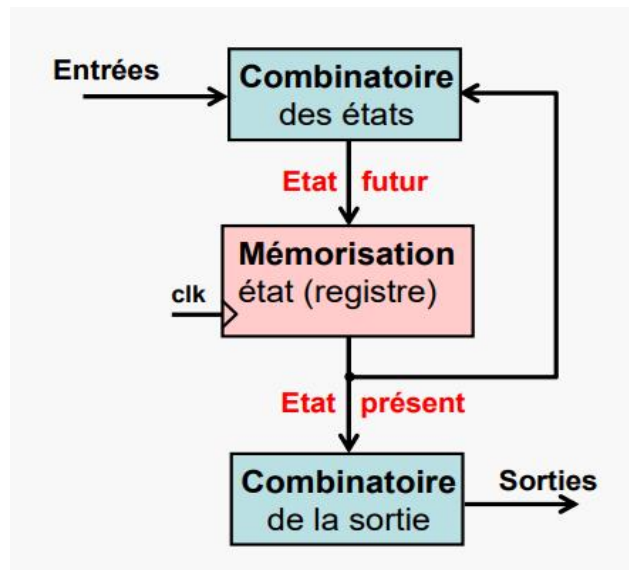
Pour le projet on a créé 10 registres de 16 bits, Registre G où le résultat des opérations est stocké, Registre A qui permet d'enregistrer un opérande et les registres (R0...R7) nous servent à ranger les données entrantes, et un registre IR dans lequel on lit et enregistre l'instruction à effectuer choisi à partir de l'unité de control.

4. FSM :

L'unité de contrôle est un modèle mathématique de calcul. Elle est utilisée pour décrire des comportements séquentiels liés au contrôle des parties opératives de système.

Les trois parties d'une machine à état sont :

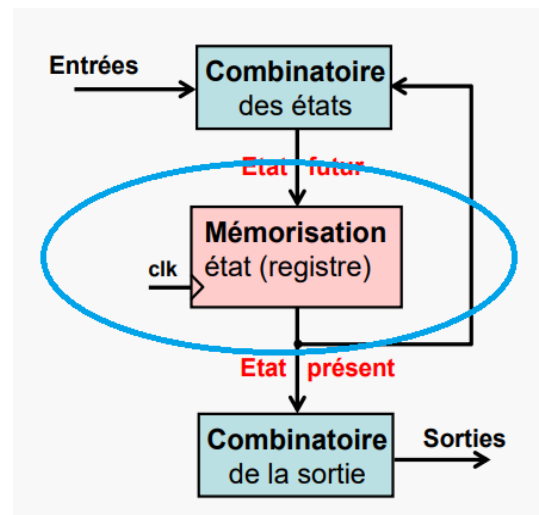
- Les élément mémoires qui conservent l'état présent de la machine.
- Un circuit combinatoire qui calcule le prochain état.
- Un circuit combinatoire qui calcule les sorties de.



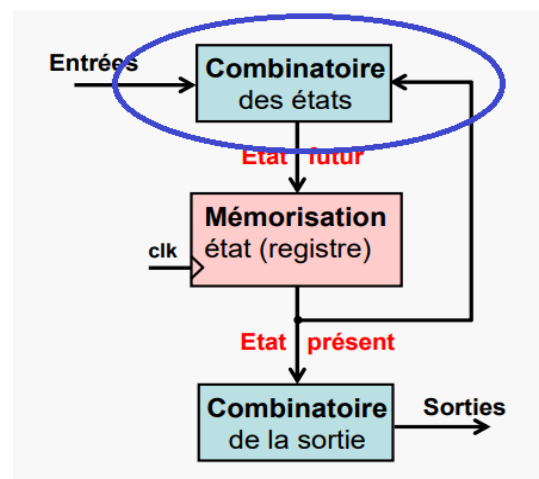
Il y a trois styles principaux de description selon la répartition des trois parties de la machine sur un ou plusieurs processus. Une description à l'aide d'un seul process, une description à l'aide de deux process, et enfin une description à l'aide de 3 process.

Description à l'aide de 3 process :

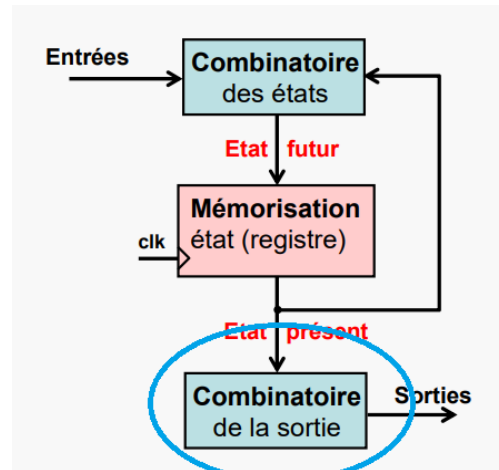
1. Un process séquentiel de mise à jour de l'état présent par l'état futur sur les fronts montant d'horloge (reset asynchrone inclus).



2. Un process combinatoire de calcul de l'état futur à partir des entrées et de l'état présent.



Un process combinatoire de calcul des sorties à partir des entrées et de l'état présent.



III. Séquencement des instructions :

Opération	Fonction réalisée	Explication
Mv Rx, Ry	$Rx \leftarrow [Ry]$	Lecture de Ry et écriture sur Rx.
Mvi Rx, #D	$Rx \leftarrow D$	Lecture de Di et écriture sur Rx.
Add Rx, Ry	$Rx \leftarrow [Rx] + [Ry]$	Lecture de Rx et écriture dans le registre A, lecture de Ry et écriture de G, lecture du résultat de G, écriture sur Rx.
Sub Rx, Ry	$Rx \leftarrow [Rx] - [Ry]$	Lecture de Rx et écriture dans le registre A, lecture de Ry et écriture de G, lecture du résultat de G, écriture sur Rx.

IV. Conclusion :

Le projet a été réalisé dans son intégralité et le cahier des charges a été respecté à 70%, nous n'avons pas pu apporter une extension afin de rajouter un plus à notre projet.