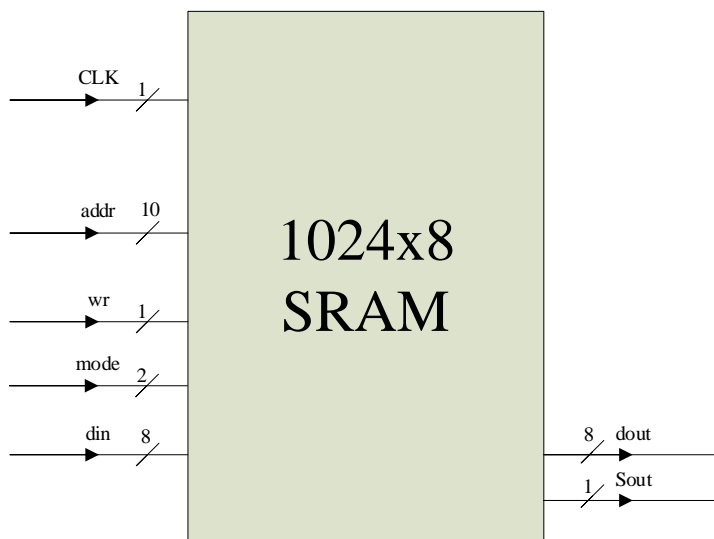


**Computer Aided Design**  
**Project No.1**

**Universal SRAM**

یک حافظه ایستا با ۱۰۲۴ بایت طراحی کنید که یک ورودی مد داشته باشد و طبق جدول زیر چهار عمل داشته باشد. در این حافظه نوشتن همیشه سنکرون با کلاک است. این حافظه را در دو حالت "خواندن سنکرون لبه کلاک" و "خواندن آسنکرون" مدل کنید.



Operation	Mode
dout = din	0
dout = din + 1	1
dout = Logical left shift (din)	2
dout = Logical right shift (din)	3