



دانشگاه صنعتی شریف
دانشکده مهندسی برق
درس ساختار کامپیوتر و ریزپردازنده و آزمایشگاه
(۷۵۴-۲۵)

ضمیمه آزمایش شماره ۵
پیاده سازی چند سیکل پردازنده ی MIPS

نیمسال دوم ۹۴-۹۳

تهیه کنندگان:

مهندس سید محمد احسان منصوری طهرانی

دکتر محمدرضا موحدین

تست کد ورپلاگ:

برای سهولت در رفع اشکال کد نوشته شده در قسمت اول آزمایش، یک تست بنچ جدید به نام basic.hex تهیه شده است.

این کد اکثر دستورات مد نظر را تست می کند و شما با توجه به خروجی آن به راحتی می توانید دستوری که صحیح اجرا نمی شود را پیدا کنید. برای قابل تست بودن، اولین دستوری که بررسی می شود دستور SW است و بقیه دستورات توسط این دستور تست می شوند. خروجی سیستم باید به صورت زیر باشد:

0x00000000

0x00001111

0x00002222

0x00004444

0x00003333

0x00001111

0x00005555

0x00007777

0x00005555

0x00000001

0x00000001

0x00000000

0x00000001

0xFFFFFFFF

0x00007777

0x00007777

0xFFFFFFFF

0xFFFFFFFF

0x00007777

0x00007777

0xFFFFFFFF

با توجه به فایل basic.cod به راحتی می توان محل وقوع خطا را مشخص کرد.