

به نام خدا

گزارش آزمایش 1

درس آزمایشگاه مدارهای منطقی

استاد : شاهین حسابی

اعضای گروه :

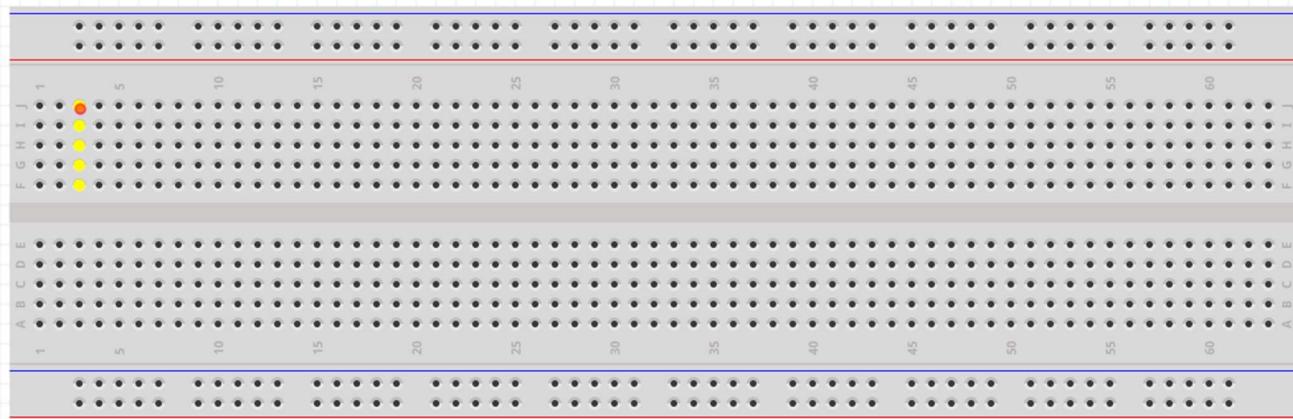
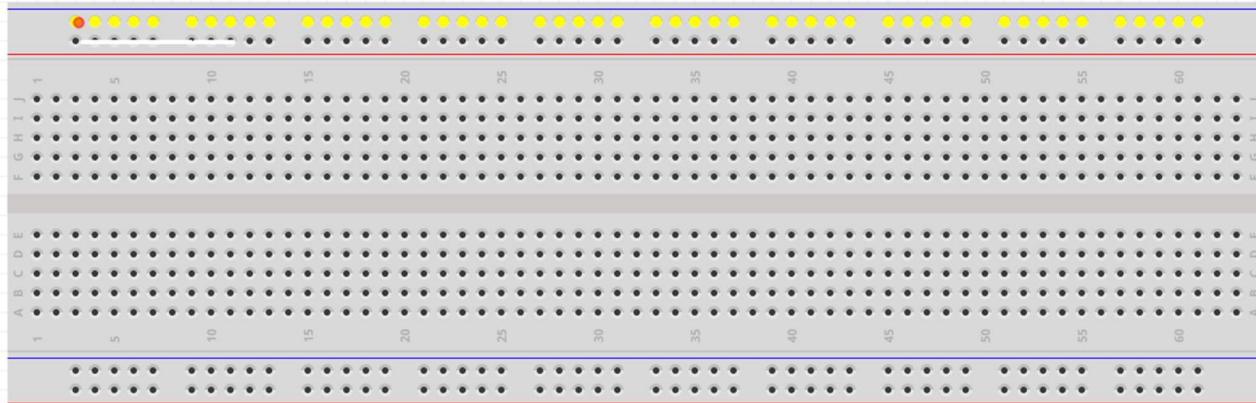
امیرحسین رحمتی 99103922

امیررضا آذری 99101087

بخش یک : رسم مدار با Fritzing

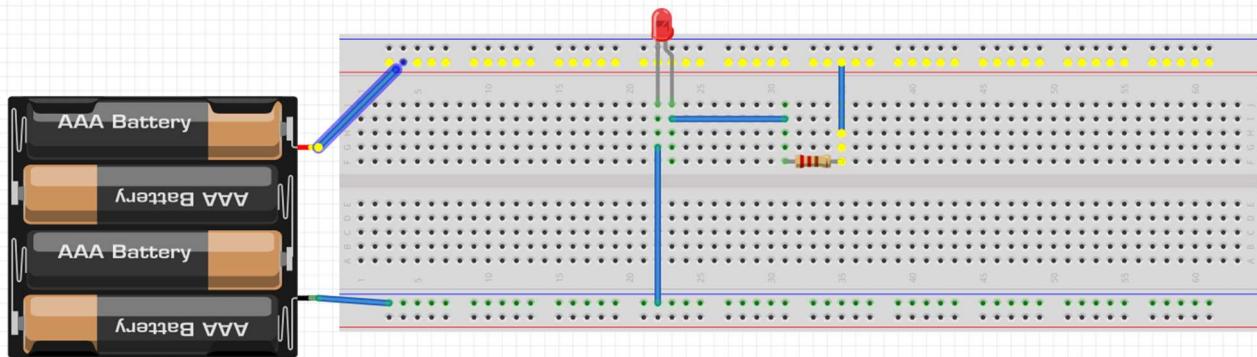
۱-۱-۲- یک بردبورد خالی را در نظر بگیرید و به کمک ماوس نحوه اتصالات داخلی آن را پیدا کنید.

در این قسمت اتصالات یک بردبورد خالی را بررسی میکنیم.

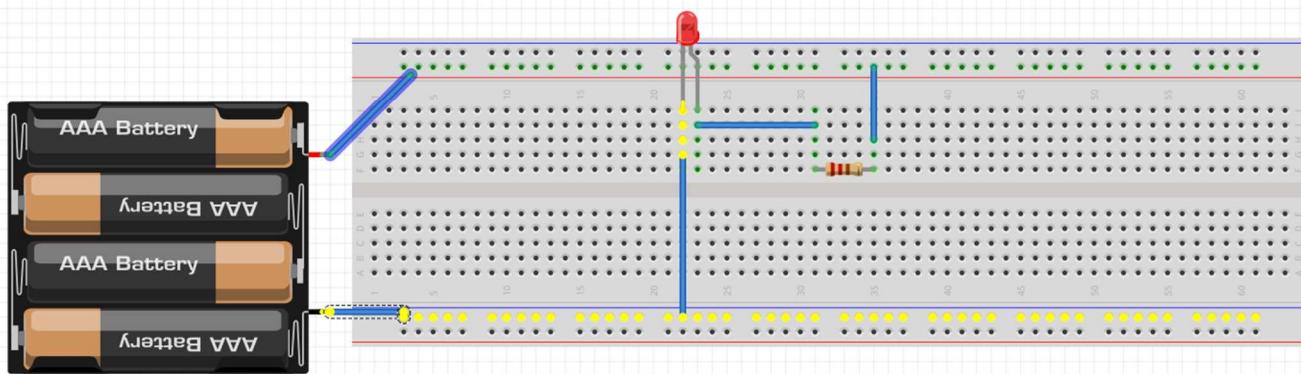
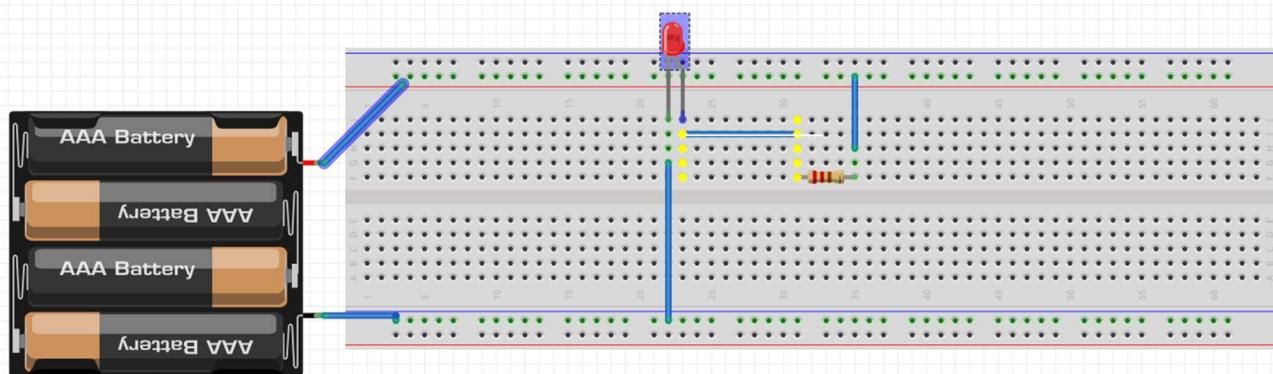


۲-۱-۲- یک مدار ساده شامل یک مقاومت، یک LED و یک باتری، مطابق با شکل ۱ روی بردبورد بینید.

مدار ساخته شده بصورت زیر است :

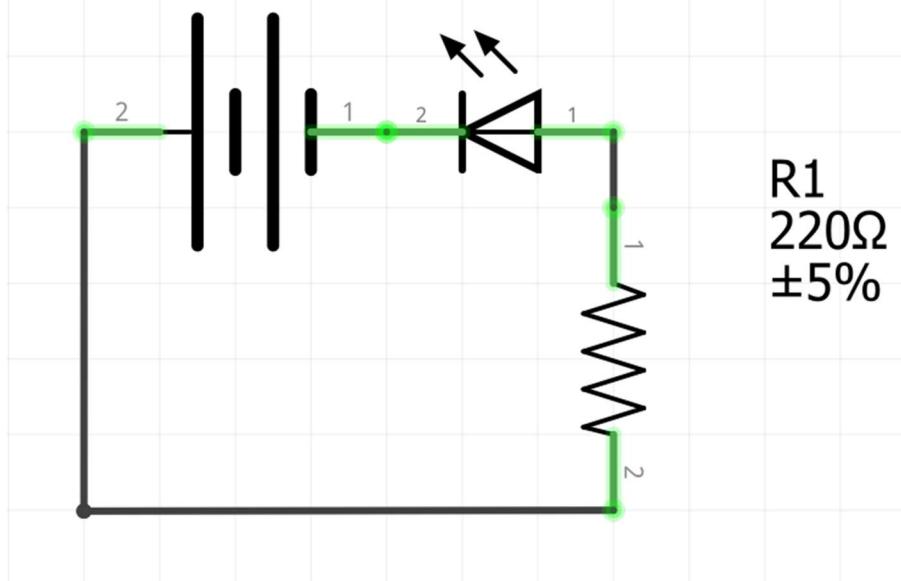


بررسی اتصالات مدار را در شکل های زیر میبینید.



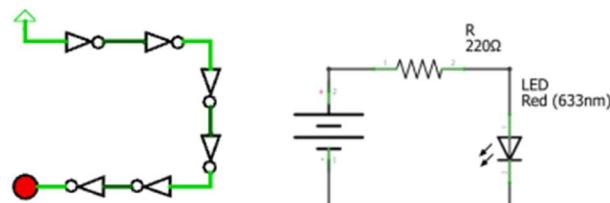
همچنین شماتیک مدار را در تصویر زیر مشاهده میکنید.

**LED1
Red (633nm)**



همانطور که در تصاویر مشخص است نحوه اتصالات به این شکل است که پایه مثبت led به وسیله یک مقاومت به سر مثبت منبع تغذیه و پایه منفی آن به سر منفی منبع تغذیه متصل شده است.

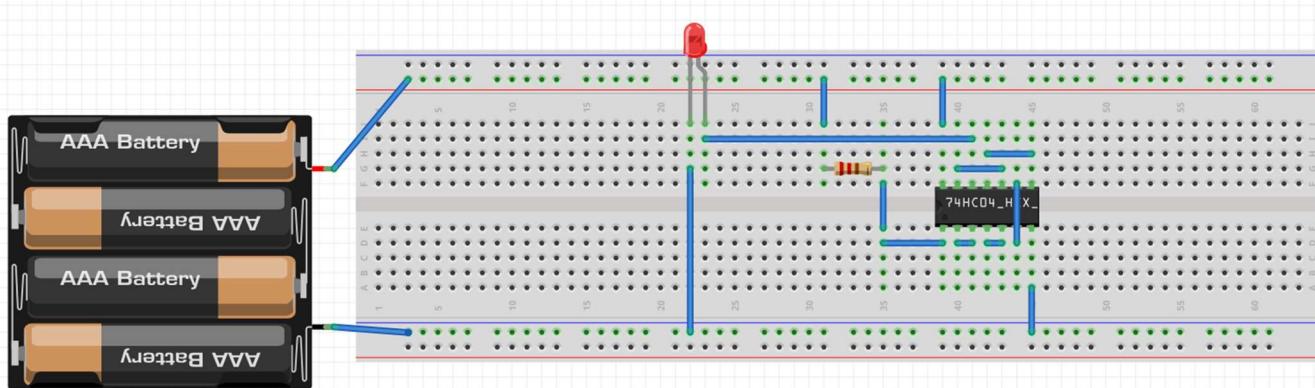
۲-۱-۲- یک تراشه ۷۴۰۴ (یا هر تراشه مشابه که شامل ۶ گیت NOT باشد) انتخاب کنید و مدار شکل ۲ را روی بردبورد بیندید.



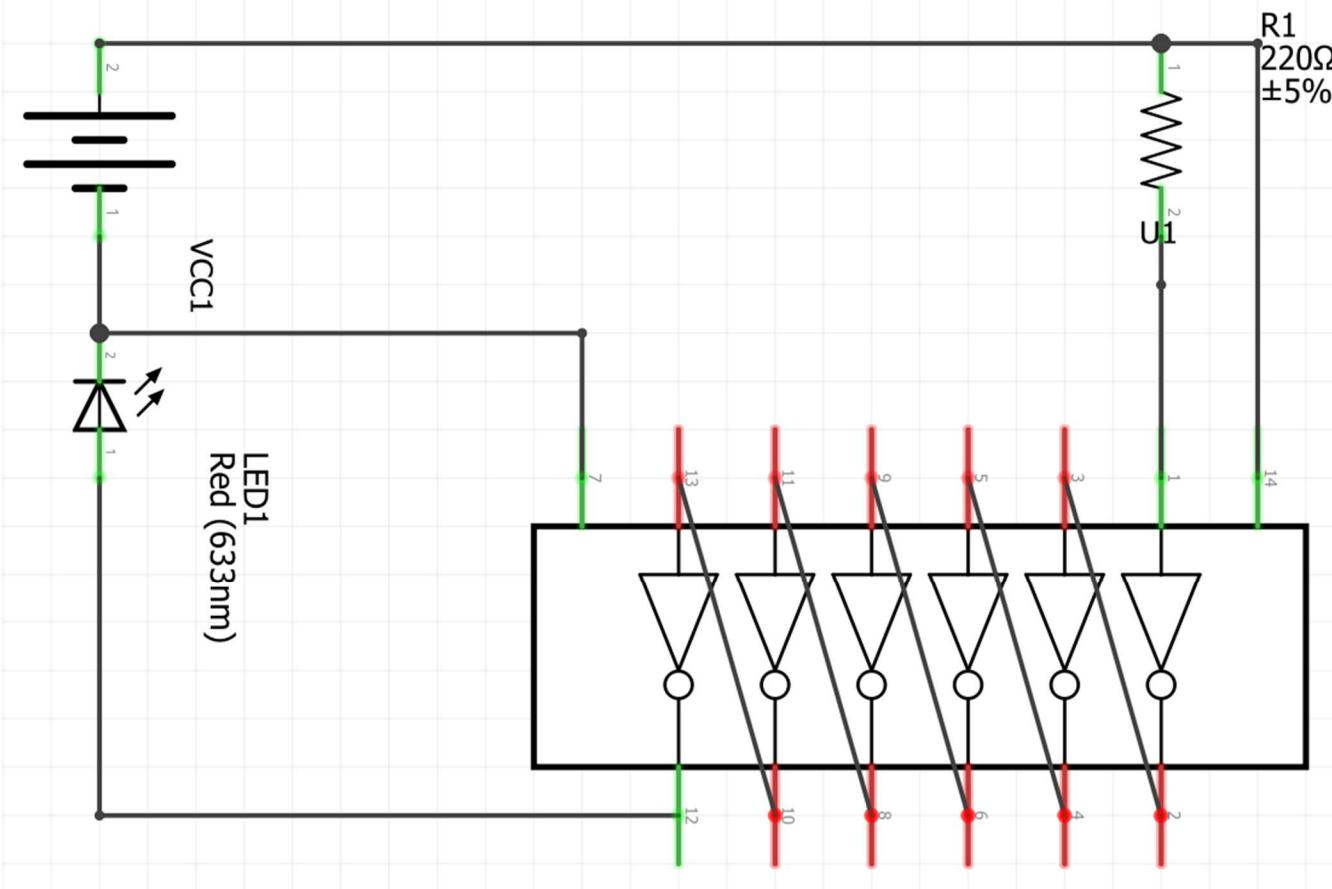
شکل ۱- مدار آزمایش ۲-۱-۲

شکل ۲-۱-۲- مدار آزمایش ۲-۱-۲

مدار ساخته شده بصورت زیر است :

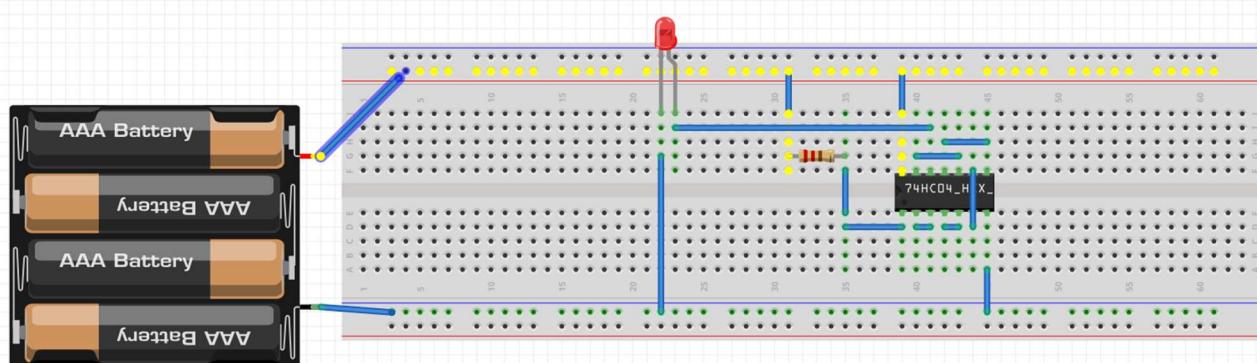


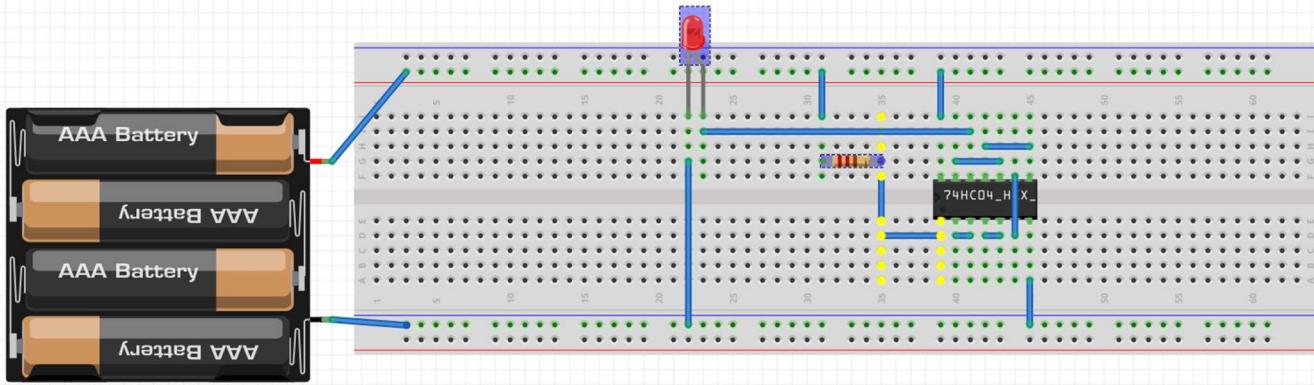
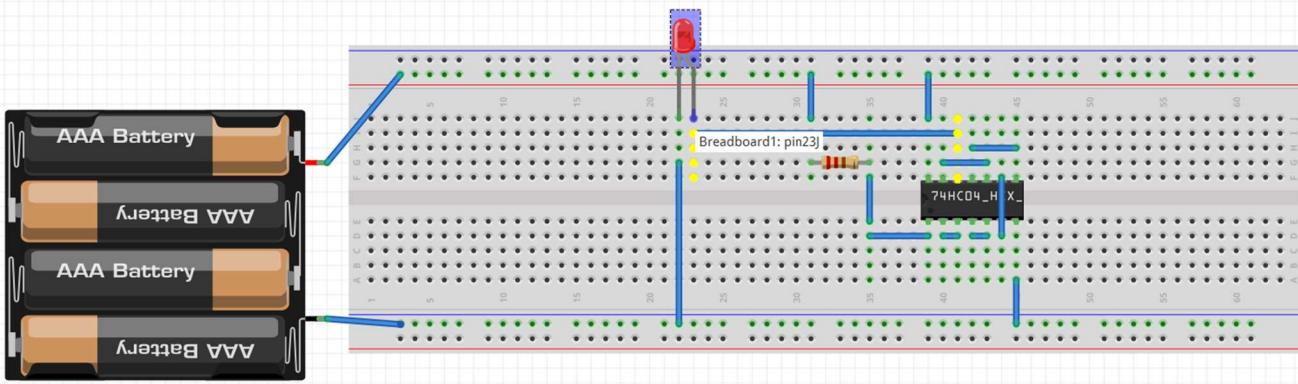
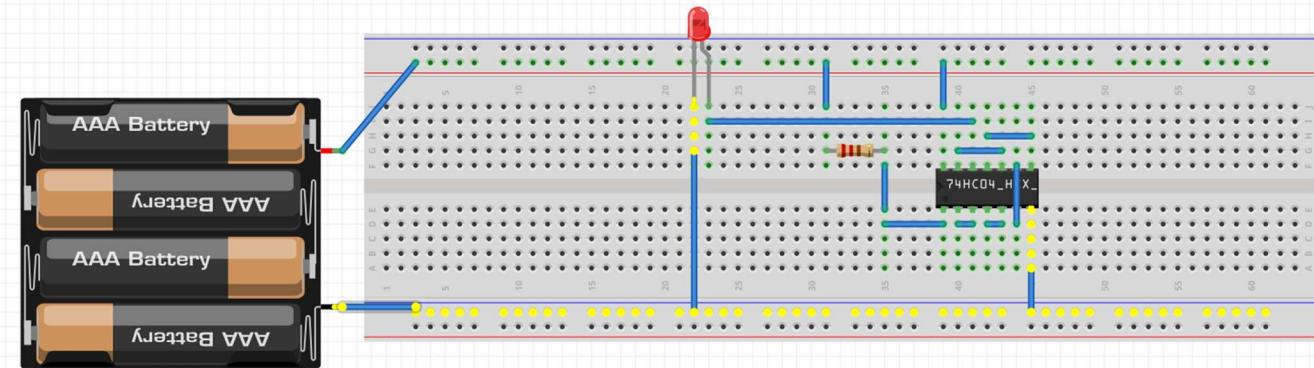
طرح شماتیک مدار بالا :



همانطور که در تصویر شماتیک قابل بررسی است. مطابق با دستور کار آزمایش پایه مثبت منبع تغذیه با ۶ واسطه گیت نات به به پایه مثبت led متصل شده است. و پایه منفی led به پایه منفی منبع تغذیه متصل است. همچنین در تراشه 74HC04 که ۶ گیت نات در اختیار ما قرار میدهد اتصالات بدین شکل است که ورودی اولین گیت نات به وسیله یک مقاومت به پایه مثبت منبع تغذیه و خروجی آن به گیت نات بعدی وصل شده است. برای گیت های نات بعدی نیز خروجی هر گیت به ورودی بعدی متصل شده است تا آخرین خروجی به پایه مثبت led متصل گشته است. برای عمل کرد صحیح تراشه 74HC04 به ورودی شماره ۱۴ قطب مثبت و به ورودی ۷ قطب منفی منبع تغذیه متصل گشته است.

بررسی اتصالات این مدار را میتوانید در شکل های زیر مشاهده کنید.





بخش دو : رسم مدار با Logisim

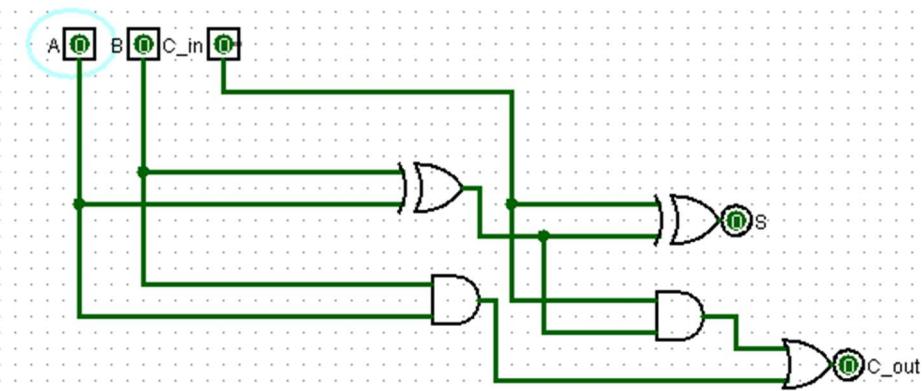
۲-۱-۱- یک مدار جمع کننده کامل (Full Adder)، مطابق شکل ۳ بسازید.

برای طراحی فول ادر، پس از ساده سازی خواهیم داشت :

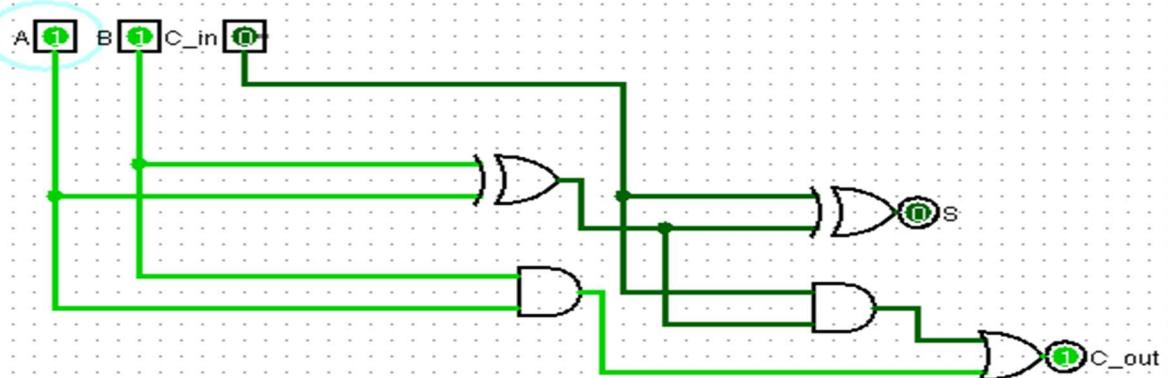
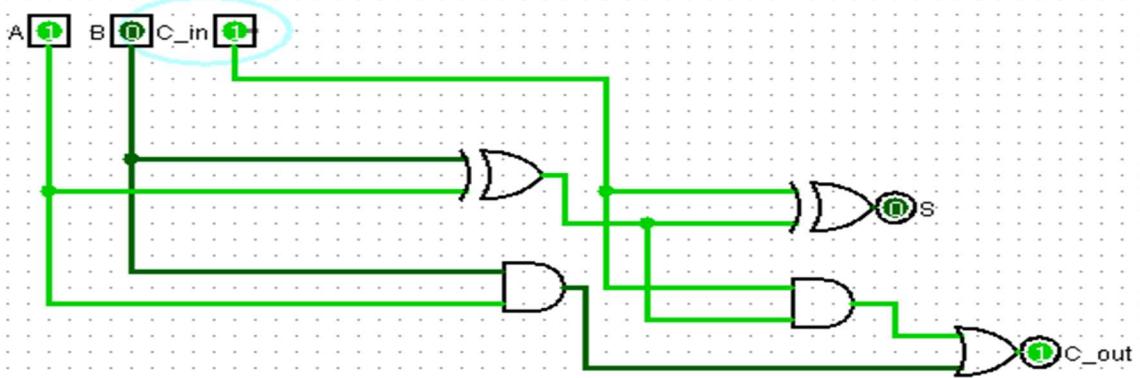
$$S = \text{XOR}(a, b), C_{\text{in}}$$

$$C_{\text{out}} = \text{OR}(\text{AND}(a, b), \text{AND}(\text{XOR}(a, b), C_{\text{in}}))$$

بر این اساس مدار طراحی شده مطابق شکل زیر است :



بررسی دو مدل ورودی مختلف :

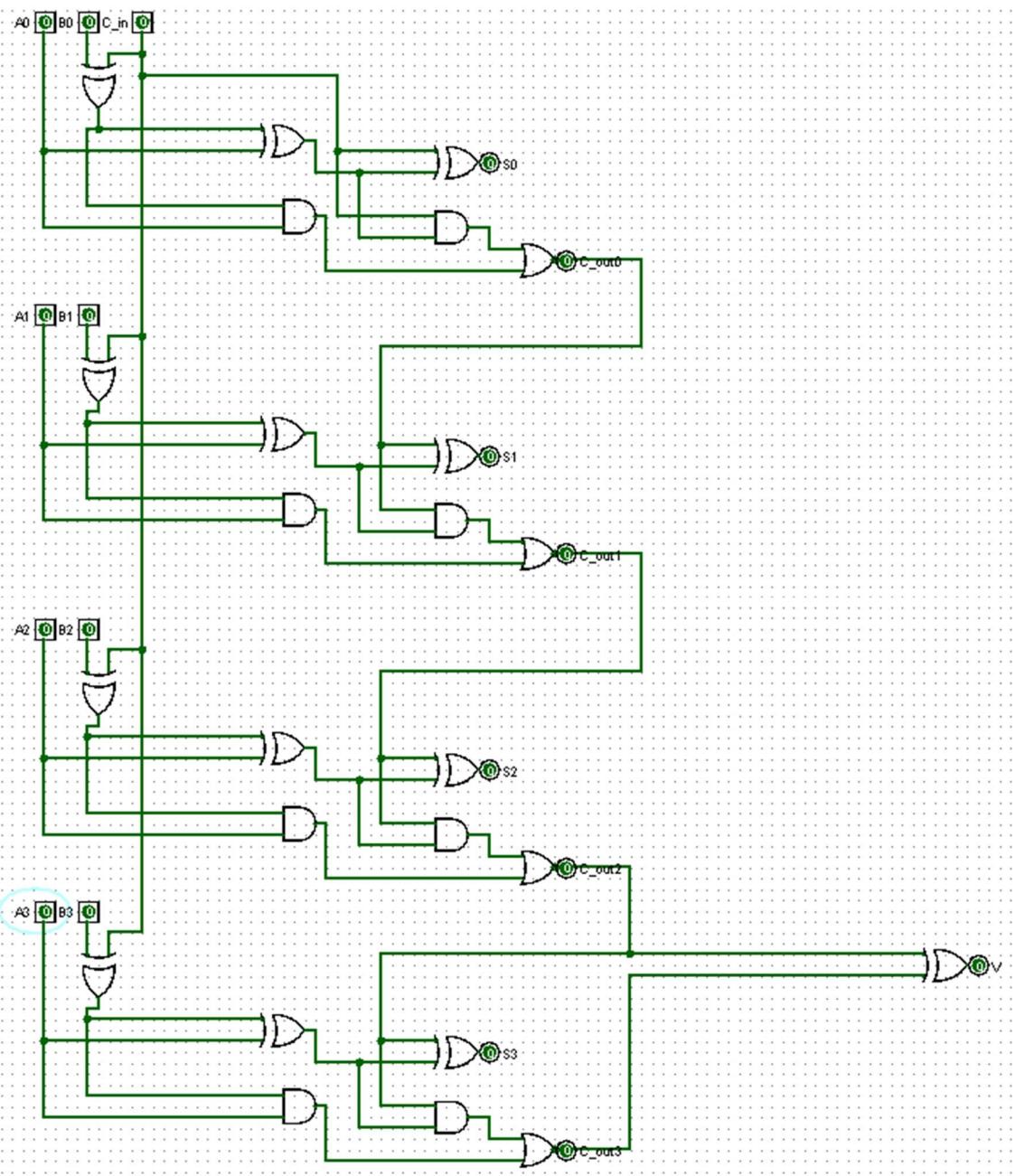


۲-۲-۲- به کمک مدار جمع‌کننده شکل ۳ و با اضافه کردن گیت‌های مناسب، یک جمع‌کننده/تفریق‌کننده ۴ بیتی بسازید که طبق شکل ۴ عمل کند. این مدار بسته به مقدار ورودی Cin، حاصل جمع یا تفریق دو عدد چهاربیتی ورودی را در خروجی تولید می‌کند.

برای طراحی یک full adder-subtractor ، از این موضوع استفاده میکنیم که تفاضل م adul جمع با مکمل دو عدد است.

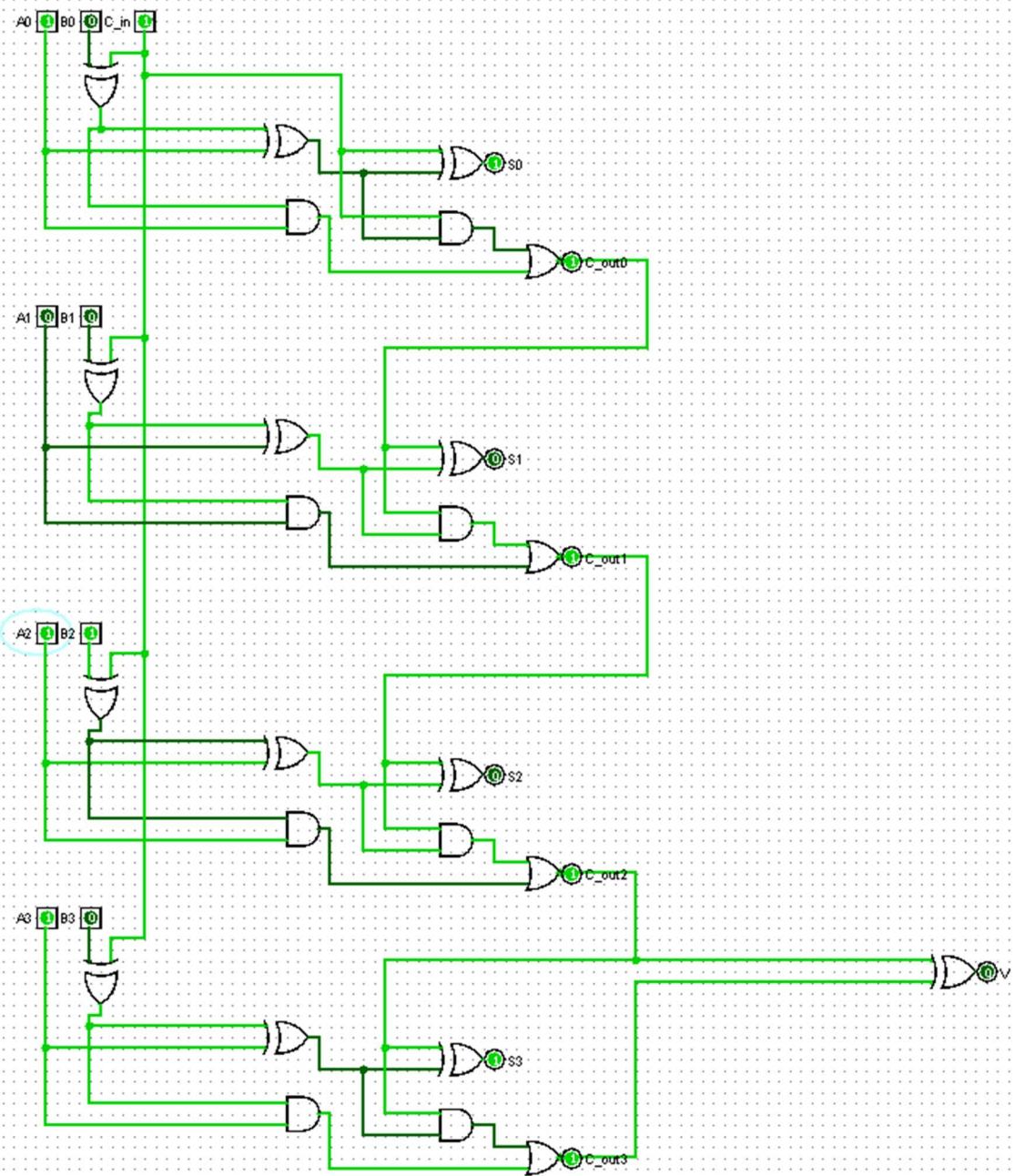
برای ساخت مکمل دو یک عدد باید آن را نات کرده و با یک جمع کنیم. جمع کردن با یک را به وسیله فعال کردن ورودی C_{in} میتوانیم انجام دهیم. همچنین از ورودی C_{in} برای مشخص کردن حالت مدار استفاده میکنیم. اگر C_{in} یک باشد یعنی مدار تفاضل کننده است . و اگر صفر باشد یعنی مدار جمع کننده است. حال فقط باید قسمتی از مدار را طراحی کنیم. که اگر C_{in} برابر یک باشد . بیت های ورودی B یا همان عملوند دوم را نات کند. برای این کار بیت های B را تک به تک با xor میکنیم با اینکار مطلوب متفاوت میشود :

بر اساس این توضیحات، مدار مطابق تصویر زیر تشکیل میشود :

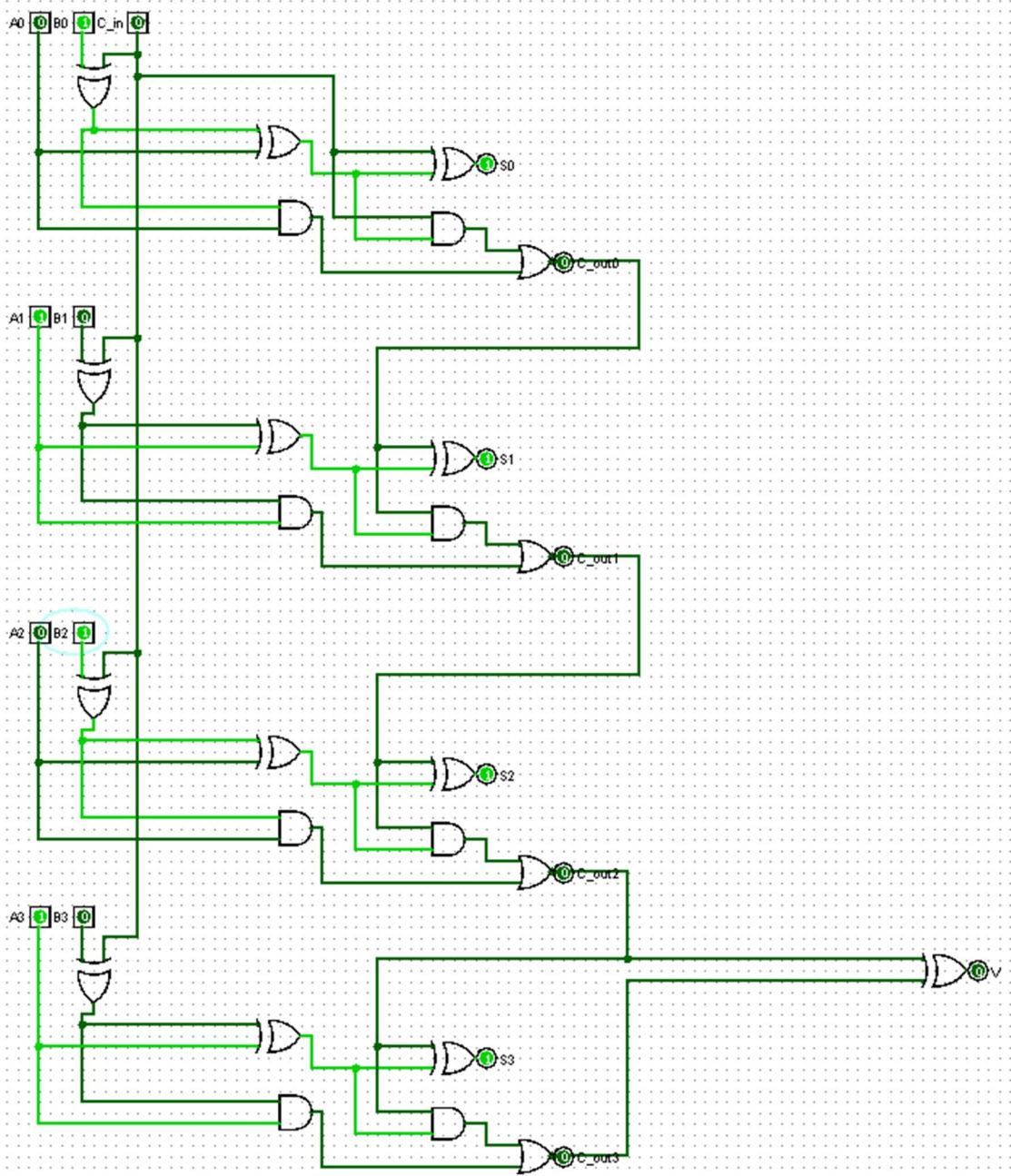


میدانیم اگر C_{in} و C_{out} اخرین جمع کننده با یک دیگر متفاوت باشند در جمع ما overflow رخداده است خروجی v بررسی کننده است.

بررسی دو مدل ورودی در شکل زیر آمده است :



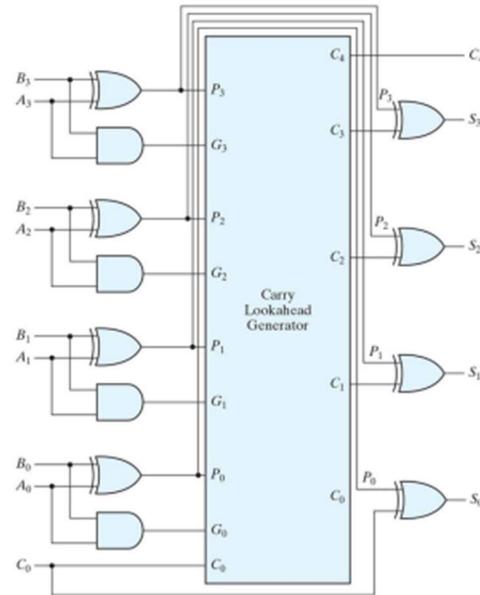
در شکل بالا تفربیق عدد 4 از عدد 11 آورده شده که جواب به درستی 7 محاسبه شده است.



در تصویر بالا جمع دو عدد 10 و 5 را مشاهده میکنید که به درستی 15 محاسبه شده است.

بخش سوم : ساخت مدار با protues

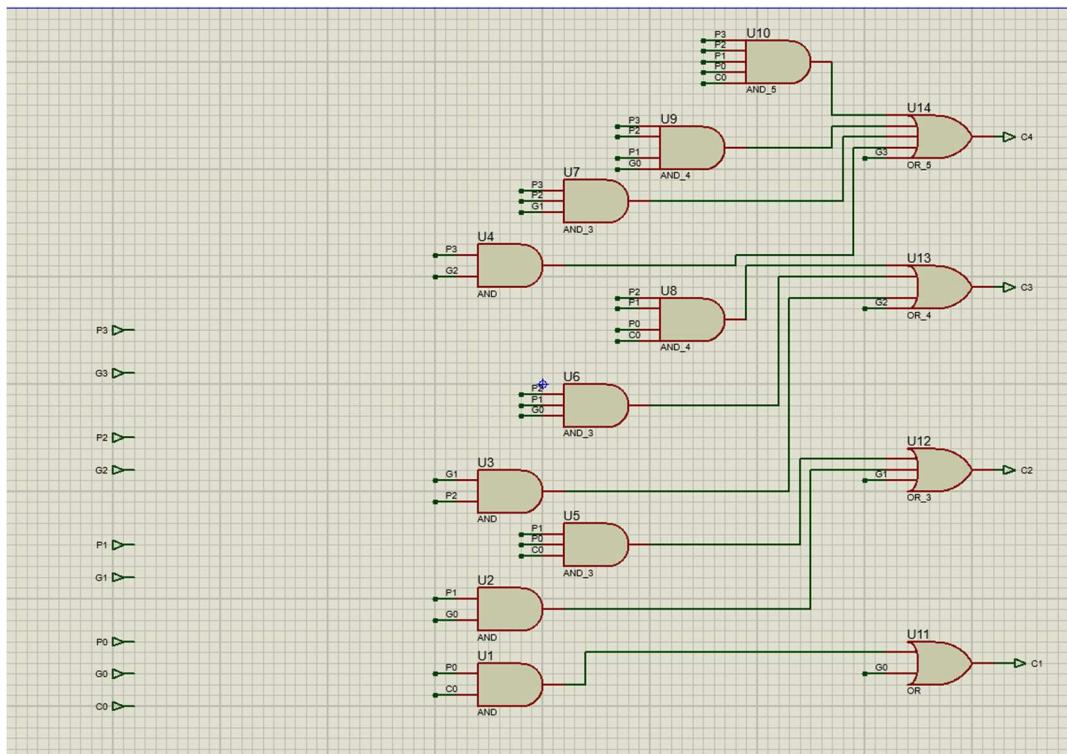
یک جمع‌کننده چهاربیتی از نوع Carry-Look-Ahead، مطابق شکل ۵ بسازید.



شکل ۵- جمع‌کننده چهاربیتی Carry-Look-Ahead

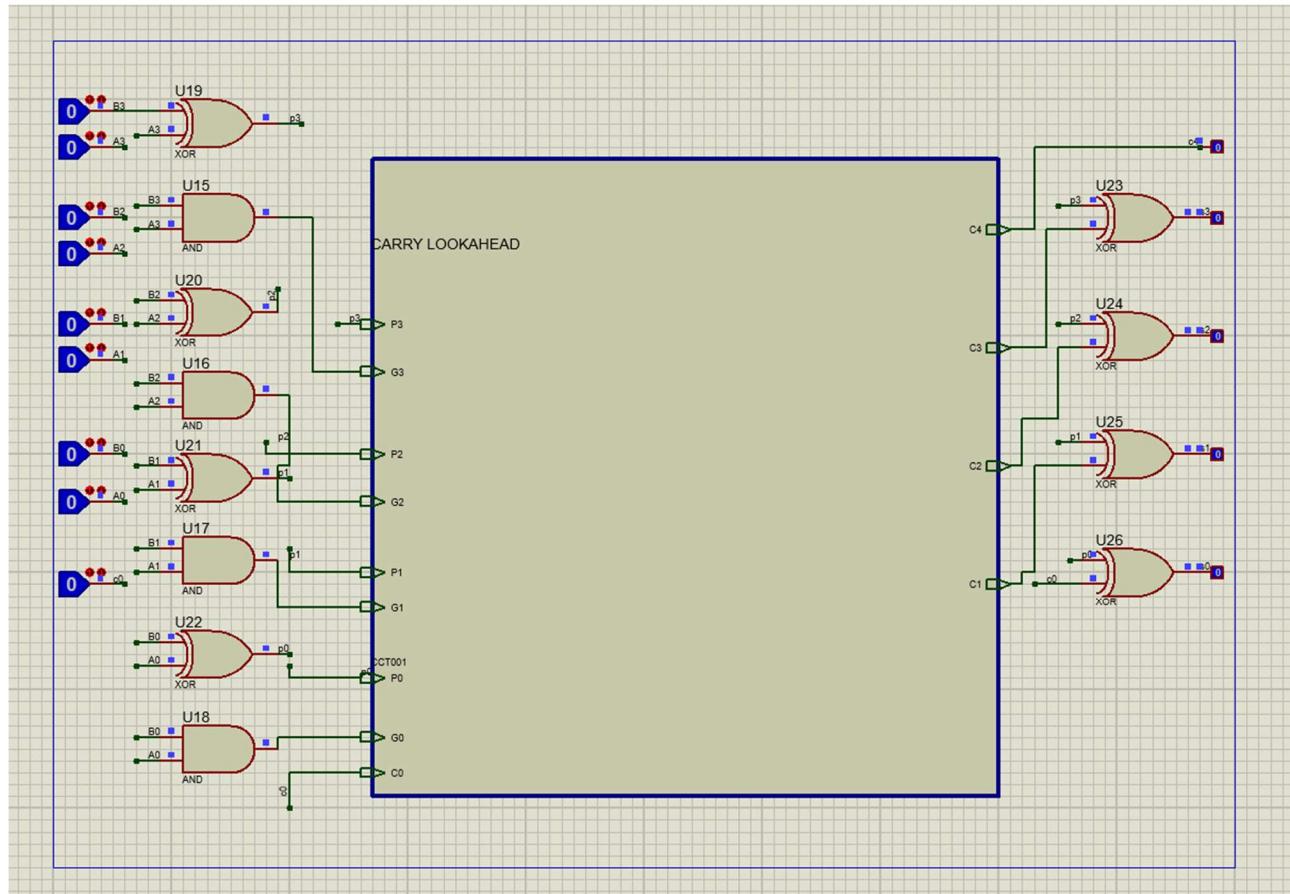
در ابتدا مژول carry lookahead generator را میسازیم. میدانیم این نوع مدار برای این طراحی شده است که هر یک از carry ها به صورت موازی و بدون نیاز به carry های قبلی محاسبه گردد. برای اینکار اولین carry مانند یک full-adder محاسبه میگردد و کری های بعدی که در روش ripple carry به وسیله carry قبلی محاسبه میشوند. اینبار با جایگذاری رابطه carry قبلی و ساده کردن مدار محاسبه میشوند. در واقع برای هر کری گیت های AND تشکیل شده از ورودی های AND قبلی به آن کری. به همراه G آن کری که اگر یک باشد یعنی قطعاً کری یک شده است.

مدار مربوطه برای مژول carry lookahead generator در تصویر زیر آورده شده است.

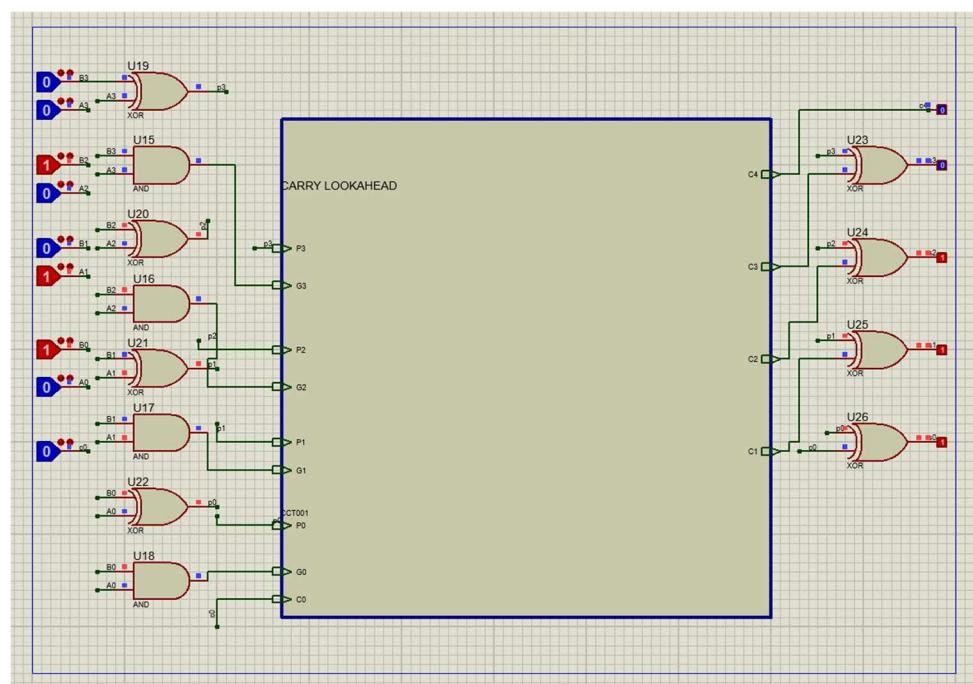


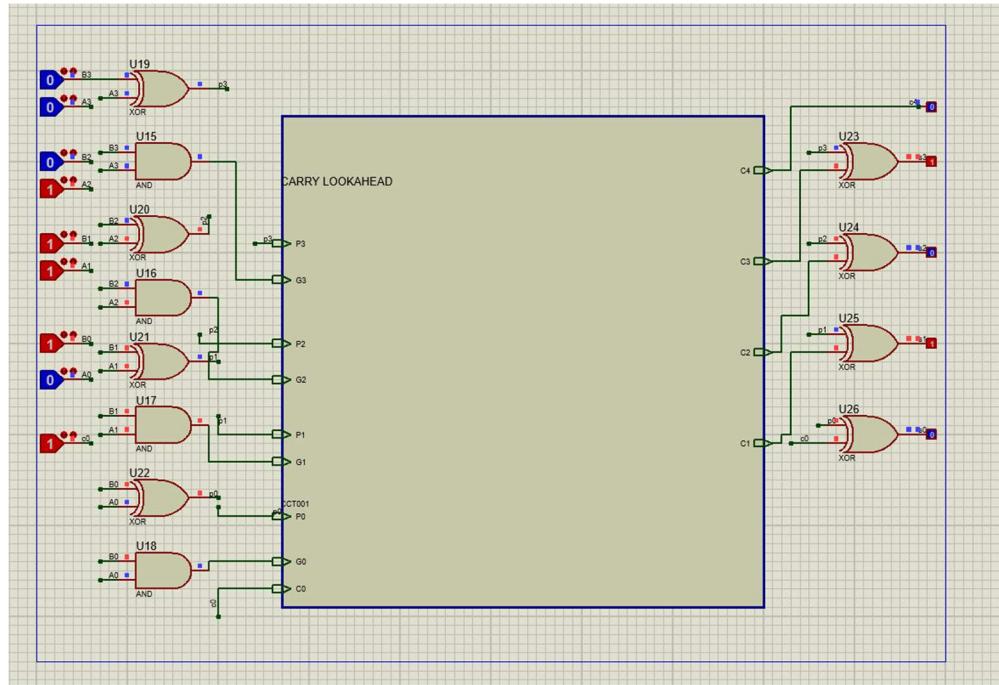
در مرحله بعدی باید p_i ها و g_i هارا مانند مداری که در دستور کار آزمایش آمده بسازیم. و در انتهای با استفاده از خروجی های مازول lookahead در مرحله بعدی باید s_i را بسازیم.

مدار مربوطه را در تصویر زیر مشاهده میکنید.



بررسی دو ورودی را در تصاویر زیر مشاهده میکنید.





در ورودی اول دو عدد 5 و 2 با یکدیگر جمع شدند و خروجی به درستی 7 گزارش شده است.

در ورودی دوم دو عدد 3 و 6 با یکدیگر در حالتی که c₀ برابر یک است جمع شده اند و خروجی به درستی 10 گزارش شده است.