
第 34 章 带专用定时器的输入捕捉

目录

本章包括下列主题：

| | |
|-------------------------|-------|
| 34.1 简介 | 34-2 |
| 34.2 输入捕捉寄存器 | 34-3 |
| 34.3 初始化 | 34-6 |
| 34.4 输入捕捉定时器时钟源选择 | 34-6 |
| 34.5 输入捕捉事件模式 | 34-6 |
| 34.6 捕捉缓冲区操作 | 34-10 |
| 34.7 输入捕捉中断 | 34-11 |
| 34.8 节能状态下的输入捕捉操作 | 34-11 |
| 34.9 输入捕捉定时器功能 | 34-12 |
| 34.10 I/O 引脚控制 | 34-16 |
| 34.11 寄存器映射 | 34-17 |
| 34.12 电气规范 | 34-18 |
| 34.13 设计技巧 | 34-19 |
| 34.14 相关应用笔记 | 34-20 |
| 34.15 版本历史 | 34-21 |

34.1 简介

本章说明了带专用定时器的输入捕捉模块及其相关的工作模式。输入捕捉模块用于在输入引脚上有事件发生时，捕捉来自独立时基的定时器值。输入捕捉功能在需要进行频率（时间周期）和脉冲测量的应用中很有用。图 34-1 给出了输入捕捉模块的简化框图。

注： 关于特定器件上可用通道数目的更多信息，请参见具体器件的数据手册。所有输入捕捉通道在功能上都是相同的。在本章中，寄存器名称中的“x”表示特定的输入捕捉通道的通用表示形式。

输入捕捉模块具有多种工作模式。通过 ICxCON1 寄存器选择这些模式。输入捕捉模块的工作模式包括：

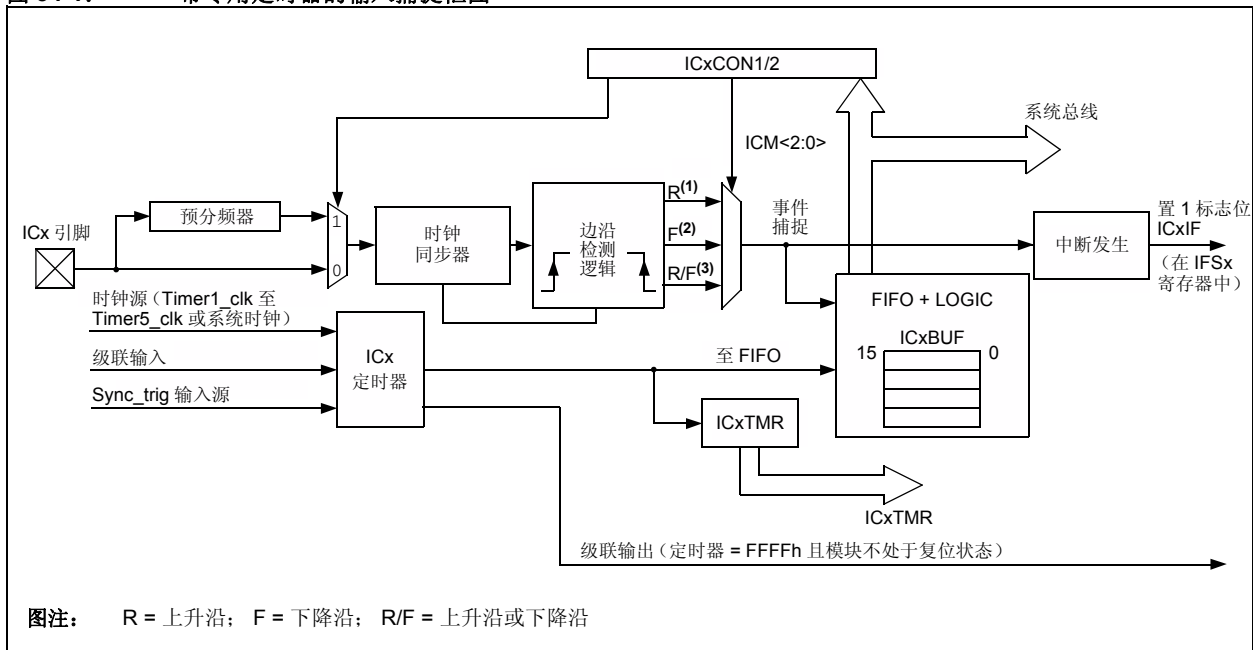
- 每当 ICx 引脚上的输入信号出现下降沿时捕捉定时器值
- 每当 ICx 引脚上的输入信号出现上升沿时捕捉定时器值
- ICx 引脚上的输入信号每出现 4 个上升沿捕捉一次定时器值
- ICx 引脚上的输入信号每出现 16 个上升沿捕捉一次定时器值
- 每当 ICx 引脚上的输入信号出现上升沿和下降沿时都捕捉定时器值
- 当 CPU 在休眠和空闲模式时通过捕捉引脚上的信号将器件唤醒

输入捕捉模块包含一个专用的 16 位同步递增计数定时器，用于输入捕捉功能。当发生捕捉事件时，该定时器的值将写入 FIFO。此外，内部值也可以使用 ICxTMR 寄存器读取（具有同步延时）。关于 ICxTMR 寄存器及其存储器映射细节的更多信息，请参见具体器件的数据手册。

在进行级联模式操作时，输入捕捉定时器可以成对组合，即使用模块的级联输入和级联输出将它们进行级联来构成 32 位定时器。在进行同步模式操作时，通过使用模块的 Sync_trig 输入源，输入捕捉定时器可以与其他模块进行同步；输入源使用 ICxCON2 寄存器中的 SYNCSEL<4:0> 位来选择。

输入捕捉模块具有 4 级深 FIFO 缓冲区。用户可以选择产生 CPU 中断所需的捕捉事件数。

图 34-1： 带专用定时器的输入捕捉框图



34.2 输入捕捉寄存器

PIC24F 系列器件提供的每路捕捉通道都具有以下寄存器。此处的“x”表示捕捉外设的编号：

- ICxCON1：输入捕捉 x 控制寄存器 1
- ICxCON2：输入捕捉 x 控制寄存器 2
- ICxBUF：输入捕捉 x 缓冲寄存器
- ICxTMR：输入捕捉 x 定时器寄存器

寄存器 34-1： ICxCON1：输入捕捉 x 控制寄存器 1

| U-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | U-0 | U-0 |
|--------|-----|--------|---------|---------|---------|-------|-----|
| — | — | ICSIDL | ICTSEL2 | ICTSEL1 | ICTSEL0 | — | — |
| bit 15 | | | | | | bit 8 | |

| U-0 | R/W-0 | R/W-0 | R/HC/HS-0 | R/HC/HS-0 | R/W-0 | R/W-0 | R/W-0 |
|-------|-------|-------|-----------|-----------|-------|-------|-------|
| — | ICI1 | ICI0 | ICOV | ICBNE | ICM2 | ICM1 | ICM0 |
| bit 7 | | | | | | bit 0 | |

| | | | | | | | |
|--------------|-----------------|--|--|---------------|--|-------------|--|
| 图注： | HS = 可由硬件置 1 的位 | | | | | | |
| R = 可读位 | HC = 可由硬件清零的位 | | | U = 未实现位，读为 0 | | | |
| -n = POR 时的值 | W = 可写位 | | | 0 = 清零 | | HS = 由硬件置 1 | |

bit 15-14 未实现：读为 0

bit 13 **ICSIDL**：输入捕捉在空闲模式下停止的控制位

1 = 在 CPU 空闲模式下输入捕捉停止工作

0 = 在 CPU 空闲模式下输入捕捉继续工作

bit 12-10 **ICTSEL<12:10>**：输入捕捉定时器选择位

000 = Timer3 的时钟源是捕捉计数器的时钟源

001 = Timer2 的时钟源是捕捉计数器的时钟源

010 = Timer4 的时钟源是捕捉计数器的时钟源

011 = Timer5 的时钟源是捕捉计数器的时钟源

100 = Timer1 的时钟源是捕捉计数器的时钟源

101 = 保留

110 = 保留

111 = 系统时钟是捕捉计数器的时钟源

bit 9-7 未实现：读为 0

bit 6-5 **ICI<1:0>**：选择每次发生中断捕捉的次数的位（如果 ICM<2:0> = 001 或 111，则不使用该位域）

11 = 每 4 次捕捉事件中断一次

10 = 每 3 次捕捉事件中断一次

01 = 每 2 次捕捉事件中断一次

00 = 每次捕捉事件中断一次

bit 4 **ICOV**：输入捕捉溢出状态标志位（只读）

1 = 发生了输入捕捉缓冲区溢出

0 = 未发生输入捕捉缓冲区溢出

bit 3 **ICBNE**：输入捕捉缓冲区非空状态位（只读）

1 = 输入捕捉缓冲区非空，至少可以再读一次捕捉值

0 = 输入捕捉缓冲区为空

bit 2-0 **ICM<2:0>**：输入捕捉模式选择位

111 = 当 CPU 处于休眠和空闲模式（中断模式）时，输入捕捉仅用作中断引脚，只检测上升沿，所有其他控制位都不适用

110 = 未使用（模块被禁止）

101 = 捕捉模式，每 16 个上升沿捕捉一次（预分频器捕捉模式）

100 = 捕捉模式，每 4 个上升沿捕捉一次（预分频器捕捉模式）

011 = 捕捉模式，每个上升沿捕捉一次（简单捕捉模式）

010 = 捕捉模式，每个下降沿捕捉一次（简单捕捉模式）

001 = 捕捉模式，每个边沿（上升沿和下降沿）捕捉一次（边沿检测模式，在该模式下不使用 ICI<1:0>）

000 = 输入捕捉关闭

PIC24F 系列参考手册

寄存器 34-2: ICxCON2: 输入捕捉 x 控制寄存器 2

| | | | | | | | |
|-----------------------|-------------------------|-----|----------|----------|----------|----------|----------|
| U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | U-0 | R/W-0 |
| — | — | — | — | — | — | — | IC32 |
| bit 15 | | | | | | | bit 8 |
| R/W-0 | R/W/HS-0 | U-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 | R/W-0 |
| ICTRIG ⁽³⁾ | TRIGSTAT ⁽⁴⁾ | — | SYNCSEL4 | SYNCSEL3 | SYNCSEL2 | SYNCSEL1 | SYNCSEL0 |
| bit 7 | | | | | | | bit 0 |

| | | | | | | | |
|--------------|--|------------|--|----------------|--|-------------|--|
| 图注: | | | | | | | |
| R = 可读位 | | W = 可写位 | | U = 未实现位, 读为 0 | | | |
| -n = POR 时的值 | | HC = 由硬件清零 | | 0 = 清零 | | HS = 由硬件置 1 | |

- bit 15-9 未实现: 读为 0
- bit 8 **IC32:** 32 位定时器模式选择位 (级联模式)
- 1 = 奇编号 IC 和偶编号 IC 构成一个 32 位输入捕捉模块 ⁽¹⁾
- 0 = 禁止级联模块工作
- bit 7 **ICTRIG:** 触发操作选择位 ⁽³⁾
- 1 = 输入源用于触发输入捕捉定时器 (触发模式)
- 0 = 输入源用于将输入捕捉定时器与其他模块的定时器同步 (同步模式)
- bit 6 **TRIGSTAT:** 定时器触发状态位 ⁽⁴⁾
- 1 = ICxTMR 已触发, 正在运行
- 0 = ICxTMR 未触发, 保持清零
- bit 5 未实现: 读为 0

- 注 1: 必须将奇编号和偶编号 IC 中的 IC32 位都置 1 以使能级联模式。
- 2: 这些选项应仅选择作为触发源。这些输入不应用作同步源。
- 3: 通过 ICxCON2 寄存器的 SYNCSEL<4:0> 位选择输入源。
- 4: 该位由选定的输入源 (通过 SYNCSEL<4:0> 位选择) 置 1。该位可用软件读取、置 1 和清零。关于该位的更多信息, 请参见第 34.9.2 节 “触发定时器操作”。

寄存器 34-2: ICxCON2: 输入捕捉 x 控制寄存器 2 (续)

bit 4-0

SYNCSEL<4:0>: 同步和触发操作的输入源选择位

00000 = 不与任何其他模块同步
 00001 = 输入是 OC1
 00010 = 输入是 OC2
 00011 = 输入是 OC3
 00100 = 输入是 OC4
 00101 = 输入是 OC5
 00110 = 输入是 OC6
 00111 = 输入是 OC7
 01000 = 输入是 OC8
 01001 = 输入是 OC9
 01010 = 输入是 ICAP5
 01011 = 输入是 TMR1
 01100 = 输入是 TMR2
 01101 = 输入是 TMR3
 01110 = 输入是 TMR4
 01111 = 输入是 TMR5
 10000 = 保留
 10001 = 保留
 10010 = 输入是 ICAP7
 10011 = 输入是 ICAP8
 10100 = 输入是 ICAP1
 10101 = 输入是 ICAP2
 10110 = 输入是 ICAP3
 10111 = 输入是 ICAP4
 11000 = 输入是 CMP1⁽²⁾
 11001 = 输入是 CMP2⁽²⁾
 11010 = 输入是 CMP3⁽²⁾
 11011 = 输入是 AD⁽²⁾
 11100 = 输入是 CTMU⁽²⁾
 11101 = 输入是 ICAP6
 11110 = 输入是 ICAP9
 11111 = 保留

- 注 1: 必须将奇编号和偶编号 IC 中的 IC32 位都置 1 以使能级联模式。
- 2: 这些选项应仅选择作为触发源。这些输入不应用作同步源。
- 3: 通过 ICxCON2 寄存器的 SYNCSEL<4:0> 位选择输入源。
- 4: 该位由选定的输入源 (通过 SYNCSEL<4:0> 位选择) 置 1。该位可用软件读取、置 1 和清零。关于该位的更多信息, 请参见第 34.9.2 节“触发定时器操作”。

34.3 初始化

当输入捕捉模块被复位或处于“关闭”模式（ $ICM<2:0> = 000$ ）时，输入捕捉逻辑将：

- 将溢出条件标志复位为逻辑 0
- 将接收捕捉 FIFO 复位为空状态
- 复位预分频器的计数值

34.4 输入捕捉定时器时钟源选择

PIC24F 系列器件可能有一路或多路输入捕捉通道。通过使用 $ICTSEL<12:10>$ 位，每路通道可以选择 8 个时钟源之一作为时基。关于可被选用的具体定时器，请参见器件数据手册。应在使能模块之前选择时钟，并且在工作期间不应更改时钟。

可通过 $ICTSEL$ 控制位（ $ICxCON1<12:10>$ ）实现定时器时钟源的选择。定时器可被设置为使用内部时钟源（ $F_{osc}/2$ ），或使用在 $TxCK$ 引脚上外接的时钟源，但条件是要使能定时器的同步模式。

34.5 输入捕捉事件模式

当 ICx 引脚上有事件发生时，输入捕捉模块捕捉输入捕捉定时器值的 16 位值。捕捉事件可分为以下三类：

1. 简单捕捉事件模式：
 - 每当 ICx 引脚上的输入信号出现下降沿时捕捉定时器值
 - 每当 ICx 引脚上的输入信号出现上升沿时捕捉定时器值
2. 在每个边沿（上升沿和下降沿）都捕捉定时器值
3. 预分频器捕捉事件模式：
 - ICx 引脚上的输入信号每出现 4 个上升沿捕捉一次定时器值
 - ICx 引脚上的输入信号每出现 16 个上升沿捕捉一次定时器值

这些输入捕捉模式通过设置 $ICxCON1$ 寄存器中相应的输入捕捉模式位 $ICM2:ICM0$ （ $ICxCON1<2:0>$ ）来配置。

34.5.1 简单捕捉事件

输入捕捉模块能够根据 ICx 引脚上输入信号的边沿选择（捕捉模式定义的上升沿或下降沿）捕捉定时器值（专用定时器）。这些模式通过将 $ICxCON1$ 寄存器中的 ICM 位 $ICM2:ICM0$ （ $ICxCON1<2:0>$ ）分别设置为 011 或 010 来配置。在这些模式下，不使用预分频器计数器。关于简单捕捉事件的时序图，请参见图 34-2 和图 34-3。

输入捕捉逻辑根据内部指令时钟检测和同步捕捉引脚信号的上升沿或下降沿。如果出现了上升沿 / 下降沿，捕捉模块逻辑会将当前定时器值写入捕捉缓冲区，并在已发生的捕捉事件数与由 $ICxCON1$ 寄存器中的 ICI 控制位 $ICI1:ICI0$ （ $ICxCON1<6:5>$ ）指定的数目匹配时触发中断产生逻辑，并且相应的输入捕捉中断标志 $ICxIF$ 会在捕捉缓冲区写事件发生后的 2 个指令周期后被置 1。

如果捕捉定时器在每个指令周期都递增，则捕捉到的定时器值将会是 ICx 引脚上有事件发生后一或两个指令周期出现的值。此延时是随实际 ICx 边沿事件而变化的，而实际 ICx 边沿事件与指令时钟周期和输入捕捉逻辑延时相关。如果到捕捉时基的输入时钟被预分频，则捕捉值的延时将被消除。更多信息，请参见图 34-2 和图 34-4。

输入捕捉引脚有最小高低电平时间规范。更多信息，请参见第 34.12 节 “电气规范”。

图 34-2: 简单捕捉时序图，时基预分频比 = 1:1

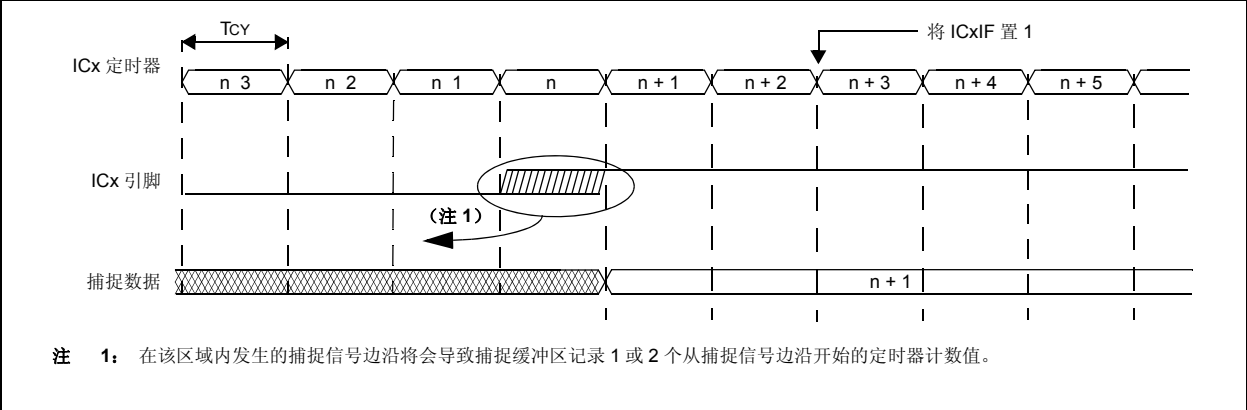
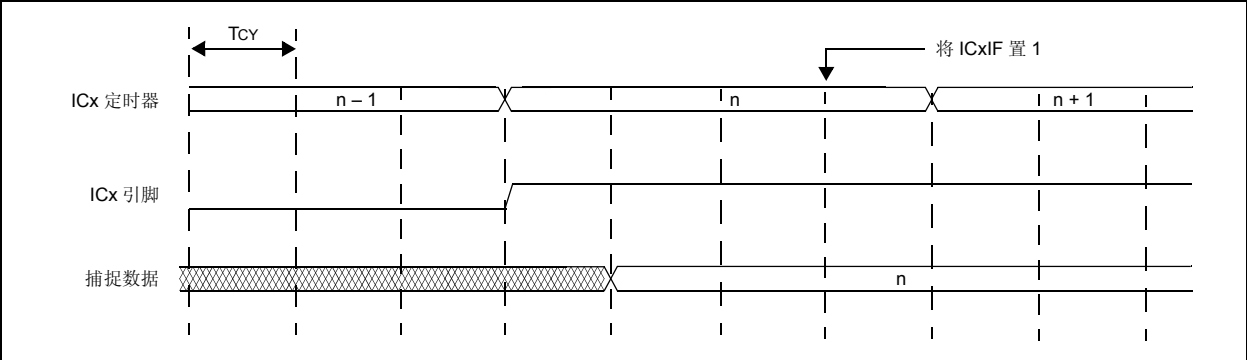


图 34-3: 简单捕捉时序图，时基预分频比 = 1:4



34.5.1.1 切换捕捉模式

建议用户在切换到新模式之前，先关闭捕捉模块（清零 ICM2:ICM0 位（ICxCON1<2:0>））。如果用户切换到一种新的捕捉模式，预分频器计数器不会清零。因此，由于预分频器计数器的值不为零，在切换模式时有可能产生第一个捕捉事件并产生相关的中断。

34.5.2 预分频器捕捉事件

捕捉模块有两种预分频器捕捉模式。预分频器捕捉模式通过将 ICM2:ICM0 位（ICxCON1<2:0>）分别设置为 100 或 101 来选择。在这些模式下，捕捉模块每计数引脚的 4 个或 16 个上升沿才发生一次捕捉事件。

预分频器捕捉计数器在捕捉引脚信号的每个有效上升沿递增。引脚信号的上升沿有效地作为计数器的时钟。当预分频器计数器等于 4 个或 16 个计数（取决于所选模式）时，计数器将输出一个有效的捕捉事件信号，随后将该信号与指令时钟周期同步。

经过同步的捕捉事件信号将触发一个捕捉缓冲区写事件，同时向中断产生逻辑发出信号。相应的输入捕捉中断标志位 ICxIF 在捕捉缓冲区写事件发生后的 2 个指令周期后被置 1。

输入捕捉引脚有最小高低电平时间规范。更多详细信息，请参见第 34.12 节“电气规范”。

从一个预分频比设置切换到另一个会产生中断。并且，预分频器计数器将不会清零；因此，对于第一次捕捉，预分频器可能是从非零值开始计数。

例 34-1 给出了切换预分频器捕捉设置的建议方法。

预分频器计数器在以下情况下被清零：

- 捕捉通道关闭（ICM2:ICM0 = 000）
- 任何器件复位

预分频器计数器在以下情况下不被清零：

- 用户从一种有效的捕捉模式切换到另一种模式

例 34-1: 预分频器捕捉代码示例

```
//The following code example will set the Input Capture1 module for interrupts on every
//second capture event; captured on every fourth rising edge.The clock source for the timer
//would be the system clock.Sync_trig source is disabled.
// Setup Input Capture1 interrupt for desired priority level (this example assigns level 1
//priority)

IFS0bits.IC1IF = 0; // Clear the IC1 interrupt status flag
IEC0bits.IC1IE = 1; // Enable IC1 interrupts
IPC0bits.IC1IP = 1; // Set module interrupt priority as 1

IC1CON1 = 0x1C24; // Turn on Input Capture 1 Module
IC1CON2 = 0x0040; // Turn on Input Capture 1 Module

// The following code shows how to read the capture buffer when
// an interrupt is generated.
// Example code for Input Capture 1 ISR:
unsigned int Capture1, Capture2;
void __attribute__((__interrupt__)) _IC1Interrupt(void)
{
    IFS0bits.IC1IF = 0; // Reset respective interrupt flag
    Capture1 = IC1BUF; // Read and save off first capture entry
    Capture2 = IC1BUF; // Read and save off second capture entry
}
```


34.5.3 边沿检测模式

捕捉模块可以在 ICx 引脚上输入信号的每个上升沿和下降沿捕捉一个时基计数值。通过将 ICM2:ICM0 位 (ICxCON1<2:0>) 设置为 001 选择边沿检测模式。在该模式下, 不使用预分频器捕捉计数器。简化时序图请参见图 34-4。

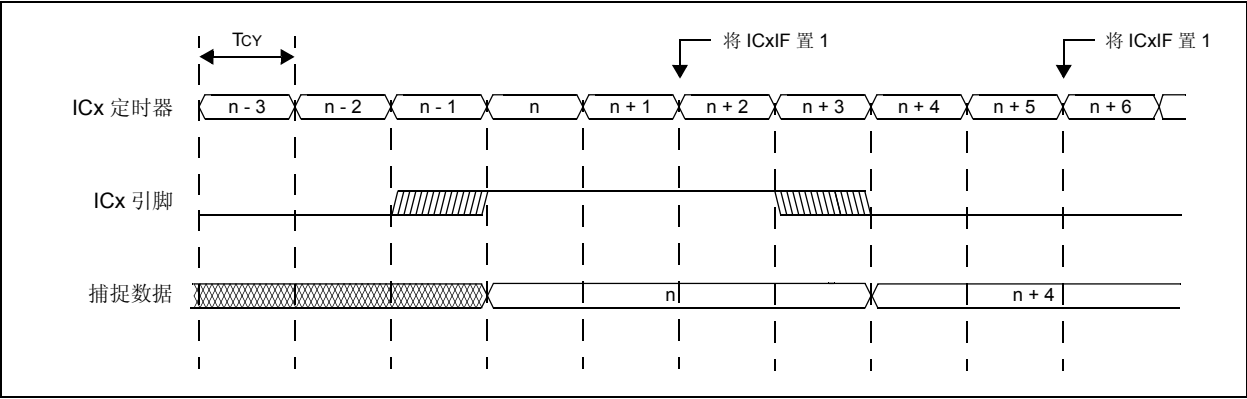
当输入捕捉模块被配置为边沿检测 (边沿检测模式) 时, 该模块将:

- 在每个边沿 (上升沿和下降沿) 将输入捕捉中断标志位 (ICxIF) 置 1。
- 在该模式下, 不使用 ICxCON1 寄存器的捕捉模式中断位 ICI1:ICI0 (ICxCON1<6:5>)。每个捕捉事件都将产生中断。

与简单捕捉事件模式相同, 输入捕捉逻辑根据内部相位时钟检测和同步捕捉引脚信号的上升沿和下降沿。如果出现上升沿或下降沿, 则捕捉模块逻辑将当前定时器计数写入捕捉缓冲区, 同时向中断产生逻辑发出信号。相应的输入捕捉中断标志位 ICxIF 在捕捉缓冲区写事件发生后的 2 个指令周期后被置 1。

捕捉到的定时器计数值将会是 ICx 引脚上的边沿出现后的 1 或 2 个指令周期 (Tcy) 的值 (见图 34-4)。

图 34-4: 边沿检测模式时序图



34.6 捕捉缓冲区操作

每路捕捉通道都具有与之关联的 FIFO 缓冲区。ICxBUF 寄存器是存储器映射的，用于访问 FIFO。当输入捕捉模块被复位（ICxCON1<2:0> = 000）时，输入捕捉逻辑将：

- 清零溢出条件标志（即，清零 ICOV（ICxCON1<4>））。
- 将捕捉缓冲区复位为空状态（清零 ICBNE（ICxCON1<3>））。

在以下条件下读 FIFO 缓冲区将导致不确定的结果：

- 在输入捕捉模块先被禁止，一段时间以后重新被使能时
- 在 FIFO 缓冲区为空时对其执行读操作时
- 在器件复位后

有两个状态标志提供 FIFO 缓冲区的状态：

- ICBNE（ICxCON1<3>）：输入捕捉缓冲区非空
- ICOV（ICxCON1<4>）：输入捕捉缓冲区溢出

34.6.1 输入捕捉缓冲区非空（ICBNE）

ICBNE 只读状态位（ICxCON1<3>）在第一个输入捕捉事件发生时被置 1，并且一直保持置 1 状态，直到所有捕捉事件都从捕捉缓冲区中读取。例如，如果发生了三个捕捉事件，则必须对捕捉缓冲区执行 3 次读操作后才能将 ICBNE（ICxCON1<3>）位清零。如果发生了四个捕捉事件，则必须进行 4 次读操作才能将 ICBNE（ICxCON1<3>）位清零。每次读操作之后，余下的字将移动到下一个可用的顶部单元。由于 ICBNE 反映捕捉缓冲区的状态，ICBNE 状态位在器件复位时将清零。

34.6.2 输入捕捉溢出（ICOV）

当捕捉缓冲区溢出时，ICOV 只读状态位（ICxCON1<4>）将被置 1。当缓冲区已满，即含有 4 个捕捉事件时，如果在读缓冲区之前发生了第 5 个捕捉事件，则会产生溢出。ICOV（ICxCON1<4>）位将被设为逻辑 1，并且不会产生相应的捕捉事件中断。此外，将不会记录第 5 个捕捉事件，后续的捕捉事件不会更改缓冲区的当前内容。

要清除溢出条件，必须对捕捉缓冲区进行 4 次读操作。第 4 次读取时，ICOV（ICxCON1<4>）状态标志将被清零，捕捉通道将恢复正常工作。

可以通过以下方法清除溢出条件：

- 设置 ICM2:ICM0 位（ICxCON1<2:0>）= 000
- 读取捕捉缓冲区，直到 ICBNE（ICxCON1<3>）= 0
- 任何器件复位

在以下条件下，会发生 FIFO 溢出：

- ICM<2:0> 不等于 000（未关闭）
- ICM<2:0> 不等于 110（未禁止）
- ICM<2:0> 不等于 001（不处于边沿检测模式）
- （Idle_mode = 0、ICSIDL = 0 或 ICM<2:0> 不等于 111）
- FIFO 已满
- 发生了捕捉事件

34.6.2.1 ICOV 和仅中断模式

输入捕捉模块还可以配置为用作外部中断引脚。要配置为该模式，必须将 ICI1:ICI0 位（ICxCON1<6:5>）设置为 00。中断的产生与缓冲区的读操作无关。

34.7 输入捕捉中断

输入捕捉模块可以根据所选捕捉事件次数来产生中断。捕捉事件定义为将时基值写入捕捉缓冲区。该设置通过控制位 $ICI1:ICIO$ ($ICxCON1<6:5>$) 进行配置。

除非在 $ICI<1:0> = 00$ 或 $ICM<2:0> = 001$ 的情况下，否则在缓冲区溢出条件清除前将不产生任何中断（见第 34.6.2 节“输入捕捉溢出 (ICOV)”）。

当捕捉缓冲区通过复位条件或读操作被清空时，中断计数值将会复位。这使得中断计数与 FIFO 写入状态重新同步。

34.7.1 中断控制位

每路输入捕捉通道都有输入捕捉中断标志位 ($ICxIF$)、输入捕捉中断允许位 ($ICxIE$) 和输入捕捉中断优先级位 ($ICxIP<2:0>$)。

34.8 节能状态下的输入捕捉操作

34.8.1 休眠模式下的输入捕捉操作

当器件进入休眠模式后，系统时钟被禁止。在休眠模式下，输入捕捉模块只能用作外部中断源，且捕捉结果无效。通过设置控制位 $ICM<2:0> = 111$ 使能该模式。在该模式下，捕捉引脚的上升沿将使器件从休眠状态唤醒。如果允许了相应的模块中断，并且模块优先级达到要求，将产生中断；不需要有效的定时器。

当捕捉模块被配置为除 $ICM<2:0> = 111$ 以外的模式，并且 PIC24F 进入休眠模式时，外部引脚的任何上升沿或下降沿都不会产生一个从休眠模式唤醒的条件。

34.8.2 空闲模式下的输入捕捉操作

当器件进入空闲模式后，系统时钟源保持工作，但 CPU 停止执行代码。 $ICSIDL$ 位 ($ICxCON1<13>$) 将决定模块在空闲模式下是停止工作还是继续工作。

如果 $ICSIDL = 0$ ($ICxCON1<13>$)，则在空闲模式下模块将继续工作。此时输入捕捉模块具备如 $ICM2:ICM0$ 控制位 ($ICxCON1<2:0>$) 所定义的完整功能（包括 4:1 和 16:1 预分频器捕捉设置）。这些模式要求在空闲模式下所选定时器是使能的。

如果输入捕捉模式被配置为 $ICM<2:0> = 111$ ，则输入捕捉引脚将仅用作外部中断引脚。在该模式下，捕捉引脚的上升沿将使器件从空闲模式唤醒。捕捉时基不一定要使能。如果相应的模块中断允许位被置 1，并且用户所指定的优先级高于当前 CPU 的优先级，则将产生中断。

如果 $ICSIDL = 1$ ($ICxCON1<13>$)，则在空闲模式下模块将停止工作。模块在空闲模式下停止工作时执行和在休眠模式下相同的功能（见第 34.8.1 节“休眠模式下的输入捕捉操作”）。

34.8.3 器件从休眠 / 空闲模式唤醒

当器件处于空闲或休眠模式下时，输入捕捉事件可以唤醒器件或产生中断（如果允许）。

当捕捉事件发生时，如果以下条件为真，则输入捕捉模块将从休眠或空闲模式唤醒，而与定时器是否被使能无关：

- 输入捕捉模式位 ICM<2:0>（ICxCON1<2:0>）= 111
- 中断捕捉允许位（ICxIE）被置 1

如果允许了相应的中断（ICxIE = 1），并且中断具有所需的优先级，则该唤醒功能将会中断 CPU。

该唤醒特性对于增加额外的外部引脚中断很有用。在该模式下使用输入捕捉模块时需要遵循以下条件：

- 在该模式下，未使用预分频器捕捉计数器
- ICI1:ICI0 位（ICxCON1<6:5>）不适用

34.8.4 打盹模式

打盹模式下的输入捕捉操作和正常模式下的一样。当器件进入打盹模式后，系统时钟源保持工作，但 CPU 可能以较低时钟速率运行。更多详细信息，请参见《PIC24F 系列参考手册》的第 10 章“节能特性”。

34.8.5 选择性外设模块控制

外设模块禁止（Peripheral Module Disable，PMD）寄存器提供了一种方法，可通过停止向输入捕捉模块提供的所有时钟源来禁止该模块。当通过相应的 PMD 控制位禁止模块后，模块处于最低功耗状态。与模块相关的控制寄存器和状态寄存器也将被禁止，因此对这些寄存器的任何写操作不起作用，读取的值也无效并返回零。更多详细信息，请参见《PIC24F 系列参考手册》的第 10 章“节能特性”。

34.9 输入捕捉定时器功能

输入捕捉模块包含一个 16 位同步递增计数定时器，用于捕捉功能。该定时器具有以下功能：

- 同步操作——当定时器达到 FFFFh 或 Sync_trig 输入使能时，定时器会计满返回。
- 触发操作（硬件和 / 或软件）——定时器基于硬件或软件触发器开始工作，并可以用软件清零或停止。
- 级联操作（32 位定时器模式）——当关联的奇编号定时器计满返回时，偶编号定时器将递增 1；在使能时，奇编号定时器每个定时器时钟周期均递增 1。

34.9.1 同步定时器操作

定时器的同步操作在以下条件下使能：

- ICTRIG = 0 并且
- 使用 SYNCSEL<4:0> 位选择了有效的同步输入

在进行同步操作时，TRIGSTAT 位没有任何作用。通过使用模块的 Sync_trig 输入源，定时器可以与其他模块进行同步；输入源使用 SYNCSEL<4:0> 位选择。

图 34-5 和图 34-6 显示了配合使用 Sync_trig 输入源时的定时器操作。当使用 Sync_trig 输入源位选择了有效的同步输入时，定时器将在每个定时器时钟（通过 ICTSEL<12:10> 位选择）周期内递增 1。当选定的 Sync_trig 输入源 = 1 时，定时器将在定时器时钟的下一个上升沿清零。只要 Sync_trig 输入源 = 1，定时器都将保持清零状态。

当 Sync_trig 输入源信号翻转时，定时器将在定时器时钟的下一个正边沿重新开始递增。Sync_trig 输入由另一个模块（通常是输出比较或输入捕捉模块）的同步输出驱动。

当初始化使能了同步定时器操作的定时器时，用作同步源的定时器必须最后使能。

- 注

 - 1: 进行同步的定时器必须选择相同的时钟源，以确保正常工作。
 - 2: 当初始化使能了同步定时器操作的定时器时，用作同步源的定时器必须最后使能。
 - 3: Sync_trig 输入必须与定时器时钟同步，以确保正常工作。

图 34-5: 同步操作时序 (ICTRIG = 0)

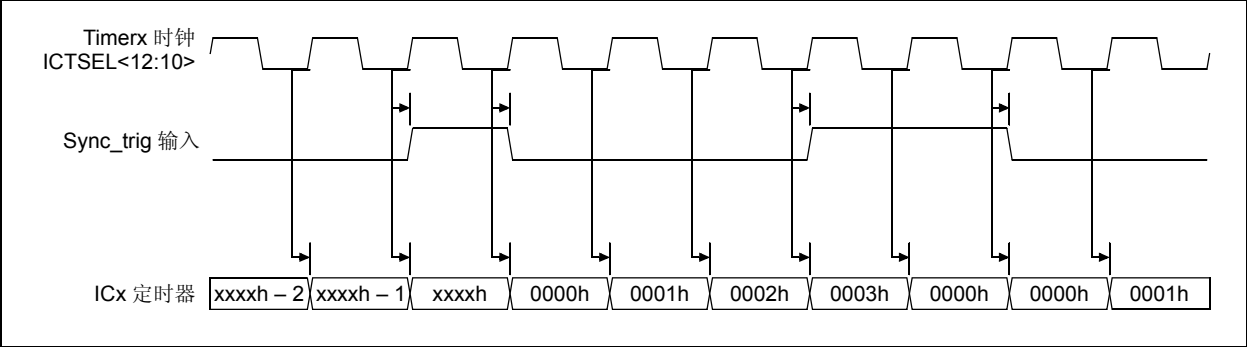
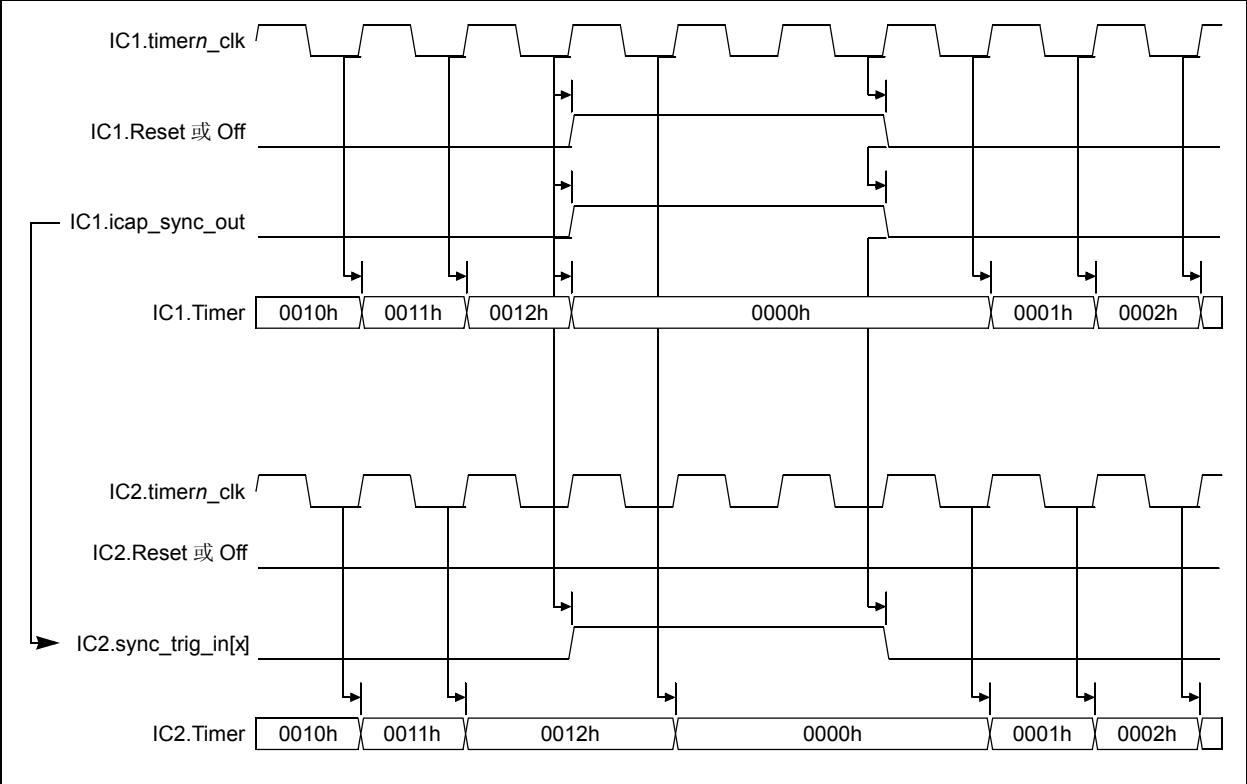


图 34-6: 同步操作时序 (ICTRIG = 0)



34.9.2 触发定时器操作

当 ICTRIG = 1，并使用 SYNCSEL<4:0> 位选择了有效的 Sync_trig 输入源时，即使能了定时器的触发操作。在触发操作期间，TRIGSTAT 位由硬件或软件置 1，可以用软件清零。

在触发操作期间，TRIGSTAT 位具有以下功能：

- TRIGSTAT = 0
 - 定时器保持在复位状态
- TRIGSTAT = 1
 - 定时器从复位状态释放
 - 定时器在每个正时钟递增

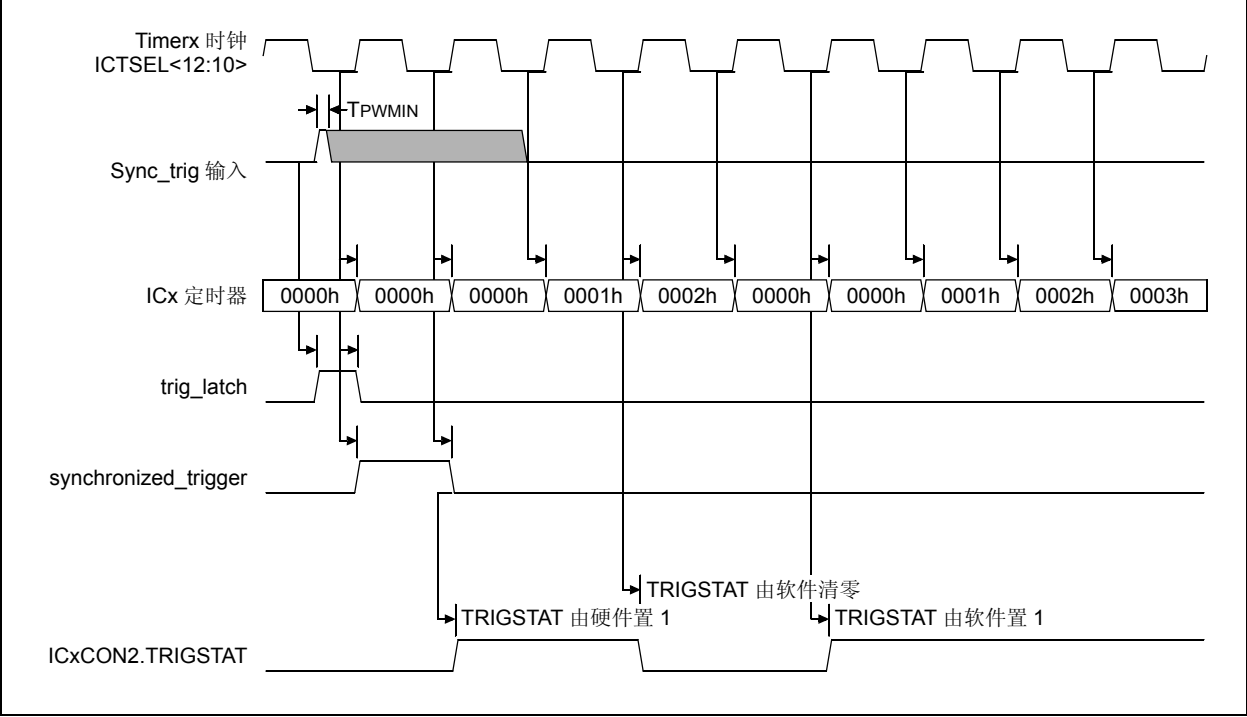
触发操作如图 34-7 所示。当使能触发定时器操作时，定时器将保持在清零状态。它将一直保持在这种清零状态，直到选定的 Sync_trig 输入源（SYNCSEL<4:0>）上发生触发事件，此时，TRIGSTAT 位将置 1。除了由硬件置 1 之外，TRIGSTAT 位也可以用软件置 1。TRIGSTAT 位置 1 之后，定时器会从复位状态释放，开始运行。当 TRIGSTAT 位用软件清零时，定时器复位为 0000h，并等待下一个 Sync_trig 输入源（SYNCSEL<4:0>）上发生触发事件。

当 TRIGSTAT = 0 时，定时器将保持在复位状态（0000h），但输入捕捉功能仍然处于工作状态。如果在此期间发生了输入捕捉事件，定时器的值（0000h）将被捕捉到 FIFO 缓冲区中。

在设置输入捕捉模块的过程中，请确保在将 ICM<2:0> 位从 0 更改为使能输入捕捉模块之前，先设置所有其他输入捕捉配置，并且 TRIGSTAT 位仍然为 0。触发功能基于 Sync_trig 输入的上升沿，而不是基于电平触发信号。

注： Sync_trig 输入必须与定时器时钟同步，并且宽度必须至少为一个定时器时钟周期，以确保正常工作。

图 34-7： 触发操作时序（ICTRIG = 1）

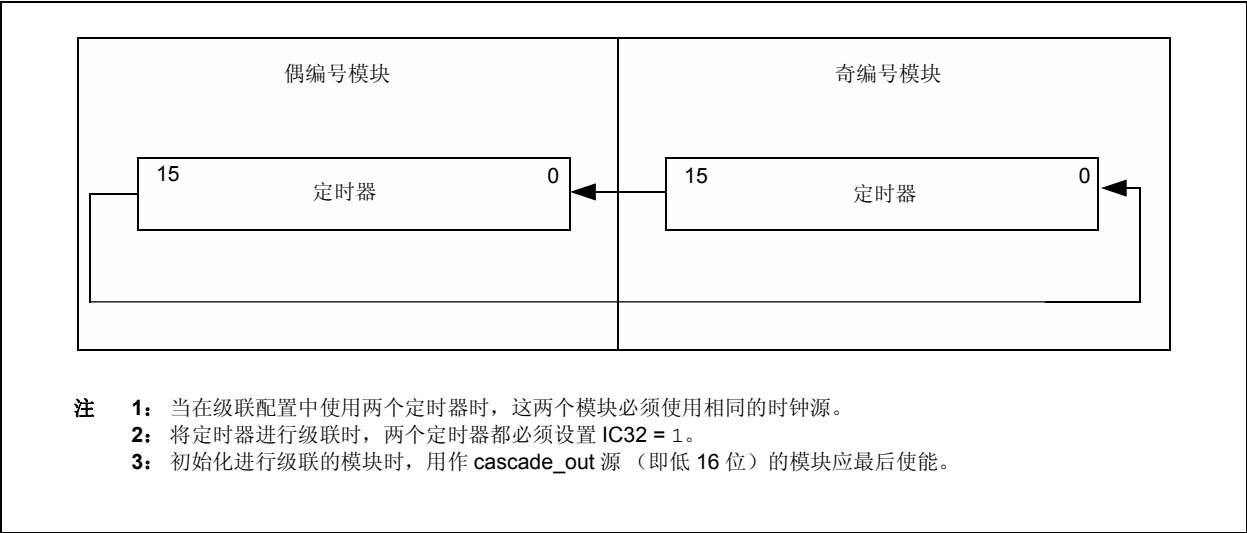


34.9.3 级联定时器操作（32 位定时器模式）

当 IC32 = 1 时，即使能了定时器的级联操作。定时器可以成对组合，即使用模块的级联输入和级联输出将它们进行级联来构成 32 位定时器。它们组合为奇偶编号对（1-2、3-4、5-6 和 7-8）。IC9 不进行级联。进行级联时，奇编号定时器将作为低 16 位，偶编号定时器将作为高 16 位。

级联操作如图 34-8 所示。只要级联输入为低电平，定时器都不会递增。当级联输入为高电平时，定时器将在定时器时钟的上升沿递增。

图 34-8： 级联定时器操作



进行级联时，来自奇编号输入捕捉模块的 cascade_out 将连接到偶编号输入捕捉模块的 cascade_in。当奇编号模块的 ICx 定时器达到 FFFFh 时，它会将 cascade_out 置 1，这将导致偶编号模块的 ICx 定时器在下一个时钟周期递增 1。

34.9.3.1 定时器配置

根据图 34-8 中描述的定时器功能，定时器可以在许多不同的配置下工作：

- **常规配置**——定时器用作标准的递增计数器，并且仅当计数达到FFFFh时计满返回为0000h。该模式的设置方式：IC32 = 0，ICTRIG = 0 且 SYNCSEL<4:0> = 0h。在该模式下，不使用 TRIGSTAT 位。
- **同步配置**——定时器可以与另一个定时器进行同步，从而两个定时器同时计满返回。该模式的设置方式：IC32 = 0，ICTRIG = 0 且 SYNCSEL <4:0> 不等于 0h。在该模式下，不使用 TRIGSTAT 位。
- **软件触发配置**——定时器可以由软件触发，以启动定时器操作。该模式的设置方式：IC32 = 0，ICTRIG = 1 且 SYNCSEL<4:0> = 0h。在该模式下，使用 TRIGSTAT 位。
- **硬件 / 软件触发配置**——定时器可以从模块外的触发器（如比较器等）触发，或由软件触发，以启动定时器操作。该模式的设置方式：IC32 = 0，ICTRIG = 1 且 SYNCSEL<4:0> 不等于 0h。在该模式下，使用 TRIGSTAT 位。
- **常规级联配置**——定时器可以与另一个定时器进行级联，从而两个 16 位定时器可以组合构成单个 32 位定时器。该模式的设置方式：IC32 = 1，ICTRIG = 0 且 SYNCSEL<4:0> = 0h。在该模式下，不使用 TRIGSTAT 位。
- **同步级联配置**——定时器可以与另一个定时器进行级联，构成 32 位定时器来与另一个 32 位定时器进行同步。该模式的设置方式：IC32 = 1，ICTRIG = 0 且 SYNCSEL<4:0> 不等于 0h。在该模式下，不使用 TRIGSTAT 位。
- **软件触发的级联配置**——定时器可以与另一个定时器进行级联，构成一个 32 位定时器，该定时器可以由软件触发以启动定时器操作。该模式的设置方式：IC32 = 1，ICTRIG = 1 且 SYNCSEL<4:0> = 0h。在该模式下，使用 TRIGSTAT 位。
- **硬件 / 软件触发的级联配置**——定时器可以与另一个定时器进行级联，构成一个 32 位定时器，该定时器可以从模块外（通过比较器等）触发，或由软件触发，以启动定时器操作。该模式的设置方式：IC32 = 1，ICTRIG = 1 且 SYNCSEL<4:0> 不等于 0h。在该模式下，使用 TRIGSTAT 位。配置位的所有其他组合都属于未定义的配置，不应使用。

34.10 I/O 引脚控制

当捕捉模块使能时，用户必须通过将相关的 TRIS 位置 1，以确保 I/O 引脚方向被配置为输入。使能该捕捉模块时不会设置引脚方向。而且，与该输入引脚复用的所有其他外设必须被禁止。

34.11 寄存器映射

表 34-1 中提供了与 PIC24F 带专用定时器的输入捕捉模块相关的寄存器汇总。

表 34-1: 输入捕捉寄存器映射

| 寄存器名称 | Bit 15 | Bit 14 | Bit 13 | Bit 12 | Bit 11 | Bit 10 | Bit 9 | Bit 8 | Bit 7 | Bit 6 | Bit 5 | Bit 4 | Bit 3 | Bit 2 | Bit 1 | Bit 0 | 所有复位时的状态 |
|--------------|--------|--------|--------|--------|---------|---------|---------|-------|--------|----------|-------|----------|----------|----------|----------|----------|----------|
| ICxBUF | | | | | | | | | | | | | | | | | x·x·x·x |
| 输入捕捉 x 缓冲寄存器 | | | | | | | | | | | | | | | | | |
| ICxCON1 | — | — | — | ICSIDL | ICTSEL2 | ICTSEL1 | ICTSEL0 | — | — | — | IC10 | ICOV | ICBNE | ICM2 | ICM1 | ICM0 | 0000 |
| ICxCON2 | — | — | — | — | — | — | — | IC32 | ICTRIG | TRIGSTAT | — | SYNCSEL4 | SYNCSEL3 | SYNCSEL2 | SYNCSEL1 | SYNCSEL0 | 0000 |
| ICxTMR | | | | | | | | | | | | | | | | | 0000 |
| 输入捕捉 x 定时器 | | | | | | | | | | | | | | | | | |

图注: x = 复位时的未知值, — = 未实现 (读为 0)。复位值以十六进制显示。

34.12 电气规范

34.12.1 交流特性

图 34-9: 输入捕捉时序

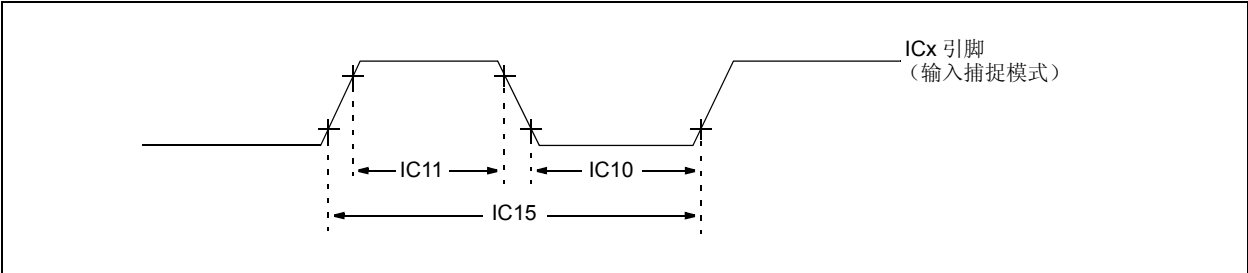


表 34-2: 输入捕捉

| 参数编号 | 符号 | 特性 | | 最小值 | 最大值 | 单位 | 条件 |
|------|------|------------------------|-------|-----------------------------|-----|----|---------------------|
| IC10 | TccL | ICx 输入低电平时间 ——同步定时器 | 无预分频器 | $T_{CY} + 20$ | — | ns | 也必须满足参数 IC15 |
| | | | 带预分频器 | 20 | — | ns | |
| IC11 | TccH | ICx 输入高电平时间 ——同步定时器 | 无预分频器 | $T_{CY} + 20$ | — | ns | 也必须满足参数 IC15 |
| | | | 带预分频器 | 20 | — | ns | |
| IC15 | TccP | ICx 输入周期——同步定时器 | | $\frac{2 * T_{CY} + 40}{N}$ | — | ns | N = 预分频值 (1、4 或 16) |

34.13 设计技巧

问 1：可以使用输入捕捉模块将器件从休眠模式唤醒吗？

答：可以。当输入捕捉模块被配置为 $ICM<2:0> = 111$ ，同时相应通道的输入捕捉中断允许位被置 1（ $ICxIE = 1$ ）时，捕捉引脚的上升沿会将器件从休眠模式唤醒（见第 34.8 节“节能状态下的输入捕捉操作”）。

34.14 相关应用笔记

本节列出了与手册本章内容相关的应用笔记。这些应用笔记可能并不是专为 PIC24F 器件系列而编写的，但其概念是相近的，通过适当修改并受到一定限制即可使用。当前与带专用定时器的输入捕捉相关的应用笔记有：

| 标题 | 应用笔记编号 |
|---------------------------------|--------|
| Using the CCP Module(s) | AN594 |
| Implementing Ultrasonic Ranging | AN597 |

注： 如需获取更多 PIC24F 系列器件的应用笔记和代码示例，请访问 Microchip 网站（www.microchip.com）。

34.15 版本历史

版本 A（2008 年 2 月）

这是本文档的初始版本。

注: