

第 17 章 10 位 A/D 转换器

目录

本章包括下列主题:

17.1	简介	17-2
17.2	A/D 术语和转换序列	17-4
17.3	寄存器	17-5
17.4	A/D 模块配置	17-11
17.5	初始化	17-14
17.6	控制采样过程	17-15
17.7	控制转换过程	17-15
17.8	A/D 结果缓冲器	17-21
17.9	转换序列示例	17-23
17.10	A/D 采样要求	17-31
17.11	转换功能	17-32
17.12	A/D 精度 / 误差	17-33
17.13	休眠和空闲模式期间的操作	17-33
17.14	复位的影响	17-34
17.15	寄存器映射	17-35
17.16	电气规范	17-36
17.17	设计技巧	17-37
17.18	相关应用笔记	17-38
17.19	版本历史	17-39

17.1 简介

PIC24F 10 位 A/D 转换器具有以下关键特性:

- 逐次逼近寄存器 (SAR) 转换
- 转换速度最高可达 500 ksps
- 最多可具有 16 路模拟输入通道
- 外部参考电压输入引脚
- 单极差分采样/保持(S/H)放大器
- 自动通道扫描模式
- 可选的转换触发器源
- 16 字的转换结果缓冲器
- 可选的缓冲器填充模式
- 4 个结果调整选项
- · 可在 CPU 休眠和空闲模式下工作

图 17-1 给出了 10 位 A/D 转换器的框图。转换器最多可在 16 个引脚上有 16 路模拟输入通道,指定为 ANO-AN15。模拟输入引脚和外部参考电压输入引脚的实际数量取决于具体的 PIC24F 器件。关于特定器件的信息,请参见相应的 PIC24F 数据手册。

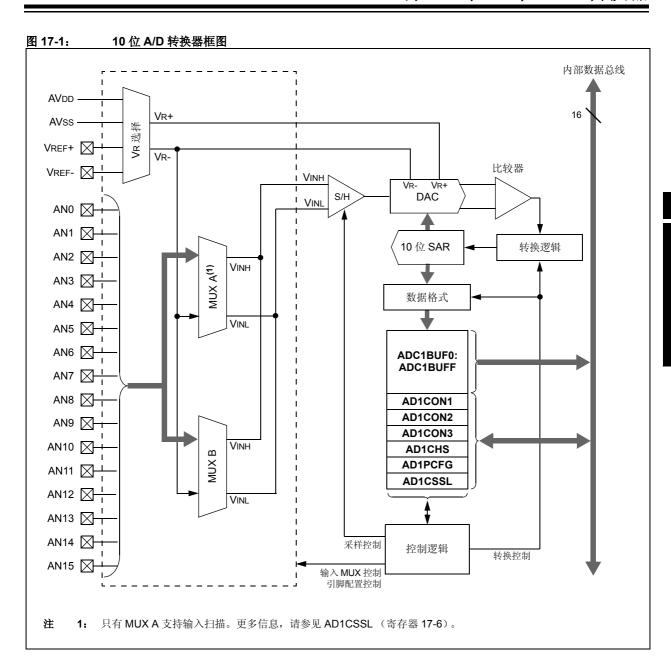
还有两个模拟输入引脚 VREF+ 和 VREF- 用于连接外部参考电压。这两个参考电压输入可以与其他模拟输入引脚共用。可在软件控制下,选择器件供电电压(AVDD/AVSS)或 VREF+/VREF- 引脚上的电平作为 A/D 参考电压。

模拟输入通过两个独立的多路开关(MUX A 和 MUX B)连接到 S/H 放大器,该放大器也称为 S/H 通道或 CH0。这使转换器可以在转换期间在两组模拟输入之间切换。单极差分转换可能会使 用某些输入引脚。可选的模拟输入扫描模式可使转换器自动按顺序扫描选定通道范围。

10 位 A/D 转换器提供了一些方法来控制采样和转换过程。采样和转换触发器源可以从多种硬件源中进行选择,也可以在软件中以手动方式控制。自动采样模式和自动转换触发器可以配合使用,无需软件即可提供无限自动转换。

在每个采样 / 转换序列结束时,或者在多个序列结束后,可以产生一个控制器级别的中断。每个中断事件对应的序列数量可以介于 1 和 16 之间。

转换器将其结果存储在内部的 16 字数据缓冲器中,该缓冲器被映射到器件数据空间中。每个 10 位结果可以使用 4 种 16 位输出格式中的任意一种进行存储。

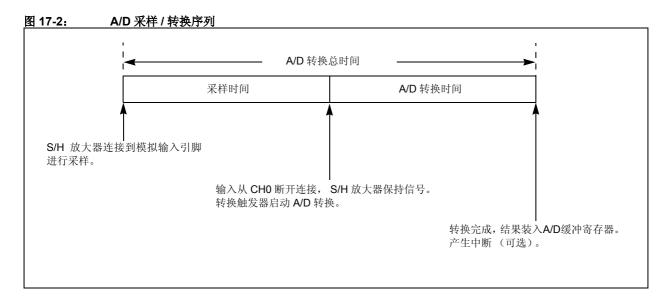


17.2 A/D 术语和转换序列

采样时间是 A/D 模块的 S/H 放大器连接到模拟输入引脚的时间。采样时间可以通过 A/D 转换器 硬件手动或自动启动和结束。为确保 S/H 放大器为 A/D 转换提供所需的精度,必须保证一个最小采样时间。

转换时间是 A/D 转换器转换 S/H 放大器所保持的电压所需要的时间。转换触发器用于结束采样时间和开始 A/D 转换或采样 / 转换序列。转换触发器源可以从多种硬件源中进行选择,也可以在软件中以手动方式控制。 A/D 转换器需要 1 个 A/D 时钟周期(TAD)来转换结果数据的每个位,另外再加上两个额外的时钟周期;对于 10 位转换,总共需要 12 个 TAD 周期。转换时间结束时,结果将装入 16 个 A/D 结果缓冲器中的一个。然后,可以将 S/H 重新连接到输入引脚,同时可以产生 CPU 中断。采样时间和 A/D 转换时间之和为转换总时间。图 17-2 显示了基本的转换序列,以及时间间隔之间的关系。

转换触发器源可以从多种硬件源中进行选择,也可以在软件中以手动方式控制。转换触发器选项中有一个自动转换选项,该选项使用计数器和 A/D 时钟来设置自动转换之间的时间。自动采样模式和自动转换触发器可以配合使用,无需软件干预即可提供无限自动转换。



17.3 寄存器

10 位 A/D 转换器模块总共使用 22 个寄存器进行操作。所有的寄存器均映射到数据存储空间中。

17.3.1 控制寄存器

模块具有6个控制和状态寄存器:

- AD1CON1: A/D 控制寄存器 1
- AD1CON2: A/D 控制寄存器 2
- AD1CON3: A/D 控制寄存器 3
- · AD1CHS: A/D 输入通道选择寄存器
- AD1PCFG: A/D 端口配置寄存器
- AD1CSSL: A/D 输入扫描选择寄存器

AD1CON1、AD1CON2 和 AD1CON3 寄存器(寄存器 17-1、寄存器 17-2 和寄存器 17-3)控制 A/D 模块的总体操作。这包括: 使能模块、配置转换时钟和参考电压源、选择采样和转换触发器,以及手动控制采样 / 转换序列。

AD1CHS 寄存器(寄存器 17-4)用于选择要连接到 S/H 放大器的输入通道。它也用于选择输入 多路开关和选择差分采样的参考源。

AD1PCFG 寄存器 (寄存器 17-5) 用于将 I/O 引脚配置为模拟输入或数字 I/O。

AD1CSSL 寄存器 (寄存器 17-6) 用于选择顺序扫描中包含的通道。

17.3.2 A/D 结果缓冲器

该模块包含一个 16 字的双端口 RAM(称为 ADC1BUF),用于存储 A/D 结果。每个单元位置均映射到数据存储空间,可单独访问。16 个缓冲器单元称为 ADC1BUF0-ADC1BUFF。A/D 结果缓冲器是只读的。

寄存器 17-1: AD1CON1: A/D 控制寄存器 1

R/W-0	U-0	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0		
ADON	_	ADSIDL	_	_	_	FORM1	FORM0		
bit 15 bit 8									

R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0, HCS	R/C-0, HCS
SSRC2	SSRC1	SSRC0	_	_	ASAM	SAMP	DONE
bit 7							bit 0

图注: U = 未实现位,读为 0

R = 可读位 W = 可写位 HCS = 用硬件清零 / 置 1

bit 15 ADON: A/D 工作模式位

1 = A/D 转换器模块正在工作

0 = A/D 转换器关闭

bit 14 未实现: 读为 0

bit 13 ADSIDL: 空闲模式停止位

1 = 器件进入空闲模式后停止模块操作

0 = 处于空闲模式时继续模块操作

bit 12-10 **未实现:** 读为 0

bit 9-8 FORM1:FORM0:数据输出格式位

11 = 有符号小数 (sddd dddd dd00 0000)

10 = 小数 (dddd dddd dd00 0000)

01 = 有符号整数 (ssss sssd dddd dddd)

00 = 整数 (0000 00dd dddd dddd)

bit 7-5 **SSRC2:SSRC0:** 转换触发器源选择位

111 = 内部计数器结束采样并启动转换 (自动转换)

110 = 保留

10x = 保留

100 = 保留

011 = 保留

010 = Timer3 比较匹配时结束采样并启动转换

001 = INTO 引脚产生有效电平变换时,结束采样并启动转换

000 = 清零 SAMP 位时结束采样并启动转换

bit 4-3 **未实现:** 读为 0

bit 2 ASAM: A/D 采样自动启动位

1 = 采样在上次转换完成后立即开始; SAMP 位自动置 1

0 = SAMP 位置 1 时开始采样

bit 1 SAMP: A/D 采样使能位

1 = 至少有一个 A/D 采样 / 保持放大器进行采样

0 = A/D 采样 / 保持放大器保持采样结果

当 ASAM = 0 时,向该位写入 1 将启动采样。当 SSRC<2:0> = 000 时,向该位写入 0 将结束采样并启动转换。

bit 0 **DONE:** A/D 转换状态位

DS39705A_CN 第 17-6 页

1 = A/D 转换已完成

0 = A/D 转换尚未完成或尚未启动

清零该位不会影响正在进行的任何操作。由软件清零,或者在启动新的转换时清零。

寄存器 17-2: AD1CON2: A/D 控制寄存器 2

R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	U-0	U-0
VCFG2	VCFG1	VCFG0	r	_	CSCNA	_	_
bit 15							bit 8

R-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
BUFS ⁽¹⁾	_	SMPI3	SMPI2	SMPI1	SMPI0	BUFM	ALTS
bit 7							bit 0

图注:

R =可读位 U =未实现位,读为 0

bit 15-13 VCFG2:VCFG0: 参考电压配置位

VCFG2:VCFG0	V _R +	V _R -		
000	AVDD	AVss		
001	外部 VREF+ 引脚	AVss		
010	AVDD	外部 V REF- 引脚		
011	外部 VREF+ 引脚	外部 V REF- 引脚		
1xx	AVDD	AVss		

 bit 12
 保留: 保持为 0

 bit 11
 未实现: 读为 0

bit 10 CSCNA: MUX A 输入多路开关设置的 CH0+ S/H 输入的扫描输入选择位

1 = 扫描输入 0 = 不扫描输入

未实现: 读为 0

bit 7 **BUFS**: 缓冲器填充状态位 ⁽¹⁾

1 = A/D 当前正在填充 ADC1BUF8-ADC1BUFF, 用户应访问 ADC1BUF0-ADC1BUF7 中的数据 0 = A/D 当前正在填充 ADC1BUF0-ADC1BUF7, 用户应访问 ADC1BUF8-ADC1BUFF 中的数据

bit 6 未实现: 读为 0

bit 5-2 SMPI3:SMPI0:每个中断对应采样/转换序列数量选择位

1111 = 在每组序列第 16 个采样 / 转换序列的转换完成时产生中断 1110 = 在每组序列第 15 个采样 / 转换序列的转换完成时产生中断

.

0001 = 在每组序列第2个采样/转换序列的转换完成时产生中断

0000 = 在每个采样 / 转换序列的转换完成时产生中断

bit 1 BUFM:缓冲器模式选择位

1 = 缓冲器配置为两个 8 字缓冲器 (ADC1BUF0-ADC1BUF7 和 ADC1BUF8-ADC1BUFF)

0 = 缓冲器配置为一个 16 字缓冲器(ADC1BUF0-ADC1BUFF)

bit 0 ALTS: 交替输入采样模式选择位

1 = 对于第一次采样,使用 MUX A 输入多路开关设置,然后对于所有后续采样,在 MUX B 和 MUX A 输入多路开关设置之间交替

0 = 始终使用 MUX A 输入多路开关设置

注 1: 只有 ADC1BUF 用作两个缓冲器 (BUFM = 1) 时才有效。

寄存器 17-3: AD1CON3: A/D 控制寄存器 3

R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADRC	_	_	SAMC4	SAMC3	SAMC2	SAMC1	SAMC0
bit 15							bit 8

| R/W-0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| ADCS7 | ADCS6 | ADCS5 | ADCS4 | ADCS3 | ADCS2 | ADCS1 | ADCS0 |
| bit 7 | | | | | | | bit 0 |

图注:

R =可读位 U =未实现位,读为 0

bit 15 **ADRC:** A/D 转换时钟源位

1 = A/D 内部 RC 时钟

0=时钟基于系统时钟而产生

bit 14-13 未实现: 读为 0

bit 12-8 SAMC4:SAMC0: 自动采样时间位

11111 **= 31** TAD

• • • •

00001 **= 1 TAD**

00000 = **0** TAD (不推荐)

bit 7-0 ADCS7:ADCS0: A/D 转换时钟选择位

111111111 = **128** Tcy

111111110 **= 127** Tcy

.

00000001 = Tcy 00000000 = Tcy/2

寄存器 17-4: AD1CHS: A/D 输入通道选择寄存器

R/W-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0		
CH0NB	_	_	_	CH0SB3	CH0SB2	CH0SB1	CH0SB0		
bit 15 bit 8									

R/W-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
CH0NA	_	_	_	CH0SA3	CH0SA2	CH0SA1	CH0SA0
bit 7							bit 0

图注:R = 可读位 W = 可写位

U = 未实现位, 读为 0

bit 15 CHONB: MUX B 多路开关设置的通道 0 负输入选择位

1 = 通道 0 负输入为 AN1 0 = 通道 0 负输入为 Vr-

bit 14-12 **未实现:** 读为 0

bit 11-8 CH0SB3:CH0SB0: MUX B 多路开关设置的通道 0 正输入选择位

1111 = 通道 0 正输入为 AN15 1110 = 通道 0 正输入为 AN14 1101 = 通道 0 正输入为 AN13

• • • • •

0001 = 通道 0 正输入为 AN1 0000 = 通道 0 正输入为 AN0

bit 7 CHONA: MUX A 多路开关设置的通道 0 负输入选择位

1 = 通道 0 负输入为 AN1 0 = 通道 0 负输入为 Vr-

bit 6-4 未实现: 读为 0

bit 3-0 CHOSA3:CHOSA0: MUX A 多路开关设置的通道 0 正输入选择位

1111 = 通道 0 正输入为 AN15 1110 = 通道 0 正输入为 AN14 1101 = 通道 0 正输入为 AN13

0001 = 通道 0 正输入为 AN1 0000 = 通道 0 正输入为 AN0

寄存器 17-5: AD1PCFG: A/D 端口配置寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PCFG15	PCFG14	PCFG13	PCFG12	PCFG11	PCFG10	PCFG9	PCFG8
bit 15							bit 8

bit 7							bit 0
PCFG7	PCFG6	PCFG5	PCFG4	PCFG3	PCFG2	PCFG1	PCFG0
R/W-0							

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0

bit 15-0 **PCFG15:PCFG0:** 模拟输入引脚配置控制位

1 = 对应模拟通道的引脚处于数字模式,允许端口读输入,A/D输入多路开关输入连接到AVss

0 = 对应模拟通道的引脚处于模拟模式,禁止端口读输入, A/D 模块对引脚电压进行采样

寄存器 17-6: AD1CSSL: MUX A 的 A/D 输入扫描选择寄存器 (1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CSSL15	CSSL14	CSSL13	CSSL12	CSSL11	CSSL10	CSSL9	CSSL8
bit 15							bit 8

| R/W-0 |
|-------|-------|-------|-------|-------|-------|-------|-------|
| CSSL7 | CSSL6 | CSSL5 | CSSL4 | CSSL3 | CSSL2 | CSSL1 | CSSL0 |
| bit 7 | | | | | | | bit 0 |

图注:

R = 可读位 W = 可写位 U = 未实现位, 读为 0

bit 15-0 CSSL15:CSSL0: A/D 输入通道扫描选择位

1 = 选择对应的模拟通道 Anxx 用于 MUX A 顺序扫描

0=在顺序扫描中忽略对应的模拟通道

注 1: 仅支持 MUX A 扫描。

17.4 A/D 模块配置

在执行 A/D 转换时应该遵循以下步骤:

- 1. 配置 A/D 模块:
 - 选择参考电压源来匹配模拟引脚上的期望电压范围
 - 选择模拟转换时钟以使所需数据速率与处理器时钟匹配
 - 确定采样将如何发生
 - 确定输入如何分配到 S/H 通道
 - 选择所需的采样/转换序列
 - 选择如何将转换结果送到缓冲器
 - 选择中断速率
 - 打开 A/D 模块
- 2. 配置 A/D 中断 (如需要):
 - 清零 AD1IF 位
 - 选择 A/D 中断优先级

下面几节描述了每个配置步骤的选项。

注: 当 ADON = 1 时,不应写 SSRC、ASAM、BUFS SMPI、BUFM 和 ALTS 位,以及 AD1CON3 和 AD1CSSL 寄存器。否则可能产生不确定的转换数据。

17.4.1 选择参考电压源

A/D 转换的参考电压使用 VCFG2:VCFG0 控制位 (AD1CON2<15:13>)进行选择。参考高电压 (VR+) 和参考低电压 (VR-) 可以为内部 AVDD 和 AVSS 电压轨,也可以为 VREF+ 和 VREF- 输入引脚电压。

在低引脚数器件上,外部参考电压引脚可与 ANO 和 AN1 输入共用。在引脚与 VREF+ 和 VREF- 输入引脚共用时, A/D 转换器仍然可以对这些引脚的输入进行转换。

施加于外部参考引脚的电压必须满足某些规范。更多详细信息,请参见第 17.16 节"电气规范"。

17.4.2 选择 A/D 转换时钟

A/D 转换器存在一个最高的转换速率。模拟模块时钟 TAD 控制转换时序。 A/D 转换需要 12 个时钟周期(12 TAD)。 A/D 时钟基于器件指令时钟而产生。

A/D转换时钟的周期由软件使用一个8位计数器选择。TAD共有64个可能选项,由ADCS7:ADCS0位(AD1CON3<7:0>)指定。公式 17-1 给出了 TAD 值,它是 ADCS 控制位和器件指令时钟周期 TCY 的函数。为了正确进行 A/D 转换,所选择的 A/D 转换时钟(TAD)必须可确保 TAD 时间至少为 75 ns。

公式 17-1: A/D 转换时钟周期

$$TAD = \frac{TCY (ADCS + 1)}{2}$$
$$ADCS = \frac{2 TAD}{TCY} - 1$$

注:基于 Tcy = Fosc/2, 打盹模式和 PLL 被禁止。

A/D 转换器还具有其专用的 RC 时钟源,可用于执行转换。当器件在休眠模式下执行转换时,应使用 A/D RC 时钟源。将 ADRC 位(AD1CON3<15>)置 1 选择 RC 振荡器。当 ADRC 位置 1时,ADCS 位对 A/D 操作无影响。

17.4.3 配置模拟端口引脚

AD1PCFG 寄存器用于指定用作模拟输入的器件引脚的输入条件。当引脚的模拟通道对应的PCFGn位(AD1PCFG<n>)被清零时,引脚配置为模拟输入。AD1PCFG 寄存器在器件复位时清零,所以 A/D 输入引脚在默认情况下配置为模拟输入。当配置为模拟输入时,相关的端口 I/O数字输入缓冲器被禁止,所以它不消耗电流。

AD1PCFG 寄存器和对应的 TRIS 寄存器位均可控制 A/D 端口引脚的操作。用作模拟输入的端口引脚还必须将对应的 TRIS 位置 1,以将引脚指定为输入。在器件复位后,所有 TRIS 位均置 1。

如果与 A/D 通道相关的 I/O 引脚配置为数字输出(TRIS 位清零),但引脚配置为模拟模式(AD1PCFG<n>=0),则将转换的是端口数字输出电平(VoH或 VoL)。

当对应的PCFGn位置1时,引脚配置为数字I/O。在该配置中,模拟多路开关的输入连接到AVss。

- 注 1: 在读 PORT 寄存器时,配置为模拟输入的所有引脚均读为 0。
 - **2:** 指定为数字输入的所有引脚(包括 AN15:AN0 引脚)上的模拟电平可能会导致输入 缓冲器消耗的电流超出器件的规定范围。

17.4.4 CH0 输入选择

A/D 转换器采用了两组独立的输入多路开关,使用户可以选择要采样的模拟通道。它们合称为多路开关 A(MUX A)和多路开关 B(MUX B)。由 CH0SA3:CH0SA0 和 CH0NA 指定的输入合称为 MUX A 输入。由 CH0SB3:CH0SB0 和 CH0NB 指定的输入合称为 MUX B 输入。

从功能角度来说,MUX A 与 MUX B 彼此非常相似。两个多路开关均允许选择任意的模拟输入通道进行单独采样,也允许在多个输入选项中进行选择,作为差分采样中的负参考源。此外,MUX A 可以配置为进行顺序模拟通道扫描,而 MUX B 可以选择的参考源更多。第 17.4.4.1 节 "配置 MUX A 和 MUX B 输入"和第 17.4.4.3 节 "扫描多个输入"中对此进行了更详细的讨论。

注: 不同的 PIC24F 器件具有不同数量的模拟输入。请根据具体器件的数据手册确定所提供的模拟输入。

17.4.4.1 配置 MUX A 和 MUX B 输入

用户可以选择 16 个模拟输入中的任意一个连接到 CH0 的正输入。对于 MUX A,通常使用 CH0SA3:CH0SA0 位(AD1CHS<3:0>)选择正输入的模拟通道。对于 MUX B,正输入通道使用 CH0SB3:CH0SB0 位(AD1CHS<11:8>)选择。

对于 CH0 的负 (反相)输入,用户有两种选择:即可以通过 CH0NA 和 CH0NB 位 (分别为 AD1CHS<7,15>)进行选择。置 1 任何一位均选择 AN1 作为多路开关的负输入,清零任何一位则选择当前的 VR-源。

17.4.4.2 交替 MUX A 和 MUX B 输入选择

默认情况下, A/D 转换器仅采样和转换由 MUX A 选择的输入。ALTS (AD1CON2<0>) 用于允许模块在连续采样期间在由 MUX A 和 MUX B 选择的两组输入之间交替。

如果 ALTS 位为 0,则仅选择由 CH0SA 和 CH0NA 位指定的输入进行采样。当 ALTS 位为 1 时,模块将交替采样,即在前一次采样 MUX A 输入,而在下一次采样 MUX B 输入。

如果在通道 0 的第一次采样 / 转换序列时, ALTS 位为 1, 则选择对由 CH0SA<3:0> 和 CH0NA 指定的输入进行采样。在下一次采样 / 转换序列时, 选择对由 CH0SB<3:0> 和 CH0NB 指定的输入进行采样。后续的采样转换序列将一直重复这种形式。

17.4.4.3 扫描多个输入

使用 MUX A 来选择模拟输入时, A/D 模块可以扫描多个模拟通道。CSCNA 位 (AD1CON2<10>) 用于允许在选定数量的模拟输入之间扫描 CH0 通道输入。当 CSCNA 位置 1 时,CH0SA 位被忽略,而对由 AD1CSSL 寄存器指定的通道进行顺序采样。

AD1CSSL 寄存器中的每个位对应于一个模拟通道。如果 AD1CSSL 寄存器中的某个位置 1,则 在扫描序列中将包含对应的模拟通道。在每次发生中断后,始终从第一个选定通道开始,从编号较低的输入扫描到编号较高的输入。

注: 如果所选的扫描输入数量大于每次中断获取的采样数量,则编号较高的输入将不被 采样。

AD1CSSL 位仅指定通道的正输入。 CH0NA 位在扫描期间仍用于选择通道的负输入。

扫描仅对于 MUX A 输入选择可用。 MUX B 输入选择 (由 CH0SB<3:0> 位指定)将仍选择交替输入。当选择在 MUX A 和 MUX B 之间交替采样 (ALTS = 1)时,将在由 AD1CSSL 寄存器指定的一组扫描输入和由 CH0SB 位指定的固定输入之间交替采样。

17.4.5 使能模块

当 ADON 位(AD1CON1<15>)置 1 时,模块可使用所有的功能。当 ADON 为 0 时,模块被禁止。电路的数字和模拟部分被关闭,以最大程度地节省功耗。

在通过将 ADON 位置 1 而使能模块时,用户必须等待模拟阶段达到稳定状态。关于稳定时间的信息,请参见**第 17.16 节 "电气规范"**。

17.5 初始化

例 17-1 显示了 A/D 模块的简单初始化代码示例。在这种特定配置中,所有 16 个模拟输入引脚均设置为模拟输入。在空闲模式下工作被禁止,输出数据使用无符号小数格式, AVDD 和 AVSS 用作 VR+和 VR-。采样启动和转换启动(转换触发器)在软件中手动执行。输入扫描被禁止,中断在每个采样/转换序列(1 个转换结果)后发生,仅转换 1 个通道(ANO)。A/D 转换器时钟为 Tcy/2。

该示例显示了通过手动置 1 和清零 SAMP 位 (AD1CON1<1>) 控制采样 / 转换序列的一种方法。第17.6节"控制采样过程"和第17.7节"控制转换过程"中完整地讨论了该方法和其他方法。

例 17-1: A/D 初始化代码示例

```
AD1PCFG
                = 0;
                               // Configure A/D port
                               // all input pins are analog
AD1CON1
                = 0x2208;
                               // Configure sample clock source
                               // and conversion trigger mode.
                               // Unsigned Fraction format (FORM<1:0>=10),
                               // Manual conversion trigger (SSRC<3:0>=000),
                               // Manual start of sampling (ASAM=0),
                               // No operation in Idle mode (ADSIDL=1).
                = 0;
AD1CON2
                               // Configure A/D voltage reference
                               // and buffer fill modes.
                               // Vr+ and Vr- from AVdd and AVss (VCFG<2:0>=000),
                              // Inputs are not scanned,
                              // Interrupt after every sample
AD1CON3
                = 0:
                              // Configure A/D conversion clock as Tcy/2
AD1CHS
                = 0;
                              // Configure input channels,
                              // CHO+ input is ANO,
                              // CHO- input is Vr- (AVss).
                = 0;
                              // No inputs are scanned.
AD1CSSL
IFSObits.AD1IF = 0;
                              // Clear A/D conversion interrupt.
// Configure A/D interrupt priority bits (AD1IP<2:0>) here, if
// required.Default priority level is 4.
                              // Enable A/D conversion interrupt
IECObits.AD1IE = 1;
AD1CON1bits.ADON = 1;
                              // Turn on A/D
AD1CON1bits.SAMP = 1;
                              // Start sampling the input
Delay();
                               // Ensure the correct sampling time has elapsed
                               // before starting conversion.
AD1CON1bits.SAMP = 0;
                              // End A/D sampling and start conversion
// Example code for A/D ISR:
void attribute (( interrupt )) ADC1Interrupt(void)
IFSObits.AD1IF = 0;
```

17.6 控制采样过程

17.6.1 手动采样

在 ASAM 位(AD1CON1<2>)清零时将 SAMP 位(AD1CON1<1>)置 1 会使 A/D 转换器开始 采样。有几种选项可以用于结束采样和完成转换。只有 SAMP 位再次置 1 后,才会继续采样。请 参见图 17-3 的示例。

17.6.2 自动采样

将 ASAM 位置 1 会使 A/D 转换器在转换完成后自动开始采样。有几种选项可以用于结束采样并完成转换。在通道转换完成之后,将继续对通道进行采样。请参见图 17-4 的示例。

17.6.3 监视采样状态

SAMP 位指示 A/D 转换器的采样状态。通常,当 SAMP 清零时(指示采样结束),DONE 位自动 清零,指示转换开始。如果 SAMP 为 0,而 DONE 为 1,则说明 A/D 转换器处于无效状态。

17.6.4 中止采样

处于手动采样模式时,清零 SAMP 位将终止采样。如果 SSRC2:SSRC0 = 000,则它还会自动启动转换。

在自动采样模式下,清零 ASAM 位时将不会终止正在进行的采样 / 转换序列;不过,在后续的转换完成之后,将不会自动继续采样。

17.7 控制转换过程

转换触发器源会终止采样和启动选定的转换序列。SSRC2:SSRC0 位(AD1CON1<7:5>) 用于选择转换触发器源。

- **注 1:** 可用的转换触发器源根据 PIC24F 器件型号的不同而不同。请参见具体器件的数据 手册,了解可用的转换触发器源。
 - 2: 在使能 A/D 模块时,不应更改 SSRC 选择位。如果用户希望更改转换触发器源,则应先通过清零 ADON 位(AD1CON1<15>)而禁止 A/D 模块。

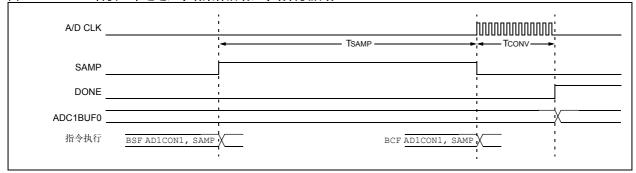
17.7.1 手动控制

当 SSRC2:SSRC0 = 000 时,转换触发器由软件控制。清零 SAMP 位(AD1CON1<1>)会启动转换序列。

图 17-3 所示的示例为将 SAMP 位置 1 启动采样,而清零 SAMP 位则终止采样并启动转换。用户软件必须考虑置 1 和清零 SAMP 位的时间,以确保输入信号有足够的采样时间。

图 17-4 所示的示例为将 ASAM 位置 1 启动自动采样,而清零 SAMP 位则终止采样并启动转换。转换完成之后,模块将自动恢复为采样状态。SAMP 位在采样时间间隔开始时自动置 1。用户软件必须考虑清零 SAMP 位的时间,以确保输入信号有足够的采样时间,应了解:清零 SAMP 位的时间包括转换时间和采样时间。

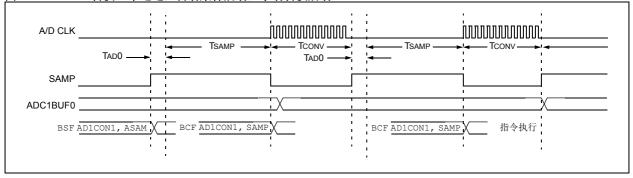
图 17-3: 转换 1 个通道,手动采样启动,手动转换启动



例 17-2: 转换 1 个通道,手动采样启动,手动转换启动:代码示例

```
ADCValue;
          = 0xFFFB;
AD1PCFG
                                             // AN2 as analog, all other pins are digital
AD1CON1
              = 0x0000;
                                             // SAMP bit = 0 ends sampling
                                             // and starts converting
AD1CHS
               = 0x0002;
                                             // Connect AN2 as CH0 input
                                            // in this example AN2 is the input
              = 0;
AD1CSSL
AD1CON3
              = 0x0002;
                                            // Manual Sample, Tad = 2 Tcy
AD1CON2
              = 0;
AD1CON1bits.ADON = 1;
                                            // turn ADC ON
while
            (1)
                                            // repeat continuously
AD1CON1bits.SAMP = 1;
                                             // start sampling...
Delay();
                                             // Ensure the correct sampling time has elapsed
                                             // before starting conversion.
                                            // start Converting
AD1CON1bits.SAMP = 0;
while (!AD1CON1bits.DONE);
ADCValue = ADC1BUF0;
                                            // conversion done?
                                            // yes then get ADC value
```

图 17-4: 转换 1 个通道,自动采样启动,手动转换启动



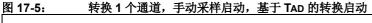
17.7.2 时控转换触发器

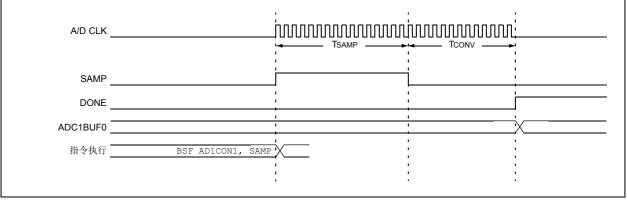
当 SSRC2:SSRC0 = 111 时,转换触发器由 A/D 时钟控制。 SAMC 位 (AD1CON3<12:8>)用于选择在启动采样和启动转换之间的 TAD 时钟周期数。在启动采样之后,模块将进行计数,计数数量为 SAMC 位指定的 TAD 时钟数。SAMC 位必须始终设定为至少 1 个时钟周期,以确保满足采样要求。



 $T_{SMP} = SAMC < 4:0 > * TAD$

图 17-5 所示为如何将时钟控制的转换触发器与由用户软件启动的采样配合使用。



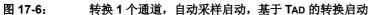


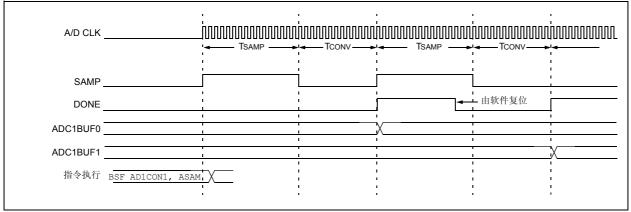
例 17-3: 转换 1 个通道,手动采样启动,基于 TAD 的转换启动:代码示例

```
int
               ADCValue;
               = 0xEFFF;
                                             // all PORTB = Digital; RB12 = analog
                                             // SSRC<3:0> = 111 implies internal
AD1CON1
               = 0 \times 0.0 \text{E.O.};
                                             // counter ends sampling and starts
                                             // converting.
AD1CHS
               = 0x000C;
                                             // Connect AN12 as CHO input.
                                             // in this example AN12 is the input
AD1CSSL
               = 0;
AD1CON3
               = 0x1F02;
                                             // Sample time = 31Tad,
                                             // Tad = 2 Tcy
AD1CON2
                                             // turn ADC ON
AD1CON1bits.ADON = 1;
while (1)
                                             // repeat continuously
                                             // start sampling then...
AD1CON1bits.SAMP = 1;
                                             // after 31Tad go to conversion
while
              (!AD1CON1bits.DONE);
                                             // conversion done?
ADCValue
               = ADC1BUF0;
                                             // yes then get ADC value
                                             // repeat
```

17.7.2.1 自由采样转换序列

将自动转换触发器模式(SSRC2:SSRC0 = 111)与自动采样启动模式(ASAM = 1)相结合,可使 A/D 模块在无需用户或其他器件资源干预的情况下安排采样 / 转换序列。这种"时钟控制"模式(如图 17-6 所示)可使之在模块初始化之后进行连续的数据收集。





例 17-4: 转换 1 个通道,自动采样启动,基于 TAD 的转换启动:代码示例

```
int
               ADCValue, count;
int.
               *ADC16Ptr;
AD1PCFG
               = 0xFFFB;
                                               // AN2 as analog.
                                               // all other pins are digital
AD1CON1
               = 0x00E0;
                                               // SSRC bit = 111 implies internal
                                               // counter ends sampling
                                               // and starts converting.
AD1CHS
               = 0x0002;
                                               // Connect RB2/AN2 as CH0 input..
                                               // in this example RB2/AN2 is
                                               // the input
AD1CSSL
               = 0:
AD1CON3
               = 0x0F00;
                                               // Sample time = 15Tad,
                                               // Tad = Tcv/2
AD1CON2
                                               // Set AD1IF after every 2 samples
AD1CON1bits.ADON = 1;
                                               // turn ADC ON
                                               // repeat continuously
while
ADCValue
             = 0;
                                               // clear variable
ADC16Ptr
             = &ADC1BUF0;
                                               // initialize ADC1BUF pointer
IFSObits.AD1IF = 0;
                                               // clear ADC interrupt flag
AD1CON1bits.ASAM = 1;
                                               // auto start sampling
                                               // for 31Tad then go to conversion
              (!IFSObits.AD1IF);
                                               // conversion done?
AD1CON1bits.ASAM = 0;
                                               // yes then stop sample/convert
      (count = 0; count < 2; count++) // average the 2 ADC value
               = ADCValue + *ADC16Ptr++;
ADCValue
ADCValue
             = ADCValue >> 1;
                                                // repeat}
```

17.7.2.2 使用时钟控制转换触发器和自动采样时的采样时间注意事项

用户必须确保采样时间超出**第 17.10 节 "A/D 采样要求"**中所述的采样要求。假设模块设置为自动采样并使用时控转换触发器,则采样时间间隔由 SAMC 位指定。

17.7.3 事件触发器转换启动

许多时候,用户希望可以使用一些其他事件来同步采样结束和转换启动。A/D 模块可以使用 3 种来源作为转换触发器事件。

17.7.3.1 外部 INTO 引脚触发器

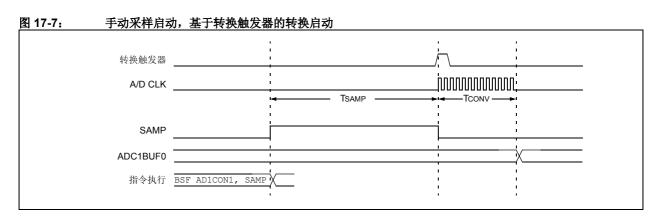
当 SSRC2:SSRC0 = 001 时, A/D 转换由 INT0 引脚上的有效电平跳变触发。引脚可以设定为使用上升沿输入或下降沿输入。

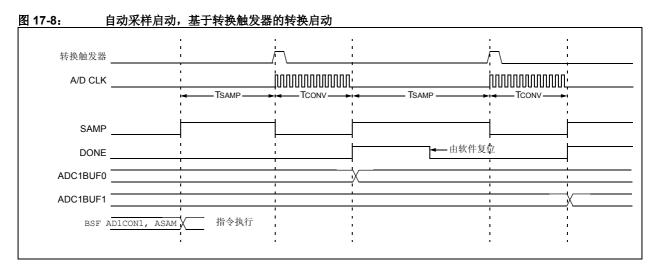
17.7.3.2 通用定时器比较触发器

通过设置 SSRC<2:0> = 010 将 A/D 配置为该触发器模式。当 32 位定时器 TMR3/TMR2 和 32 位组合周期寄存器 PR3/PR2 之间发生匹配时,Timer3 将产生特殊的 ADC 触发器事件信号。TMR5/TMR4 定时器对不具有该功能。更多详细信息,请参见**第 14 章 "定时器"**。

17.7.3.3 将 A/D 操作与内部或外部事件同步

外部事件触发器脉冲结束采样和启动转换的模式(SSRC2:SSRC0 = 001、010 或 011)可以与自动采样(ASAM = 1)结合使用,使 A/D 将采样转换事件与触发器脉冲源同步。例如,在图 17-8中(其中 SSRC2:SSRC0 = 010,ASAM = 1),A/D 将始终在发生定时器比较触发器事件的同时结束采样并启动转换。A/D 模块的采样转换速率将对应于定时器比较事件的速率。





转换1个通道,自动采样启动,基于转换触发器的转换启动:代码示例 例 17-5: int ADCValue: // AN2 analog, all other pins digital AD1PCFG = 0xFFFB;AD1CON1 = 0x0040;// SSRC bit = 010 implies GP TMR3 // compare ends sampling and starts // converting. AD1CHS $= 0 \times 0002$: // Connect AN2 as CH0 input... // in this example AN2 is the input AD1CSSL = 0; AD1CON3 = 0x0000;// Sample time is TMR3, Tad = Tcy/2 AD1CON2 = 0x0004;// Set AD1IF after 2 conversions // set TMR3 to time out every 125 ms TMR 3 = 0x0000; $= 0 \times 3 FFF$: T3CON = 0x8010;AD1CON1bits.ADON = 1; // turn ADC ON // start auto sampling every 125 ms AD1CON1bits.ASAM = 1; while // repeat continuously { while (!IFSObits.AD1IF); // conversion done? ADCValue = ADC1BUF0; // yes then get first ADC value IFSObits.AD1IF = 0; // clear AD1IF

17.7.3.4 自动采样/转换序列的采样时间注意事项

不同的采样 / 转换序列将提供不同的可用采样时间,供 S/H 通道采集模拟信号。用户必须确保采样时间超出**第 17.10 节 "A/D 采样要求"**中所述的采样要求。

假设模块设置为自动采样,并且使用外部触发器脉冲作为转换触发器,则采样时间间隔是触发器 脉冲时间间隔的一部份。采样时间为触发器脉冲周期减去完成转换所需的时间。

公式 17-3: 计算顺序采样的可用采样时间

TSMP=触发器脉冲时间间隔 (TSEQ)-转换时间 (TCONV)=TSEQ-TCONV

17.7.4 监视采样 / 转换状态

DONE 位(AD1CON1<0>)指示 A/D 模块的转换状态。通常,当 SAMP 位清零时(指示采样结束),DONE 位自动清零,指示开始转换。如果 SAMP 为 0,而 DONE 为 1,则说明 A/D 转换器处于无效状态。

在一些工作模式下,SAMP 位还可以启用和终止采样。在这些模式下,DONE 位不能用于终止正在进行中的转换。

17.7.5 产生 A/D 中断

SMPI3:SMPI0 位(AD1CON2<5:2>)控制 AD1IF 中断标志的产生。在启动采样之后,在达到由 SMPI 位指定的采样 / 转换序列数量后,A/D 中断标志置 1;在再次经过该数量的采样之后,继续 重新发生该情况。由 SMPI 位指定的值也对应于缓冲器中采样数据的数量,最多可达 16 个。要允许中断,必须将 A/D 中断允许位 AD1IE 置 1。

17.7.6 中止转换

在转换期间将 ADON 位清零将中止当前的转换。A/D 结果缓冲器将不会更新为未完全完成的 A/D 转换采样;即,对应的 ADC1BUF 缓冲器单元位置将继续含有上次完成的转换值(或者上次写入缓冲器的值)。

17.8 A/D 结果缓冲器

在转换完成时,模块会将转换结果写入 A/D 结果缓冲器。该缓冲器为 16 字的 RAM 阵列,通过 SFR 空间进行访问。

用户软件可以尝试在产生每个 A/D 转换结果时读取它,不过,这样可能会消耗过多的 CPU 时间。通常,为了简化代码,模块可以将结果填入缓冲器,然后在缓冲器填满时产生中断。

17.8.1 每个中断对应的转换数量

SMPI3:SMPI0 位用于选择在产生 CPU 中断之前,进行多少次 A/D 转换。每个中断对应的转换次数范围为 1 至 16 次。在每次中断之后, A/D 转换器模块始终是从缓冲器开始处开始写它的转换结果。例如,如果 SMPI3:SMPI0 = 0000,则转换结果将始终被写入到 ADC1BUF0。在该示例中,将不使用任何其他缓冲器单元。

17.8.2 缓冲器填充模式

当 BUFM 位(AD1CON2<1>)为 1 时,16 字的结果缓冲器分为两个 8 字的组:低位组(ADC1BUF0-ADC1BUF7)和高位组(ADC1BUF8-ADC1BUFF)。8 字缓冲器将在每次中断事件后交替接收转换结果。在 BUFM 置 1 之后,初始时使用的 8 字缓冲器是低位组。当 BUFM 为 0 时,对于所有的转换序列都使用完整的 16 字缓冲器。

注: 当 BUFM 位 (AD1CON2<1>) 置 1 时,用户不应将 SMPI 位设为指定每个中断对应 8 次以上转换的值。

决定是否使用分拆的缓冲器取决于,在发生中断后有多少时间可用于移动缓冲器内容(时间由应用决定)。如果应用可以在采样和转换一个通道的时间内快速地读取整个缓冲器,则 BUFM 位可以为 0,每次中断最多可以进行 16 次转换。在第一个缓冲器单元被覆盖之前,应用将有一个采样 / 转换时间可以用于读取数据。

如果处理器无法在采样和转换时间内读取缓冲器,则 BUFM 位应为 1。例如,如果 SMPI3:SMPI0 = 0111,则会有 8 个转换结果装入缓冲器的下半部分,之后会发生中断。紧接的 8 个转换结果将装入缓冲器的上半部分。因而,处理器将可以使用中断之间的全部时间,用于将 8 个转换结果移出缓冲器。

17.8.3 缓冲器填充状态

当使用 BUFM 控制位将转换结果缓冲器分拆时,BUFS 状态位(AD1CON2<7>)指示 A/D 转换器当前正在写缓冲器的哪一半。如果 BUFS = 0,则说明 A/D 转换器在填充低位组,用户软件应从高位组读取转换值。如果 BUFS = 1,则说明情况相反,用户软件应从低位组读取转换值。

17.8.4 缓冲器数据格式

每次 A/D 转换的结果为 10 位宽。为了保持数据格式的兼容性,每次转换的结果自动转换为 4 种可选的 16 位格式中的一种。FORM1:FORM0 位(AD1CON1<9:8>)用于选择格式。图 17-9 给出了可以选择的数据输出格式。

图 17-9: A/D 输出数据格式

d09 d08 d07 d06 d05 d04 d03 d02 d01 d00 RAM 内容: 读取到总线: 0 0 0 0 0 d09 d08 d07 d06 d05 d04 d03 d02 d01 d00 整数 0 有符号整数 d09 d09 d09 d09 d09 d09 d09 d08 d07 d06 d05 d04 d03 d02 d01 d00 d09 d08 d07 d06 d05 d04 d03 d02 d01 d00 0 0 0 0 0 0 小数 (1.15) d09 d08 d07 d06 d05 d04 d03 d02 d01 有符号小数 (1.15) d00 0 0 0 0 0 0

表 17-1: 各种结果代码的等价数值:整数格式

	H II SHAMIN AND A DI	ME, EMHA			
VIN/VREF 10 位输出代码 16 位整数格式 / 等价十进制值				16 位有符号整数格式 / 等价十分	进制值
1023/1024	11 1111 1111	0000 0011 1111 1111	1023	0000 0001 1111 1111	511
1022/1024	11 1111 1110	0000 0011 1111 1110	1022	0000 0001 1111 1110	510
		•••			
513/1024	10 0000 0001	0000 0010 0000 0001	513	0000 0000 0000 0001	1
512/1024	10 0000 0000	0000 0010 0000 0000	512	0000 0000 0000 0000	0
511/1024	01 1111 1111	0000 0001 1111 1111	511	1111 1111 1111 1111	-1
		•••			
1/1024	00 0000 0001	0000 0000 0000 0001	1	1111 1110 0000 0001	-511
0/1024	00 0000 0000	0000 0000 0000 0000	0	1111 1110 0000 0000	-512

表 17-2: 各种结果代码的等价数值: 小数格式

VIN/VREF	10 位输出代码	16 位小数格式 / 等价十进制	值	16 位有符号小数格式 / 等价十进制			
1023/1024	11 1111 1111	1111 1111 1100 0000	0.999	0111 1111 1100 0000	0.499		
1022/1024	11 1111 1110	1111 1111 1000 0000	0.998	0111 1111 1000 0000	0.498		
	•	•••	•		•		
513/1024	10 0000 0001	1000 0000 0100 0000	0.501	0000 0000 0100 0000	0.001		
512/1024	10 0000 0000	1000 0000 0000 0000	0.500	0000 0000 0000 0000	0.000		
511/1024	01 1111 1111	0111 1111 1100 0000	0.499	1111 1111 1100 0000	-0.001		
		•••					
1/1024	00 0000 0001	0000 0000 0100 0000	0.001	1000 0000 0100 0000	-0.499		
0/1024	00 0000 0000	0000 0000 0000 0000	0.000	1000 0000 0000 0000	-0.500		

17.9 转换序列示例

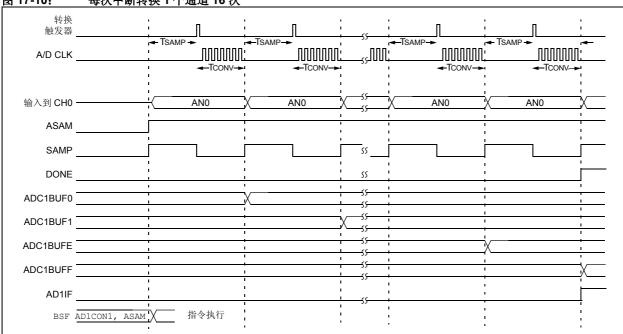
下面的配置示例显示了在不同的采样和缓冲配置中的 A/D 操作。在每个示例中,将 ASAM 位置 1 会启动自动采样。转换触发器用于结束采样和启动转换。

17.9.1 多次采样和转换单个通道

图 17-10 和例 17-6 说明了 A/D 的基本配置。在此例中,将采样和转换一个 A/D 输入 ANO。结果存储在 ADC1BUF 缓冲器中。该过程重复 16 次,直到缓冲器满,然后模块产生中断。之后整个过程重复。

ALTS 清零时,只有 MUX A 输入有效。 CH0SA 位和 CH0NA 被指定 (AN0-VR-)为采样 / 保持通道的输入。所有其他输入选择位均未使用。





例 17-6: 多次采样和转换单个通道

```
int
               ADCValue, count;
                *ADC16Ptr;
int.
AD1PCFG
                                                      // Only AN2 as analog input
               = 0xFFFB;
AD1CON1
               = 0x00E0;
                                                      // Internal counter triggers conversion
               = 0 \times 0002;
                                                      // Connect AN2 as CHO positive input
AD1CHS
AD1CSSL
               = 0;
AD1CON3
               = 0 \times 0 = 000
                                                      // Sample time = 15Tad, Tad = Tcy/2
                                                      // Set AD1IF after every 16 samples
AD1CON2
              = 0 \times 0.03 C:
AD1CON1bits.ADON = 1;
                                                      // turn ADC ON
                                                      // repeat continuously
while
               (1)
           = 0;
ADCValue
                                                      // clear value
ADC16Ptr
               = &ADC1BUF0;
                                                      // initialize ADC1BUF pointer
                                                      // clear ADC interrupt flag
IFSObits.AD1IF = 0;
AD1CON1bits.ASAM = 1;
                                                      // auto start sampling for 31Tad
                                                      // then go to conversion
               (!IFSObits.AD1IF);
                                                      // conversion done?
AD1CON1bits.ASAM = 0;
                                                      // yes then stop sample/convert
                                                     // average the 16 ADC value
               (count = 0; count < 16; count++)
ADCValue
               = ADCValue + *ADC16Ptr++;
ADCValue
               = ADCValue >> 4;
                                                      // repeat
```

例 17-7: 每次中断转换单个通道 16 次

A/D 配置:

- 选择 ANO 作为 CH0+ 输入 (CH0SA3:CH0SA0 = 0000)
- 选择 VR- 作为 CH0- 输入 (CH0NA = 0)
- 配置为不进行输入扫描 (CSCNA = 0)
- 仅使用 MUX A 进行采样 (ALTS = 0)
- 在每隔 16 次采样后将 AD1IF 置 1 (SMPI3:SMPI0 = 1111)
- 将缓冲器配置为单个 16 字结果集 (BUFM = 0)

操作序列:

- 1. 采样 MUX A 输入 ANO;转换并写至缓冲器 0h 单元
- 2. 采样 MUX A 输入 ANO;转换并写至缓冲器 1h 单元
- 3. 采样 MUX A 输入 ANO: 转换并写至缓冲器 2h 单元
- 4. 采样 MUX A 输入 ANO;转换并写至缓冲器 3h 单元
- 5. 采样 MUX A 输入 ANO;转换并写至缓冲器 4h 单元
- 6. 采样 MUX A 输入 ANO: 转换并写至缓冲器 5h 单元
- 7. 采样 MUX A 输入 ANO;转换并写至缓冲器 6h 单元
- 8. 采样 MUX A 输入 ANO;转换并写至缓冲器 7h 单元
- 9. 采样 MUX A 输入 ANO; 转换并写至缓冲器 8h 单元
- 10. 采样 MUX A 输入 ANO;转换并写至缓冲器 9h 单元
- 11. 采样 MUX A 输入 ANO: 转换并写至缓冲器 Ah 单元
- 12. 采样 MUX A 输入 ANO; 转换并写至缓冲器 Bh 单元
- 13. 采样 MUX A 输入 ANO; 转换并写至缓冲器 Ch 单元
- 14. 采样 MUX A 输入 ANO ;转换并写至缓冲器 Dh 单元
- 15. 采样 MUX A 输入 ANO; 转换并写至缓冲器 Eh 单元
- 16. 采样 MUX A 输入 ANO; 转换并写至缓冲器 Fh 单元
- 17. 将 AD1IF 标志置 1 (并在允许中断时产生中断)
- 18. 从中断返回后重复 (1-16)

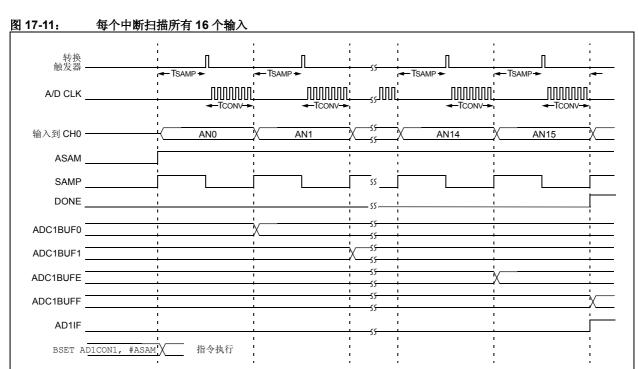
结果存储在缓冲器中 (2个周期之后):

缓冲器地址	发生第 1 次 AD1IF 事件时的缓冲器内容	发生第 2 次 AD1IF 事件时的缓冲器内容
ADC1BUF0	ANO,采样 1	ANO,采样 17
ADC1BUF1	ANO,采样 2	AN0,采样 18
ADC1BUF2	AN0,采样 3	AN0,采样 19
ADC1BUF3	AN0,采样 4	AN0,采样 20
ADC1BUF4	AN0,采样 5	AN0,采样 21
ADC1BUF5	AN0,采样 6	AN0,采样 22
ADC1BUF6	AN0,采样 7	AN0,采样 23
ADC1BUF7	AN0,采样 8	AN0,采样 24
ADC1BUF8	AN0,采样 9	AN0,采样 25
ADC1BUF9	AN0,采样 10	AN0,采样 26
ADC1BUFA	AN0,采样 11	AN0,采样 27
ADC1BUFB	AN0,采样 12	AN0,采样 28
ADC1BUFC	AN0,采样 13	AN0,采样 29
ADC1BUFD	AN0,采样 14	AN0,采样 30
ADC1BUFE	AN0,采样 15	AN0,采样 31
ADC1BUFF	AN0,采样 16	AN0,采样 32

17.9.2 扫描所有模拟输入时的 A/D 转换

图 17-11 和例 17-9 说明了典型设置,其中对所有的模拟输入通道均进行采样和转换。 CSCNA 位置 1 即指定扫描 CH0 正输入的 A/D 输入。其他条件则类似于**第 17.9.1 节 "多次采样和转换单个通道"**。

在开始时,CH0 对 AN0 输入进行采样和转换。结果存储在 ADC1BUF 缓冲器中。然后,对 AN1 输入进行采样和转换。这种输入扫描过程重复 16 次,直到缓冲器满,然后模块产生中断。之后,整个过程重复。



例 17-8: 采样并转换所有通道

```
ADCValue, count;
int.
                *ADC16Ptr;
int.
AD1PCFG
               = 0 \times 00000;
                                                 // Configure all pins as analog inputs
AD1CSSL
               = 0xFFFF;
                                                 // Include all channels in scan
                                                 // Internal counter triggers conversion
AD1CON1
               = 0x00E0;
AD1CON3
               = 0x0F00;
                                                 // Sample time = 15Tad, Tad = Tcy/2
AD1CON2
                                                 // Set AD1IF after every 16 samples,
                                                 // enable scanning
                                                 // turn ADC ON
AD1CON1bits.ADON = 1;
                                                 // repeat continuously
while
              (1)
ADCValue
              = 0;
                                                 // clear value
                                                 // initialize ADC1BUF pointer
ADC16Ptr
              = &ADC1BUF0;
IFSObits.AD1IF = 0;
                                                 // clear ADC interrupt flag
AD1CON1bits.ASAM = 1;
                                                 // auto start sampling for 31Tad
                                                 // then go to conversion
               (!IFSObits.AD1IF);
                                                 // conversion done?
AD1CON1bits.ASAM = 0;
                                                 // yes then stop sample/convert
                                                // average the 16 ADC value
          (count = 0; count < 16; count++)
ADCValue
              = ADCValue + *ADC16Ptr++;
             = ADCValue >> 4;
ADCValue
                                                 // repeat
```

例 17-9: 每个中断扫描并转换所有 16 个通道

A/D 配置

- 选择任意通道作为 CH0+ 输入 (CH0SA3:CH0SA0 = xxxx)
- 选择 VR- 作为 CH0- 输入 (CH0NA = 0)
- 仅使用 MUX A 进行采样 (ALTS = 0)
- 配置使用 MUX A 进行输入扫描 (CSCNA = 1)
- 在扫描中包含所有模拟通道 (AD1CSSL = 1111 1111 1111 1111)
- 在每隔 16 次采样后将 AD1IF 置 1 (SMPI3:SMPI0 = 1111)
- 将缓冲器配置为单个 16 字结果集 (BUFM = 0)

操作序列:

- 1. 采样 MUX A 输入 ANO;转换并写至缓冲器 0h 单元
- 2. 采样 MUX A 输入 AN1; 转换并写至缓冲器 1h 单元
- 3. 采样 MUX A 输入 AN2; 转换并写至缓冲器 2h 单元
- 4. 采样 MUX A 输入 AN3; 转换并写至缓冲器 3h 单元
- 5. 采样 MUX A 输入 AN4; 转换并写至缓冲器 4h 单元
- 6. 采样 MUX A 输入 AN5; 转换并写至缓冲器 5h 单元
- 7. 采样 MUX A 输入 AN6; 转换并写至缓冲器 6h 单元
- 8. 采样 MUX A 输入 AN7; 转换并写至缓冲器 7h 单元
- 9. 采样 MUX A 输入 AN8;转换并写至缓冲器 8h 单元
- 10. 采样 MUX A 输入 AN9; 转换并写至缓冲器 9h 单元
- 11. 采样 MUX A 输入 AN10; 转换并写至缓冲器 Ah 单元
- 12. 采样 MUX A 输入 AN11; 转换并写至缓冲器 Bh 单元
- 13. 采样 MUX A 输入 AN12;转换并写至缓冲器 Ch 单元
- 14. 采样 MUX A 输入 AN13; 转换并写至缓冲器 Dh 单元
- 15. 采样 MUX A 输入 AN14; 转换并写至缓冲器 Eh 单元
- 16. 采样 MUX A 输入 AN15; 转换并写至缓冲器 Fh 单元
- 17. 将 AD1IF 标志置 1 (并在允许中断时产生中断)
- 18. 从中断返回后重复 (1-16)

结果存储在缓冲器中(2个周期之后):

缓冲器地址	发生第 1 次 AD1IF	发生
	事件时的缓冲器内容	事件
ADC1BUF0	采样 1(ANO,采样 1)	采样 1
ADC1BUF1	采样 2(AN1,采样 1)	采样 1
ADC1BUF2	采样 3(AN2,采样 1)	采样 1
ADC1BUF3	采样 4 (AN3, 采样 1)	采样 2
ADC1BUF4	采样 5 (AN4, 采样 1)	采样 2
ADC1BUF5	采样 6 (AN5, 采样 1)	采样 2
ADC1BUF6	采样 7 (AN6, 采样 1)	采样 2
ADC1BUF7	采样 8 (AN7, 采样 1)	采样 2
ADC1BUF8	采样 9 (AN8, 采样 1)	采样 2
ADC1BUF9	采样 10(AN9,采样 1)	采样 2
ADC1BUFA	采样 11(AN10,采样 1)	采样 27
ADC1BUFB	采样 12(AN11,采样 1)	采样 28
ADC1BUFC	采样 13(AN12,采样 1)	采样 29
ADC1BUFD	采样 14(AN13,采样 1)	采样 30
ADC1BUFE	采样 15(AN14,采样 1)	采样 3′
ADC1BUFF	采样 16(AN15,采样 1)	采样 32
	<u> </u>	

发生第 2 次 AD1IF 事件时的缓冲器内容

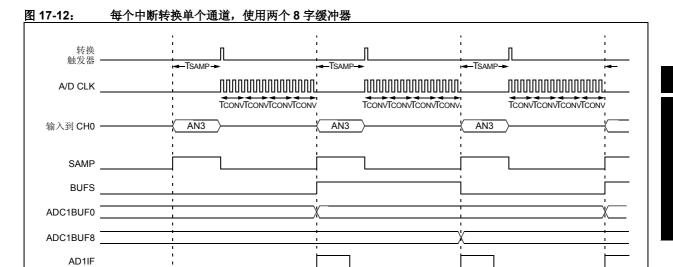
争件时的级件备内谷	
采样 17(AN0,采样 2)	
采样 18(AN1,采样 2)	
采样 19(AN2,采样 2)	
采样 20(AN3,采样 2)	
采样 21(AN4,采样 2)	
采样 22(AN5,采样 2)	
采样 23 (AN6, 采样 2)	
采样 24 (AN7, 采样 2)	
采样 25(AN8,采样 2)	
采样 26 (AN9, 采样 2)	
采样 27(AN10,采样 2)	
采样 28 (AN11, 采样 2)	
采样 29(AN12,采样 2)	
采样 30(AN13,采样 2)	
采样 31(AN14,采样 2)	
采样 32(AN15,采样 2)	
<u> </u>	

17.9.3 使用两个 8 字缓冲器

图 17-12 和例 17-10 说明了如何使用两个 8 字缓冲器和交替填充缓冲器。将 BUFM 位置 1 即可使能两个 8 字缓冲器。在该示例中,在每次采样后都会产生中断。BUFM 设置不会影响其他工作参数。开始时,转换序列从缓冲器的 ADC1BUF0 单元开始填充。首次中断发生之后,缓冲器从ADC1BUF8 单元开始填充。在每次中断之后,BUFS 状态位交替地置 1 和清零。

BCLR IFSO, #AD1IF

指令执行



BCLR IFSO, #AD1IF

BSET AD1CON1, #ASAM

例 17-10: 每个中断转换单个通道一次,双缓冲器模式

A/D 配置:

- 选择 AN3 作为 CH0+ 输入 (CH0SA3:CH0SA0 = 0011)
- 选择 VR-作为 CH0-输入 (CH0NA = 0)
- 配置为不进行输入扫描 (CSCNA = 0)
- 仅使用 MUX A 进行采样 (ALTS = 0)
- 在每次采样后将 AD1IF 置 1 (SMPI3:SMPI0 = 0000)
- 将缓冲器配置为两个 8 字分段 (BUFM = 1)

操作序列:

- 1. 采样 MUX A 输入 AN3;转换并写至缓冲器 0h 单元
- 2. 将 AD1IF 标志置 1 (并在允许中断时产生中断); 读访问自动切换到交替缓冲器
- 3. 采样 MUX A 输入 AN3;转换并写至缓冲器 8h 单元
- 4. 将 AD1IF 标志置 1 (并在允许中断时产生中断); 读访问自动切换到交替缓冲器
- 5. 重复(1-4)

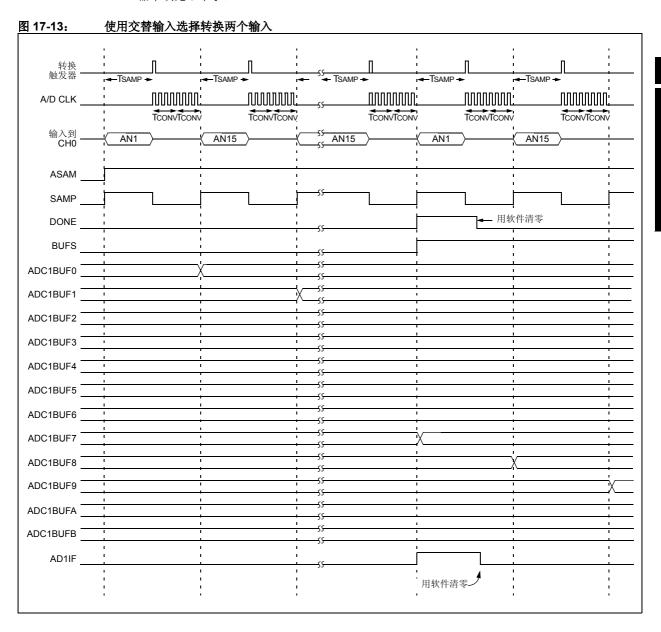
结果存储在缓冲器中 (2个周期之后):

缓冲器地址	发生第 1 次 AD1IF	发生第 2 次 AD1IF
ADC1BUF0	事件时的缓冲器内容	事件时的缓冲器内容
	采样 1(AN3,采样 1)	(未定义)
ADC1BUF1	(未定义)	(未定义)
ADC1BUF2	(未定义)	(未定义)
ADC1BUF3	(未定义)	(未定义)
ADC1BUF4	(未定义)	(未定义)
ADC1BUF5	(未定义)	(未定义)
ADC1BUF6	(未定义)	(未定义)
ADC1BUF7	(未定义)	(未定义)
ADC1BUF8	(未定义)	采样 2 (AN3, 采样 2)
ADC1BUF9	(未定义)	(未定义)
ADC1BUFA	(未定义)	(未定义)
ADC1BUFB	(未定义)	(未定义)
ADC1BUFC	(未定义)	(未定义)
ADC1BUFD	(未定义)	(未定义)
ADC1BUFE	(未定义)	(未定义)
ADC1BUFF	(未定义)	(未定义)
ADC1BUFD ADC1BUFE	(未定义) (未定义)	(未定义) (未定义)

17.9.4 使用交替 MUX A 和 MUX B 输入选择

图 17-13 和例 17-11 说明了如何对分配给 MUX A 和 MUX B 的输入进行交替采样。将 ALTS 位置 1 即可使能交替输入选择。第一次采样使用由 CH0SA 和 CH0NA 位指定的 MUX A 输入。下一次采样使用由 CH0SB 和 CH0NB 位指定的 MUX B 输入。

该示例同样以两个8字缓冲器进行说明。中断在每隔8次采样之后产生,使得每次中断时在缓冲器中填充8个字。



例 17-11: 通过交替 MUX A 和 MUX B 转换两个输入

A/D 配置:

- 选择 AN1 作为 MUX A CH0+ 输入 (CH0SA3:CH0SA0 = 0001)
- 选择 VR- 作为 MUX A CH0- 输入 (CH0NA = 0)
- 配置为不进行输入扫描 (CSCNA = 0)
- 选择 AN15 作为 MUX B CH0+ 输入 (CH0SB3:CH0SB0 = 1111)
- 选择 VR- 作为 MUX B CH0- 输入 (CH0NB = 0)
- 交替 MUX A 和 MUX B 进行采样 (ALTS = 1)
- 在每隔 8 次采样后将 AD1IF 置 1 (SMPI3:SMPI0 = 0111)
- 将缓冲器配置为两个 8 字分段 (BUFM = 1)

操作序列:

- 1. 采样 MUX A 输入 AN1; 转换并写至缓冲器 0h 单元
- 2. 采样 MUX B 输入 AN15; 转换并写至缓冲器 1h 单元
- 3. 采样 MUX A 输入 AN1;转换并写至缓冲器 2h 单元
- 4. 采样 MUX B 输入 AN15; 转换并写至缓冲器 3h 单元
- 5. 采样 MUX A 输入 AN1; 转换并写至缓冲器 4h 单元
- 6. 采样 MUX B 输入 AN15; 转换并写至缓冲器 5h 单元
- 7. 采样 MUX A 输入 AN1;转换并写至缓冲器 6h 单元
- 8. 采样 MUX B 输入 AN15; 转换并写至缓冲器 7h 单元
- 9. 将 AD1IF 标志置 1 (并在允许中断时产生中断); 读访问自动切换到交替缓冲器
- 10. 重复 (1-9);继续从8h(交替缓冲器的第一个地址)开始写缓冲器

结果存储在缓冲器中(2个周期之后):

缓冲器地址	发生第 1 次 AD1IF	发生第 2 次 AD1IF
	事件时的缓冲器内容	事件时的缓冲器内容
ADC1BUF0	采样 1(AN1,采样 1)	(未定义)
ADC1BUF1	采样 2(AN15,采样 1)	(未定义)
ADC1BUF2	采样 3 (AN1, 采样 2)	(未定义)
ADC1BUF3	采样 4 (AN15, 采样 2)	(未定义)
ADC1BUF4	采样 5 (AN1, 采样 3)	(未定义)
ADC1BUF5	采样 6 (AN15, 采样 3)	(未定义)
ADC1BUF6	采样 7 (AN1, 采样 4)	(未定义)
ADC1BUF7	采样 8(AN15,采样 4)	(未定义)
ADC1BUF8	(未定义)	采样 9(AN1,采样 5)
ADC1BUF9	(未定义)	采样 10(AN15,采样 5)
ADC1BUFA	(未定义)	采样 11 (AN1,采样 6)
ADC1BUFB	(未定义)	采样 12(AN15,采样 6)
ADC1BUFC	(未定义)	采样 13(AN1,采样 7)
ADC1BUFD	(未定义)	采样 14(AN15,采样 7)
ADC1BUFE	(未定义)	采样 15(AN1,采样 8)
ADC1BUFF	(未定义)	采样 16(AN15,采样 8)

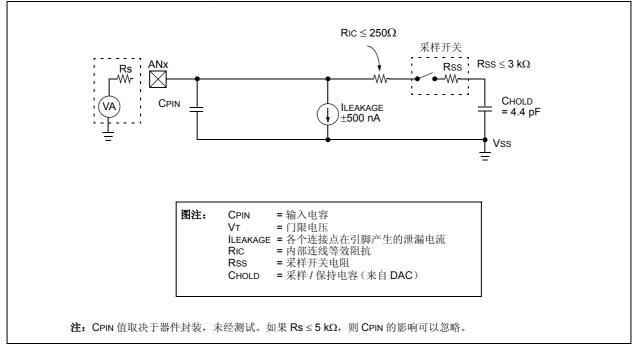
17.10 A/D 采样要求

图 18-11 所示为 10 位 A/D 转换器的模拟输入模型。 A/D 转换器的采样总时间是保持电容充电时间的函数。

为了使 A/D 转换器达到规定的精度,必须使充电保持电容(CHOLD)充满至模拟输入引脚的电平。源阻抗(Rs)、内部连线等效阻抗(RiC)和内部采样切换阻抗(Rss)共同直接影响 CHOLD 所需的充电时间。因此,模拟源的合成阻抗必须足够小,以便在所选的采样时间内将保持电容充满。为了将引脚泄漏电流对 A/D 转换器精度的影响降到最低程度,建议使用的最大源阻抗 Rs 为 2.5 k Ω 。在选择(更改)模拟输入通道之后,该采样功能必须在启动转换之前完成。在每次采样操作之前,内部保持电容将处于放电状态。

在两次转换之间,必须留有至少 1 个 TAD 的时间周期作为采样时间。更多详细信息,请参见**第 17.16** 节 "电气规范"。

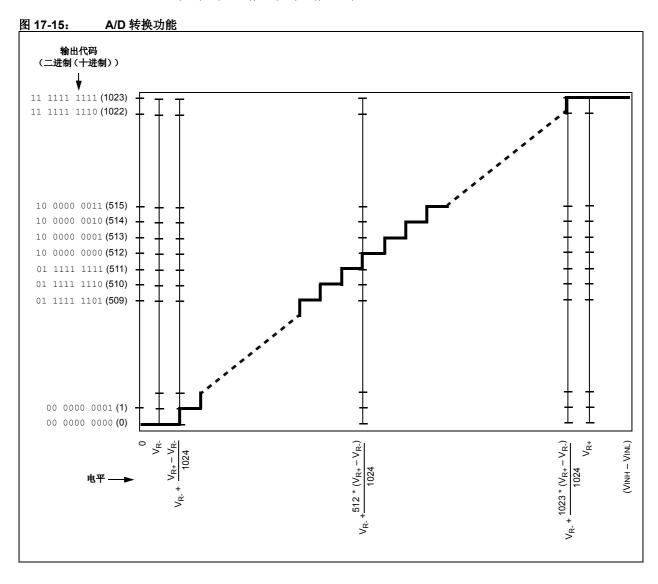
图 17-14: 10 位 A/D 转换器模拟输入模型



17.11 转换功能

图 17-15 显示了 A/D 转换器的转换功能。输入电压之间的差值(VINH - VINL)将与参考电压 ((VR+) – (VR-)) 进行比较。

- 当输入电压为 ((VR+) (VR-))/1024 或 1.0 LSb 时,发生第一个代码转换。
- 00 0000 0001 代码中点位于 VR-+ (1.5 * ((VR+) (VR-))/1024)。
- 10 0000 0000 代码中点位于 VREFL + (512.5 * ((VR+) (VR-))/1024)。
- 低于 VR- + (((VR-) (VR-))/1024)的输入电压转换为 00 0000 0000。
- 高于 (VR-) + (1023((VR+) (VR-))/1024) 的输入电压转换为 11 1111 1111。



17.12 A/D 精度 / 误差

请参见第 17.18 节 "相关应用笔记" 获取讨论 A/D 精度的文档的列表。

17.13 休眠和空闲模式期间的操作

在休眠和空闲模式下,CPU、总线和其他外设的数字活动会被减少到最低程度,这有助于将转换噪声降到最低程度。

17.13.1 无 RC A/D 时钟时的 CPU 休眠模式

在器件进入休眠模式时,模块的所有时钟源被关闭,并保持为逻辑 0。

如果在转换过程中进入休眠模式,则除非 A/D 转换器是使用其内部 RC 时钟发生器工作,否则转换将被中止。在从休眠模式退出时,转换器不会继续进行未完全完成的转换。

器件进入或退出休眠模式不会影响寄存器内容。

17.13.2 使用 RC A/D 时钟时的 CPU 休眠模式

如果 A/D 时钟源设置为内部 A/D RC 振荡器(ADRC = 1),则 A/D 模块可以在休眠模式期间工作。这样可以从转换中除去数字切换噪声。转换完成时, DONE 位将置 1,而结果装入 A/D 结果缓冲器 ADC1BUF。

如果允许 A/D 中断(AD1IE = 1),则器件将在发生 A/D 中断时从休眠模式唤醒。如果 A/D 中断的优先级大于当前的 CPU 优先级,则程序将从 A/D 中断服务程序继续执行。否则,程序将从使器件进入休眠模式的 PWRSAV 指令之后的指令处继续执行。

如果未允许 A/D 中断,则即使 ADON 位保持置 1, A/D 模块也将被关闭。

为了将数字噪声对 A/D 模块操作的影响降到最低,用户应选择可确保在休眠模式下执行 A/D 转换的 转换触发器源。在休眠模式下,可以使用自动转换触发器选项用于采样和转换(SSRC2:SSRC0 = 111)。要使用自动转换选项,应在 PWRSAV 指令之前的指令中将 ADON 位置 1。

注: 为使 A/D 模块可以在休眠模式下工作, A/D 时钟源必须设置为 RC(ADRC = 1)。

17.13.3 CPU 空闲模式期间的 A/D 操作

对于 A/D 模块,ADSIDL 位(AD1CON1<13>)用于选择模块在空闲模式下是停止还是继续工作。如果 ADSIDL = 0,则在器件进入空闲模式时,模块将继续正常工作。如果允许 A/D 中断(AD1IE = 1),则器件将在发生 A/D 中断时从空闲模式唤醒。如果 A/D 中断的优先级大于当前的 CPU 优先级,则程序将从 A/D 中断服务程序继续执行。否则,程序将从使器件进入空闲模式的 PWRSAV 指令之后的指令处继续执行。

如果 ADSIDL = 1,则在空闲模式下模块将停止。如果器件在转换过程中进入空闲模式,则转换被中止。在从空闲模式退出时,转换器不会继续进行未完全完成的转换。

17.13.4 外设模块禁止 (PMD) 寄存器

外设模块禁止(PMD)寄存器提供了一种禁止 A/D 模块的方法,它通过停止所有向该模块供应的时钟源来达到目的。通过对应的 PMD 控制位禁止某个外设时,外设将处于最低功耗状态。与外设相关的控制和状态寄存器也会被禁止,所以读写这些寄存器的操作都无效。只有 PMDx 寄存器中的 ADC1MD 位清零时,才会使能外设模块。

17.14 复位的影响

器件复位将强制所有寄存器进入复位状态。这将迫使 A/D 模块关闭并中止正在进行的转换。所有与模拟输入复用的引脚都将配置为模拟输入。对应的 TRIS 位将置 1。

ADC1BUF 寄存器中的值在上电复位期间不进行初始化;它们将包含未知数据。

DS39705A_CN 第 17-35 页

17.15 寄存器映射

表 17-3 中提供了与 PIC24F 10 位 A/D 转换器相关的寄存器汇总。

表 17-3: ADC 寄存器映射

表 17-3:	AD	C 寄存器	吹 别	1	1			1			ı	1	ı	T	1	1	
寄存器名称	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有 复位时
ADC1BUF0	DC1BUF0 ADC 数据缓冲器 0											xxxx					
ADC1BUF1								ADC 数排	居缓冲器 1								xxxx
ADC1BUF2								ADC 数排	居缓冲器 2								xxxx
ADC1BUF3								ADC 数据	缓冲器3								xxxx
ADC1BUF4								ADC 数排	居缓冲器 4								xxxx
ADC1BUF5								ADC 数据	缓冲器 5								xxxx
ADC1BUF6								ADC 数排	缓冲器 6								xxxx
ADC1BUF7								ADC 数据	缓冲器 7								xxxx
ADC1BUF8								ADC 数据	缓冲器8								xxxx
ADC1BUF9								ADC 数据	缓冲器 9								xxxx
ADC1BUFA								ADC 数据	缓冲器 10								xxxx
ADC1BUFB								ADC 数据	缓冲器 11								xxxx
ADC1BUFC								ADC 数据	缓冲器 12								xxxx
ADC1BUFD								ADC 数据	缓冲器 13								xxxx
ADC1BUFE								ADC 数据	缓冲器 14								xxxx
ADC1BUFF								ADC 数据	缓冲器 15								xxxx
AD1CON1	ADON	_	ADSIDL	_	_	_	FORM1	FORM0	SSRC2	SSRC1	SSRC0	_	_	ASAM	SAMP	DONE	0000
AD1CON2	VCFG2	VCFG1	VCFG0	OFFCAL	_	CSCNA	_	_	BUFS	_	SMPI3	SMPI2	SMPI1	SMPI0	BUFM	ALTS	0000
AD1CON3	ADRC	_	_	SAMC4	SAMC3	SAMC2	SAMC1	SAMC0	ADCS7	ADCS6	ADCS5	ADCS4	ADCS3	ADCS2	ADCS1	ADCS0	0000
AD1CHS	CH0NB	_	_	_	CH0SB3	CH0SB2	CH0SB1	CH0SB0	CH0NA	_	_	_	CH0SA3	CH0SA2	CH0SA1	CH0SA0	0000
AD1PCFG	PCFG15	PCFG14	PCFG13	PCFG12	PCFG11	PCFG10	PCFG9	PCFG8	PCFG7	PCFG6	PCFG5	PCFG4	PCFG3	PCFG2	PCFG1	PCFG0	0000
AD1CSSL	CSSL15	CSSL14	CSSL13	CSSL12	CSSL11	CSSL10	CSSL9	CSSL8	CSSL7	CSSL6	CSSL5	CSSL4	CSSL3	CSSL2	CSSL1	CSSL0	0000

图注: x = 复位时的未知值, — = 未实现,读为 0。所示复位值为十六进制。

17.16 电气规范

图 17-16: A/D 转换时序

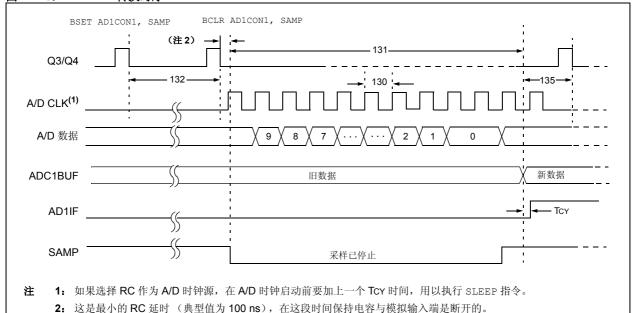


表 17-4: A/D 转换要求

		- 10000					
参数 编号	符号	特性	最小值	典型值	最大值	单位	条件
AD130	TAD	A/D 时钟周期	75	_	_	ns	基于 Tosc
				250	_	ns	A/D RC 模式
AD131	TCNV	转换时间 (不包括采集时间)	11	_	12	TAD	(注1)
AD132	TACQ	采集时间	750	_		ns	(注2)
AD135	Tswc	转换到采样的切换时间	_	_	(注3)		
AD137	TDIS	电容放电时间	0.5		_	TAD	

- 注 1: 可在后续 Tcy 周期内读 ADC1BUF 寄存器。
 - **2:** 转换完成后当电压满量程变化时($VDD \cong VSS \stackrel{\cdot}{\cup} VDD$),保持电容采样一个"新"输入电压所需的时间。
 - 3: 在器件时钟的下一个周期。

17.17 设计技巧

问 1: 如何才能优化 A/D 转换器的系统性能?

答: 在优化 A/D 性能时,需要考虑三个主要方面:

- 1. 确保满足所有的时序规范。如果要关闭模块然后再打开模块,则必须先等待一个最小延时,然后才能进行采样。如果要更改输入通道,则也必须等待一个最小延时;最后,还有一个 TAD 时间,这是选择用于转换每个位的时间。该时间值在 AD1CON3 中进行选择,它应当按第 17.16 节"电气规范"的指定处于一个特定范围内。如果 TAD 太短,则在终止转换之前,结果可能尚未完全转换;而如果 TAD 太长,则在转换完成之前,采样电容上的电压会衰减。器件数据手册的"电气特性"一节中提供了这些时序规范。
- 2. 通常,模拟信号的源阻抗很高(大于 $2.5 \text{ k}\Omega$),所以信号源泄漏电流和采样电容充电电流会影响精度。如果输入信号变化速度不高,则可以尝试在模拟输入上连接一个 0.1μ F 的电容。该电容将会充电至所采样的模拟电压,并提供对 4.4μ F 的内部保持电容进行充电所需的瞬时电流。
- 3. 在启动 A/D 转换之前使器件进入休眠模式。在休眠模式下,必须选择 RC 时钟源用于进行转换。这种技术可以提高精度,这是因为来自 CPU 和其他外设的数字噪声降到了最低程度。

问 2: 是否可以推荐关于 A/D 转换器的优秀参考资料?

答: 了解 A/D 转换的一份不错的参考资料是 "Analog-Digital Conversion Handbook"第三版,由 Prentice Hall 出版社出版(ISBN 0-13-03-2848-0)。

问 3: 我的通道/采样和采样/中断的组合大于缓冲器的大小。对于缓冲器将会发生什么情况?

答: 建议不要使用该配置。缓冲器中将会包含未知的结果。

17.18 相关应用笔记

本节列出了与手册本章内容相关的应用笔记。这些应用笔记可能并不是专为 PIC24F 器件系列而编写的,但其概念是相关的,通过适当修改即可使用,但在使用中可能会受到一定限制。当前与10位 A/D 转换器模块相关的应用笔记有:

标题 应用笔记编号

Using the Analog-to-Digital (A/D) Converter Four-Channel Digital Voltmeter with Display and Keyboard Understanding A/D Converter Performance Specifications AN546 AN557 AN693

注: 如需获取更多 PIC24F 系列器件的应用笔记和代码示例,请访问 Microchip 网站(www.microchip.com)。

17.19 版本历史

版本A(2006年4月)

这是本文档的初始发行版。

注: