

## 第 23 章 串行外设接口（SPI）

### 目录

本章包括下列主题：

23.1	简介 .....	23-2
23.2	状态和控制寄存器 .....	23-3
23.3	工作模式 .....	23-7
23.4	主模式时钟频率 .....	23-18
23.5	在省电模式下的操作 .....	23-19
23.6	寄存器映射 .....	23-20
23.7	电气规范 .....	23-21
23.8	相关应用笔记 .....	23-25
23.9	版本历史 .....	23-26

23.1 简介

串行外设接口（Serial Peripheral Interface，SPI）模块是用于同其他外设或单片机器件进行通信的同步串行接口。这些外设器件可以是串行 EEPROM、移位寄存器、显示驱动器和 A/D 转换器等。SPI 模块与 Motorola 的 SPI 和 SIOP 接口兼容。

根据型号的不同，PIC24F 系列在单个器件中提供一个或两个 SPI 模块。两个模块（分别称为 SPI1 和 SPI2）具有同等的功能。SPI2 模块在许多高引脚数封装中提供，而 SPI1 模块在所有器件中都提供。

**注：** 在本章中，SPI 模块统称为 SPIx，或分别称为 SPI1 和 SPI2。特殊功能寄存器也采用相似的表示法。例如，SPIxCON 指 SPI1 或 SPI2 模块的控制寄存器。

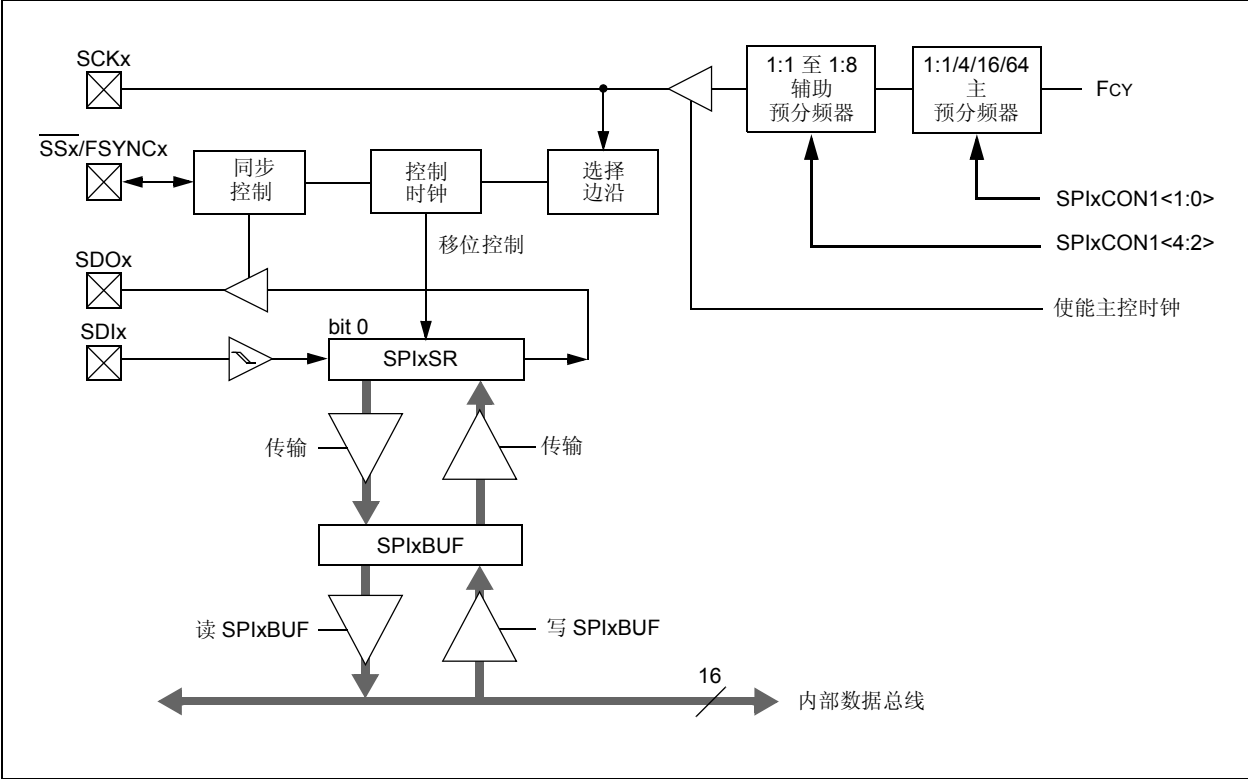
SPIx 串行接口具有 4 个引脚：

- SDIx：串行数据输入
- SDOx：串行数据输出
- SCKx：移位时钟输入或输出
- SSx/FSYNCx：低电平有效从动选择或帧同步 I/O 脉冲

SPIx 模块可以配置为使用 2、3 或 4 个引脚工作。在 3 引脚模式下，SSx/FSYNCx 不使用。在 2 引脚模式下，SDOx 和 SSx/FSYNCx 不使用。

图 23-1 给出了此模块的框图。

图 23-1: SPIx 模块框图



## 23.2 状态和控制寄存器

SPI 串行口具有以下特殊功能寄存器：

- SPIxBUF：SFR 空间中的地址，用于缓冲待发送数据和已接收数据。该地址由虚拟 SPIxTXB 和 SPIxRXB 寄存器共用。
- SPIxCON1 和 SPIxCON2：用于将模块配置为各种工作模式的控制寄存器。
- SPIxSTAT：指示各种状态条件的状态寄存器。

此外，模块还有一个 16 位的移位寄存器 SPIxSR，用于从 SPI 端口移入或移出数据。该移位寄存器未映射到存储器单元。

### 23.2.1 SPIxBUF 寄存器

寄存器 SPIxBUF 映射到存储器单元，是 SPIx 数据接收 / 发送寄存器。SPIxBUF 寄存器实际上由两个独立的寄存器组成：发送缓冲器 SPIxTXB 和接收缓冲器 SPIxRXB。这两个单向的 16 位寄存器共用 SPIxBUF 的 SFR 地址。如果用户向 SPIxBUF 地址写入要发送的数据，实际上数据在内部是被写入到 SPIxTXB 寄存器。类似地，当用户从 SPIxBUF 读取已接收数据时，实际上是在内部从 SPIxRXB 寄存器读取数据。

这种技术对发送和接收操作进行双缓冲，使其可在后台连续传输数据。发送和接收同时进行。

### 23.2.2 状态和控制寄存器

SPIxSTAT 和 SPIxCON1/SPIxCON2 寄存器用作控制模块操作的接口。寄存器 23-1、寄存器 23-2 和寄存器 23-3 中显示了它们的详细信息。

# PIC24F 系列参考手册

寄存器 23-1: SPIxSTAT: SPIx 状态和控制寄存器

R/W-0	U-0	R/W-0	U-0	U-0	R-x	R-x	R-x
SPIEN	—	SPISIDL	—	—	r	r	r
bit 15							bit 8

U-0	R/C-0	U-0	U-0	U-0	U-0	R-0	R-0
—	SPIROV	—	—	—	—	SPITBF	SPIRBF
bit 7							bit 0

图注:	C = 只可清零位 (无法用软件置 1)		
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 值	1 = 置 1	0 = 清零	x = 未知

bit 15	<b>SPIEN:</b> SPIx 使能位 1 = 使能模块, 并将 SCKx、SDOx、SDIx 和 $\overline{SSx}$ 配置为串口引脚 0 = 禁止模块
bit 14	<b>未实现:</b> 读为 0
bit 13	<b>SPISIDL:</b> 空闲模式停止位 1 = 器件进入空闲模式后停止模块操作 0 = 处于空闲模式时继续模块操作
bit 12-11	<b>未实现:</b> 读为 0
bit 10-8	<b>保留:</b> 值未知
bit 7	<b>未实现:</b> 读为 0
bit 6	<b>SPIROV:</b> 接收溢出标志位 1 = 已完整地接收到一个新的字节 / 字, 并已丢弃。用户软件尚未读取 SPIxBUF 寄存器中的先前数据。 0 = 未发生溢出
bit 5-2	<b>未实现:</b> 读为 0
bit 1	<b>SPITBF:</b> SPIx 发送缓冲器满状态位 1 = 发送尚未启动。SPIxTXB 满。当 CPU 写 SPIxBUF 地址单元 (装入 SPIxTXB) 时, 在硬件中自动置 1。 0 = 发送已启动, SPIxTXB 空。当 SPIx 模块将数据从 SPIxTXB 传送到 SPIxSR 时, 在硬件中自动清零。
bit 0	<b>SPIRBF:</b> SPIx 接收缓冲器满状态位 1 = 接收完成, SPIxRXB 满。当 SPIx 将数据从 SPIxSR 传送到 SPIxRX 时, 在硬件中自动置 1。 0 = 接收未完成, SPIxRXB 空。当内核读 SPIxBUF 单元 (即读 SPIxRXB) 时, 在硬件中自动清零。

寄存器 23-2: SPIxCON1: SPIx 控制寄存器 1

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	DISSCK	DISSDO	MODE16	SMP	CKE
bit 15			bit 8				

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SSEN	CKP	MSTEN	SPRE2	SPRE1	SPRE0	PPRE1	PPRE0
bit 7			bit 0				

## 图注:

R = 可读位

W = 可写位

U = 未实现位, 读为 0

-n = POR 值

1 = 置 1

0 = 清零

x = 未知

bit 15-13 未实现: 读为 0

bit 12 **DISSCK**: 禁止 SCKx 引脚位 (仅对于 SPIx 主控模式)

1 = 禁止内部 SPIx 时钟, 引脚用作 I/O

0 = 使能内部 SPIx 时钟

bit 11 **DISSDO**: 禁止 SDOx 引脚位

1 = 模块不使用 SDOx 引脚, 引脚用作 I/O

0 = SDOx 引脚由模块控制

bit 10 **MODE16**: 字 / 字节通信选择位

1 = 采用字宽 (16 位) 通信

0 = 采用字节宽 (8 位) 通信

bit 9 **SMP**: SPIx 数据输入采样相位位主控模式:

1 = 在数据输出时间的末端采样输入数据

0 = 在数据输出时间的中间采样输入数据

从动模式:

当 SPIx 工作在从动模式时, 必须将 SMP 清零。

bit 8 **CKE**: SPIx 时钟边沿选择位

1 = 在从有效时钟状态转变为空闲时钟状态时更改串行输出数据 (见 bit 6)

0 = 在从空闲时钟状态转变为有效时钟状态时更改串行输出数据 (见 bit 6)。

**注:** 在帧 SPIx 模式下不使用 CKE 位。对于帧 SPIx 模式 (FRMEN = 1), 用户应将该位设定为 0。bit 7 **SSEN**: 从动选择使能 (从动模式) 位

1 = SSx 引脚用于从动模式

0 = 模块不使用 SSx 引脚, 引脚由端口功能控制

bit 6 **CKP**: 时钟极性选择位

1 = 时钟的空闲状态为高电平, 有效状态为低电平

0 = 时钟的空闲状态为低电平, 有效状态为高电平

bit 5 **MSTEN**: 主控模式使能位

1 = 主控模式

0 = 从动模式

bit 4-2 **SPRE2:SPRE0**: 辅助预分频比位 (主控模式)

111 = 辅助预分频比为 1:1

110 = 辅助预分频比为 2:1

...

000 = 辅助预分频比为 8:1

bit 1-0 **PPRE1:PPRE0**: 主预分频比位 (主控模式)

11 = 主预分频比为 1:1

10 = 主预分频比为 4:1

01 = 主预分频比为 16:1

00 = 主预分频比为 64:1

# PIC24F 系列参考手册

寄存器 23-3: SPIxCON2: SPIx 控制寄存器 2

R/W-0	R/W-0	U-0	U-0	U-0	U-0	U-0	U-0
FRMEN	SPIFSD	SPIFPOL	—	—	—	—	—
bit 15							bit 8
U-0	U-0	U-0	U-0	U-0	U-0	R/W-0	R-0
—	—	—	—	—	—	SPIFE	r
bit 7							bit 0

图注:			
R = 可读位	W = 可写位	U = 未实现位, 读为 0	
-n = POR 值	1 = 置 1	0 = 清零	x = 未知

- bit 15

**FRMEN:** 帧 SPIx 支持位  
1 = 使能帧 SPIx 支持  
0 = 禁止帧 SPIx 支持
- bit 14

**SPIFSD:**  $\overline{SSx}$  引脚帧同步脉冲方向控制位  
1 = 帧同步脉冲输入 (从动)  
0 = 帧同步脉冲输出 (主控)
- bit 13

**SPIFPOL:**  $\overline{SSx}$  引脚帧同步脉冲极性控制位 (仅对于帧模式)  
1 = 帧同步脉冲高电平有效  
0 = 帧同步脉冲低电平有效
- bit 12-2

**未实现:** 读为 0
- bit 1

**SPIFE:** 帧同步脉冲边沿选择位  
1 = 帧同步脉冲与第一个位时钟同时发生  
0 = 帧同步脉冲先于第一个位时钟
- bit 0

**保留:** 保持为 0

23.3 工作模式

SPI 模块具有灵活的工作模式，以下小节讨论这些工作模式：

- 8 位和 16 位数据发送 / 接收
- 主 / 从模式
- 帧 SPI 模式

23.3.1 8 位与 16 位操作

MODE16 控制位 (SPIxCON1<10>) 用于控制模块以 8 位或 16 位模式进行通信。两种模式的功能相同，但接收和发送的数据位数不同。此外，还应注意以下几点：

当 MODE16 位的值改变时，模块会被复位。因而，在正常操作中不应更改该位的值。

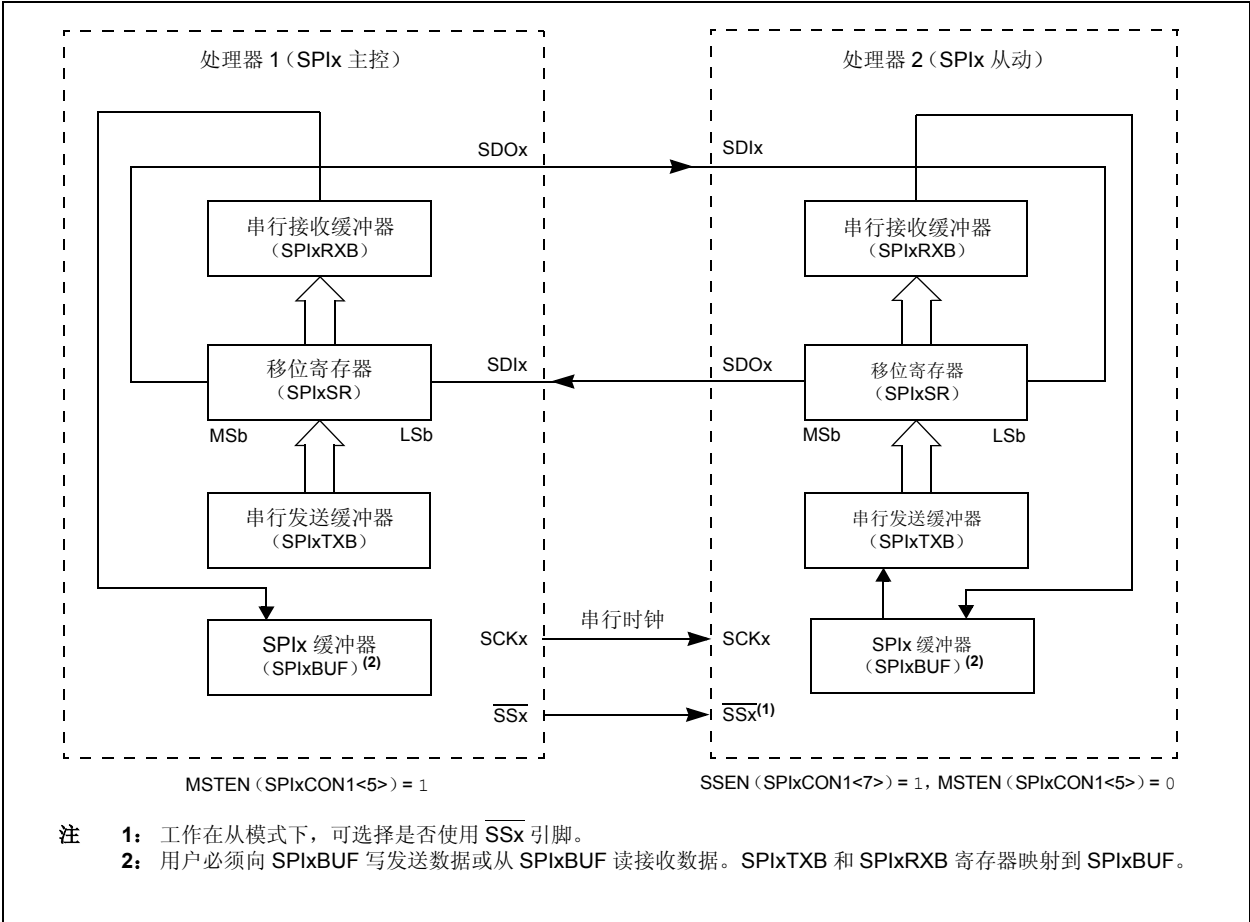
对于 8 位操作，数据从 SPIxSR 的 bit 7 发出，而对于 16 位操作，数据从 SPIxSR 的 bit 15 发出。在两种模式下，数据都移入到 SPIxSR 的 bit 0。

在发送或接收数据时，对于 8 位模式，移入 / 移出数据需要在 SCKx 引脚上产生 8 个时钟脉冲，而对于 16 位模式则需要 16 个时钟脉冲。

23.3.2 主 / 从模式

数据可以看作是在一个模块的移位寄存器的最高位和另一个模块的移位寄存器的最低位之间直接传输，然后进入相应的发送或接收缓冲器。配置为主控模块的模块向从器件提供串行时钟和同步信号（根据需要）。图 23-2 显示了主控模块和从动模块之间的关系。

图 23-2: SPIx 主控 / 从动器件连接



## 23.3.2.1 主模式

在主模式下，模块对系统时钟进行预分频，然后用作串行时钟。预分频根据 PPRE1:PPRE0 (SPIxCON1<1:0>) 和 SPRE2:SPRE0 (SPIxCON1<4:2>) 位中的设置进行。串行时钟通过 SCKx 引脚输出到从器件。只有在需要发送数据时才产生时钟脉冲。更多信息，请参见第 23.4 节“主模式时钟频率”。CKP 和 CKE 位决定数据在时钟的哪一个边沿发送。

要发送的数据写入到 SPIxBUF 寄存器，接收到的数据也是从 SPIxBUF 寄存器读取。

以下描述了 SPIx 模块在主模式下的操作：

1. 将模块设置为工作在主模式并使能之后，将要发送的数据写入 SPIxBUF 寄存器。SPITBF (SPIxSTAT<1>) 位置 1。
2. SPIxTXB 的内容移动到移位寄存器 SPIxSR，模块清零 SPITBF 位。
3. 一系列的 8/16 位时钟脉冲将 8/16 位的发送数据从 SPIxSR 移出到 SDOx 引脚，并同时从 SDIx 引脚的数据移入 SPIxSR。
4. 发送结束时，将发生以下事件：
  - 中断标志位 SPIxIF 置 1。SPIx 中断可以通过置 1 中断允许位 SPIxIE 而允许。硬件不会自动清零 SPIxIF 标志。
  - 此外，当所进行的发送和接收操作结束时，SPIxSR 的内容移动到 SPIxRXB 寄存器。
  - 模块将 SPIRBF (SPIxSTAT<0>) 位置 1，指示接收缓冲器满。在用户代码读 SPIxBUF 寄存器之后，硬件清零 SPIRBF 位。
5. 如果在 SPIx 模块需要将数据从 SPIxSR 传送到 SPIxRXB 时，SPIRBF 位置 1 (接收缓冲器满)，则模块会将 SPIROV (SPIxSTAT<6>) 位置 1，指示发生溢出。
6. SPITBF (SPIxSTAT<1>) 位清零时，用户软件可以随时将待发送数据写入 SPIxBUF。写操作可以在 SPIxSR 正移出先前写入数据时执行，这使得可以连续地发送数据。

**注：** 用户不能直接写 SPIxSR 寄存器。对 SPIxSR 寄存器的所有写操作均通过 SPIxBUF 寄存器执行。

将 SPIx 模块设置为工作在主模式：

1. 如果使用中断：
  - 清零对应的 IFSn 寄存器中的 SPIxIF 位。
  - 将对应的 IECn 寄存器中的 SPIxIE 位置 1。
  - 写对应的 IPCn 寄存器中的 SPIxIP 位，以设置中断优先级。
2. 将所需的设置写入 SPIxCON 寄存器，且 MSTEN (SPIxCON1<5>) = 1。
3. 清零 SPIROV 位 (SPIxSTAT<6>)。
4. 通过将 SPIEN 位 (SPIxSTAT<15>) 置 1 使能 SPIx 操作。
5. 将待发送数据写入 SPIxBUF 寄存器。发送 (和接收) 在数据写入 SPIxBUF 寄存器时立即开始。

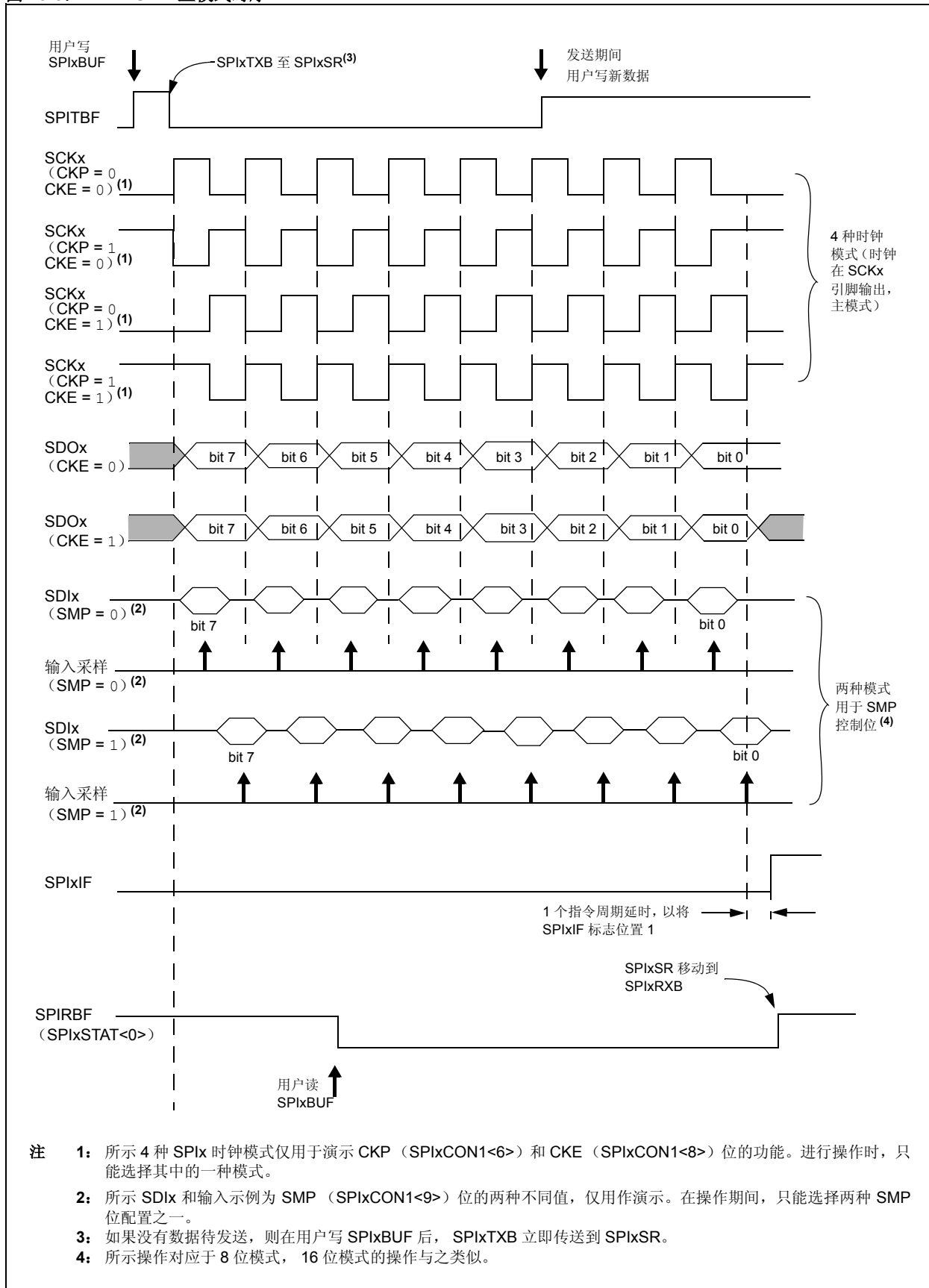
### 23.3.2.1.1 在主模式下使用外部时钟

在主模式下，模块也可以配置为使用外部数据时钟工作。SPIx 时钟操作由 DISSCK 位 (SPIxCON1<12>) 控制。当该位置 1 时，内部数据时钟被禁止，数据在外部时钟脉冲送到 SCKx 引脚时传送。主模式操作的所有其他方面与前面相同。

**注：** DISSCK 位仅在 SPI 主模式下可用。



图 23-3: SPIx 主模式时序



## 23.3.2.2 从模式

在从模式下，当 SCKx 引脚上有外部时钟脉冲时启动发送和接收数据。CKP (SPIxCON<6>) 和 CKE (SPIxCON<8>) 位决定数据在时钟的哪一个边沿发送。要发送和接受的数据均写入到 SPIxBUF 寄存器或从 SPIxBUF 寄存器读取。模块的其他操作与主模式相同。

将 SPIx 模块设置为工作在从模式：

1. 清零 SPIxBUF 寄存器。
2. 如果使用中断：
  - 清零对应的 IFSn 寄存器中的 SPIxIF 位。
  - 将对应的 IECn 寄存器中的 SPIxIE 位置 1。
  - 写对应的 IPCn 寄存器中的 SPIxIP，以设置中断优先级。
3. 将所需的设置写入 SPIxCON1 和 SPIxCON2 寄存器，且 MSTEN (SPIxCON1<5>) = 0。
4. 清零 SMP 位。
5. 如果 CKE 位置 1，则必须将 SSEN 位 (SPIxCON1<7>) 置 1，以使能  $\overline{\text{SSx}}$  引脚。
6. 清零 SPIROV 位 (SPIxSTAT<6>)。
7. 通过将 SPIEN 位 (SPIxSTAT<15>) 置 1 使能 SPIx 操作。

### 23.3.2.2.1 从动选择同步

$\overline{\text{SSx}}$  引脚允许器件工作于同步从模式。如果 SSEN (SPIxCON1<7>) 位置 1，则在从模式下，只有  $\overline{\text{SSx}}$  引脚驱动为低电平时才使能发送和接收（见图 23-5）。为了使  $\overline{\text{SSx}}$  引脚用作输入，不能将其驱动为端口输出或其他外设输出。如果 SSEN 位置 1，而  $\overline{\text{SSx}}$  引脚被驱动为高电平，则即使模块处于数据发送过程中，也不再驱动 SDOx 引脚，该引脚变为三态。在下次  $\overline{\text{SSx}}$  引脚被驱动为低电平时，将使用 SPIxTXB 寄存器中保存的数据重新尝试进行被中止的发送操作。如果 SSEN 未置 1，则  $\overline{\text{SSx}}$  引脚不会影响从动模式下的模块操作。

<b>注：</b>	为了满足模块时序要求，在从模式下，当 CKE = 1 时，必须使能 $\overline{\text{SSx}}$ 引脚（请参见图 23-6 了解详细信息）。
-----------	---

### 23.3.2.2.2 SPITBF 状态标志操作

工作在从模式时，SPITBF (SPIxSTAT<1>) 位具有不同的功能。

如果 SSEN (SPIxCON1<7>) 清零，则在用户代码写 SPIxBUF 时，SPITBF 置 1。在模块将 SPIxTXB 中数据传送到 SPIxSR 时，该位清零。这与主模式下的 SPITBF 位功能类似。

如果 SSEN 置 1，则在用户代码写 SPIxBUF 时，SPITBF 置 1。不过，只有在 SPIx 模块完成数据发送时该位才清零。在  $\overline{\text{SSx}}$  引脚变为高电平时，发送将中止，并可能在稍后重新尝试发送。每个数据字均保存在 SPIxTXB 中，直到所有的数据位均发送到接收器。

图 23-4: SPIx 从模式时序 (从动选择引脚被禁止) (3)

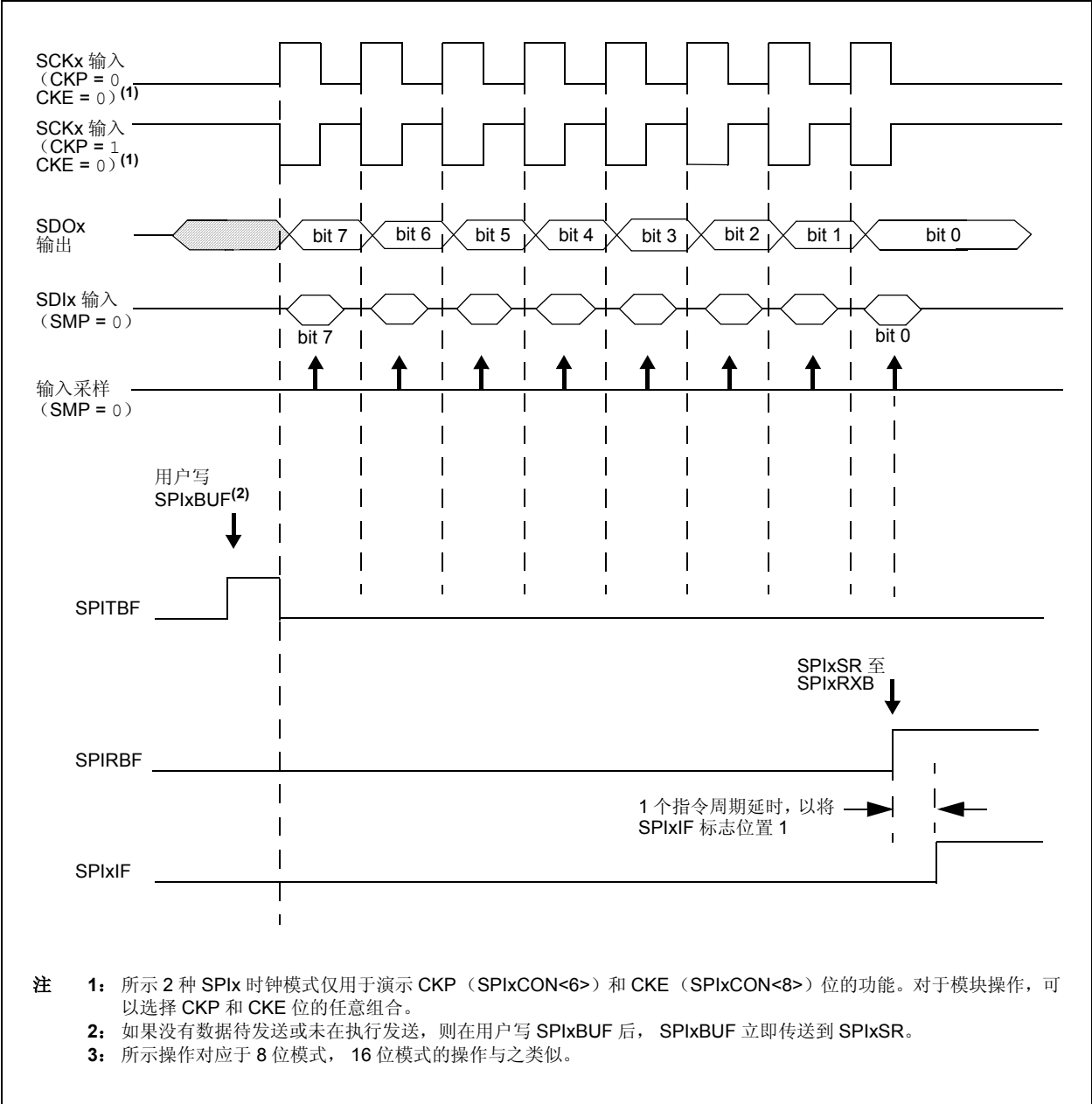


图 23-5: SPIx 从模式时序 (从动选择引脚被使能) (3)

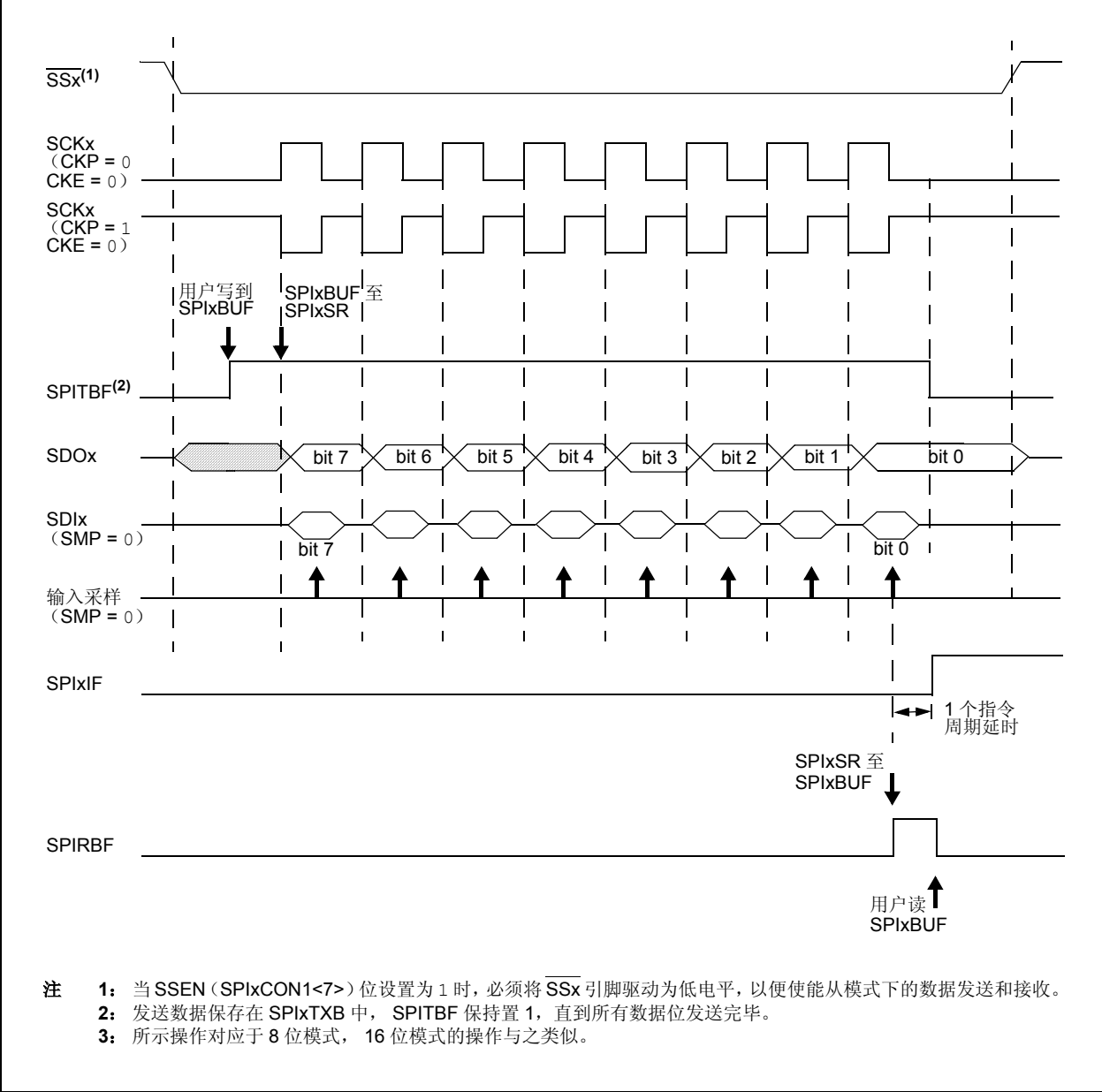
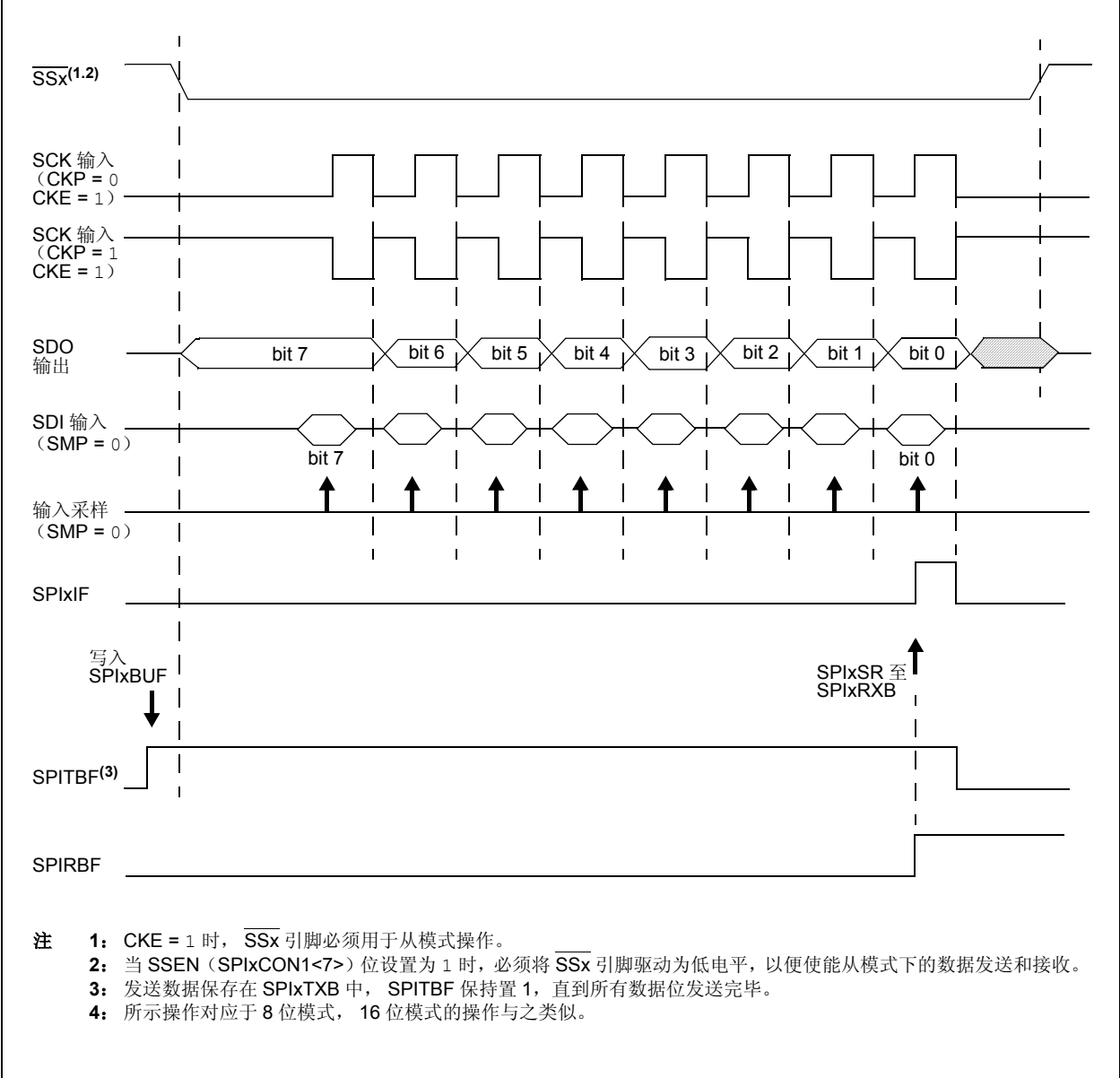


图 23-6: SPIx 从模式时序 (CKE = 1) (4)



## 23.3.3 帧 SPIx 模式

工作于主模式或从模式时，模块均支持基本的帧 SPIx 协议。模块使用 4 个控制位来配置帧 SPIx 操作：

- FRMEN (SPIxCON2<15>) 用于使能帧 SPIx 模式，并使  $\overline{SSx}$  引脚用作帧同步脉冲输入或输出引脚。SEN (SPIxCON1<7>) 的状态被忽略。
- SPIFSD (SPIxCON2<14>) 决定  $\overline{SSx}$  引脚是输入还是输出（即，模块是接收还是产生帧同步脉冲）。
- SPIFPOL (SPIxCON2<13>) 用于选择单个 SPIx 数据帧的帧同步脉冲的极性（高电平有效或低电平有效）。
- SPIFE (SPIxCON2<1>) 用于选择同步脉冲是与串行时钟脉冲同时发生还是先于串行时钟脉冲。

SPIx 模块支持两种帧工作模式。在帧主模式下，SPIx 模块产生帧同步脉冲，并通过  $\overline{SSx}/FSYNCx$  引脚向其他器件提供该脉冲。在帧从模式下，SPIx 模块使用在  $\overline{SSx}/FSYNCx$  引脚接收的帧同步脉冲。

**注：** 在所有帧 SPIx 模式下，都必须使用  $\overline{SSx}/FSYNCx$  和 SCKx 引脚。

帧 SPIx 模式与非帧主控和从动模式同时受支持。这使用户可以使用 4 种帧 SPIx 配置：

- SPIx 主模式和帧主模式
- SPIx 主模式和帧从模式
- SPIx 从模式和帧主模式
- SPIx 从模式和帧从模式

这些模式决定 SPIx 模块是否产生串行时钟和帧同步脉冲。

### 23.3.3.1 帧 SPIx 模式下的 SCKx 引脚

FRMEN = 1 且 MSTEN = 1 时，SCKx 引脚变为输出，SCKx 上的 SPIx 时钟变为自由时钟。FRMEN = 1 且 MSTEN = 0 时，SCKx 引脚变为输入。供给 SCKx 引脚的源时钟假定为自由时钟。

时钟的极性由 CKP (SPIxCON1<6>) 位选择。CKE (SPIxCON1<8>) 位不用于帧 SPIx 模式，用户软件应将其设定为 0。当 CKP = 0 时，帧同步脉冲输出和 SDOx 数据输出在 SCKx 引脚上的时钟脉冲的上升沿改变。输入数据在串行时钟的下降沿在 SDIx 输入引脚采样。当 CKP = 1 时，帧同步脉冲输出和 SDOx 数据输出在 SCKx 引脚上的时钟脉冲的下降沿改变。输入数据在串行时钟的上升沿在 SDIx 输入引脚采样。

### 23.3.3.2 帧 SPIx 模式下的 SPIx

当 SPIFSD (SPIxCON2<13>) = 0 时，SPIx 模块工作在帧主模式下。在该模式下，在用户软件将发送数据写入 SPIxBUF 单元（这样发送数据就被写入 SPIxTXB 寄存器）时，模块将产生帧同步脉冲。在帧同步脉冲末尾，SPIxTXB 传送到 SPIxSR，数据发送 / 接收开始。

当 SPIFSD = 1 时，模块处于帧从模式。在该模式下，帧同步脉冲由外部源产生。当模块采样到帧同步脉冲时，它会将 SPIxTXB 寄存器的内容传送到 SPIxSR，数据发送 / 接收开始。用户必须确保在接收到帧同步脉冲之前将正确的数据装入 SPIxBUF 用于进行发送。

**注：** 无论数据是否写入到 SPIxBUF，接收到帧同步脉冲时都会启动发送。如果未执行写操作，则将发送 SPIxTXB 的原有内容。

23.3.3.3 SPIx 主模式和帧主模式

在主模式 / 帧主模式下，SPIx 模块产生时钟和帧同步信号，如图 23-7 所示。这通过设置 MSTEN 和 FRMEN 位为 1，SPIFSD 为 0 而使能。

在该模式下，无论模块是否在发送数据，都在 SCKx 引脚持续地输出串行时钟。当 SPIxBUF 中写入数据时，FSYNCx 引脚将在 SCKx 时钟的相应发送边沿被驱动为其有效状态（由 SPIFPOL 位决定），并在一个数据帧期间内保持有效。如果 SPIFE 控制位（SPIxCON2<1>）清零，则帧同步脉冲先于数据发送，如图 23-8 所示。如果 SPIFE 置 1，则帧同步脉冲与数据发送同时开始，如图 23-9 所示。模块在 SCKx 的下一个发送边沿开始发送数据。

图 23-7: SPIx 主控、帧主控连接图

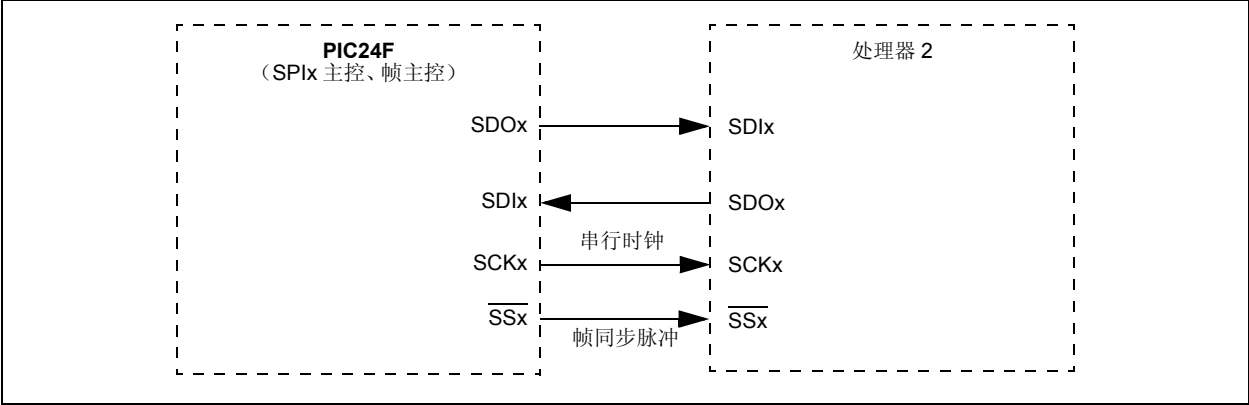


图 23-8: SPIx 主控、帧主控时序图 (SPIFE = 0)

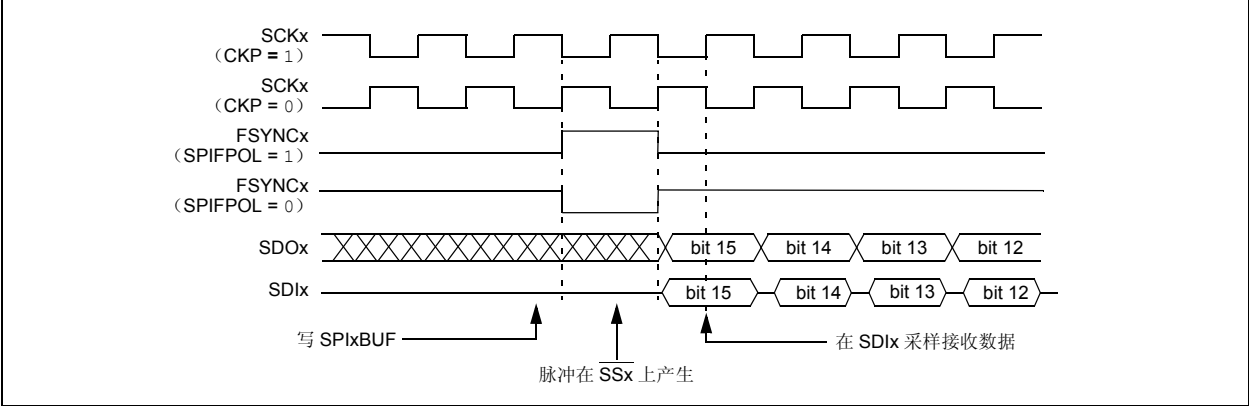
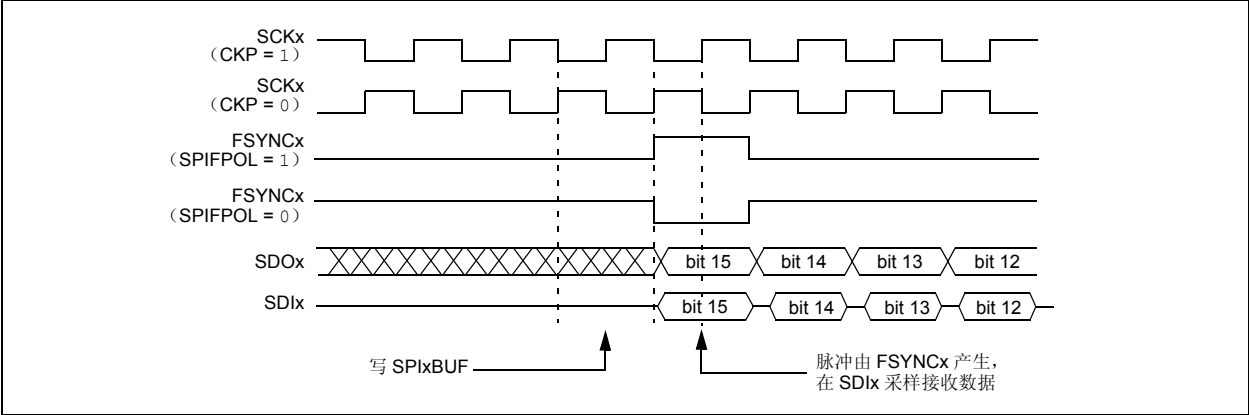


图 23-9: SPIx 主控、帧主控时序图 (SPIFE = 1)



23.3.3.4 SPIx 主模式和帧从模式

在主模式 / 帧从模式下，模块产生时钟信号，但使用从动模块的帧同步信号进行数据发送（图 23-10）。这通过将 MSTEN、FRMEN 和 SPIFSD 位设置为 1 而能使。

在该模式下，FSYNCx 引脚为输入，在 SPIx 时钟的采样边沿对它进行采样。当采样到它处于有效状态时，将在 SPIx 时钟的后续发送边沿发送数据。数据发送结束时，中断标志 SPIxIF 将置 1。用户必须确保在 FSYNCx 引脚上接收到信号之前将正确的数据装入 SPIxBUF 用于进行发送。

图 23-10: SPIx 主控、帧从动连接图

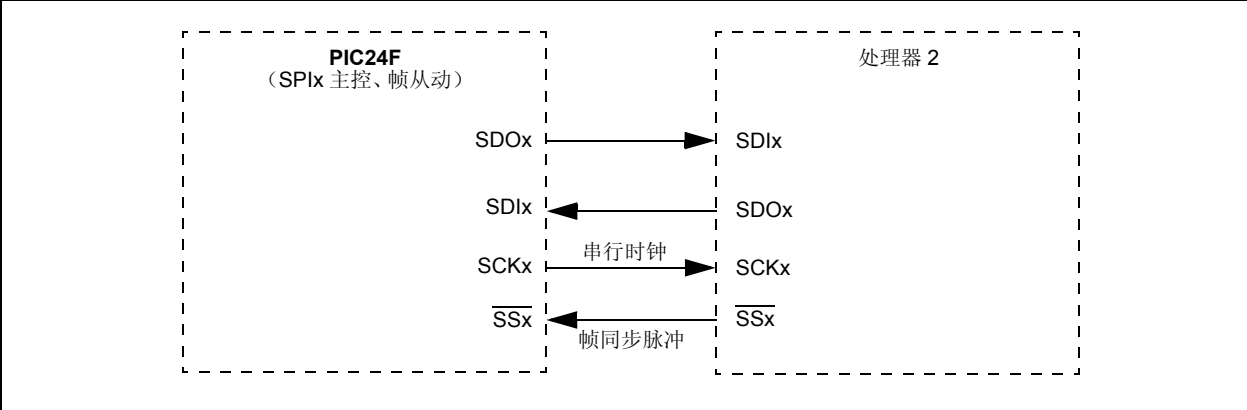


图 23-11: SPIx 主控、帧从动时序图 (SPIFE = 0)

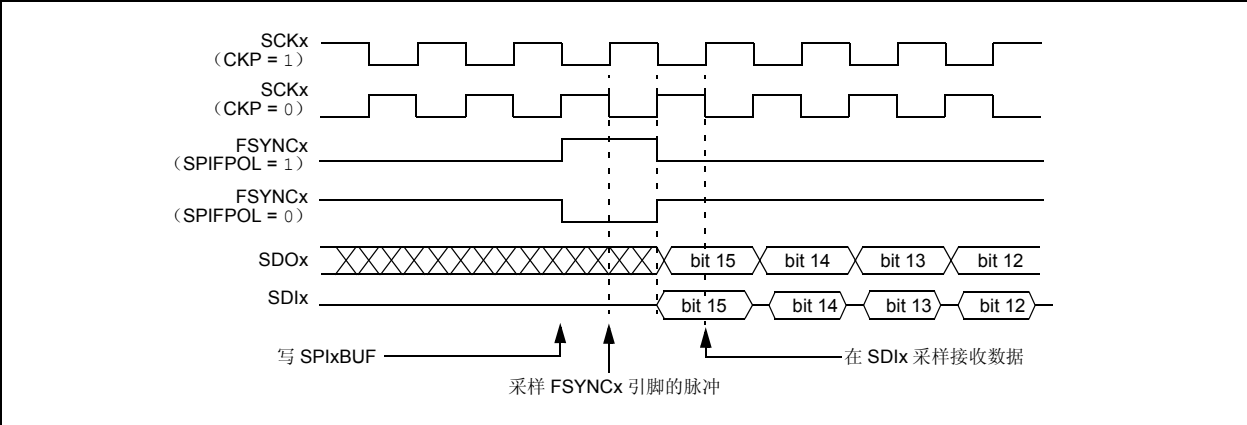
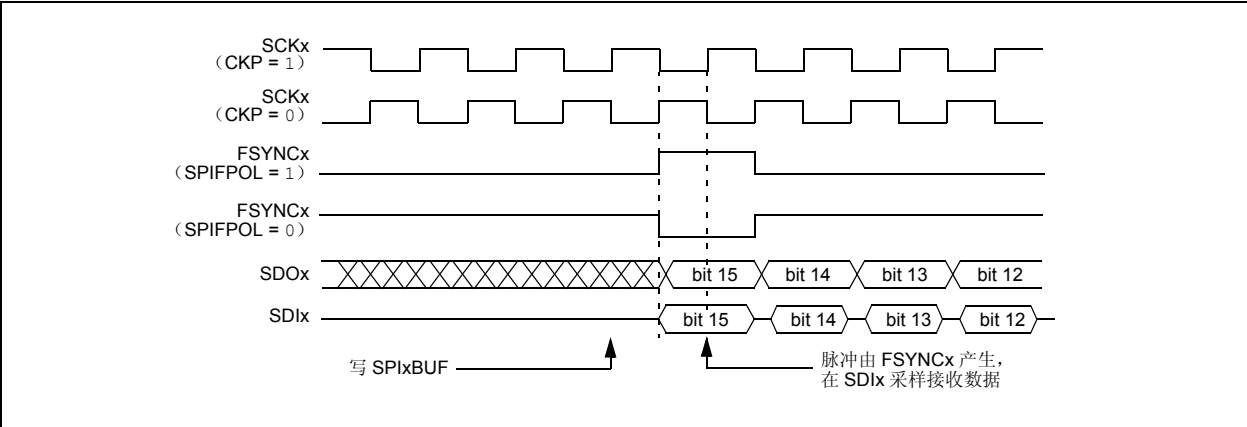


图 23-12: SPIx 主控、帧从动时序图 (SPIFE = 1)



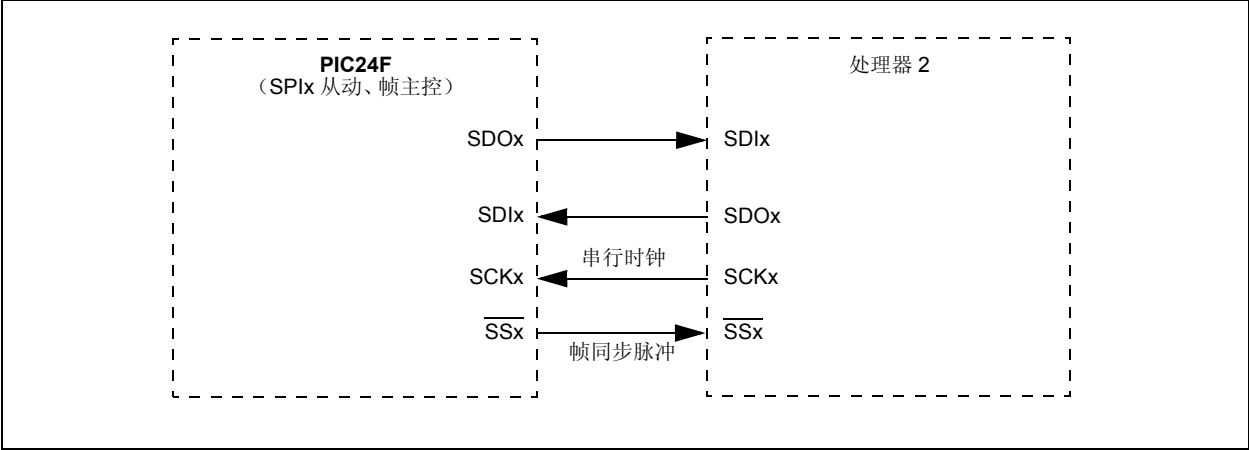


23.3.3.5 SPIx 从模式和帧主模式

在从动 / 帧主控模式下，模块用作 SPIx 从动模块，并从其他 SPIx 模块获取时钟；不过，它将产生帧同步信号来控制数据发送（图 23-13）。这通过设置 MSTEN 位为 0，设置 FRMEN 位为 1 和 SPIFSD 位为 0 而使能。

在从动模式下，输入 SPIx 时钟将持续地输入。FSYNCx 引脚将在 SPIFSD 位为低电平时变为输出。因而，当数据写入 SPIxBUF 时，模块将在 SPIx 时钟的对应发送边沿驱动 FSYNCx 引脚为有效状态，保持一个 SPIx 时钟周期。数据将在相应的 SPIx 时钟发送边沿开始发送。

图 23-13: SPIx 从动、帧主控连接图

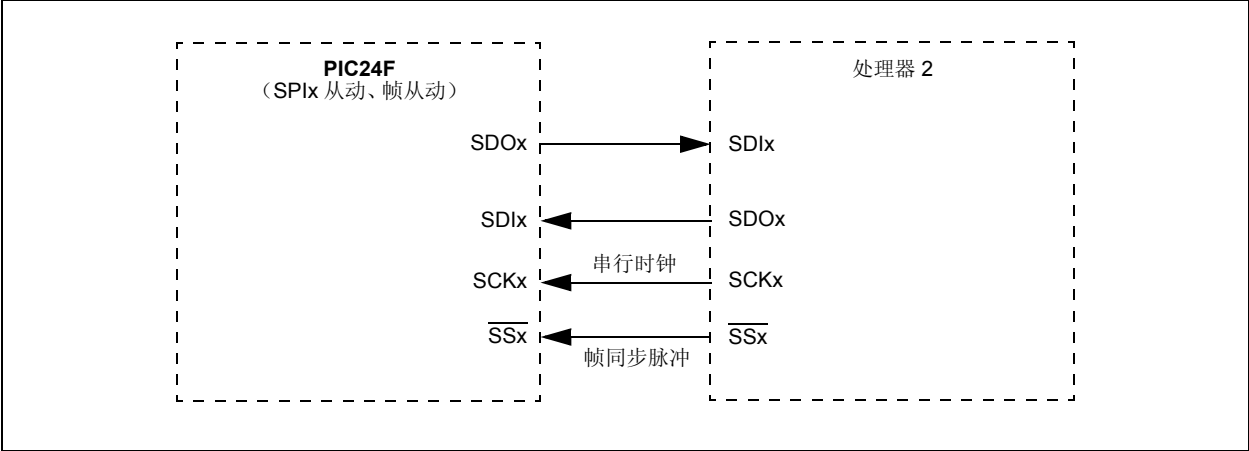


23.3.3.6 SPIx 从模式和帧从模式

在从动 / 帧从动模式下，模块从主控模块获取其时钟和帧同步信号（图 23-14）。这通过设置 MSTEN 位为 0，设置 FRMEN 位为 1 和 SPIFSD 位为 1 而使能。

在该模式下，SCKx 和 FSYNCx 引脚都为输入。FSYNCx 引脚在 SPIx 时钟的采样边沿进行采样。当采样到 FSYNCx 处于有效状态时，将在对应 SCKx 时钟的发送边沿发送数据。

图 23-14: SPIx 从动、帧从动连接图



23.3.4 SPIx 仅接收操作

将 DISSDO 控制位 (SPIxCON1<11>) 置 1 会禁止在 SDOx 引脚发送数据。这样可将 SPIx 模块配置为“仅接收”的工作模式。如果 DISSDO 位置 1，SDOx 引脚将由对应的端口功能控制。DISSDO 功能适用于所有的 SPIx 工作模式。

23.3.5 SPIx 错误处理

如果新的数据字已移入 SPIxSR，而先前的 SPIxBUF 内容尚未被读取，则 SPIROV 位 (SPIxSTAT<6>) 将置 1。SPIxSR 中的所有接收数据都不会传送到缓冲器，进一步的数据接收被禁止，直到 SPIROV 位清零。模块不会自动清零 SPIROV 位，该位必须由用户软件清零。

每当 SPIROV、SPIRBF (SPIxSTAT<0>) 或 SPITBF (SPIxSTAT<1>) 位置 1 时，SPIx 中断标志 SPIxIF 就置 1。硬件无法清零中断标志，该标志必须由软件复位。实际的 SPIx 中断只有在 IECn 控制寄存器的相应 SPIxIE 位置 1 时才会产生。

23.4 主模式时钟频率

在主模式下，输入 SPIx 模块的时钟为指令周期 (Tcy)。然后，由 PPRE1:PPRE0 (SPIxCON1<1:0>) 指定的主预分频器和由 SPRE2:SPRE0 (SPIxCON1<4:2>) 指定的辅助预分频器对该时钟进行预分频。预分频后的指令时钟成为串行时钟，并通过 SCKx 引脚提供给外部器件。

**注：** 请注意，对于常规 SPI 模式，SCKx 信号时钟不是自由时钟。它仅在 SPIxBUF 中装入数据时产生 8 或 16 个脉冲。不过，对于帧模式，它是连续时钟。

公式 23-1 可用于计算 SCKx 时钟频率，该频率为主分频器和辅助分频器的函数。

公式 23-1:

$$F_{SCK} = \frac{F_{CY}}{\text{主预分频器} \times \text{辅助预分频器}}$$

下面的表 23-1 中显示了一些 SPIx 时钟频率的示例（以 kHz 为单位）：

表 23-1: SCKx 频率示例<sup>(1,2)</sup>

Fcy = 16 MHz		辅助预分频器设置				
		1:1	2:1	4:1	6:1	8:1
主预分频器设置	1:1	16000	8000	4000	2667	2000
	4:1	4000	2000	1000	667	500
	16:1	1000	500	250	167	125
	64:1	250	125	63	42	31
Fcy = 5 MHz						
主预分频器设置	1:1	5000	2500	1250	833	625
	4:1	1250	625	313	208	156
	16:1	313	156	78	52	39
	64:1	78	39	20	13	10

**注** 1: 基于 Tcy = TOSC/2，打吨模式和 PLL 被禁止。  
2: 所显示的 SCKx 频率以 kHz 为单位。

**注：** 不是所有的时钟速率都能够支持。更多信息，请参考具体器件数据手册中的 SPIx 时序规范。

## 23.5 在省电模式下的操作

PIC24F 器件系列具有三种供电模式：常规操作（完全供电）模式和通过 PWRSAV 指令调用的两种省电模式。根据所选择的 SPIx 模式，进入省电模式可能还会影响模块的操作。

### 23.5.1 休眠模式

当器件进入休眠模式后，系统时钟被禁止。进入休眠模式产生的结果取决于在调用休眠模式时模块所配置的模式（主或从）。

#### 23.5.1.1 主模式的操作

以下是在 SPIx 模块配置为工作在主模式时，进入休眠模式产生的结果：

- SPIx 模块中的波特率发生器停止并复位。
- 在休眠模式下，发送器和接收器将停止。在唤醒时，发送器或接收器不会继续执行部分完成的发送。
- 如果 SPIx 模块在发送或接收过程中进入休眠模式，则发送或接收将被中止。因为没有任何自动方式可以用来防止在发送或接收暂停时进入休眠模式，所以用户软件必须对进入休眠模式和 SPIx 模块操作进行同步，以避免数据发送被中止。

#### 23.5.1.2 从模式的操作

对于从模式，SCKx 上的时钟信号是由外部提供的，因此在休眠模式下模块将继续工作。它会完成在转换到休眠模式期间的所有事务。在事务完成时，SPIRBF 标志置 1。因而，SPIxIF 位将置 1。如果允许 SPIx 中断（SPIxIE = 1），器件将从休眠中唤醒。如果 SPIx 中断优先级大于当前的 CPU 优先级，则将在 SPIx 中断向量处继续执行代码。否则，将从先前调用休眠模式的 PWRSAV 指令之后继续执行代码。如果模块作为从器件工作，则在进入休眠模式时，模块不复位。

当 SPIx 模块进入或退出休眠模式时，寄存器内容不受影响。

### 23.5.2 空闲模式

当器件进入空闲模式后，系统时钟源继续保持工作。SPISIDL 位（SPIxSTAT<13>）用于选择在空闲模式下模块是停止还是继续工作。

如果 SPISIDL = 1，则 SPIx 模块将在进入空闲模式时停止。其运行方式与休眠模式相同。如果 SPISIDL = 0（默认选项），则在空闲模式下模块将继续工作。

23.6 寄存器映射

表 23-2 中提供了与 PIC24F SPI 模块相关的寄存器汇总。

表 23-2: SPI 存储器映射

名称	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时
SPIxSTAT	SPIEN	—	SPISIDL	—	—	r	r	r	—	SPIROV	—	—	—	—	SPITBF	SPIRBF	0000
SPIxCON1	—	—	—	DISSCK	DISSDO	MODE16	SMP	CKE	SSEN	CKP	MSTEN	SPRE2	SPRE1	SPRE1	PPRE1	PPRE0	0000
SPIxCON2	FRMEN	SPIFSD	SPIFPOL	—	—	—	—	—	—	—	—	—	—	—	SPIFE	r	0000
SPIxBUF	SPIx 发送和接收缓冲器																0000
PMD1	T5MD	T4MD	T3MD	T2MD	T1MD	—	—	—	I2C1MD	U2MD	U1MD	SPI2MD	SPI1MD	—	—	ADCMD	0000
PMD2	—	—	—	IC5MD	IC4MD	IC3MD	IC2MD	IC1MD	—	—	—	OC5MD	OC4MD	OC3MD	OC2MD	OC1MD	0000
PMD3	—	—	—	—	—	CMPMD	RTCCMD	PMPMD	CRCPMD	—	—	—	—	—	I2CMD	—	0000

图注： — = 未实现，读为 0。所示复位值为十六进制。

## 23.7 电气规范

图 23-15: SPIx 模块主模式时序特性 (CKE = 0)

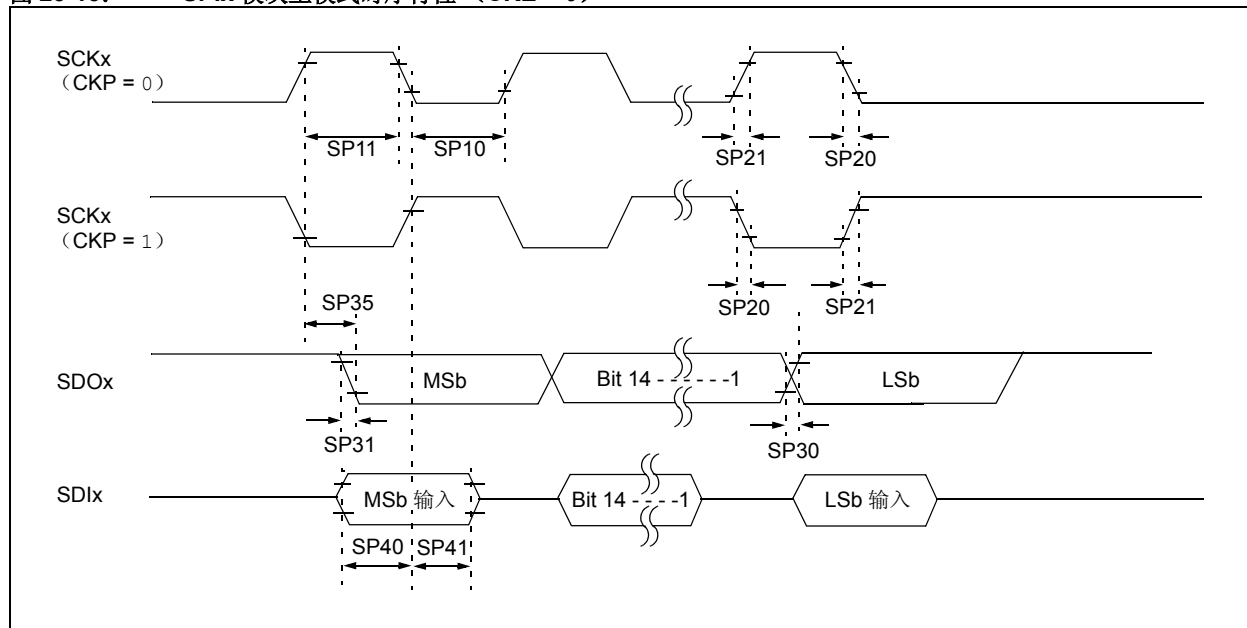


表 23-3: SPIx 主模式时序要求 (CKE = 0)

交流特性			标准工作条件: 2.0V 到 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级)				
参数编号	符号	特性	最小值	典型值 <sup>(1)</sup>	最大值	单位	条件
SP10	TscL	SCKx 输出低电平时间 <sup>(2)</sup>	$T_{CY}/2$	—	—	ns	
SP11	TscH	SCKx 输出高电平时间 <sup>(2)</sup>	$T_{CY}/2$	—	—	ns	
SP20	TscF	SCKx 输出下降时间 <sup>(3)</sup>	—	10	25	ns	
SP21	TscR	SCKx 输出上升时间 <sup>(3)</sup>	—	10	25	ns	
SP30	TdoF	SDOx 数据输出下降时间 <sup>(3)</sup>	—	10	25	ns	
SP31	TdoR	SDOx 数据输出上升时间 <sup>(3)</sup>	—	10	25	ns	
SP35	TscH2doV, TscL2doV	在 SCKx 边沿之后 SDOx 数据输出有效的时间	—	—	30	ns	
SP40	TdiV2scH, TdiV2scL	SDIx 数据输入到 SCKx 边沿的建立时间	20	—	—	ns	
SP41	TscH2diL, TscL2diL	SDIx 数据输入到 SCKx 边沿的保持时间	20	—	—	ns	

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 25°C 条件下的值。参数仅供设计参考, 未经测试。

2: SCKx 的最小时钟周期为 100 ns。因此, 在主模式下产生的时钟不能违反该规定。

3: 假设所有 SPI 引脚上的负载电容为 50 pF。

图 23-16: SPIx 模块主模式时序特性 (CKE = 1)

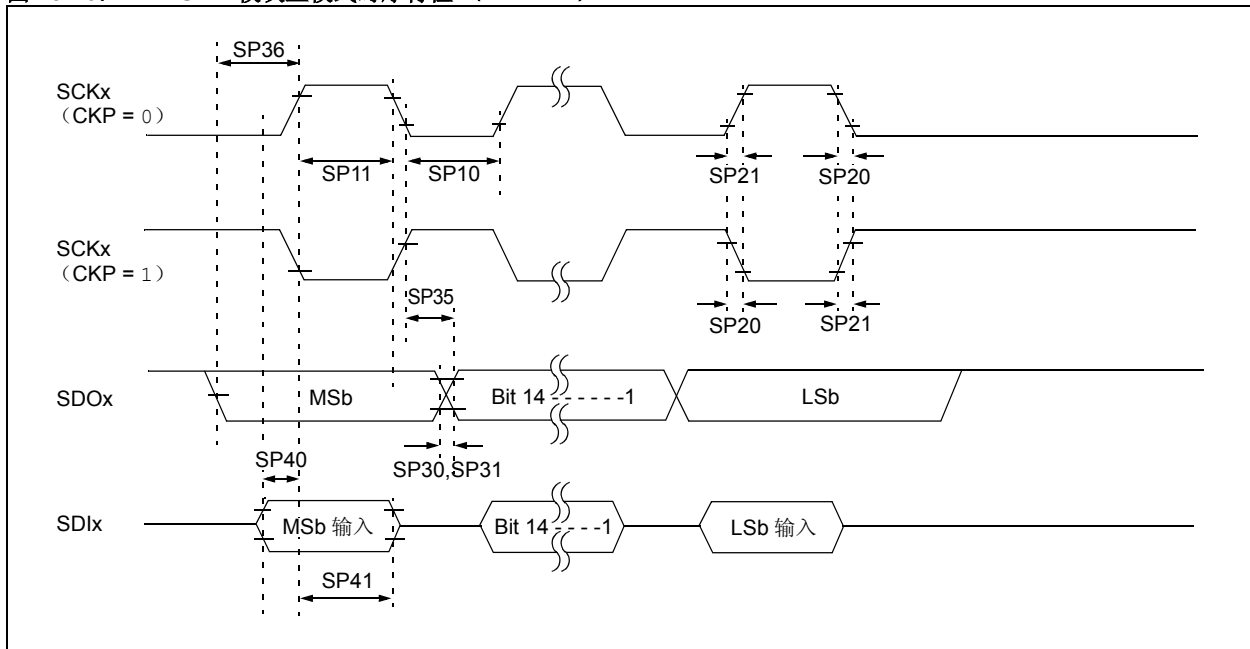


表 23-4: SPIx 模块主模式时序要求 (CKE = 1)

交流特性			标准工作条件: 2.0V 到 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级)				
参数编号	符号	特性	最小值	典型值 <sup>(1)</sup>	最大值	单位	条件
SP10	TscL	SCKx 输出低电平时间 <sup>(2)</sup>	Tcy/2	—	—	ns	
SP11	TscH	SCKx 输出高电平时间 <sup>(2)</sup>	Tcy/2	—	—	ns	
SP20	TscF	SCKx 输出下降时间 <sup>(3)</sup>	—	10	25	ns	
SP21	TscR	SCKx 输出上升时间 <sup>(3)</sup>	—	10	25	ns	
SP30	TdoF	SDOx 数据输出下降时间 <sup>(3)</sup>	—	10	25	ns	
SP31	TdoR	SDOx 数据输出上升时间 <sup>(3)</sup>	—	10	25	ns	
SP35	TscH2doV, TscL2doV	在 SCKx 边沿之后 SDOx 数据输出有效的时间	—	—	30	ns	
SP36	TdoV2sc, TdoV2scL	SDOx 数据输出建立到出现 SCKx 边沿的时间	30	—	—	ns	
SP40	TdiV2scH, TdiV2scL	SDIx 数据输入到 SCKx 边沿的建立时间	20	—	—	ns	
SP41	TscH2diL, TscL2diL	SDIx 数据输入到 SCKx 边沿的保持时间	20	—	—	ns	

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 25°C 条件下的值。参数仅供设计参考, 未经测试。  
 2: SCKx 的最小时钟周期为 100 ns。因此, 在主模式下产生的时钟不能违反该规定。  
 3: 假设所有 SPI 引脚上的负载电容为 50 pF。

图 23-17: SPIx 模块从模式时序特性 (CKE = 0)

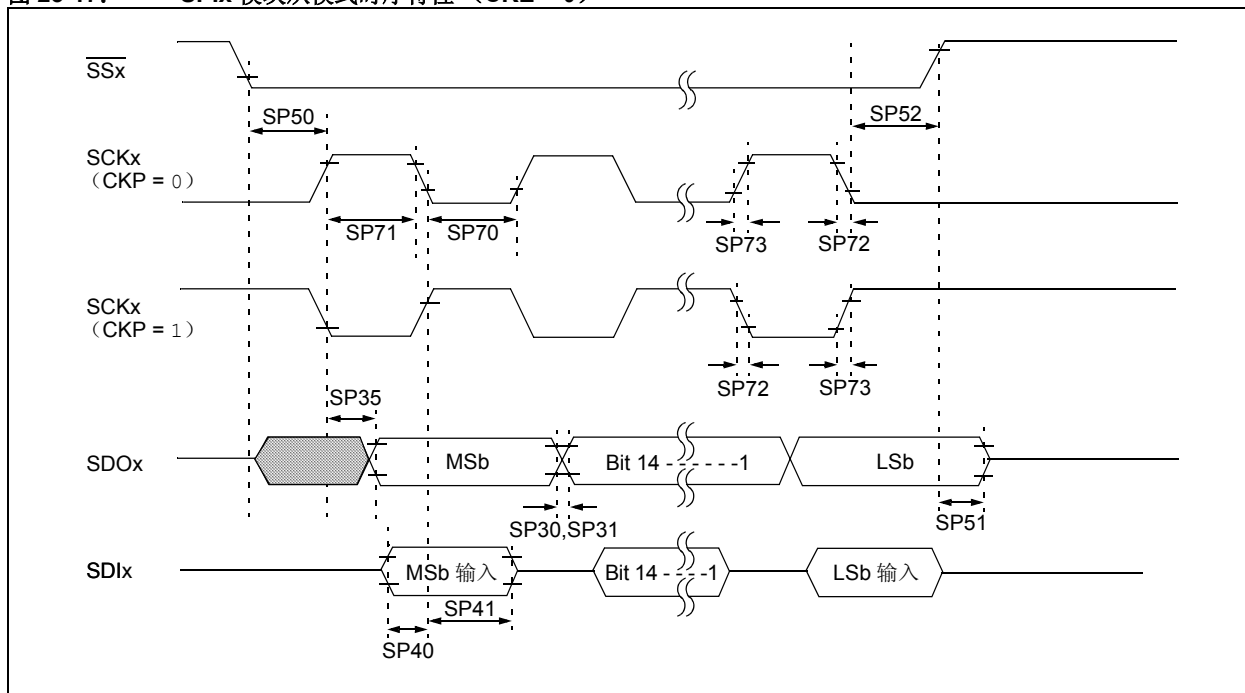


表 23-5: SPIx 模块从模式时序要求 (CKE = 0)

交流特性			标准工作条件: 2.0V 到 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级)				
参数编号	符号	特性	最小值	典型值 <sup>(1)</sup>	最大值	单位	条件
SP70	TscL	SCKx 输入低电平时间	30	—	—	ns	
SP71	TscH	SCKx 输入高电平时间	30	—	—	ns	
SP72	TscF	SCKx 输入下降时间 <sup>(2)</sup>	—	10	25	ns	
SP73	TscR	SCKx 输入上升时间 <sup>(2)</sup>	—	10	25	ns	
SP30	TdoF	SDOx 数据输出下降时间 <sup>(2)</sup>	—	10	25	ns	
SP31	TdoR	SDOx 数据输出上升时间 <sup>(2)</sup>	—	10	25	ns	
SP35	Tsch2doV, TscL2doV	在 SCKx 边沿之后 SDOx 数据输出有效的的时间	—	—	30	ns	
SP40	TdiV2scH, TdiV2scL	SDIx 数据输入到 SCKx 边沿的建立时间	20	—	—	ns	
SP41	Tsch2diL, TscL2diL	SDIx 数据输入到 SCKx 边沿的保持时间	20	—	—	ns	
SP50	Tssl2scH, Tssl2scL	SSx 到 SCKx↓ 或 SCKx 输入的时间	120	—	—	ns	
SP51	TssH2doZ	SSx↑ 到 SDOx 输出高阻态的时间 <sup>(2)</sup>	10	—	50	ns	
SP52	Tsch2ssH, TscL2ssH	在 SCKx 边沿之后出现 SSx 的时间	$1.5 T_{CY} + 40$	—	—	ns	

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 25°C 条件下的值。参数仅供设计参考, 未经测试。

2: 假设所有 SPI 引脚上的负载电容为 50 pF。

图 23-18: SPIx 模块从模式时序特性 (CKE = 1)

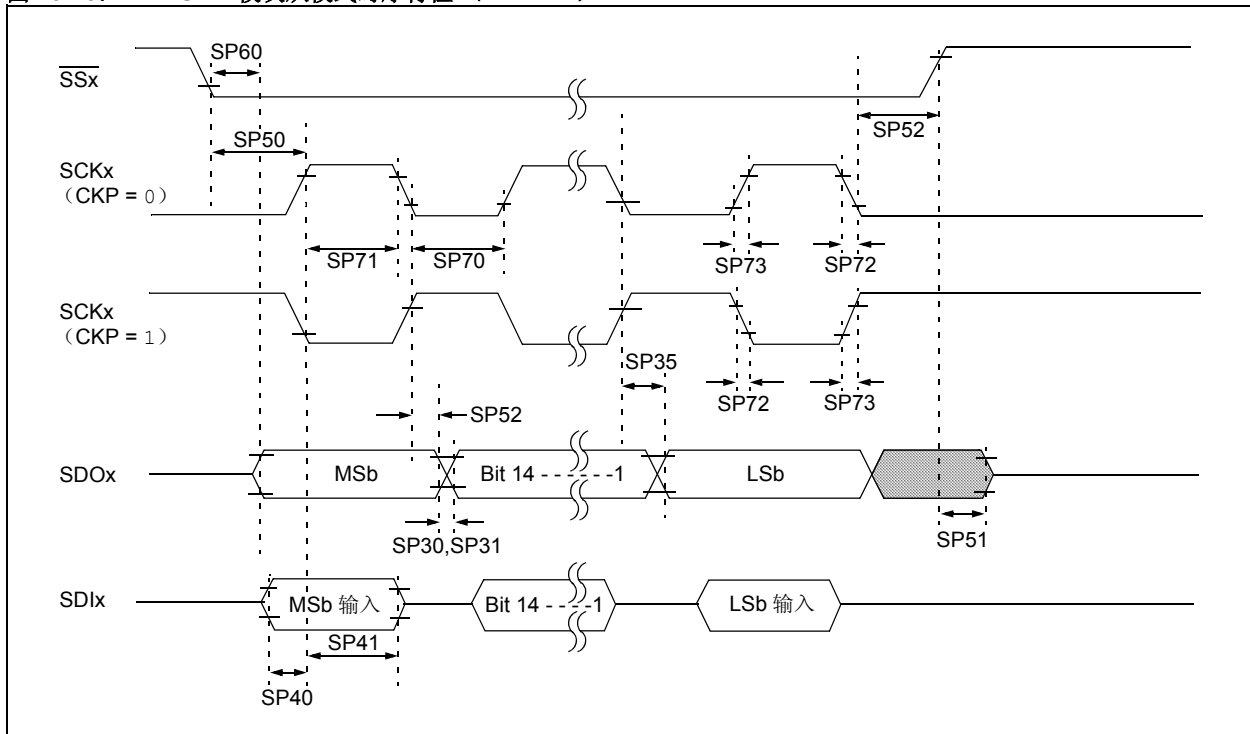


表 23-6: SPIx 模块从模式时序要求 (CKE = 1)

交流特性				标准工作条件: 2.0V 到 3.6V (除非另外声明) 工作温度 $-40^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$ (工业级)			
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位	条件
SP70	TscL	SCKx 输入低电平时间	30	—	—	ns	
SP71	TscH	SCKx 输入高电平时间	30	—	—	ns	
SP72	TscF	SCKx 输入下降时间 (2)	—	10	25	ns	
SP73	TscR	SCKx 输入上升时间 (2)	—	10	25	ns	
SP30	TdoF	SDOx 数据输出下降时间 (2)	—	10	25	ns	
SP31	TdoR	SDOx 数据输出上升时间 (2)	—	10	25	ns	
SP35	Tsch2doV, TscL2doV	在 SCKx 边沿之后 SDOx 数据输出有效的 时间	—	—	30	ns	
SP40	TdiV2scH, TdiV2scL	SDIx 数据输入到 SCKx 边沿的建立时间	20	—	—	ns	
SP41	Tsch2diL, TscL2diL	SDIx 数据输入到 SCKx 边沿的保持时间	20	—	—	ns	
SP50	TssL2scH, TssL2scL	$\overline{\text{SSx}}$ 到 SCKx 或 SCKx 输入的时间	120	—	—	ns	
SP51	TssH2doZ	$\overline{\text{SSx}}$ 到 SDOx 输出高阻态的时间 (3)	10	—	50	ns	
SP52	Tsch2ssH, TscL2ssH	在 SCKx 边沿之后出现 $\overline{\text{SSx}}$ 的时间	$1.5T_{CY} + 40$	—	—	ns	
SP60	TssL2doV	在 $\overline{\text{SSx}}$ 边沿之后 SDOx 数据输出有效的 时间	—	—	50	ns	

注 1: 除非另外声明, 否则“典型值”栏中的数据均为 3.3V 和 25°C 条件下的值。参数仅供设计参考, 未经测试。

2: SCKx 的最小时钟周期为 100 ns。因此, 在主控模式下产生的时钟不能违反该规定。

3: 假设所有 SPI 引脚上的负载电容均为 50 pF。



23.8 相关应用笔记

本节列出了与手册本章内容相关的应用笔记。这些应用笔记可能并不是专为 PIC24F 器件系列而编写的，但其概念是相关的，通过适当修改即可使用，但在使用中可能会受到一定限制。当前与串行外设接口（SPI）模块相关的应用笔记有：

标题	应用笔记编号
Interfacing Microchip's MCP41XXX and MCP42XXX Digital Potentiometers to a PICmicro® Microcontroller	AN746
Interfacing Microchip's MCP3201 Analog-to-Digital Converter to the PICmicro® Microcontroller	AN719

注：如需获取更多 PIC24F 系列器件的应用笔记和代码示例，请访问 Microchip 网站（[www.microchip.com](http://www.microchip.com)）。

## 23.9 版本历史

### 版本 A（2006 年 8 月）

这是本文档的初始发行版。