

# 竞业达杯

## 一、杯赛题目：基于 RISC-V 指令集的 CPU 设计

## 二、参赛组别：仅限 A 组

## 三、赛题背景

RISC-V 指令集由于其开源、开放的特点，近年来已成为产业界 CPU 研制和应用的新趋势。基于 RISC-V 指令集的 CPU 已广泛应用于各类工业应用，具有广阔的应用前景。

## 四、赛题任务

在 FPGA 上设计和实现一款基于 RISC-V 指令集的 CPU，完成若干工业应用程序和操作系统的性能测评。

## 五、设计指标

1. RISC-V CPU 需要在组委会提供的实验箱上进行设计和实现；
2. 支持 RISC-V RV32I 指令集；
3. 完成官方提供的若干工业应用程序的性能测评；
4. 完成 RT-Thread 的性能测评；

## 六、附加题或进阶指标

1. 通过流水线、Cache、指令并行等多种方式优化 CPU 性能；

2. 添加并支持浮点运算单元;

3. 添加并支持 AXI 总线;

## **七、杯赛阶段及提交内容**

### **1. 技术资源申请和发放**

(1) 企业提供线上实验箱资源, 参赛团队可以申请线上实验资源, 申请渠道后续将另行发布至杯赛钉钉群。

(2) 企业提供实验箱的使用说明书, 提供操作系统移植手册。

(3) 提供开源的 RISC-V 软核, 将于企业联系参赛团队签署保密协议后发放。

### **2. 中期汇报**

按大赛统一要求提交;

### **3. 初赛阶段**

(1) CPU 设计文档;

(2) CPU 测评报告;

(3) 功能演示视频;

### **4. 分赛区决赛提交内容**

(1) 汇报 PPT: CPU 整体介绍、关键技术介绍、功能介绍、性能测评介绍;

(2) CPU 详细设计方案: CPU 整体架构设计、指令集与功能设计、特色功能与关键技术的详细设计;

(3) CPU 测评报告：至少包含官方提供的测评程序的测评报告；

(4) 功能演示视频：至少包含官方提供的测评程序的功能演示视频；

(5) 由官方提供新的测评程序，现场演示 CPU 的测评结果；

## 5. 总决赛提交内容

(1) 汇报 PPT：CPU 整体介绍、关键技术介绍、功能介绍、性能测评介绍；

(2) CPU 详细设计方案：CPU 整体架构设计、指令集与功能设计、特色功能与关键技术的详细设计；

(3) CPU 测评报告：对操作系统 RT-thread 进行性能测评；

(4) 功能演示视频：对操作系统 RT-thread 进行性能测评；

(5) 由官方提供新的测评程序，基于 RT-thread 操作系统进行编译执行，现场演示 CPU 的测评结果；