Experimento 5 Circuitos Combinacionais: Codificador e Decodificador

Ana Caroline da Rocha Braz, 21/2008482 Kalew Silva Piveta, 18/0104071 Grupo G20

¹Dep. Ciência da Computação – Universidade de Brasília (UnB) CIC0231 - Laboratório de Circuitos Lógicos

braz.ana@aluno.unb.br, kalew.silva@aluno.unb.br

Abstract. This corresponds to the report of Experiment 5 on Combinational Circuits: Encoder and Decoder. The purpose of this is to explain our resolutions and explanations about the exercises proposed in the Experiment 5 script. For this, an encoder and a decoder were implemented using combinational circuits and applying techniques of minimization of logic functions.

Resumo. Este corresponde ao relatório do Experimento 5 sobre Circuitos Combinacionais: Codificador e Decodificador. O objetivo deste é explanar nossas resoluções e explicações sobre os exercícios propostos no roteiro do Experimento 5. Para isso, um codificador e um decodificador foram implementados utilizando circuitos combinacionais e aplicando técnicas de minimização de funções lógicas.

1. Introdução

Durante o semestre 2021/2, diversos experimentos da disciplina de Laboratório de Circuitos Lógicos (CIC0231) serão realizados com o intuito de apresentar os recursos e ferramentas básicas para a construção e testes de circuitos digitais, além de introduzir conceitos e métodos utilizados para circuitos digitais modernos [Lamar and Mandelli 2022].

Um codificador é um conversor de códigos ou informação, tal como um número decimal ou um caractere do alfabeto, em alguma forma codificada. Além desses, ele aceita um nível ativo em uma de suas entradas representando um dígito, tal como um decimal ou octal, e o converte em uma saída codificada, tal como binário ou BCD [Floyd 2009]. Nesse experimento, na primeira subseção da Seção 2 será construído um codificador segundo o código de Gray.

Um decodificador é um circuito que detecta a presença de uma combinação específica de bits (códigos) em suas entradas indicando a presença desse código através de um nível de saída especificado [Floyd 2009]. Nesse experimento, na segunda subseção da Seção 2 será construído um decodificador para receber a informação codificada pelo o codificador anteriormente construído.

Sendo assim, o objetivo principal desse trabalho é a elaboração de um codificador e de um decodificador usando-se circuitos combinacionais e aplicando-se as técnicas de minimização de funções lógicas. Além disso, será verificado a possibilidade de conversão

de um número decimal em um número binário de código qualquer e sua posterior decodificação. Para isso, o software *Deeds* foi usado para a implementação dos circuitos e uso dos diagramas temporais.

Esse relatório está organizado da seguinte forma. Na seção 2, serão apresentados os procedimentos de cada item da parte experimental e, logo em seguida, os links para assistir o funcionamento dos circuitos. Na seção 3, serão apresentados as análises do resultados encontrados durante os procedimentos . Na seção 4, a conclusão. E, por fim, as referências e a auto-avaliação.

2. Procedimentos

Nessa seção serão aprensentados os resultados dos experimentos.

2.1. Codificador

Para o primeiro experimento foi criado um codificador que possui 10 entradas e 4 saídas. Para construção do circuito, utilizando a Tabela 1 e o mapa de Karnaugh, chegou-se nas seguintes expressões booleanas:

• Saída D: A1 + A2 + A5 + A6 + A9

• Saída C: A2 + A3 + A4 + A5

• Saída B: A4 + A5 + A6 + A7 + A8 + A9

• Saída A: A8 + A9

Na Tabela 1, os X significam os *don't care* ou condições optativas, ou seja, para esse experimento os valores abaixo do número decimal 9 não são necessários para demonstração.

Tabela 1. Tabela verdade do circuito codificador 10 por 4

DECIMAL ENTRADAS SAÍDA

DECIMAL	ENTRADAS							SAÍDAS						
_	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	A	В	C	D
0	0	0	0	0	0	0	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	0	0	1	0	0	0	0	1
2	0	0	0	0	0	0	0	1	0	0	0	0	1	1
3	0	0	0	0	0	0	1	0	0	0	0	0	1	0
4	0	0	0	0	0	1	0	0	0	0	0	1	1	0
5	0	0	0	0	1	0	0	0	0	0	0	1	1	1
6	0	0	0	1	0	0	0	0	0	0	0	1	0	1
7	0	0	1	0	0	0	0	0	0	0	0	1	0	0
8	0	1	0	0	0	0	0	0	0	0	1	1	0	0
9	1	0	0	0	0	0	0	0	0	0	1	1	0	1
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X

Na Figura 1, mostra-se o circuito do codificador de 10 entradas para 4 saódas, utilizando somente portas OR. Um detalhe, a porta 0 não é conectada pois o seu resultado não mudará nenhuma das saídas, portando não há necessidade de conecta-lá a uma porta. Logo abaixo o circuito, encontra-se o diagrama temporal do circuito (Figura 2), onde pode-se observar que os valores de suas saídas sempre coincidem com o valor da tabela verdade.

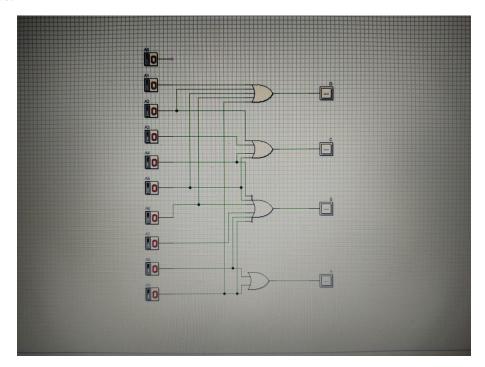


Figura 1. Codificador 10 por 4

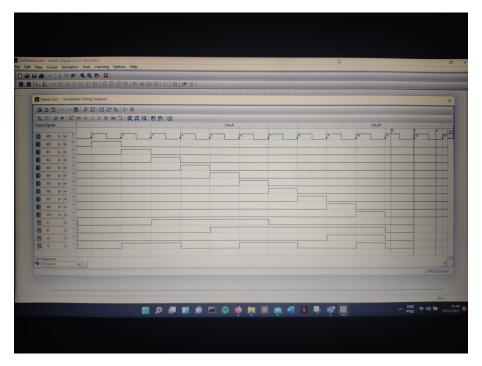


Figura 2. Diagrama do Codificador

2.2. Decodificador

Para o segundo experimento foi criado um decodificador que possui 4 entradas e 10 saídas. Para construção do circuito, utilizando a Tabela 2, chegou-se nas seguintes expressões booleanas:

- Saída A0: \overline{ABCD}
- Saída A1: $\overline{ABC}D$
- Saída A2: \overline{AB} CD
- Saída A3: $\overline{ABD}C$
- Saída A4: $\overline{AD}BC$
- Saída A5: $\overline{A}BCD$
- Saída A6: $\overline{AC}BD$
- Saída A7: \overline{ACD} B
- Saída A8: $AB\overline{CD}$
- Saída A9: ABD \overline{C}

Na Tabela 2, seguindo o experimento anterior, os X significam os *don't care* ou condições optativas, ou seja, para esse experimento os valores abaixo do número decimal 9 não são necessários para demonstração.

Tabela 2. Tabela verdade do circuito decodificador 4 por 10

EN	NTR	AD	AS		DECIMAL									
A	В	C	D	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	_
0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	0	0	0	1	0	1
0	0	1	1	0	0	0	0	0	0	0	1	0	0	2
0	0	1	0	0	0	0	0	0	0	1	0	0	0	3
0	1	1	0	0	0	0	0	0	1	0	0	0	0	4
0	1	1	1	0	0	0	0	1	0	0	0	0	0	5
0	1	0	1	0	0	0	1	0	0	0	0	0	0	6
0	1	0	0	0	0	1	0	0	0	0	0	0	0	7
1	1	0	0	0	1	0	0	0	0	0	0	0	0	8
1	1	0	1	1	0	0	0	0	0	0	0	0	0	9
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
X	X	X	X	X	X	X	X	X	X	X	X	X	X	X

Na Figura 3, mostra-se o circuito do decodificador de 4 entradas para 10 saídas, utilizando somente portas AND e NOT. O exemplo que pode ser visto é quando colocado o código gray 1101, o decodificador decodifica dando como resposta a saída A9, como de se esperar. Logo abaixo o circuito, encontra-se o diagrama temporal do circuito (Figura 4), onde pode-se observar que os valores de suas saídas sempre coincidem com o valor da tabela verdade.

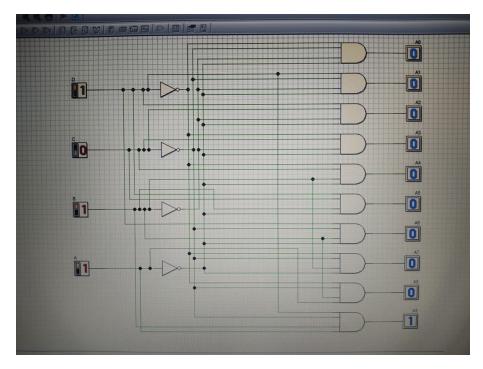


Figura 3. Decodificador 10 por 4.

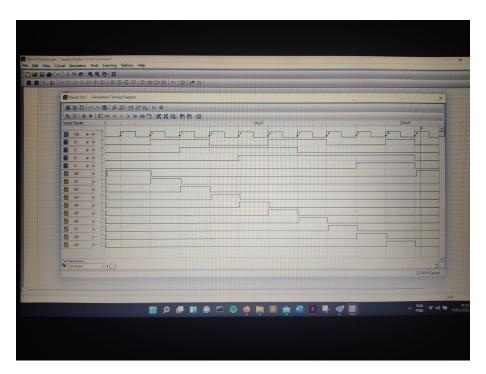


Figura 4. Diagrama do Decodificador

2.3. Circuito Completo: Codificador junto com Decodificador

O último experimento pede-se para juntar os dois circuitos anteriores e fazer a filmagem interagindo com o circuito da Figura 5. Esse vídeo pode ser encontrado na seção 2.4. O exemplo que pode ser visto é quando a entrada A6 está ligada o codificador codifica

para o código gray correspondente, 0101, e o decodificador decodifica o código fazendo acender o led A6.

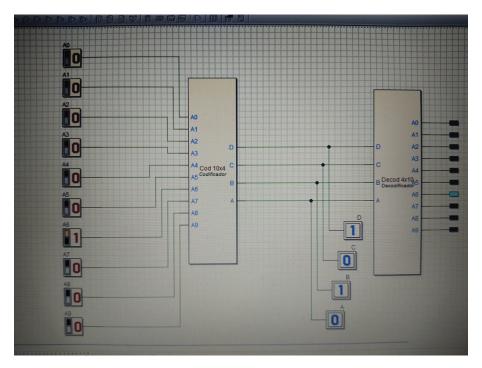


Figura 5. Circuito Completo: Codificador junto com Decodificador.

2.4. Links para vídeo no Youtube

Para assistir o funcionamento dos circuitos desse relatório, basta clicar nos seguintes links:

- Link para assistir o funcionamento do Codificador (Figura 1): Codificador
- Link para assistir o funcionamento do Decodificador (Figura 3): Decodificador
- Link para assistir o funcionamento do Circuito Completo: Codificador junto com Decodificador (Figura 5): Circuito Completo: Codificador junto com Decodificador

3. Análise dos Resultados

Analisando os resultados separadamente, encontramos que:

- Experimento 1 Conseguimos chegar as funções booleanas de maneira simples, podendo chegar tanto por mapa de Karnaugh como apenas olhando a tabela verdade e usando a lógica. Por ser um codificador, sempre vamos ter um número 2ⁿ de entradas e n de saída, e por saber que exatamente um dos sinais de entrada será um e as demais 0, sempre pode utilizar apenas portas OR para sua construção. De maneira geral, o experimento chegou ao resultado esperado, ou seja, todas as saídas foram atingidas.
- Experimento 2 Novamente conseguimos chegar as funções booleanas de maneira simples, também apenas olhando a tabela verdade. Por ser um decodificador, vamos ter o contrário do codificador, ou seja, teremos n entradas e como saída 2ⁿ, por conta disso pode utilizar sempre pode portas NOT e AND para sua construção, de acordo com a tabela verdade da entrada. De maneira geral, o experimento também chegou ao resultado esperado, ou seja, todas as saídas foram atingidas.

• Experimento 3 - Nesse experimento foram juntados os dois anteriores e por meio do vídeo mostrou-se que todos os resultados foram atingidos como esperado e o circuito funcionou de acordo com o que estava previsto.

4. Conclusão

Nesse trabalho foi apresentado os resultados e análises dos exercícios propostos do Experimento 5 da matéria de Laboratório de Circuitos Lógicos - CIC0231.

Os resultados mostram que o codificador cumpre a sua função de converter em um código um número decimal em alguma forma codificada, no caso ele executa seu papel convertendo um número decimal em código gray, como pedido na primeira parte do experimento. Posto isso, o decodificador também cumpre sua função de detectar a presença de uma combinação específica de bits em suas entradas e decodificá-los, que nessa situação identifica o código gray e o tranforma para número decimal novamente, como mostrado na segunda parte do experimento. E, por fim, quando juntos ambos circuitos funcionam de forma que quando um código é codificado passado ao próximo circuito ele já imediatamente decodificado mostrando o resultado correto.

Referências

Floyd, T. (2009). Sistemas digitais: fundamentos e aplicações. Bookman Editora.

Lamar, M. V. and Mandelli, M. G. (2022). Plano de ensino 2021/2.

Auto-Avaliação

- 1. c
- 2. c
- 3. a
- 4. b
- 5. c
- 6. visto que a entrada comum entre os decimais pares é o A', a letra "e"da questão 5 justificaria o defeito, ou seja, a porta NOT de A estaria sempre em nível lógico 0 fazendo com que as portas AND's do decimais pares fiquem sempre no nível lógico 0.
- 7. item b da questão 5, justifica o defeito.
- 8. item f da questão 5 justifica o defeito.