

Tarefa 05 - Quiz sobre Arquiteturas Paralelas

Entrega 19 fev em 11:10**Pontos** 1**Perguntas** 3**Disponível** 19 fev em 10:40 - 19 fev em 11:10 30 minutos**Limite de tempo** Nenhum

Este teste foi travado 19 fev em 11:10.

Histórico de tentativas

	Tentativa	Tempo	Pontuação
MAIS RECENTE	Tentativa 1	21 minutos	1 de 1

⚠ As respostas corretas não estão mais disponíveis.

Pontuação deste teste: **1** de 1

Enviado 19 fev em 11:05

Esta tentativa levou 21 minutos.

Pergunta 1

0,34 / 0,34 pts

Em relação às arquiteturas SIMD ("single instruction multiple data"), marque a alternativa ERRADA.

- ☐ Arquiteturas SIMD executam instruções vetoriais.
- ☐ Cada instrução em uma arquitetura SIMD é executada por múltiplos núcleos (unidades de processamento).

☐ Máquinas vetoriais e GPUs (unidades de processamento gráfico) são exemplos de arquiteturas SIMD.

☒ Multicores são arquiteturas MIMD, pois não possuem instruções SIMD.

☐ Instruções SIMD podem processar quantidades diferentes de operações, dependendo do tipo (tamanho) dos dados de entrada.

Pergunta 2

0,33 / 0,33 pts

Em relação a organização de arquiteturas multiprocessadas (MIMD com memória compartilhada), podemos afirmar que:

- i. Possui geralmente acesso a memória não uniforme (NUMA - Non-uniform memory access), pois o tempo de acesso a um dado depende da localização do dado.
- ii. O modelo PRAM (Parallel Random Access Machine) assume que o tempo de acesso às memórias é não uniforme.
- iii. Um processador pode acessar dados de memórias conectadas a outros processadores por meio de canais de comunicação.
- iv. Cada processador é conectado a um banco de memória.
- v. O protocolo de coerência entre as caches garante alto desempenho entre processadores que acessam os mesmos dados.

☐ apenas ii e iii são afirmativas corretas.

- ☐ apenas ii, iv, v são afirmativas corretas.
- ☒ apenas i, iii, iv são afirmativas corretas.
- ☐ apenas i, ii e v são afirmativas corretas.
- ☐ apenas i, iv, v são afirmativas corretas.

Pergunta 3

0,33 / 0,33 pts

Nas últimas décadas, o desempenho de processadores (CPUs) tem crescido em uma velocidade maior que o desempenho da memória RAM. Este "memory wall" faz com que processadores com desempenho muito superior a memória passem a maioria do tempo esperando por dados sendo buscados na memória, ao invés de realizarem computação. Uma forma de aliviar este problema em arquiteturas paralelas é criar aplicações paralelas que especificam uma quantidade de paralelismo extra ("parallel slack") acima do mínimo necessário para utilizar os recursos de hardware, ou seja, dividir a quantidade de trabalho em um número de pedaços que seja maior que a quantidade de núcleos disponíveis. Como este paralelismo extra pode ser aproveitado pelo software ou hardware para reduzir o impacto do "memory wall"? Dada as afirmativas abaixo, marque a alternativa CORRETA.

- i. Para reduzir a quantidade de trabalho realizada por thread em relação ao número de acessos a memória.
- ii. Para esconder a latência de acesso aos dados na memória por meio de multithreading em hardware.
- iii. Para dividir os pedaços em tamanhos que caibam nas linhas da memória cache, aumentando a localidade de dados.
- iv. Caso uma thread fique parada esperando dados da memória, o escalonador de tarefas pode atribuir

outro pedaço (tarefa) para ela executar enquanto o dado não estiver disponível.

v. Para diminuir a sobrecarga ("overhead") de escalonamento, alocando um número mínimo de tarefas próximo ao número total de núcleos.

☐ apenas i, ii e iii são afirmativas corretas.

☐ apenas i, iii, v são afirmativas corretas.

☒ apenas ii, iii, iv são afirmativas corretas.

☐ apenas ii e iv são afirmativas corretas.

☐ apenas ii, iv, v são afirmativas corretas.

Pontuação do teste: **1** de 1