

1. Un sistem de calcul capabil sa execute mai multe instructiuni este alcatuit din:
 - a. **Memorie, unitate de executie, unitate de control**
2. Registrul PC din masina IAS este:
 - a. **Un registru numarator cu incrementare care contine adresa urmatoarei instructiuni**
3. ? Registrul DR are urmatorul rol in masina IAS:
 - a. **DR: registru general de date, operand ALU**
 - b. POATE: DR registru de date, preia date de la AR
4. Registrul AC are urmatorul rol in masina IAS:
 - a. **AC: registru acumulator, operand ALU, stocheaza ultimul rezultat ALU**
 - b. **AC: registru acumulator, conectat la DR**
5. ? Registrul IR are urmatorul rol in masina IAS:
 - a. **IR: registru instructiune, pe baza caruia se obtin prin decodificare semnalele de control**
 - b. **IR: registru instructiune, preia informatia opcode a instructiunii curente de la DR**
6. Registrul AR are urmatorul rol in masina IAS:
 - a. **AR: registru de adrese, mentine stabila adresa memoriei in ciclul curent de accesare a acesteia**
 - b. MAYBE: **AR: registru de adrese, preia de la PC adresa care trebuie accesata din memorie**
(proceed at your own risk)
7. In timpul stagiului *Fetch* intr-o masina IAS au loc urmatoarele actiuni, in ordine:
 - a. **$AR \leftarrow PC$; $DR \leftarrow Mem[AR]$; $PC \leftarrow PC + 1$, $IR \leftarrow DR[opcode]$**
8. In timpul stagiului *Execute* intr-o masina IAS, instructiunea Load X presupune urmatoarele actiuni, in ordine:
 - a. **$AR \leftarrow DR[address]$; $DR \leftarrow Mem[AR]$; $AC \leftarrow DR$**
9. Adresarea imediata este caracterizata de:
 - a. **incarcarea unei valori intr-un registru, ambele fiind fixe si codificate direct in hardware**
10. ? Adresarea directa este caracterizata de:
 - a. POATE: Incarcarea unei valori intr-un registru; valoarea si registrul sunt specificate in instructiune
 - b. **Glenti a pus: incarcarea unei valori intr-un registru; registrul este fix, valoarea poate fi oricare si se specifica in instructiune**
11. Adresarea indirecta este caracterizata de:
 - a. **Incercarea unei valori intr-un registru; valoarea si registrul provin din memorie si sunt specificate indirect in instructiune**
12. Adresarea absoluta este caracterizata de:
 - a. **Adresa specificata va fi utilizata in mod direct pentru accesul la memorie**
13. Adresarea relativa este caracterizata de:
 - a. **Adresa specificata se aduna la o alta valoare pentru a se obtine adresa din memorie care va fi accesata**

14. Înălțuirea instrucțiunilor într-un program este asigurată de:
- a. **Registrul PC care preia adresa calculată a următoarei instrucțiuni sau o generează prin incrementare**
15. Adresa următoarei instrucțiuni care va fi executată poate fi generată în mod **implicit**:
- a. **Cu ajutorul registrului PC prin incrementarea sau preluarea unei valori din registrul DR**
16. Adresa următoarei instrucțiuni care va fi executată poate fi generată în mod **explicit**:
- a. **Prin specificarea acesteia în codul instrucțiunii curente, furnizat de IR**
17. ? Arhitectura unei unități de control cablat presupune:
- a. **Decodificarea registrului IR, pe baza căreia un automat secvențial va produce semnale de control**
18. Controlul cablat are următoarele caracteristici:
- a. **Este inflexibil, orice schimbare presupune modificări hardware**
19. ? Controlul microprogramat presupune:
- a. **Accesul unei memorii pe baza informației din IR și decodificarea informațiilor, fiind rezultate semnalele de control**
20. Controlul microprogramat are următoarele caracteristici:
- a. **Prezintă flexibilitate, fiind bazat pe un program binar care poate fi modificat fără a fi afectată implementarea hardware**
21. Prin termenul *firmware* se înțelege: **Microprogramul conținut de memoria de control dintr-un sistem**
22. ? O tranzacție pe magistrală este realizată prin următorii pași:
- a. **Identificarea dispozitivului partener prin transmiterea adresei și transferul de date propriu-zis**
23. Termenul *split transaction* se referă la:
- a. **Împartirea tranzacției în două faze distincte de request și reply, atunci când pe magistrală pot exista mai multe periferice cu rol de bus master**
24. Arbitrarea pe magistrală este necesară deoarece:
- a. **Mai multe periferice pot solicita simultan acces la aceeași magistrală**
25. Referitor la *daisy chaining* se poate afirma că:
- a. **Este o metodă de arbitraj în care semnalul Bus_grant se propagă prin perifericele legate în lanț până la primul periferic care solicită magistrală**
26. Referitor la *polling* se poate afirma că:
- a. **Este o metodă de arbitraj în care perifericele sunt adresate secvențial de către arbitru; perifericul care solicită magistrală răspunde prin poziționarea semnalului comun Bus_busy**
27. Referitor la *independent requesting* se poate afirma că:
- a. **Este o metodă de arbitraj în care fiecare periferic este conectat la arbitru prin semnale proprii Bus_request și Bus_grant; semnalul Bus_busy este comun**
28. Termenul întrerupere/intreruperi se referă la:
- a. **Un mecanism prin care dispozitivele periferice solicită servicii din partea CPU**

- b. **POATE:** un mecanism prin care dispozitivele periferice interogheaza succesiv CPU pentru a stabili daca este disponibil pentru servicii din partea lor) -> posibil sa fie gresit
- 29. ? In cazul intreruperilor vectorizate se poate spune ca:
 - a. **Cererile de intrerupere sunt trecute printr-un registru de mascare si ajung apoi intr-un decodificator care pozitioneaza semnalul Interrupt_request si genereaza adresa rutinei de tartare intreruperii deservite** (asta e sigur)
- 30. ? In proiectul lui Wilkes, fiecare linie de iesire din decodificator are urmatorul rol:
 - a. **Participa la generarea semnalelor de control**
 - b. **Participa la generarea adresei urmatoarei microinstructiuni**
 - c. Poate e si c sau d...nu bag mana in foc
- 31. Intr-o microinstructiune, campul de control este: **O reprezentare a semnalelor de control**
- 32. !? Intr-o microinstructiune, campul de selectie este:
 - a. **O codificare a semnalelor de selectie**
 - b. Poate: O selectie a diferitelor microinstructiuni de salt
- 33. Arhitectura unei entitati de control de tip microprogramat include:
 - a. **Un registru numit "micro Program Counter" care furnizeaza adresa urmatoarei microinstructiuni catre memoria de control**
- 34. In general, o instructiune contine urmatoarele campuri:
 - a. **O zona specifica unui cod de operatie (opcode) si o zona mai generala de date/adrese**
- 35. In procesorul DLX, incrementarea registrului PC are loc in stagiul: **IF**
- 36. In procesorul DLX, scrierea in registri are loc in stagiul: **WB**
- 37. Fata de varianta fara pipeline, acelasi processor cu pipeline permite o accelerare teoretica:
 - a. **Care tinde catre numarul de stagii pipeline**
- 38. Atunci cand o resursa hardware este expusa unor accese multiple, simultan, care nu sunt suportate, vorbim despre: **Hazard structural**
- 39. Hazardul de date apare atunci cand:
 - a. **Aceeasi adresa de memorie este accesata simultan de mai multe instructiuni**
 - b. Ordinea accesului la operanzi este schimbata in pipeline (poate)
- 40. ? Hazardul de control apare atunci cand:
 - a. **In pipeline se executa o instructiune de control conditionat si nu exista inca certitudinea adresei urmatoarei instructiuni**
 - b. Poate e asta (dar nu cred): In pipeline se executa succesiv doua instructiuni de control conditionat si nu eixsta inca certitudinea executiei celei de-a doua
- 41. Arbitrarea pe magistrala este necesara deoarece:
 - a. **Mai multe periferice pot solicita simultan acces la aceeași magistrala**