# ПЛИС

Материал из Википедии — свободной энциклопедии

Текущая версия страницы пока [не проверялась](https://ru.wikipedia.org/wiki/%D0%92%D0%B8%D0%BA%D0%B8%D0%BF%D0%B5%D0%B4%D0%B8%D1%8F:%D0%9F%D1%80%D0%BE%D0%B2%D0%B5%D1%80%D0%BA%D0%B0_%D1%81%D1%82%D0%B0%D1%82%D0%B5%D0%B9/%D0%9F%D0%BE%D1%8F%D1%81%D0%BD%D0%B5%D0%BD%D0%B8%D0%B5_%D0%B4%D0%BB%D1%8F_%D1%87%D0%B8%D1%82%D0%B0%D1%82%D0%B5%D0%BB%D0%B5%D0%B9) опытными участниками и может значительно отличаться от [версии](https://ru.wikipedia.org/w/index.php?title=%D0%9F%D0%9B%D0%98%D0%A1&stable=1), проверенной 3 апреля 2015; проверки требует [1 правка](https://ru.wikipedia.org/w/index.php?title=%D0%9F%D0%9B%D0%98%D0%A1&oldid=69754085&diff=cur&diffonly=0).

У этого термина существуют и другие значения, см. [Плис (значения)](https://ru.wikipedia.org/wiki/%D0%9F%D0%BB%D0%B8%D1%81_%28%D0%B7%D0%BD%D0%B0%D1%87%D0%B5%D0%BD%D0%B8%D1%8F%29).

[](https://commons.wikimedia.org/wiki/File:Altera_MAX_7128_2500_gate_CPLD.jpg?uselang=ru)

ПЛИС типа CPLD компании «[Altera](https://ru.wikipedia.org/wiki/Altera" \o "Altera)», модель «MAX 7128»

**Программи́руемая логи́ческая интегра́льная схе́ма** (**ПЛИС**, [англ.](https://ru.wikipedia.org/wiki/%D0%90%D0%BD%D0%B3%D0%BB%D0%B8%D0%B9%D1%81%D0%BA%D0%B8%D0%B9_%D1%8F%D0%B7%D1%8B%D0%BA) ***p****rogrammable* ***l****ogic* ***d****evice*, *PLD*) — электронный компонент, используемый для создания [цифровых](https://ru.wikipedia.org/wiki/%D0%A6%D0%B8%D1%84%D1%80%D0%BE%D0%B2%D0%B0%D1%8F_%D0%B8%D0%BD%D1%82%D0%B5%D0%B3%D1%80%D0%B0%D0%BB%D1%8C%D0%BD%D0%B0%D1%8F_%D1%81%D1%85%D0%B5%D0%BC%D0%B0) [интегральных схем](https://ru.wikipedia.org/wiki/%D0%98%D0%BD%D1%82%D0%B5%D0%B3%D1%80%D0%B0%D0%BB%D1%8C%D0%BD%D0%B0%D1%8F_%D1%81%D1%85%D0%B5%D0%BC%D0%B0). В отличие от обычных цифровых [микросхем](https://ru.wikipedia.org/wiki/%D0%9C%D0%B8%D0%BA%D1%80%D0%BE%D1%81%D1%85%D0%B5%D0%BC%D0%B0), логика работы ПЛИС не определяется при изготовлении, а задаётся посредством [программирования](https://ru.wikipedia.org/wiki/%D0%9F%D1%80%D0%BE%D0%B3%D1%80%D0%B0%D0%BC%D0%BC%D0%B8%D1%80%D0%BE%D0%B2%D0%B0%D0%BD%D0%B8%D0%B5) ([проектирования](https://ru.wikipedia.org/wiki/%D0%AF%D0%B7%D1%8B%D0%BA_%D0%BF%D1%80%D0%BE%D0%B5%D0%BA%D1%82%D0%B8%D1%80%D0%BE%D0%B2%D0%B0%D0%BD%D0%B8%D1%8F)). Для программирования используются [программатор](https://ru.wikipedia.org/wiki/%D0%9F%D1%80%D0%BE%D0%B3%D1%80%D0%B0%D0%BC%D0%BC%D0%B0%D1%82%D0%BE%D1%80) и [IDE](https://ru.wikipedia.org/wiki/%D0%98%D0%BD%D1%82%D0%B5%D0%B3%D1%80%D0%B8%D1%80%D0%BE%D0%B2%D0%B0%D0%BD%D0%BD%D0%B0%D1%8F_%D1%81%D1%80%D0%B5%D0%B4%D0%B0_%D1%80%D0%B0%D0%B7%D1%80%D0%B0%D0%B1%D0%BE%D1%82%D0%BA%D0%B8) (отладочная среда), позволяющие задать желаемую структуру цифрового устройства в виде принципиальной [электрической схемы](https://ru.wikipedia.org/wiki/%D0%AD%D0%BB%D0%B5%D0%BA%D1%82%D1%80%D0%B8%D1%87%D0%B5%D1%81%D0%BA%D0%B0%D1%8F_%D1%81%D1%85%D0%B5%D0%BC%D0%B0) или программы на специальных [языках описания аппаратуры](https://ru.wikipedia.org/wiki/%D0%AF%D0%B7%D1%8B%D0%BA_%D0%BE%D0%BF%D0%B8%D1%81%D0%B0%D0%BD%D0%B8%D1%8F_%D0%B0%D0%BF%D0%BF%D0%B0%D1%80%D0%B0%D1%82%D1%83%D1%80%D1%8B): [Verilog](https://ru.wikipedia.org/wiki/Verilog), [VHDL](https://ru.wikipedia.org/wiki/VHDL), [AHDL](https://ru.wikipedia.org/wiki/AHDL) и др. Альтернативой ПЛИС являются:

* [программируемые логические контроллеры](https://ru.wikipedia.org/wiki/%D0%9F%D1%80%D0%BE%D0%B3%D1%80%D0%B0%D0%BC%D0%BC%D0%B8%D1%80%D1%83%D0%B5%D0%BC%D1%8B%D0%B9_%D0%BB%D0%BE%D0%B3%D0%B8%D1%87%D0%B5%D1%81%D0%BA%D0%B8%D0%B9_%D0%BA%D0%BE%D0%BD%D1%82%D1%80%D0%BE%D0%BB%D0%BB%D0%B5%D1%80) (ПЛК);
* [базовые матричные кристаллы](https://ru.wikipedia.org/wiki/%D0%91%D0%B0%D0%B7%D0%BE%D0%B2%D1%8B%D0%B9_%D0%BC%D0%B0%D1%82%D1%80%D0%B8%D1%87%D0%BD%D1%8B%D0%B9_%D0%BA%D1%80%D0%B8%D1%81%D1%82%D0%B0%D0%BB%D0%BB) (БМК), требующие заводского производственного процесса для программирования;
* [ASIC](https://ru.wikipedia.org/wiki/ASIC) — специализированные заказные [большие интегральные схемы](https://ru.wikipedia.org/wiki/%D0%91%D0%BE%D0%BB%D1%8C%D1%88%D0%B0%D1%8F_%D0%B8%D0%BD%D1%82%D0%B5%D0%B3%D1%80%D0%B0%D0%BB%D1%8C%D0%BD%D0%B0%D1%8F_%D1%81%D1%85%D0%B5%D0%BC%D0%B0) (БИС), которые при мелкосерийном и единичном производстве существенно дороже;
* специализированные [компьютеры](https://ru.wikipedia.org/wiki/%D0%9A%D0%BE%D0%BC%D0%BF%D1%8C%D1%8E%D1%82%D0%B5%D1%80), [процессоры](https://ru.wikipedia.org/wiki/%D0%9F%D1%80%D0%BE%D1%86%D0%B5%D1%81%D1%81%D0%BE%D1%80) (например, [цифровой сигнальный процессор](https://ru.wikipedia.org/wiki/%D0%A6%D0%B8%D1%84%D1%80%D0%BE%D0%B2%D0%BE%D0%B9_%D1%81%D0%B8%D0%B3%D0%BD%D0%B0%D0%BB%D1%8C%D0%BD%D1%8B%D0%B9_%D0%BF%D1%80%D0%BE%D1%86%D0%B5%D1%81%D1%81%D0%BE%D1%80)) или [микроконтроллеры](https://ru.wikipedia.org/wiki/%D0%9C%D0%B8%D0%BA%D1%80%D0%BE%D0%BA%D0%BE%D0%BD%D1%82%D1%80%D0%BE%D0%BB%D0%BB%D0%B5%D1%80), которые из‑за программного способа реализации алгоритмов в работе медленнее ПЛИС.

Некоторые производители для своих ПЛИС предлагают [программные процессоры](https://ru.wikipedia.org/wiki/Soft-%D0%BC%D0%B8%D0%BA%D1%80%D0%BE%D0%BF%D1%80%D0%BE%D1%86%D0%B5%D1%81%D1%81%D0%BE%D1%80), которые можно модифицированы под конкретную задачу, а затем встроить в ПЛИС. Тем самым:

* обеспечивается увеличение свободного места на [печатной плате](https://ru.wikipedia.org/wiki/%D0%9F%D0%B5%D1%87%D0%B0%D1%82%D0%BD%D0%B0%D1%8F_%D0%BF%D0%BB%D0%B0%D1%82%D0%B0) (возможность уменьшения размеров платы);
* упрощается проектирование самой ПЛИС;
* увеличивается быстродействие ПЛИС.

## Содержание

* [1 Этапы проектирования](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#.D0.AD.D1.82.D0.B0.D0.BF.D1.8B_.D0.BF.D1.80.D0.BE.D0.B5.D0.BA.D1.82.D0.B8.D1.80.D0.BE.D0.B2.D0.B0.D0.BD.D0.B8.D1.8F)
* [2 Применение](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#.D0.9F.D1.80.D0.B8.D0.BC.D0.B5.D0.BD.D0.B5.D0.BD.D0.B8.D0.B5)
* [3 Типы ПЛИС](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#.D0.A2.D0.B8.D0.BF.D1.8B_.D0.9F.D0.9B.D0.98.D0.A1)
  + [3.1 Ранние ПЛИС](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#.D0.A0.D0.B0.D0.BD.D0.BD.D0.B8.D0.B5_.D0.9F.D0.9B.D0.98.D0.A1)
  + [3.2 PAL](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#PAL)
  + [3.3 GAL](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#GAL)
  + [3.4 CPLD](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#CPLD)
  + [3.5 FPGA](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#FPGA)
  + [3.6 Прочие](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#.D0.9F.D1.80.D0.BE.D1.87.D0.B8.D0.B5)
* [4 Некоторые ведущие мировые производители ПЛИС](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#.D0.9D.D0.B5.D0.BA.D0.BE.D1.82.D0.BE.D1.80.D1.8B.D0.B5_.D0.B2.D0.B5.D0.B4.D1.83.D1.89.D0.B8.D0.B5_.D0.BC.D0.B8.D1.80.D0.BE.D0.B2.D1.8B.D0.B5_.D0.BF.D1.80.D0.BE.D0.B8.D0.B7.D0.B2.D0.BE.D0.B4.D0.B8.D1.82.D0.B5.D0.BB.D0.B8_.D0.9F.D0.9B.D0.98.D0.A1)
* [5 Основной производитель кристаллов для ПЛИС](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#.D0.9E.D1.81.D0.BD.D0.BE.D0.B2.D0.BD.D0.BE.D0.B9_.D0.BF.D1.80.D0.BE.D0.B8.D0.B7.D0.B2.D0.BE.D0.B4.D0.B8.D1.82.D0.B5.D0.BB.D1.8C_.D0.BA.D1.80.D0.B8.D1.81.D1.82.D0.B0.D0.BB.D0.BB.D0.BE.D0.B2_.D0.B4.D0.BB.D1.8F_.D0.9F.D0.9B.D0.98.D0.A1)
* [6 См. также](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#.D0.A1.D0.BC._.D1.82.D0.B0.D0.BA.D0.B6.D0.B5)
* [7 Примечания](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#.D0.9F.D1.80.D0.B8.D0.BC.D0.B5.D1.87.D0.B0.D0.BD.D0.B8.D1.8F)
* [8 Литература](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#.D0.9B.D0.B8.D1.82.D0.B5.D1.80.D0.B0.D1.82.D1.83.D1.80.D0.B0)
* [9 Ссылки](https://ru.wikipedia.org/wiki/%D0%9F%D0%9B%D0%98%D0%A1#.D0.A1.D1.81.D1.8B.D0.BB.D0.BA.D0.B8)

## Этапы проектирования

1. Задание [принципиальной электрической схемы](https://ru.wikipedia.org/wiki/%D0%9F%D1%80%D0%B8%D0%BD%D1%86%D0%B8%D0%BF%D0%B8%D0%B0%D0%BB%D1%8C%D0%BD%D0%B0%D1%8F_%D1%81%D1%85%D0%B5%D0%BC%D0%B0) или программы на специальных [языках описания аппаратуры](https://ru.wikipedia.org/wiki/%D0%AF%D0%B7%D1%8B%D0%BA_%D0%BE%D0%BF%D0%B8%D1%81%D0%B0%D0%BD%D0%B8%D1%8F_%D0%B0%D0%BF%D0%BF%D0%B0%D1%80%D0%B0%D1%82%D1%83%D1%80%D1%8B): [Verilog](https://ru.wikipedia.org/wiki/Verilog), [VHDL](https://ru.wikipedia.org/wiki/VHDL), [AHDL](https://ru.wikipedia.org/wiki/AHDL) и др.
2. [Логический синтез](https://ru.wikipedia.org/wiki/%D0%9B%D0%BE%D0%B3%D0%B8%D1%87%D0%B5%D1%81%D0%BA%D0%B8%D0%B9_%D1%81%D0%B8%D0%BD%D1%82%D0%B5%D0%B7) с помощью программ-синтезаторов (получение [списка электрических соединений](https://ru.wikipedia.org/wiki/%D0%A1%D0%BF%D0%B8%D1%81%D0%BE%D0%BA_%D1%81%D0%BE%D0%B5%D0%B4%D0%B8%D0%BD%D0%B5%D0%BD%D0%B8%D0%B9) (в виде текста) из абстрактной модели, записанной на [языке описания аппаратуры](https://ru.wikipedia.org/wiki/%D0%AF%D0%B7%D1%8B%D0%BA_%D0%BE%D0%BF%D0%B8%D1%81%D0%B0%D0%BD%D0%B8%D1%8F_%D0%B0%D0%BF%D0%BF%D0%B0%D1%80%D0%B0%D1%82%D1%83%D1%80%D1%8B)).
3. Разводка и размещение[[*чего?*](https://ru.wikipedia.org/wiki/%D0%92%D0%B8%D0%BA%D0%B8%D0%BF%D0%B5%D0%B4%D0%B8%D1%8F:%D0%98%D0%B7%D0%B1%D0%B5%D0%B3%D0%B0%D0%B9%D1%82%D0%B5_%D0%BD%D0%B5%D0%BE%D0%BF%D1%80%D0%B5%D0%B4%D0%B5%D0%BB%D1%91%D0%BD%D0%BD%D1%8B%D1%85_%D0%B2%D1%8B%D1%80%D0%B0%D0%B6%D0%B5%D0%BD%D0%B8%D0%B9)] с помощью программ «разводчиков-и-размещальщиков»[[*прояснить*](https://ru.wikipedia.org/wiki/%D0%A8%D0%B0%D0%B1%D0%BB%D0%BE%D0%BD:%D0%9F%D1%80%D0%BE%D1%8F%D1%81%D0%BD%D0%B8%D1%82%D1%8C/doc)].
4. Создание загрузочного файла [прошивки](https://ru.wikipedia.org/wiki/%D0%9F%D1%80%D0%BE%D1%88%D0%B8%D0%B2%D0%BA%D0%B0)[[*прояснить*](https://ru.wikipedia.org/wiki/%D0%A8%D0%B0%D0%B1%D0%BB%D0%BE%D0%BD:%D0%9F%D1%80%D0%BE%D1%8F%D1%81%D0%BD%D0%B8%D1%82%D1%8C/doc)].
5. Программирование загрузочного файла прошивки в ПЛИС[*[прояснить](https://ru.wikipedia.org/wiki/%D0%A8%D0%B0%D0%B1%D0%BB%D0%BE%D0%BD:%D0%9F%D1%80%D0%BE%D1%8F%D1%81%D0%BD%D0%B8%D1%82%D1%8C/doc" \o "Шаблон:Прояснить/doc)*].

## Применение

ПЛИС широко используется для построения различных по сложности и по возможностям [цифровых устройств](https://ru.wikipedia.org/wiki/%D0%A6%D0%B8%D1%84%D1%80%D0%BE%D0%B2%D0%BE%D0%B5_%D1%83%D1%81%D1%82%D1%80%D0%BE%D0%B9%D1%81%D1%82%D0%B2%D0%BE), например:

* устройств с большим количеством портов ввода-вывода (бывают ПЛИС с более чем 1000 выводов («пинов»));
* устройств, выполняющих [цифровую обработку сигнала](https://ru.wikipedia.org/wiki/%D0%A6%D0%B8%D1%84%D1%80%D0%BE%D0%B2%D0%B0%D1%8F_%D0%BE%D0%B1%D1%80%D0%B0%D0%B1%D0%BE%D1%82%D0%BA%D0%B0_%D1%81%D0%B8%D0%B3%D0%BD%D0%B0%D0%BB%D0%BE%D0%B2) (ЦОС);
* цифровой видеоаудиоаппаратуры;
* устройств, выполняющих [передачу данных](https://ru.wikipedia.org/wiki/%D0%9F%D0%B5%D1%80%D0%B5%D0%B4%D0%B0%D1%87%D0%B0_%D0%B4%D0%B0%D0%BD%D0%BD%D1%8B%D1%85) на высокой скорости;
* устройств, выполняющих [криптографические](https://ru.wikipedia.org/wiki/%D0%9A%D1%80%D0%B8%D0%BF%D1%82%D0%BE%D0%B3%D1%80%D0%B0%D1%84%D0%B8%D1%8F) операции;
* устройств, предназначенных для проектирования и прототипирования [интегральных схем специального назначения](https://ru.wikipedia.org/wiki/ASIC) (ASIC);
* устройств, выполняющих роль мостов (коммутаторов) между системами с различной логикой и напряжением питания;
* реализаций [нейрочипов](https://ru.wikipedia.org/w/index.php?title=%D0%9D%D0%B5%D0%B9%D1%80%D0%BE%D1%87%D0%B8%D0%BF&action=edit&redlink=1);
* [устройств, выполняющих моделирование квантовых вычислений](https://ru.wikipedia.org/wiki/%D0%9A%D0%B2%D0%B0%D0%BD%D1%82%D0%BE%D0%B2%D1%8B%D0%B9_%D0%BA%D0%BE%D0%BC%D0%BF%D1%8C%D1%8E%D1%82%D0%B5%D1%80).

## Типы ПЛИС

### Ранние ПЛИС

В [1970 году](https://ru.wikipedia.org/wiki/1970_%D0%B3%D0%BE%D0%B4) компания «[Texas Instruments](https://ru.wikipedia.org/wiki/Texas_Instruments" \o "Texas Instruments)» (далее «TI») разработала маскируемые (то есть, программируемые с помощью маски, [англ.](https://ru.wikipedia.org/wiki/%D0%90%D0%BD%D0%B3%D0%BB%D0%B8%D0%B9%D1%81%D0%BA%D0%B8%D0%B9_%D1%8F%D0%B7%D1%8B%D0%BA) *mask-programmable*) [интегральные схемы](https://ru.wikipedia.org/wiki/%D0%98%D0%BD%D1%82%D0%B5%D0%B3%D1%80%D0%B0%D0%BB%D1%8C%D0%BD%D0%B0%D1%8F_%D1%81%D1%85%D0%B5%D0%BC%D0%B0) (далее ИС) основанные на [ассоциативном ПЗУ](https://ru.wikipedia.org/wiki/%D0%90%D1%81%D1%81%D0%BE%D1%86%D0%B8%D0%B0%D1%82%D0%B8%D0%B2%D0%BD%D0%B0%D1%8F_%D0%BF%D0%B0%D0%BC%D1%8F%D1%82%D1%8C) (ROAM) фирмы «[IBM](https://ru.wikipedia.org/wiki/IBM)». Эта микросхема, TMS2000, программировалась чередованием металлических слоёв в процессе производства [ИС](https://ru.wikipedia.org/wiki/%D0%98%D0%BD%D1%82%D0%B5%D0%B3%D1%80%D0%B0%D0%BB%D1%8C%D0%BD%D0%B0%D1%8F_%D1%81%D1%85%D0%B5%D0%BC%D0%B0). TMS2000 имела до 17 входов и 18 выходов с 8‑ю [JK-триггерами](https://ru.wikipedia.org/wiki/JK-%D1%82%D1%80%D0%B8%D0%B3%D0%B3%D0%B5%D1%80) в качестве памяти. Для этих устройств компания «TI» ввела термин PLA — [англ.](https://ru.wikipedia.org/wiki/%D0%90%D0%BD%D0%B3%D0%BB%D0%B8%D0%B9%D1%81%D0%BA%D0%B8%D0%B9_%D1%8F%D0%B7%D1%8B%D0%BA) [*programmable logic array*](https://en.wikipedia.org/wiki/Programmable_logic_array) — программируемая логическая матрица.

### PAL

Основная статья: [**PAL (ПЛИС)**](https://ru.wikipedia.org/w/index.php?title=PAL_%28%D0%9F%D0%9B%D0%98%D0%A1%29&action=edit&redlink=1)

PAL ([англ.](https://ru.wikipedia.org/wiki/%D0%90%D0%BD%D0%B3%D0%BB%D0%B8%D0%B9%D1%81%D0%BA%D0%B8%D0%B9_%D1%8F%D0%B7%D1%8B%D0%BA) *programmable array logic*) — программируемый массив (матрица) логики. В [СССР](https://ru.wikipedia.org/wiki/%D0%A1%D0%A1%D0%A1%D0%A0) PLA и PLM не различались и обозначились как ПЛМ (**п**рограммируемая **л**огическая **м**атрица). Разница между PLA и PLM состоит в доступности программирования внутренней структуры (матриц).

### GAL

Основная статья: [**GAL**](https://ru.wikipedia.org/w/index.php?title=GAL&action=edit&redlink=1)

GAL ([англ.](https://ru.wikipedia.org/wiki/%D0%90%D0%BD%D0%B3%D0%BB%D0%B8%D0%B9%D1%81%D0%BA%D0%B8%D0%B9_%D1%8F%D0%B7%D1%8B%D0%BA) *gate array logic*) — это ПЛИС, имеющие программируемую матрицу «И» и фиксированную матрицу «ИЛИ».

### CPLD

Основная статья: [**CPLD**](https://ru.wikipedia.org/wiki/CPLD)

**CPLD** ([англ.](https://ru.wikipedia.org/wiki/%D0%90%D0%BD%D0%B3%D0%BB%D0%B8%D0%B9%D1%81%D0%BA%D0%B8%D0%B9_%D1%8F%D0%B7%D1%8B%D0%BA) *complex programmable logic device* — сложные программируемые логические устройства) содержат относительно крупные программируемые логические блоки — [макроячейки](https://ru.wikipedia.org/wiki/%D0%9C%D0%B0%D1%82%D1%80%D0%B8%D1%86%D0%B0_%D0%BC%D0%B0%D0%BA%D1%80%D0%BE%D1%8F%D1%87%D0%B5%D0%B5%D0%BA), соединённые с внешними выводами и внутренними шинами. Функциональность CPLD кодируется в [энергонезависимой памяти](https://ru.wikipedia.org/wiki/%D0%AD%D0%BD%D0%B5%D1%80%D0%B3%D0%BE%D0%BD%D0%B5%D0%B7%D0%B0%D0%B2%D0%B8%D1%81%D0%B8%D0%BC%D0%B0%D1%8F_%D0%BF%D0%B0%D0%BC%D1%8F%D1%82%D1%8C), поэтому нет необходимости их перепрограммировать при включении. Может применяться для расширения числа входов/выходов рядом с большими кристаллами, или для предобработки сигналов (например, контроллер [COM-порта](https://ru.wikipedia.org/wiki/%D0%9F%D0%BE%D1%81%D0%BB%D0%B5%D0%B4%D0%BE%D0%B2%D0%B0%D1%82%D0%B5%D0%BB%D1%8C%D0%BD%D1%8B%D0%B9_%D0%BF%D0%BE%D1%80%D1%82), [USB](https://ru.wikipedia.org/wiki/USB), [VGA](https://ru.wikipedia.org/wiki/VGA)).

### FPGA

Основная статья: [**FPGA**](https://ru.wikipedia.org/wiki/FPGA)

**FPGA** ([англ.](https://ru.wikipedia.org/wiki/%D0%90%D0%BD%D0%B3%D0%BB%D0%B8%D0%B9%D1%81%D0%BA%D0%B8%D0%B9_%D1%8F%D0%B7%D1%8B%D0%BA) *field-programmable gate array*) содержат блоки умножения-суммирования, которые широко применяются при [обработке сигналов](https://ru.wikipedia.org/wiki/%D0%A6%D0%B8%D1%84%D1%80%D0%BE%D0%B2%D0%B0%D1%8F_%D0%BE%D0%B1%D1%80%D0%B0%D0%B1%D0%BE%D1%82%D0%BA%D0%B0_%D1%81%D0%B8%D0%B3%D0%BD%D0%B0%D0%BB%D0%BE%D0%B2) (DSP, [англ.](https://ru.wikipedia.org/wiki/%D0%90%D0%BD%D0%B3%D0%BB%D0%B8%D0%B9%D1%81%D0%BA%D0%B8%D0%B9_%D1%8F%D0%B7%D1%8B%D0%BA) *digital signal processing*), а также логические элементы (как правило, на базе таблиц перекодировки — таблиц истинности) и их блоки коммутации. FPGA обычно используются для обработки сигналов, имеют больше логических элементов и более гибкую архитектуру, чем CPLD. Программа для FPGA хранится в распределённой памяти, которая может быть выполнена как на основе энергозависимых ячеек статического ОЗУ (подобные микросхемы производят, например, фирмы «[Xilinx](https://ru.wikipedia.org/wiki/Xilinx" \o "Xilinx)» и «[Altera](https://ru.wikipedia.org/wiki/Altera" \o "Altera)») — в этом случае программа не сохраняется при исчезновении электропитания микросхемы, так и на основе энергонезависимых ячеек flash-памяти или перемычек antifuse (такие микросхемы производит фирма «[Actel](https://ru.wikipedia.org/wiki/Actel" \o "Actel)» и «[Lattice Semiconductor](https://ru.wikipedia.org/wiki/Lattice_Semiconductor" \o "Lattice Semiconductor)») — в этих случаях программа сохраняется при исчезновении электропитания. Если программа хранится в [энергозависимой памяти](https://ru.wikipedia.org/wiki/%D0%AD%D0%BD%D0%B5%D1%80%D0%B3%D0%BE%D0%B7%D0%B0%D0%B2%D0%B8%D1%81%D0%B8%D0%BC%D0%B0%D1%8F_%D0%BF%D0%B0%D0%BC%D1%8F%D1%82%D1%8C), то при каждом включении питания микросхемы необходимо заново конфигурировать её при помощи начального загрузчика, который может быть встроен и в саму FPGA. Альтернативой ПЛИС FPGA являются более медленные цифровые процессоры обработки сигналов. FPGA применяются также, как ускорители [универсальных процессоров](https://ru.wikipedia.org/wiki/CPU) в суперкомпьютерах (например, компьютер «[Cray XD1](https://ru.wikipedia.org/w/index.php?title=Cray_XD1&action=edit&redlink=1" \o "Cray XD1 (страница отсутствует))» компании «[Cray](https://ru.wikipedia.org/wiki/Cray" \o "Cray)», проект «RASC» компании «[Silicon Graphics](https://ru.wikipedia.org/wiki/Silicon_Graphics" \o "Silicon Graphics)» («SGI»)).

### Прочие

|  |  |  |
| --- | --- | --- |
| [Проблемы с содержанием статьи](https://commons.wikimedia.org/wiki/File:Emblem-important.svg?uselang=ru) | **Список примеров в этой статье или её разделе не основывается на** [**авторитетных источниках**](https://ru.wikipedia.org/wiki/%D0%92%D0%B8%D0%BA%D0%B8%D0%BF%D0%B5%D0%B4%D0%B8%D1%8F:%D0%90%D0%B2%D1%82%D0%BE%D1%80%D0%B8%D1%82%D0%B5%D1%82%D0%BD%D1%8B%D0%B5_%D0%B8%D1%81%D1%82%D0%BE%D1%87%D0%BD%D0%B8%D0%BA%D0%B8) **непосредственно о предмете статьи или её разделе.**  Добавьте [ссылки на источники](https://ru.wikipedia.org/wiki/%D0%92%D0%B8%D0%BA%D0%B8%D0%BF%D0%B5%D0%B4%D0%B8%D1%8F:%D0%A1%D1%81%D1%8B%D0%BB%D0%BA%D0%B8_%D0%BD%D0%B0_%D0%B8%D1%81%D1%82%D0%BE%D1%87%D0%BD%D0%B8%D0%BA%D0%B8), предметом рассмотрения которых является тема настоящей статьи (раздела) в целом, и содержащие данные элементы списка как примеры. В противном случае раздел может быть удалён. |  |

## Некоторые ведущие мировые производители ПЛИС

* [Achronix](https://ru.wikipedia.org/wiki/Achronix)
* [Actel](https://ru.wikipedia.org/wiki/Actel)
* [Altera](https://ru.wikipedia.org/wiki/Altera)
* [Atmel](https://ru.wikipedia.org/wiki/Atmel)
* [Lattice semiconductor](https://ru.wikipedia.org/wiki/Lattice_semiconductor)
* [Xilinx](https://ru.wikipedia.org/wiki/Xilinx)

## Основной производитель кристаллов для ПЛИС

* [TSMC](https://ru.wikipedia.org/wiki/TSMC)

## См. также

* [Программируемая аналоговая интегральная схема](https://ru.wikipedia.org/wiki/%D0%9F%D1%80%D0%BE%D0%B3%D1%80%D0%B0%D0%BC%D0%BC%D0%B8%D1%80%D1%83%D0%B5%D0%BC%D0%B0%D1%8F_%D0%B0%D0%BD%D0%B0%D0%BB%D0%BE%D0%B3%D0%BE%D0%B2%D0%B0%D1%8F_%D0%B8%D0%BD%D1%82%D0%B5%D0%B3%D1%80%D0%B0%D0%BB%D1%8C%D0%BD%D0%B0%D1%8F_%D1%81%D1%85%D0%B5%D0%BC%D0%B0)
* [Периферийное сканирование](https://ru.wikipedia.org/wiki/%D0%9F%D0%B5%D1%80%D0%B8%D1%84%D0%B5%D1%80%D0%B8%D0%B9%D0%BD%D0%BE%D0%B5_%D1%81%D0%BA%D0%B0%D0%BD%D0%B8%D1%80%D0%BE%D0%B2%D0%B0%D0%BD%D0%B8%D0%B5)

## Примечания

## Литература

* Угрюмов Е. П. Глава 7. Программируемые логические матрицы, программируемая матричная логика, базовые матричные кристаллы / Цифровая схемотехника. Учеб. пособие для вузов. Изд.2, БХВ-Петербург, 2004. С. 357.

## Ссылки

* [Пример разработки в WinCupl на SPLD ATF16V8](http://chipworld.ru/wincupl.html).
* [Видеоуроки проектирования на ПЛИС Xilinx](http://logways.ru/).
* [Описания ПЛИС известных фирм](http://www.allhdl.ru/plis.php).
* Соловьев В., Климович А. «[Введение в проектирование комбинационных схем на ПЛИС](http://www.chipinfo.ru/literature/chipnews/200305/3.html)».
* «[Проектирование ПЛИС в Altera Quartus II](http://fpga.in.ua/category/fpga/cad-pld/basic-quartus)».
* [Платформы. Технология ПЛИС и её применение для создания нейрочипов](http://www.osp.ru/os/2000/10/178242/).
* Стешенко В. Б. «[Реализация на ПЛИС цифровых демодуляторов сигналов с частотной манипуляцией](http://www.sm.bmstu.ru/sm5/n4/oba/dspa.html)». Кафедра СМ5 [МГТУ им. Н. Э. Баумана](https://ru.wikipedia.org/wiki/%D0%9C%D0%BE%D1%81%D0%BA%D0%BE%D0%B2%D1%81%D0%BA%D0%B8%D0%B9_%D0%B3%D0%BE%D1%81%D1%83%D0%B4%D0%B0%D1%80%D1%81%D1%82%D0%B2%D0%B5%D0%BD%D0%BD%D1%8B%D0%B9_%D1%82%D0%B5%D1%85%D0%BD%D0%B8%D1%87%D0%B5%D1%81%D0%BA%D0%B8%D0%B9_%D1%83%D0%BD%D0%B8%D0%B2%D0%B5%D1%80%D1%81%D0%B8%D1%82%D0%B5%D1%82_%D0%B8%D0%BC%D0%B5%D0%BD%D0%B8_%D0%9D._%D0%AD._%D0%91%D0%B0%D1%83%D0%BC%D0%B0%D0%BD%D0%B0).
* Стешенко В. «[Школа разработки аппаратуры цифровой обработки сигналов на ПЛИС](http://www.msclub.ce.cctpu.edu.ru/pld/steshenko/stat_20.htm)».
* [Основные производители современных ПЛИС-компьютеров и комплектующих к ним](http://www.parallel.ru/FPGA/vendors.html).

==================================================================

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| ВВЕДЕНИЕ **CPLD** (англ. complex programmable logic device — сложные программируемые логические устройства) содержат относительно крупные программируемые логические блоки — макроячейки (англ. macrocells), соединённые с внешними выводами и внутренними шинами. Функциональность CPLD кодируется в энергонезависимой памяти, поэтому нет необходимости их перепрограммировать при включении. Может применяться для расширения числа входов/выходов рядом с большими кристаллами, или для предобработки сигналов (например, контроллер COM-порта, USB, VGA).  **FPGA** (англ. field-programmable gate array) содержат блоки умножения-суммирования, которые широко применяются при обработке сигналов (DSP), а также логические элементы (как правило, на базе таблиц перекодировки — таблиц истинности) и их блоки коммутации. FPGA обычно используются для обработки сигналов, имеют больше логических элементов и более гибкую архитектуру, чем CPLD. Программа для FPGA хранится в распределённой памяти, которая может быть выполнена как на основе энергозависимых ячеек статического ОЗУ (подобные микросхемы производят, например, фирмы Xilinx и Altera) — в этом случае программа не сохраняется при исчезновении электропитания микросхемы, так и на основе энергонезависимых ячеек Flash-памяти или перемычек antifuse (такие микросхемы производит фирма Actel и Lattice Semiconductor) — в этих случаях программа сохраняется при исчезновении электропитания. Если программа хранится в энергозависимой памяти, то при каждом включении питания микросхемы необходимо заново конфигурировать её при помощи начального загрузчика, который может быть встроен и в саму FPGA. Альтернативой ПЛИС FPGA являются более медленные цифровые процессоры обработки сигналов. FPGA применяются также, как ускорители универсальных процессоров в суперкомпьютерах (например: Cray — XD1, SGI — Проект RASC).  В России микросхемы обоих типов принято называть **ПЛИС** — **П**рограммируемая **Л**огическая **И**нтегральная **С**хема. Основные отличия производителей устройств ПЛИС друг от друга заключается в архитектуре построения внутренних программируемых комбинационных схем, способом загрузки программирования ПЛИС, емкостью логических элементов, числом эквивалентных вентилей, технологии изготовления кристаллов, различные типы корпусов ПЛИС и т. д. ПЛИС ФИРМЫ XILINX Основные микросхемы ПЛИС из разряда FPGA фирмы - Spartan и Virtex (6 — последнее поколение). В таблице 1 приведены некоторые сравнительные характеристики этих ПЛИС.  **Таблица 1**   |  |  |  |  |  | | --- | --- | --- | --- | --- | | Свойство | Virtex-6 | Virtex5 | Spartan-6 | Ext Spartan-3A | | Вентелей | до 760 000 | до 330 000 | до 150 000 | до 53 000 | | Пользовательские I/O | до 1200 | до 1200 | до 576 | до 519 | | Стандартные I/O | больше 40 | больше 40 | больше 40 | больше 20 | | Технология синхронизации | PLL | DCM+PLL | DCM+PLL | DCM | | Встроенная RAM | до 38 Mbits | до 18 Mbits | до 4.8 Mbits | до 1.8 Mbits | | PCI Express® Technology | Gen 1, x8, hard; Gen 2, x8, hard | Gen 1, x8, hard; Gen 2, x8, hard | Gen 1, x1, hard | нет | | MicroBlaze™ Soft Processor | да | да | да | да | | Multi-Gigabit High Speed Serial | 6.5 Gbps, beyond 11 Gbps | 3.75 Gbps, 6.5 Gbps | 3.125 Gbps | Нет |   Xilinx производит микросхемы ПЛИС семейства FPGA:   * микросхемы фирмы XilinxSpartan-6; * Extended Spartan-3A; * Spartan-3A DSP; * Spartan-3AN; * Spartan-3A; * Spartan-3E; * Spartan-3; * Virtex-6; * Virtex-5; * Virtex-5Q; * Virtex-5QV; * Virtex-4; * Virtex-4Q; * Virtex-4QV; * Virtex-II Pro; * Virtex-II; * Virtex-E EM; * Virtex-E; * Virtex;   Xilinx также выпускает микросхемы ПЛИС семейства CPLD:   * CoolRunner-II; * CoolRunner XPLA3; * XC9500; * XC9500XL; * XC9500XV.   Выбрать нужную для вашего проекта микросхему ПЛИС Вам помогут таблицы, которые можно скачать здесь — [выбор ПЛИС ф. Xilinx](http://allhdl.ru/pdf/Product_xil.pdf). Среда разработки — ISE. Простое устройство программирования и конфигурирования микросхем можно сделать самому по схеме, указанной в приложении В. ПЛИС ФИРМЫ ALTERA Не менее популярны в нашей стране микросхемы ПЛИС фирмы. Как и их основной конкурент — Xilinx, Altera производит как FPGA, так и CPLD. К микросхемам FPGA фирмы Altera относятся такие семейства микросхем ПЛИС:   * микросхемы фирмы AlteraStratix V (E, GX, GS, GT); * Stratix IV (E, GX, GT); * Stratix III (L and E); * Stratix II (and GX); * Stratix (and GX); * Arria V (GX and GT); * Arria II (GX and GZ); * Arria GX; * Cyclone V (E, GX, GT); * Cyclone IV (E and GX); * Cyclone III (and LS); * Cyclone II; * Cyclone.   К микросхемам CPLD фирмы Altera относятся слидующие микросхемы ПЛИС:   * MAX V; * MAX II (and G, Z); * MAX 3000A.   Выбрать нужную для вашего проекта микросхему ПЛИС Вам помогут таблицы, которые можно скачать здесь — . Среда разработки — Quartus I. I. Простое устройство программирования и конфигурирования микросхем можно сделать самому по схеме, указанной в приложении A. ПЛИС ФИРМЫ ACTEL Микросхемы этой фирмы, позже остальных пришли на наш рынок. Тут большую роль сыграл запрет правительства США. Отличаются надежностью работы в специальных условиях (в т. ч. в космосе). Прожигаемые ПЛИС готовы к работе сразу при включении питания, т. е. не требуется время на загрузку конфигурации. Но для таких микросхем ПЛИС нужны специальные программаторы и кроме того, если прожиг пройдет неудачно, микросхему нужно выкидывать, уже ничего не исправишь. Также производит ПЛИС с загрузкой из flash.  Выбрать нужную для вашего проекта микросхему ПЛИС Вам помогут таблицы, которые можно скачать здесь — [выбор ПЛИС ф. Actel](http://allhdl.ru/pdf/Actel.pdf). Среда разработки — Libero IDE. Простое устройство прожига микросхем не предусмотрено, нужен программатор. ПРИЛОЖЕНИЕ А В данном приложении приведена принципиальная схема устройства конфигурирования фирмы Altera — Byte Blaster M. V.  Принципиальная схема устройства конфигурирования фирмы Altera - Byte Blaster MV ПРИЛОЖЕНИЕ B В данном приложении приведена принципиальная схема устройства конфигурирования фирмы Xilinx  Принципиальная схема устройства конфигурирования фирмы Xilinx |  |
| [[E-mail](mailto:mail@allhdl.ru?Subject=Hello%20Allhdl&amp;CC=&amp;BCC=&amp;Body=Your%20text)mail@allhdl.ru](mailto:mail@allhdl.ru?Subject=Hello%20Allhdl&amp;CC=&amp;BCC=&amp;Body=Your%20text) | © allhdl.ru, 2007 - 2015 |

==================================================

# Технология ПЛИС и ее применение для создания нейрочипов

## Приборы программируемой логики уже давно применяются для построения интерфейсных узлов, устройств управления и контроля и т.д., однако, до недавнего времени, они занимали достаточно скромное положение. Сегодня ситуация меняется.

*Ключевые слова / keywords:* [*Платформы*](http://www.osp.ru/os/articles/tag/4877929/)

Алексей Логовский

РЕКЛАМА

Приборы программируемой логики, яркими представителями которых являются ПЛИС (Программируемые Логические Интегральные Схемы) применяются на протяжении нескольких десятилетий для построения разнообразных интерфейсных узлов, устройств управления и контроля и т.д. Однако, если еще 5 лет назад ПЛИС занимали весьма скромную нишу на рынке электронных компонентов -(в первую очередь из-за небольшого быстродействия и малого количества эквивалентных логических вентилей), то сейчас ситуация изменилась кардинально. Раньше о ПЛИС говорили, в основном, как об «игрушках», недостойных внимания серьезных разработчиков, но с появлением быстродействующих ПЛИС сверхвысокой интеграции, работающих на высоких тактовых частотах, их ниша на мировом рынке значительно расширилась. Современные образцы ПЛИС, выполненные по 0,22-микронной технологии, способны работать на частотах до 300 МГц и реализуют до 3 млн. эквивалентных логических вентилей. Компания Xilinx, один из мировых лидеров в данной области, уже объявила о выпуске ПЛИС в 10 млн. логических вентилей. Столь резкое увеличение мощности ПЛИС позволяет использовать их не только для реализации простых контроллеров и интерфейсных узлов, но и для цифровой обработки сигналов, сложных интеллектуальных контроллеров и нейрочипов. Появление быстродействующих ПЛИС со сверхнизким уровнем энергопотребления открывает широкие возможности по их использованию в системах мобильной связи (в частности, непосредственно в сотовых телефонах и пейджерах), в портативных проигрывателях (например, в МР3-проигрывателях) и т.д.

По целому ряду причин особый интерес вызывает использование ПЛИС для реализации нейрочипов. Приведем эти причины. Во-первых, разработка проектов на ПЛИС оказывается достаточно быстрой, занимая всего несколько месяцев. Во-вторых, ПЛИС на сегодняшний день обладают огромными ресурсами, которые могут быть эффективно использованы при реализации нейрочипов. И, самое главное, нейрочипы - это та область микропроцессорной техники, в которой в настоящее время нет подавляющего лидерства США и Японии, и нишу нейрочипов могут занять другие страны мира, в том числе и Россия.

### Особенности реализации нейрочипов

Для начала определим те основные особенности, которые накладывает специфика нейронных сетей на аппаратную реализацию. Поскольку нейронная сеть представляет собой большое количество одинаковых параллельно работающих простейших элементов — нейронов, то при ее аппаратной реализации желательно обеспечить массовое параллельное выполнение простейших операций, причем чем большая степень параллельности вычислений достигается, тем лучше. Традиционным методом повышения степени параллельности вычислений является каскадирование процессоров, т.е. объединение нескольких процессоров в единой вычислительной системе для решения поставленной задачи. Поскольку процессоры работают независимо друг от друга, то вроде бы достигается необходимая степень параллельности. Однако не следует забывать об обмене данными между процессорами. Каналы обмена данными - то «узкое горло», которое может свести на нет все выигрыши в скорости вычислений. Действительно, если 32-разрядные процессоры работают на тактовой частоте, предположим, 200 МГц, а 32-разрядные каналы связи обеспечивают передачу данных с частотой, например, 20 МГц, то такие межсоединения будут на порядок замедлять совместную скорость работы соединенных между собой процессоров. Разработчики параллельных систем всеми силами борются за расширение «узкого горла», но скорость современных процессоров все равно растет быстрее, чем пропускная способность каналов передачи данных. Поэтому зачастую более выгодным решением оказывается использовать один более мощный процессор, чем несколько менее мощных, соединенных между собой.

Традиционно считается, что нейронные сети можно успешно реализовать на универсальных процессорах, RISC-процессорах или на специализированных нейронных процессорах (нейрочипах). У каждого из перечисленных типов аппаратной реализации есть свои достоинства и недостатки.

Универсальные микропроцессоры, ярким представителем которых является семейство Intel 386/486/Pentium/PII/PIII, являются наиболее доступными и успешно используются для моделирования нейронных сетей. Доступность и распространенность компьютерных систем, построенных на таких процессорах, являются весомыми достоинствами для их применения. В качестве их основных недостатков для моделирования нейронных сетей обычно отмечается неадекватность (избыточность) архитектуры (хотя этот «недостаток» находится под большим вопросом) и сложности, связанные с каскадированием, т.е. сложности при построении многопроцессорных систем для увеличения суммарной производительности, хотя в свете вышесказанного этот недостаток также можно оспорить.

RISC-процессоры лишены указанных недостатков, поскольку имеют возможности каскадирования, предусмотренные на аппаратном уровне, да и архитектура их более адекватна для выполнения нейронных операций. Однако, существенной их чертой, снижающей эффективность применения, является дороговизна и относительно малое распространение среди широких масс разработчиков. Многие лишь слышали, что такие процессоры существуют, но никогда с ними не работали. Наиболее известными типами современных RISC-процессоров, применяемых в моделировании нейронных систем, являются TMS компании Texas Instruments, ADSP компании Analog Devices, SHARC и другие.

Нейронный процессор можно рассматривать как супер-RISC-процессор, ориентированный на выполнение нейронных операций и обеспечивающий их массовое выполнение. Разумеется, нейропроцессор обеспечивает большую скорость при выполнении нейронных операций, чем универсальные или RISC-процессоры. Современные проектные решения позволяют интегрировать нейропроцессоры в вычислительные системы, построенные на базе RISC-процессоров, обеспечивая таким образом их совместимость. Но «звездный час» нейропроцессоров пока не наступил. Виной тому их высокая стоимость (выше, чем даже у RISC-процессоров) и малая известность.

### СБИС-нейрочипы или ПЛИС-нейрочипы?

Для того чтобы ответить на поставленный в заголовке этого раздела вопрос, необходимо сначала до конца определиться с тем, что такое нейрочип. Принято считать, что нейрочип - это специализированный процессор, оптимизированный для массового выполнения нейронных операций: скалярного умножения и нелинейного преобразования. У большинства разработчиков слово «процессор» ассоциируется с СБИС. Поэтому бытует расхожее мнение, что нейрочип - это заказной или полузаказной цифровой кристалл, архитектура которого как раз и оптимизирована под нейронные операции. В мире не один десяток фирм поддерживают это мнение делом; практически все известные на сегодняшний день коммерческие нейрочипы выполнены в виде СБИС.

Продолжить логическую цепочку можно примерно следующим образом. Нейрочип - это СБИС. Следовательно для разработки новой модели нейрочипа необходимо спроектировать новый кристалл, а это большое время и большие деньги, которые можно окупить либо большой серией, либо большой ценой кристалла. Про большую серию речь обычно не идет: это у фирмы Intel серии процессоров исчисляются миллионами и на них есть спрос, а нейрочипов столько просто не нужно, поскольку предназначены они для решения весьма специфических задач.

Отсюда следует первый вывод: нейрочип - вещь редкая и дорогая, и о массовом ее применении речь не идет. Цена зарубежных нейрокристаллов к лету 2000 года не опускалась ниже 100 долл., а платы и модули на базе нейрочипов (которые, собственно, и применяются для решения конкретных задач) стоят несколько тысяч долларов.

Кристалл NM6403 производства НТЦ «Модуль» дешевле, но все равно цена на него примерно того же порядка. К тому же не следует забывать, что разработка нового кристалла занимает несколько лет, за которые он уже устареет морально, так и не появившись. По этой причине уже сейчас специализированные нейрочипы проигрывают по скорости вычислений наиболее современным универсальным процессорам, для выполнения нейронных операций не оптимизированных! Чем дальше, тем этот разрыв будет увеличиваться, не в пользу нейрочипов, разумеется. Вполне логично задать вопрос, а нужны ли нейрочипы вообще? Не погибнут ли они в конкурентной борьбе с универсальными процессорами, как когда-то погибли транспьютеры? И все чаще звучит мнение - нейрочипы неэффективны, нейрочипы неконкурентоспособны.

Это справедливо, но что если нейрочип реализовать на ПЛИС? Темпы роста вычислительной мощности ПЛИС, по крайней мере, не уступают аналогичной характеристике универсальных процессоров. ПЛИС дешевы, а проектирование устройства на базе ПЛИС занимает всего несколько месяцев. В дополнение к этому можно добавить, что современные ПЛИС работают на тактовой частоте до 300 МГц; для приверженцев Pentium напомним, что это внешняя частота без умножения внутри процессора. При этом емкость ПЛИС достигает 3 млн. эквивалентных логических вентилей, что почти в 10 раз больше, чем емкость всего Pentium II; другими словами, на современной ПЛИС можно реализовать до десяти процессоров Pentium II.

ПЛИС — почти идеальная элементная база для реализации таких параллельных структур как нейронные сети. Большое количество вентилей ПЛИС позволяет реализовать достаточно много физически параллельно работающих нейронов. (Небольшая задачка для любителей арифметики: если на ПЛИС с интеграцией 40 тыс. вентилей можно реализовать до 15 параллельно работающих нейронов, то сколько нейронов можно реализовать на ПЛИС с интеграцией 3 млн. вентилей?). Высокая тактовая частота работы ПЛИС способствует высокой скорости вычислений в нейроне. Таким образом, ПЛИС в гораздо большей степени, чем СБИС, удовлетворяет критерию эффективности для нейронных процессоров: большая интеграция позволяет реализовать много параллельно работающих нейронов, при этом обмен данными между нейронами осуществляется внутри той же ПЛИС с высокой скоростью. Это означает, что проблема «узкого горла» при передаче данных между вычислительными элементами уже не стоит, поскольку все каналы связи реализуются внутри ПЛИС и обеспечивают ту скорость передачи, которая нужна разработчику — не больше и не меньше.

### СБИС-нейрочипы

Номенклатура выпускаемых на сегодняшний день нейрочипов достаточно обширна. В мире насчитывается несколько десятков фирм, выпустивших или выпускающих различные коммерческие модификации нейрочипов. К ним относятся такие гиганты электронной индустрии как Intel (нейрочип Intel80170NX Etann), Sundance Multiprocessor Technology (нейрочип NiSP), Accurate Automation (нейрочип NNC) и многие другие. Анализируя современное состояние рынка нейрочипов, заинтересованный читатель должен помнить, что все коммерческие нейрочипы выполнены в виде СБИС, имеют высокую стоимость и мало доступны массовому пользователю. Поэтому так актуальна задача реализации нейрочипов на ПЛИС.

### ПЛИС-нейрочипы, современное состояние

Идея реализовать нейрочип на ПЛИС витала в воздухе достаточно давно и была воплощена в ряде технических разработок российских и зарубежных производителей. В России разработан целый ряд устройств на базе ПЛИС, предназначенных для реализации тех или иных парадигм нейронных сетей. К ним можно отнести нейрокомпьютерный ускоритель на базе ПЛИС XC4000 (4000 вентилей) компании «Диаком» (Москва), разработки НИИСИ РАН (Москва) и НИИ МВС (Таганрог) и другие.

Из современных (по состоянию на начало текущего года) разработок, выполненных на ПЛИС высокой интеграции, можно отметить, прежде всего, «Нейрочип-8», инструментальную плату XDSP-680 на базе ПЛИС семейства Spartan компании Xilinx с нейросетевой прошивкой, являющуюся совместной разработкой Научного центра нейрокомпьютеров (Москва) и «Скан Инжиниринг Телеком» (Воронеж). В разработке двух этих партнеров находится и ряд других изделий: перспективная разработка «Нейрочип-2000» на базе ПЛИС Virtex/Virtex-E, а также целый набор инструментальных плат и на базе ПЛИС различных серий и мезонинных модулей различного назначения, позволяющих быстро и эффективно создавать вычислительные системы различного функционального назначения.

**Алексей Логовский** ([allog2000@mail.ru](mailto:allog2000@mail.ru)) — сотрудник Московского радиотехнического института.

### Надежда на ПЛИС

Микропроцессоры и «окружающие» их наборы микросхем обласканы компьютерной прессой, о них постоянно пишут специализированная и общая пресса. С одной стороны процессор - мозг (или сердце?) компьютера. Но, с другой стороны, эта часть компьютерного организма скрыта от пользователей, так зачем о ней столько писать, казалось бы? Для того чтобы робко попробовать восстановить справедливость, попробую обратить внимание специалистов на микросхемы FPGA (Field Programmed Gate Array). В России за ними утвердилась аббревиатура ПЛИС - Программируемые Логические Интегральные Схемы. На мировом рынке они захватили себе уютную нишу, но претендуют намного большее. На отечественном рынке ситуация особая, и роль они могут сыграть особую. Предпринимаются все новые попытки реализовать — с каждым разом все более серьезные.

#### Конфигурируемые процессоры

Oдна из проблем, стоящих перед создателями новых вычислительных платфоpм - поиск компромисса между скоростью и универсальностью. Микропроцессоры общего назначения способны исполнить ЛЮБОЙ алгоpитм. Однако по скорости их нельзя сравнить с заказными интегральными схемами, пpедназначенными для конкретных приложений (application-specific integrated circuit — ASIC), реализующих те и только те функции, которые необходимы для решения вполне конкретной задачи. При должной настройке ASIC на данную проблему можно получить микpосхему, которая будет значительно меньше, дешевле и быстрее, чем унивеpсальный программируемый микpопpоцессоp.

|  |
| --- |
| http://www.osp.ru/data/171/536/1234/019.jpg |
| **Поле из логических вентилей. Программируемые контуры (показаны белым) в ПЛИС могут создаваться и удаляться посредством электрических сигналов, посылаемых на вход логического элемента** |

Есть и третий вариант ПЛИС, т. е. такие аппаратные схемы, которые могут быть модифицированы практически в любой момент в процессе их использования. Они состоят из конфигурируемых логических блоков, подобных переключателям с множеством входов и одним выходом. В цифровых схемах такие переключатели реализуют базовые двоичные операции AND, NAND, OR, NOR и XOR. В большинстве современных микропроцессоров функции логических блоков фиксированы и не могут модифицироваться.

Принципиальное отличие ПЛИС состоит в том, что и функции блоков, и конфигурация соединений между ними могут меняться с помощью специальных сигналов, посылаемых схеме. В некоторых ASIC-микросхемах используются логические матрицы (так называемые Базовые Матричные Кристаллы — БМК), аналогичные ПЛИС по структуре, однако они конфигурируются раз и навсегда в процессе производства путем «прожига», в то время как ПЛИС могут постоянно перепрограммироваться и менять топологию соединений в процессе использования.

ПЛИС представляют собой поля из нескольких тысяч логических вентилей с триггерным блоком памяти и триггерными схемами ввода/вывода. Вентили выполняют функции комбинационной логики, а их соединения между собой и с триггерами формируются при загрузке программы, задающей конфигурацию межсоединений.

Идея конфигурируемых микpосхем была высказана в конце 60-х, однако распространение ПЛИС получили лишь в 90-е годы.

#### Зачем это нужно

России нужна своя элементная база - это констатация существующего положения дел, при этом, быть может, никак не связанная с экономической целесообразностью. В такой стране, как наша, это просто следует принять как данность. Есть знаменитый процессор E2K, - лучший из всех процессоров, существующих на бумаге. Есть менее известный SPARC-совместимый процессор, также разработанный коллективом под руководством Бориса Бабаяна, не поражающий характеристиками, но свой, хотя и производящийся в Европе). Есть сообщения о MIPS-совместимых процессорах разработки НИИСИ РАН. Можно найти и другие примеры. Но универсальных процессоров не напасешься на все задачи, где желательно иметь свою элементную базу, а иметь ее хотят не только военные, но и энергетики, связисты, авиапромышленники и многие другие. Гибкие решения с программируемыми матрицами многим у нас показались более перспективными, чем другие технологии.

Россия находится отнюдь не в первой десятке по использованию разного рода программируемых матриц. Компании Altera или Xilinx, ведущие их производители, свои капиталы сделали не на наших соотечественниках. Во всем мире FPGA часто используют там, где надо быстро вывести на рынок новое устройство со сложными функциями, скажем, сделать новый контроллер, поддерживающий только что появившийся стандарт сотовой связи. Вообще, FPGA широко применяют в коммуникационном и сетевом оборудовании.

Но не все одинаково полны оптимизма по поводу перспектив FPGA. Например, Гюнтер Юнге, менеджер компании Fujitsu по маркетингу заказных интегральных схем в Центральной и Западной Европе, полагает, что рынок FPGA будет постепенно сужаться, уступая «сверху» интегрированным решениям типа system-on-chip, а «снизу» — полузаказным микросхемам. Впрочем, Fujitsu — сторона заинтересованная.

Есть области, где преимущества специальных процессоров и программируемых матриц видны достаточно отчетливо. В частности, это, нейровычисления - любимая, весьма наукоемкая область вычислительной техники, в которой наши специалисты традиционно сильны, но, к сожалению, не настолько востребованная рынком, как хотелось бы.

***Игорь Левшин***

### Нейрочип-8: универсальный нейрочип для обработки двоичной информации

Описание и функциональная схема универсального нейрочипа для обработки двоичной информации, выполненного на ПЛИС Spartan компании Xilinx. Нейрочип реализует фрагмент слоя многослойной нейронной сети, содержащий несколько нейронов (без контура адаптации), и предназначен для моделирования многослойных нейронных сетей произвольной архитектуры.

|  |
| --- |
| http://www.osp.ru/data/169/536/1234/019_1.jpg |
| **Рисунок. Функциональная схема нейрочипа на ПЛИС** |

Поскольку в нейрочипе не реализован контур адаптации, то весовые коэффициенты нейронной сети должны быть вычислены заранее. Работа нейрочипа состоит из двух фаз: фазы определения топологии нейронной сети и загрузки весовых коэффициентов нейронной сети и фазы моделирования нейронной сети в реальном масштабе времени.

|  |  |
| --- | --- |
| **Таблица. Основные технические характеристики нейрочипа** | |
| **Число нейронов, реализуемое в одной ПЛИС** | 2 (ПЛИС Spartan, 40 тыс. вентилей) 16 (ПЛИС Virtex, 200 тыс. вентилей) |
| **Разрядность входных сигналов нейрона** | 1 (двоичные) |
| **Разрядность весовых коэффициентов нейрона** | 8 |
| **Функция активации нейронов** | Сигнум (знак) |
| **Скорость работы одного нейрона** | 10 МГц |
| **Работа нескольких нейронов** | Параллельно, независимо друг от друга |
| **Время получения выходного сигнала** | 10 нс (без учета загрузки данных) |
| **фрагмента слоя нейронной сети** | 15 нс (с учетом загрузки данных) |
| **Максимально возможное количество входных сигналов одного нейрона** | 256 |
| **Максимально реализуемое количество слоев нейронной сети** | Не ограничено |
| **Максимально возможное количество нейронов в одном слое нейронной сети** | 256 |

#### Области применения нейрочипа

Несмотря на то, что нейрочип предназначен для обработки двоичной информации, он может применяться для решения целого круга прикладных задач:

* распознавание черно-белых изображений (букв, цифр, символов);
* распознавание двоичных образов («годен/негоден»);
* обработка двоичных сигналов;
* прочие задачи, связанные с обработкой двоичной информации.

В качестве демонстрационной была выбрана задача распознавания цифр на черно-белом поле размером 8 на 8 точек, инвариантных к сдвигу и повороту.