

# Министерство науки и высшего образования Российской Федерации Федеральное государственное бюджетное образовательное учреждение высшего образования

#### «Московский государственный технический университет имени Н.Э. Баумана

(национальный исследовательский университет)» (МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ «Информатика и системы управления»

КАФЕДРА «Компьютерные системы и сети»

НАПРАВЛЕНИЕ ПОДГОТОВКИ «09.03.04 Программная инженерия»

## ОТЧЕТ по лабораторной работе №4

Название: Исследование синхронных счётчиков

Дисциплина: Архитектура ЭВМ

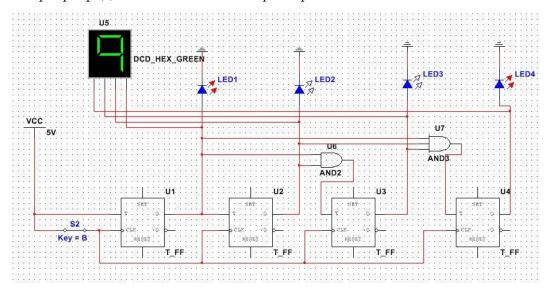
Студент:	<u>ИУ7-43Б</u>		27.04.2020	<u> А. В. Романов</u>
	группа	подпись	дата	(И. О. Фамилия)
Преподаватель:				А. Ю. Попов
		подпись	дата	(И. О. Фамилия)

### 1. Цель работы

Изучение принципов построения счётчиков, овладение методом синтеза синхронных счетчиков, экспериментальная оценка динамических параметров счётчиков, изучение способов наращивания разрядности синхронных счётчиков.

## 2. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом на Т-триггерах.

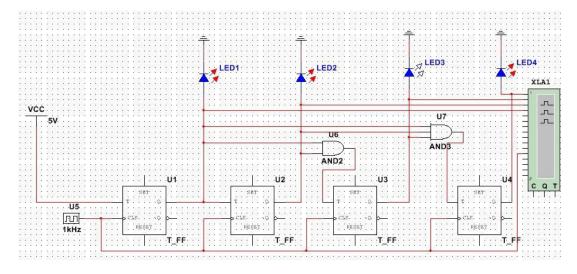
Схема четырёхразрядного счётчика на Т-триггерах:

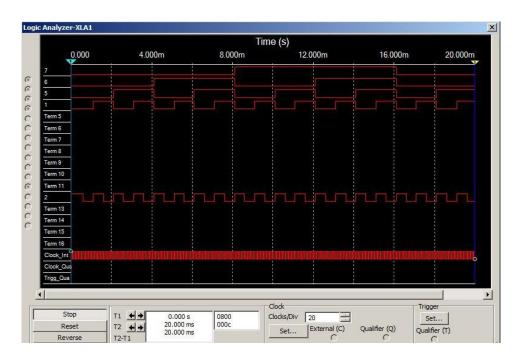


На лампочках всегда видно двоичное представление числа счётчика. При каждом замыкании-размыкании счётчик увеличивается на один.

Файл: 1.ms

Схема с импульсным генератором и логическим анализатором сигналов





Собрал четырехразрядный счётчик, на выходе получаем сигналы которые равные числам от 0 до 15. Комбинируя разное кол-во триггеров, можно получать счётчики разной разрядности.

Файл: 2.ms

## 3. Синтезировать двоично-десятичный счётчик с заданной последовательностью состояний.

Вариант №18 (0, 1, 2, 4, 5, 6, 10, 11, 13, 14) Минимизация и таблица:

$Q_3$	$Q_2$	$Q_1$	$Q_0$	$Q_3*$	$Q_2*$	$Q_1*$	$Q_0*$	$J_3$	$K_3$	$J_2$	$K_2$	$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	0	0	0	0	1	0	λ	0	λ	0	λ	1	λ
0	0	0	1	0	0	1	0	0	λ	0	λ	1	λ	λ	1
0	0	1	0	0	1	0	0	0	λ	1	λ	λ	1	0	λ
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
0	1	0	0	0	1	0	1	0	λ	λ	0	0	λ	1	λ
0	1	0	1	0	1	1	0	0	λ	λ	0	1	λ	λ	1
0	1	1	0	1	0	1	0	1	λ	λ	1	λ	0	0	$\lambda$
-	-	_	_	-	-	_	-	-	_	_	_	_	_	_	-
-	-	-	-	-	-	-	-	-	_	_	_	_	_	_	-
-	-	_	_	-	-	-	-	-	_	_	_	_	_	_	-
1	0	1	0	1	0	1	1	λ	0	0	λ	λ	0	1	λ
1	0	1	1	1	1	0	1	λ	0	1	λ	λ	1	λ	0
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
1	1	0	1	1	1	1	0	λ	0	λ	0	1	λ	λ	1
1	1	1	0	0	0	0	0	λ	1	λ	1	λ	1	0	λ
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

$J_{2}$	=	$a_0 \& a_1$
93	_	$92\times91$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	0	0	-	0
01	0	0	-	1
11	-	λ	-	λ
10	-	-	λ	λ

$$K_3 = q_2 \& q_1$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	λ	λ	-	λ
01	λ	λ	-	λ
11	-	0	-	1
10	-	ı	0	0

$$J_2 = (\overline{q_3} \& q_1) | (q_3 \& q_0)$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	0	0	-	1
01	λ	λ	-	λ
11	-	λ	-	λ
10	-	-	1	0

$$K_2 = q_1$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	λ	λ	-	λ
01	0	0	-	1
11	-	0	-	1
10	-	-	λ	λ

$$J_1 = q_0$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	0	1	-	λ
01	0	1	-	λ
11	0	1	-	λ
10	-	-	λ	λ

$$K_1 = (q_1 \& q_0) | (\overline{q_{3)}} \& \overline{q_2}) | (q_3 \& q_2)$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	λ	λ	-	1
01	λ	λ	-	0
11	-	λ	-	1
10	-	-	1	0

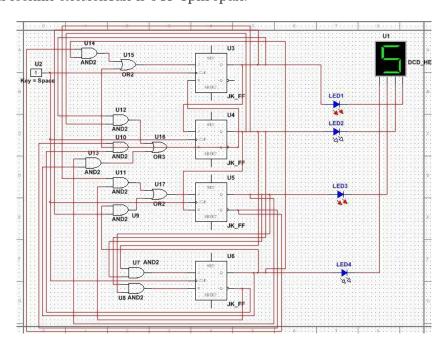
$$J_0 = \overline{q_1}|(q_3 \& \overline{q_{2)}}|$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	1	λ	-	0
01	1	λ	-	0
11	1	λ	-	0
10	-	-	$\lambda$	1

$$K_0 = \overline{q_1}$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	λ	1	-	λ
01	λ	1	ı	λ
11	-	1	-	λ
10	-	-	0	λ

### Схема на логических элементах и JK-тригерах:



Файл: 3.ms

## 4. Собрать десятичный счётчик, используя элементную базу приложения Multisim или учебного макета

Минимизация и таблица:

$Q_3$	$Q_2$	$Q_1$	$Q_0$	$Q_3*$	$Q_2*$	$Q_1*$	$Q_0*$	$J_3$	$K_3$	$J_2$	$K_2$	$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	0	0	0	0	1	0	$\alpha$	0	$\alpha$	0	$\alpha$	1	$\alpha$
0	0	0	1	0	0	1	0	0	α	0	$\alpha$	1	$\alpha$	$\alpha$	1
0	0	1	0	0	0	1	1	0	α	0	$\alpha$	$\alpha$	0	1	$\alpha$
0	0	1	1	0	1	0	0	0	α	1	$\alpha$	$\alpha$	1	$\alpha$	1
0	1	0	0	0	1	0	1	0	α	$\alpha$	0	0	$\alpha$	1	$\alpha$
0	1	0	1	0	1	1	0	0	$\alpha$	$\alpha$	0	1	$\alpha$	$\alpha$	1
0	1	1	0	0	1	1	1	0	α	$\alpha$	0	$\alpha$	0	1	$\alpha$
0	1	1	1	1	0	0	0	1	α	$\alpha$	1	$\alpha$	1	$\alpha$	1
1	0	0	0	1	0	0	1	$\alpha$	0	0	$\alpha$	0	$\alpha$	1	$\alpha$
1	0	0	1	0	0	0	0	$\alpha$	1	0	$\alpha$	0	$\alpha$	$\alpha$	1
-	-	-	-	-	-	-	-	_	-	-	_	-	_	_	-
-	-	-	_	-	-	-	-	_	_	-	_	-	_	_	-
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-	-	-	-	-	-	-	-	-

$$J_3 = q_0 \& q_1 \& q_2$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	0	0	0	0
01	0	0	1	0
11	-	-	-	-
10	$\alpha$	$\alpha$	-	-

$$K_3 = q_0$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	$\alpha$	$\alpha$	$\alpha$	$\alpha$
01	$\alpha$	$\alpha$	$\alpha$	$\alpha$
11	-	-	-	-
10	0	1	-	-

$J_2$	=	$q_0 \& q_1$
02		900091

$q_1q_0$ $q_3q_2$	00	01	11	10
00	0	0	1	0
01	$\alpha$	$\alpha$	$\alpha$	$\alpha$
11	-	-	-	-
10	0	0	-	-

$$K_2 = q_0 \& q_1$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	$\alpha$	$\alpha$	$\alpha$	$\alpha$
01	0	0	1	0
11	-	-	-	-
10	$\alpha$	$\alpha$	-	-

$$J_1 = q_0 \& \overline{q_3}$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	0	1	$\alpha$	$\alpha$
01	0	1	$\alpha$	$\alpha$
11	-	-	-	-
10	0	0	-	-

$$K_1 = q_0$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	$\alpha$	$\alpha$	1	0
01	$\alpha$	$\alpha$	1	0
11	-	-	-	_
10	$\alpha$	$\alpha$	-	_

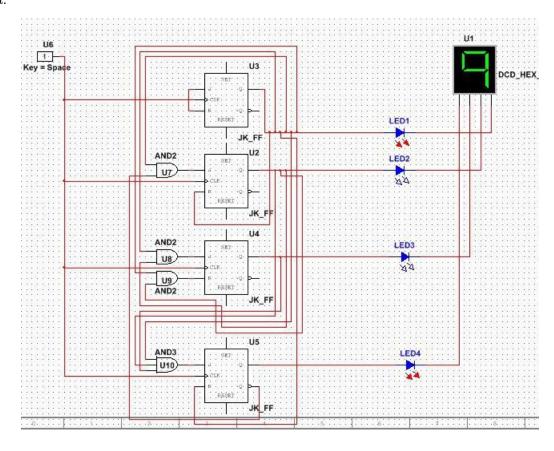
$$J_0 = 1$$

$q_1q_0$ $q_3q_2$	00	01	11	10
00	1	$\alpha$	$\alpha$	1
01	1	$\alpha$	$\alpha$	1
11	-	-	-	-
10	1	$\alpha$	_	-

 $K_0 = 1$ 

$q_1q_0$ $q_3q_2$	00	01	11	10
00	$\alpha$	1	1	$\alpha$
01	$\alpha$	1	1	$\alpha$
11	-	-	-	-
10	$\alpha$	1	-	-

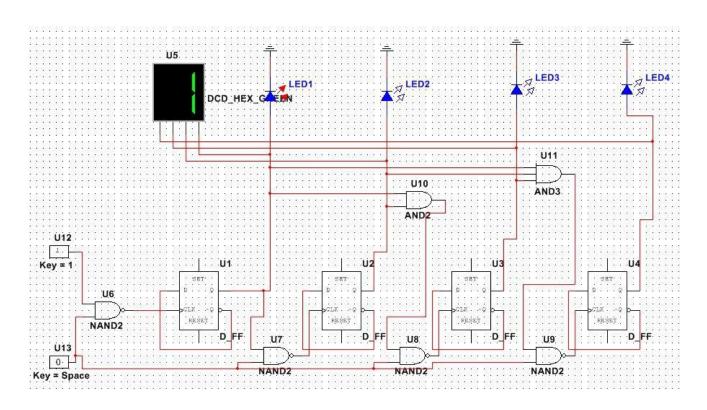
#### Схема:

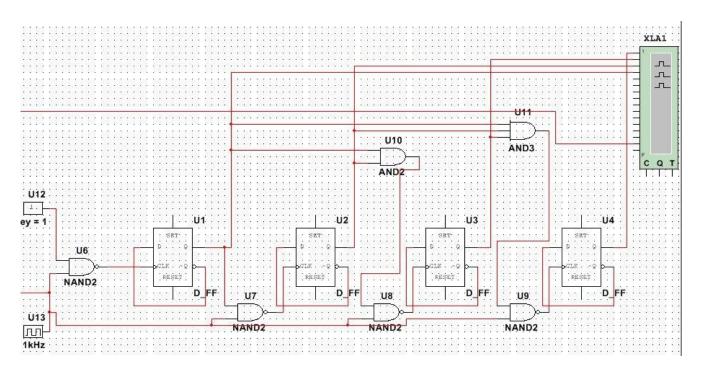


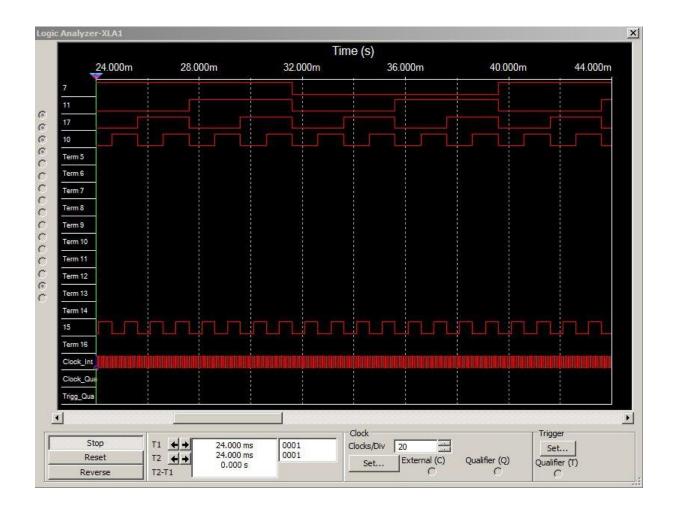
Полученая схема - счётчик в двоично-десятичной  ${\rm CC}$ . По данной схеме так же можно строить счётчики произвольного порядка.

Файл: 4.ms

## 5. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом.





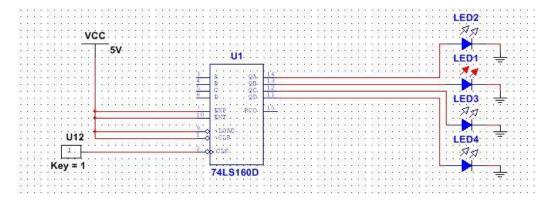


Получили счётчик в 16CC, обнуляется когда доходит до F.

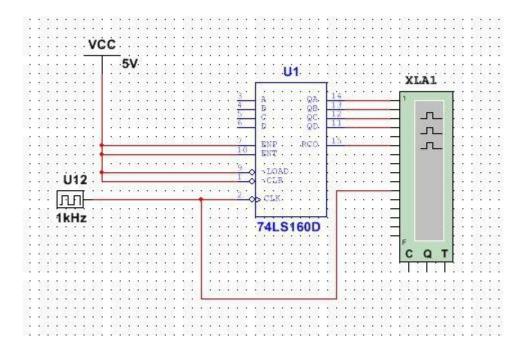
Файлы: 5.ms и 6.ms

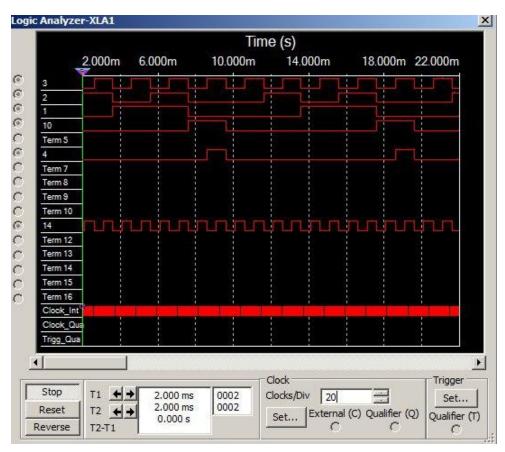
## 6. Исследование четырёхразрядного синхронного суммирующего счётчика с параллельным переносом ИС К555ИЕ9

Одиночные импульсы:



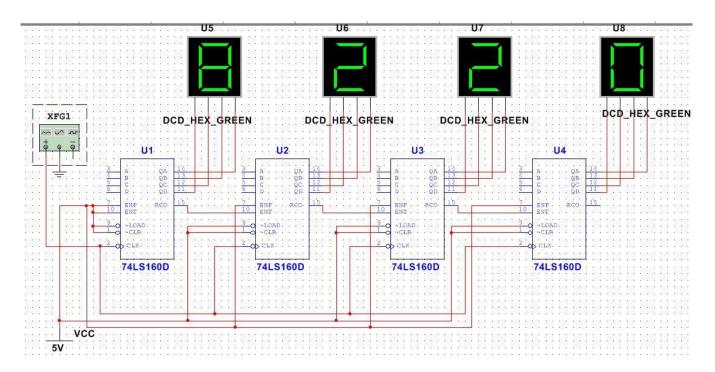
#### От импульсов генератора:





Файлы: 7.ms и 8.ms

7. Исследование схем наращивания разрядности счётчиков ИЕ9 до четырех секций с последовательным переносом между секциями и по структуре «быстрого» счёта.



Получаем многоразрядный десятичный счётчик. Итоговое число нужно читать справа налево.

Файл: 9.ms

## 8. Вывод

При выполнении этой лабораторной работы я изучил принципы построения счётчиков, способы наращивания разрядности синхронных счётчиков, овладел методом синтеза синхронных счетчиков

## 9. Контрольные вопросы

1. Что называется счётчиком?

**Счётчик** — это операционный узел ЭВМ, предназначенный для выполнения счёта, кодирования в определённой системе счисления и хранения числа сигналов импульсного типа, поступающих на счётный вход.

2. Что называется коэффициентом пересчёта?

**Коэффициент пересчёта** — число входных сигналов, которое возвращает схему в начальное состояние, в качестве которого может быть взято любое её состояние.

3. Перечислить основные классификационные признаки счётчиков.

#### По значению модуля счёта:

- Двоичные счётчики ( $M=2^n,\,n$  кол-во двоичных разрядов)
- Двоичное кодированные счётчики
- Счётчики с одинарным кодированием (состояние представлено местом расположения едиснвтенной единицы)

Помимо этих, существуют счётчики классификации по направлению счёта, по способу организации межразрядных связей, по порядку изменения состояний и по способу управления переключением триггеров во время счёта.

- 4. Указать основные параметры счётчиков.
- Модуль счёта M
- Емкость счётчика N
- Статические и динамические параметры счётчика (максимальная частота счёта, минимальные длительности различных импульсов).
- 5. Что такое время установки кода счётчика?

**Время установки кода счётчика** – один из параметров, влияющих на его быстродействие. Время установки кода  $t_{set}$  равно времени между моментом поступления входного сигнала и моментом установки счетчика в новое устойчивое состояние.

6. Объяснить работу синхронного счётчика с параллельным переносом, оценить его быстродействие.

Синхронные счётчики строятся на синхронных тригеррах, синхронизирующие входы объединены. Счётные сигналы подают на входы. Поэтому триггеры переключатся одновременно, Отсюда сделаем вывод, что время задержки распостранения сигнала от счетного входа до выходов его триггеров равно времени задержки распостранения сигнала любого триггера счетчика от C-входа до его выхода.

Максимальная частота – при параллельном образовании сигналов. Сигналы переноса формируется в каждом разряде, с помощью логических схем. В качестве триггеров - синхронные триггеры с динамическим управлением.

В синхронном двоичном суммирующем счётчике с параллельным переносом, построенном на JK-триггерах, функции возбуждения формируются параллельно.

7. Объяснить методику синтеза синхронных счётчиков на двухступенчатых JK- и D- триггерах.

Синтез синхронного счетчика как цифрового автомата содержит 7 этапов:

- Определение числа триггеров счетчика, исходя из модуля счета M и максимального состояния L счётчика:  $n1=]log_2M[,n2=]log_2L[,$  где ]...[ округление до ближайшего большего целого числа.
- Составление обобщенной таблицы переходов счётчика и функций возбуждения триггеров.
- Минимизация функции возбуждения триггеров счётчика.
- Перевод минимизированных функций возбуждения в заданный базис логических функций.
- Построение функциональной схемы счётчика
- Проверка полученной схемы счётчика на самовосстановление после сбоев.