



Министерство науки и высшего образования Российской Федерации
Федеральное государственное бюджетное образовательное
учреждение высшего образования
«Московский государственный технический университет имени
Н.Э. Баумана
(национальный исследовательский университет)»
(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ «Информатика и системы управления»

КАФЕДРА «Компьютерные системы и сети»

НАПРАВЛЕНИЕ ПОДГОТОВКИ «09.03.04 Программная инженерия»

ОТЧЕТ по лабораторной работе №5

Название: Исследование мультиплексоров

Дисциплина: Архитектура ЭВМ

Студент:	<u>ИУ7-43Б</u>	<u> </u>	<u>28.04.2020</u>	<u>А. В. Романов</u>
	группа	подпись	дата	(И. О. Фамилия)

Преподаватель:	<u> </u>	<u> </u>	<u>А. Ю. Попов</u>
	подпись	дата	(И. О. Фамилия)

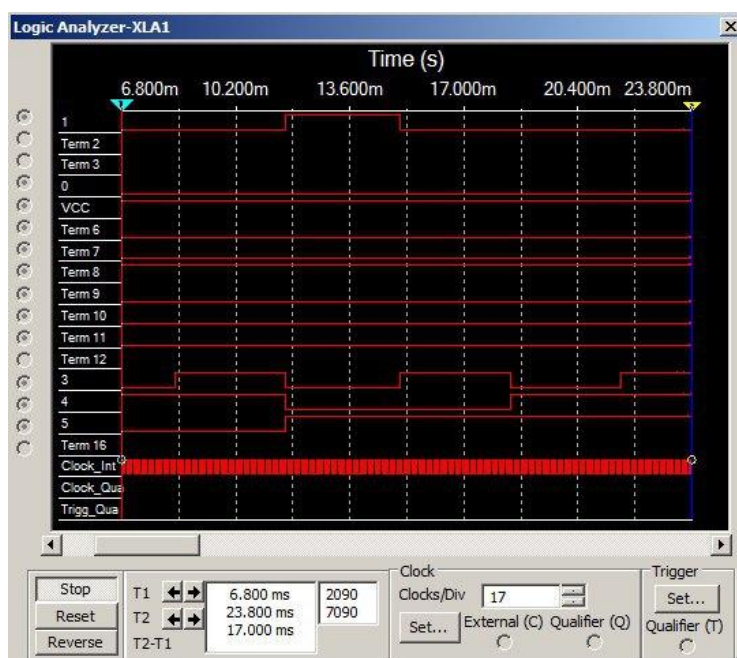
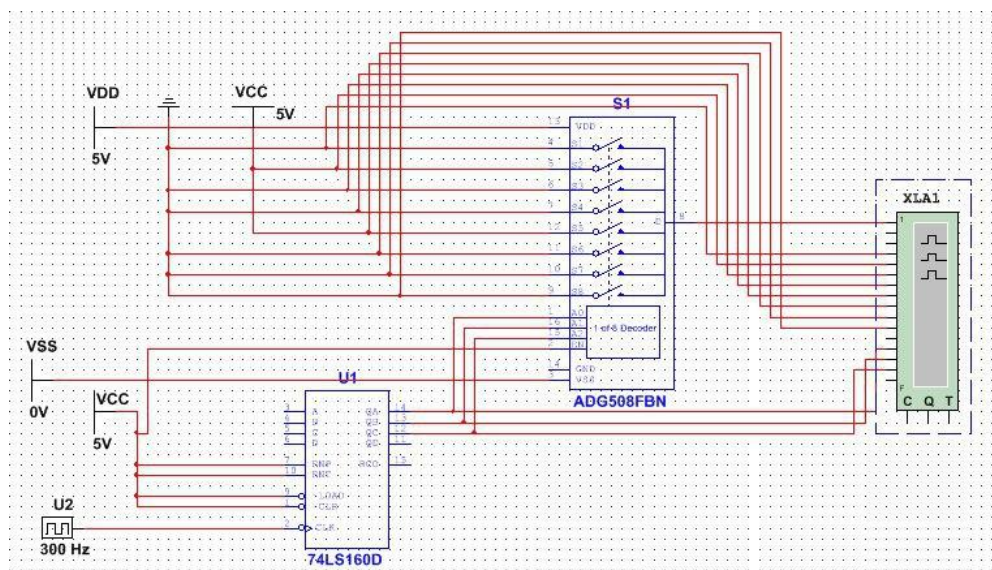
Москва — 2020 г.

1. Цель работы

Изучение принципов построения, практического применения и экспериментального исследования мультиплексоров.

2. Исследование ИС ADG408 или ADG508 в качестве коммутатора MUX 8 – 1 цифровых сигналов

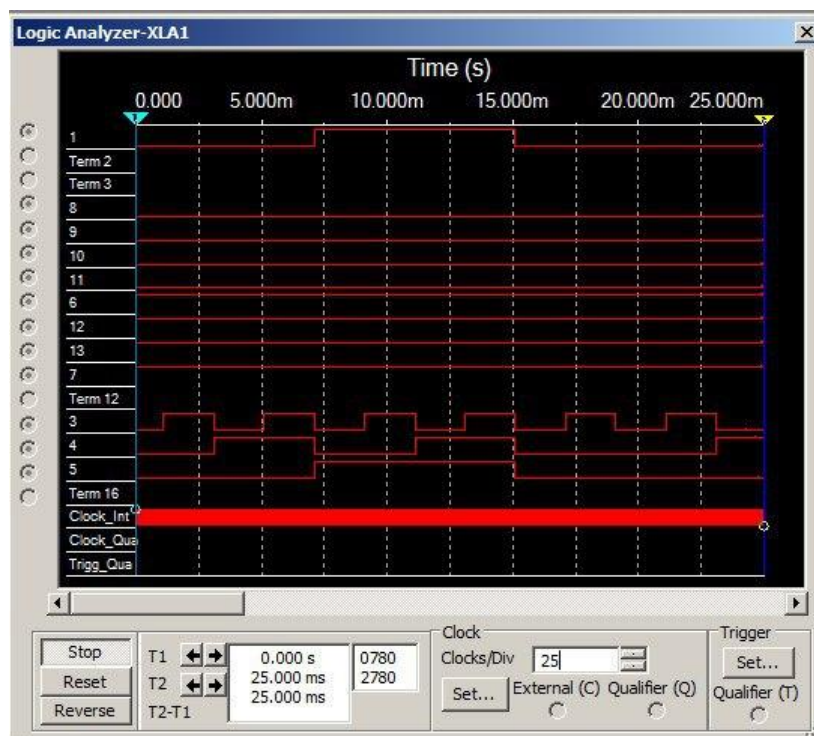
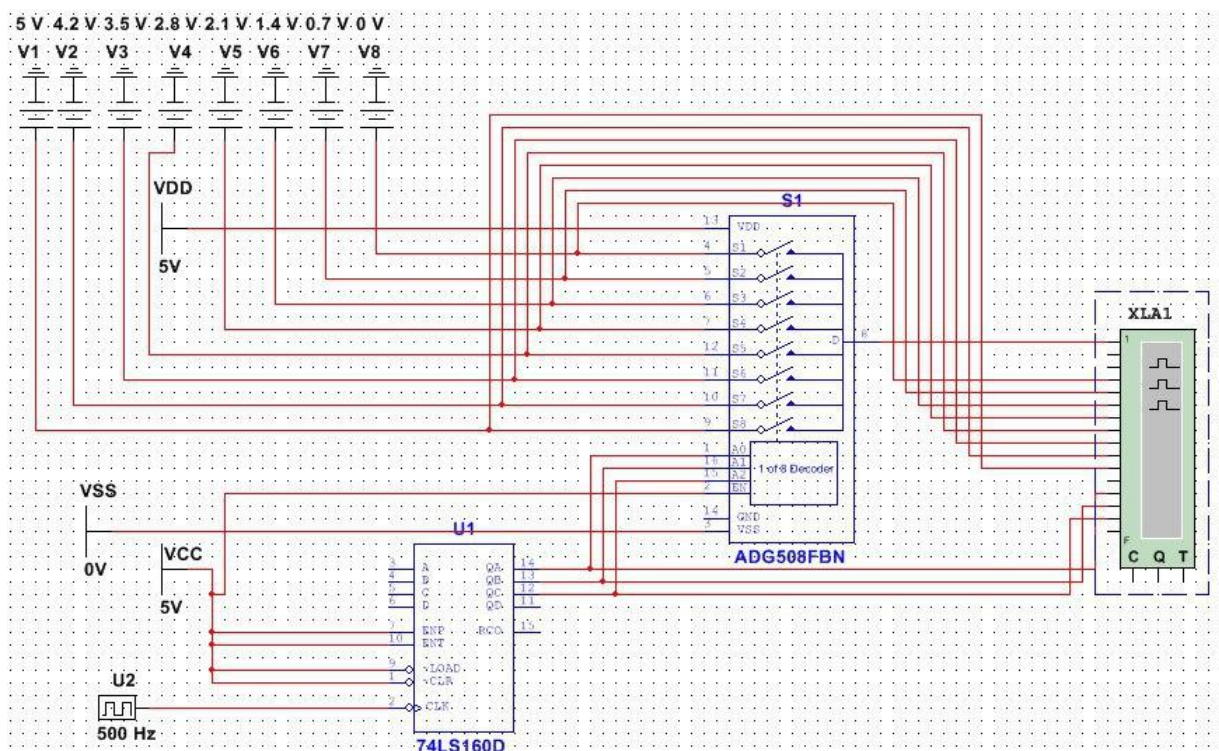
Вариант 18 ($D_0...D_7$: 01001000)



Мультиплексор может быть анализатором логической функции. Изучив сигналы, приходим к выводу что они совпадают с входными данными.

Файл: 1.ms

3. Исследование ИС ADG408 или ADG508 в качестве коммутатора MUX 8 – 1 аналоговых сигналов

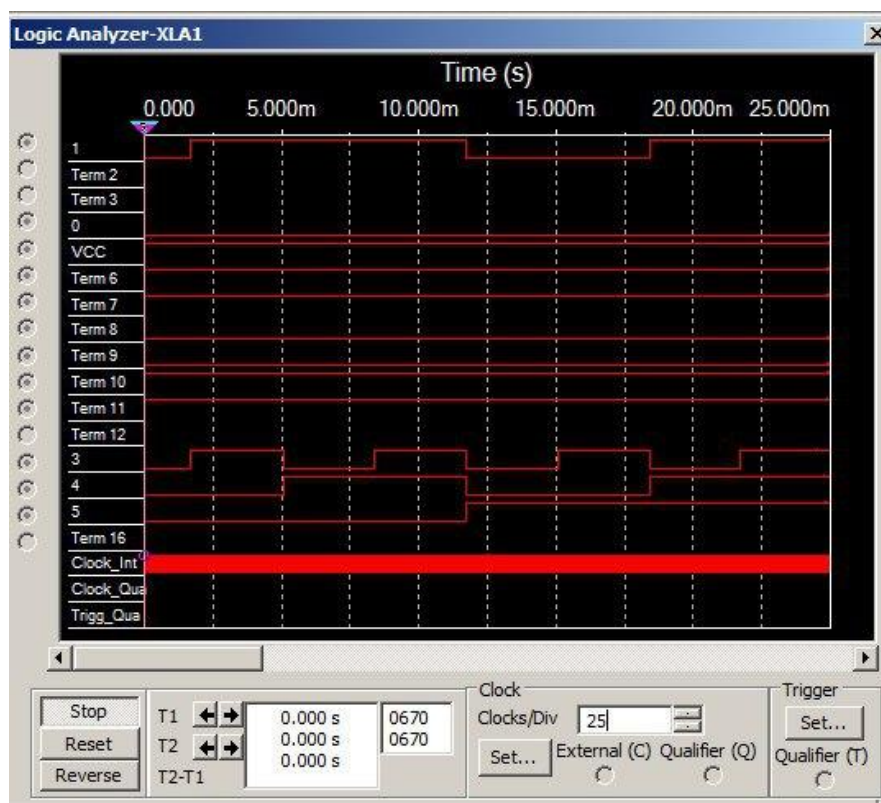
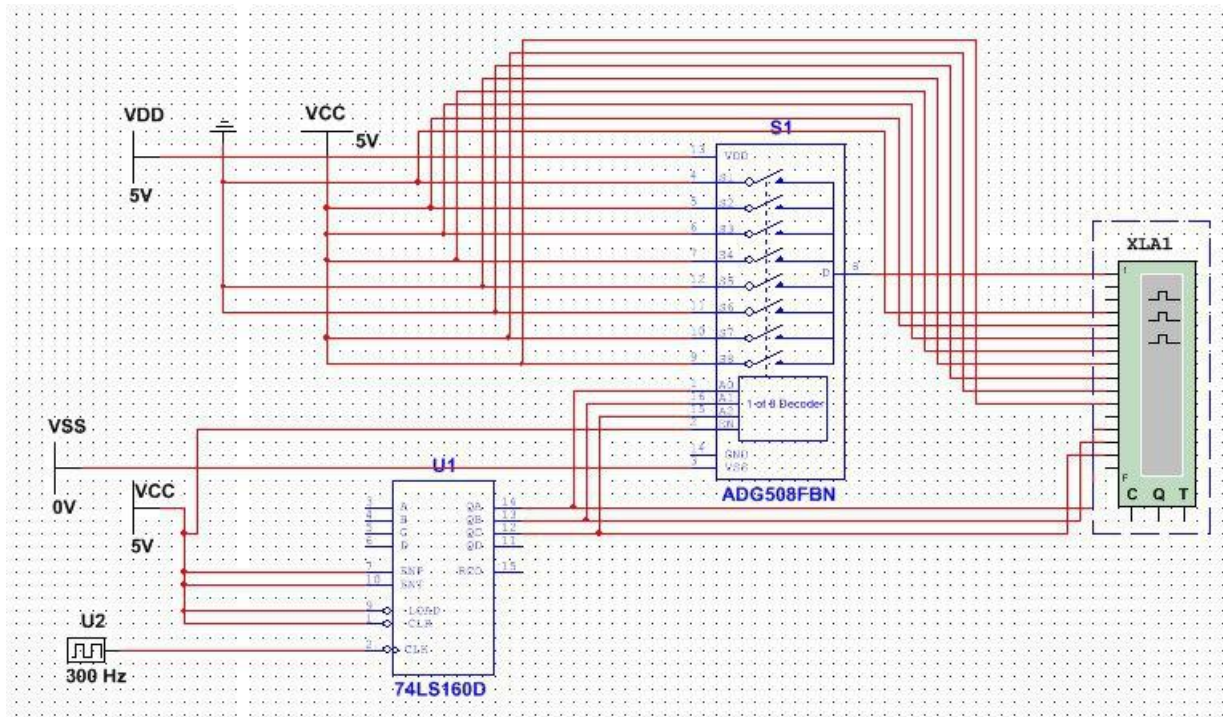


На мультиплексоре получаем истину при достижении напряжения больше чем половина напряжения EN .

Файл: 2.ms

4. Исследование ИС ADG408 или ADG508 как коммутатора MUX 8 – 1 цифровых сигналов в качестве формирователя ФАЛ четырех переменных

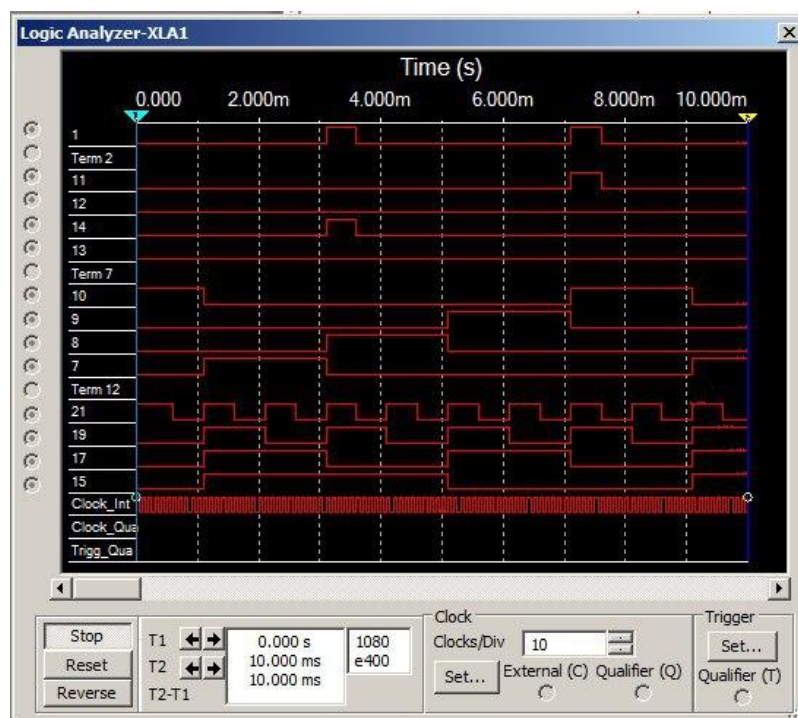
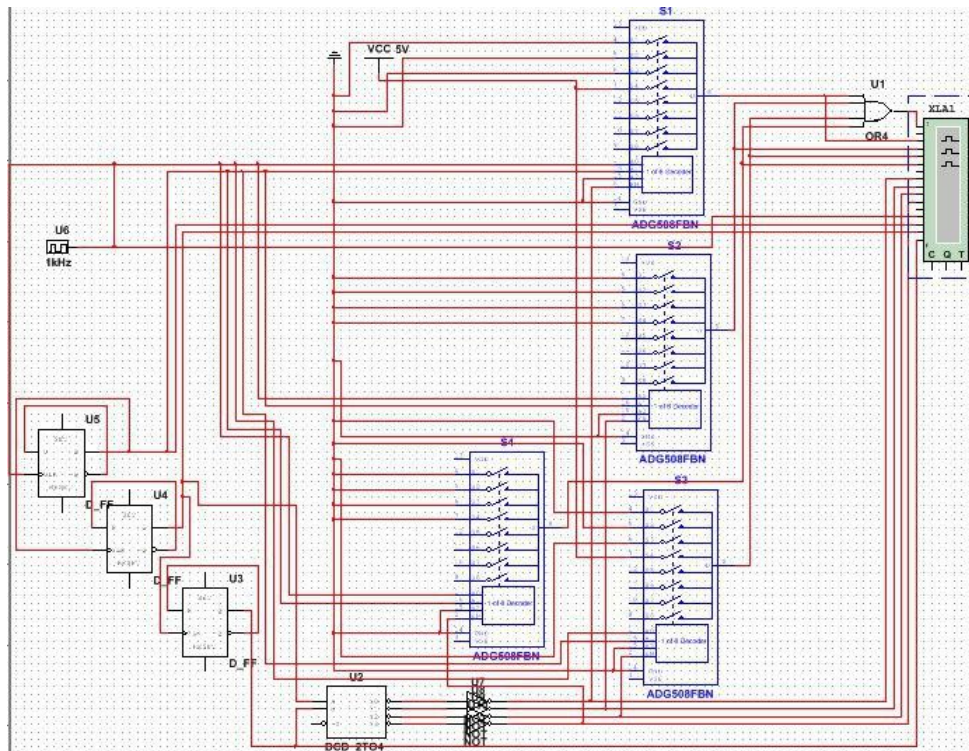
Набор значений $D_0...D_7$: 01110011



Файл: 3.ms

5. Нарращивание мультиплексора

Набор значений: 0001 0000 0001 0000



Значения на наращенном мультиплексоре совпадают с исходным, схема работает верно.

Файл: 4.ms

6. Вывод

При выполнении этой лабораторной работы я изучил принципы построения, практического применения и экспериментально исследовал мультиплексоры.

7. Контрольные вопросы

1. Что такое мультиплексор?

Мультиплексор – это функциональный узел, имеющий n адресных входов и $N = 2^n$ информационных входов и выполняющий коммутацию на выход того информационного сигнала, адрес (т.е. номер) которого установлен на адресных входах. Мультиплексор переключает сигнал с одной из N входных линий на один выход.

2. Какую логическую функцию выполняет мультиплексор?

$$Y = EN \bigvee_{j=0}^{2^n-1} D_j m_j(A_{n-1}, A_{n-2}, \dots, A_i, \dots, A_1, A_0)$$

A_i – адресные входы и сигналы ($i = 0, 1, \dots, n-1$)

D_j – информационные входы и сигналы ($j = 0, 1, \dots, 2^n-1$)

m_j – конституента числа, образованному двоичным кодом сигналов на адресных входах

EN – вход и сигнал разрешения (стробирования)

3. Каково назначение и использование входа разрешения?

Вход EN используется для:

- разрешения работы мультиплексора
- стробирования
- наращивания числа информационных входов

При $EN = 1$, разрешается работа мультиплексора, при $EN = 0$ – работа запрещена.

4. Какие функции может выполнять мультиплексор?

Мультиплексоры широко применяются для построения:

- коммутаторов-селекторов,
- постоянных запоминающих устройств емкостью бит
- комбинационных схем, реализующих функции алгебры логики
- преобразователей кодов (например, параллельного кода в последовательный) и других узлов.

5. Какие существуют способы наращивания мультиплексоров?

Существует два способа наращивания коммутируемых каналов:

- по пирамидальной схеме соединения мультиплексоров меньшей размерности
- путём выбора мультиплексора группы информационных входов по адресу (т.е. номеру) мультиплексора с помощью дешифратора адреса мультиплексора группы, а затем выбором информационного сигнала мультиплексором группы по адресу информационного сигнала в группе.

6. Поясните методику синтеза формирователя ФАЛ на мультиплексоре

Реализация ФАЛ n переменных на мультиплексоре с n адресных входами тривиальна: на адресные входы подаются переменные, на информационные входы – значения ФАЛ на соответствующих наборах переменных. На выходе получаем значения ФАЛ в соответствии с наборами переменных. В этом случае мультиплексор – ПЗУ.

Для реализации ФАЛ $n + 1$ переменных на адресные входы мультиплексора подаются n переменных, на информационных входы $n + 1$ -ая переменная (или ее инверсия), константы 0 или 1 (в соответствии со значениями ФАЛ)

7. Почему возникают ложные сигналы на выходе мультиплексора? Как их устранить?

Для исключения на выходе ложных сигналов (их вызывают гонки входных сигналов), вход EN используется как стробирующий. Для выделения полезного сигнала на вход EN подается сигнал в интервале времени, свободном от действия ложных сигналов.