

MFA-MEDIENSYSTEM

# mikrocomputer- Technik

Fachpraktische Übungen · Band 1  
Herausgegeben vom BFZ Essen

MEDIENSYSTEM

vgs Bfz



**DOPPEL**

**MFA-Mediensystem  
Mikrocomputer-Technik**  
**Fachpraktische Übungen**  
**Band 1**

(

)

)

)

---

MFA-MEDIENSYSTEM

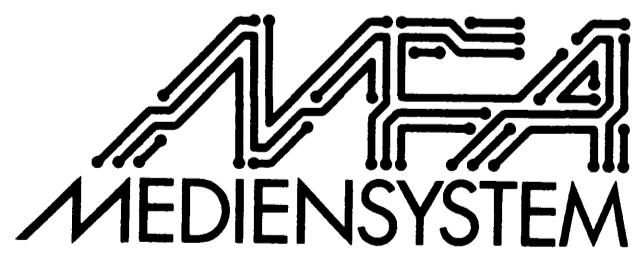
---

# Mikrocomputer- Technik

---

Fachpraktische Übungen · Band 1  
Herausgegeben vom BFZ Essen

---



vgs Bfz

CIP-Kurztitelaufnahme der Deutschen Bibliothek

MFA-Medien system Mikrocomputer-Technik/hrsg. vom  
BFZ Essen. (Red./MFA-Projektgruppe: N. Meyer...). -  
Köln: Verlagsgesellschaft Schulf fernsehen  
NE: Meyer, Norbert (Red.); Berufsförderungszentrum  
Essen

Bd. 1. Fachpraktische Übungen. - 1. Aufl. - 1984.  
ISBN 3-8025-1231-6

Herausgeber: Berufsförderungszentrum Essen e.V. (BFZ)  
Altenessener Str. 80/84  
4300 Essen 12  
Tel.: 0201/3204-1

Redaktion/  
MFA-Projektgruppe: F. Derriks, A. Dix, H. Gregel, C. Handel,  
M. Hüllweg, H. Kox, F. Lindemann, R. Lüddecke,  
E. Matl, N. Meyer, Fr. H. Milde, Fr. G. Roß-  
manek, W. Schmit, F.J. Senicar, K. Strelow,  
H. Storbeck, H. Schwieters, S. Wirtgen.

© 1983 Berufsförderungszentrum Essen e.V.  
Diese Publikation ist urheberrechtlich geschützt.  
Alle Rechte sind vorbehalten.

Verlag: Verlagsgesellschaft Schulf fernsehen, Köln

1. Auflage 1984 (überarbeitete Fassung)  
Korrigierter Nachdruck 1986

Satz und Zeichnungen: BFZ Essen

Druck und Binden: Beltz Offsetdruck, Hembsbach

## Vorwort

Im Zuge des fortschreitenden Einsatzes von Mikrocomputern in den unterschiedlichsten Produkten, beschleunigt durch den raschen technologischen Fortschritt auf dem Gebiet der Integrationstechnologie von Halbleitern und der damit verbundenen günstigen Kostenentwicklung für diese Bausteine, kommen zunehmend alle Fachkräfte der elektrotechnischen Berufe mit Mikrocomputern in Berührung.

Diesen Fachkräften geeignete Ausbildungsmittel zur Verfügung zu stellen, ist ein Ziel des Modellversuches zum

### "Einsatz der Mikrocomputer-Technik in der Facharbeiterausbildung (MFA)"

kurz MFA genannt, der seit 1980 am Berufsförderungszentrum in Essen durchgeführt wird. Andere Schwerpunkte dieses Modellversuches sind die Ermittlung derzeitiger und zukünftiger Qualifikationen in diesem Technikbereich, die Entwicklung von Weiterbildungskonzepten für Ausbilder, die Durchführung von Maßnahmen zur Ausbilderweiterbildung sowie die Erprobung der Ausbildungsmittel in der konkreten Ausbildung.

Dieser Modellversuch wird finanziert vom Bundesministerium für Bildung und Wissenschaft (BMBW), dem Bundesministerium für Forschung und Technologie (BMFT) und der Bundesanstalt für Arbeit (BA).

Das vorliegende Buch ist ein Teil der entwickelten Ausbildungsmittel in Form so genannter "Fachpraktischer Übungen" (FPÜ). Diese Unterlagen sollen dem Anwender einerseits ermöglichen, sich in den Aufbau und die Funktion der Mikrocomputer einzuarbeiten, indem die Schaltungstechniken detailliert in den Funktionsbeschreibungen dargestellt werden; andererseits soll mit Hilfe der kompletten Fertigungsunterlagen der Nachbau eines Mikrocomputers im Rahmen der Ausbildung möglich werden. Dadurch soll den Ausbildungsstätten mit nur geringen Investitionsmitteln der Zugang zu den meist teuren Mikrocomputer-Lehrsystemen eröffnet werden. Ein weiterer Gesichtspunkt ist, daß im Rahmen der Ausbildung von Praktikern die Fachpraxis in den Vordergrund rücken soll, indem beispielsweise in Form einer Projekttausbildung ein Mikrocomputer aufgebaut wird, an dem neben der Funktion auch die erforderlichen Meßtechniken erarbeitet werden, um u.a. Inbetriebnahme, Wartung und Reparatur an diesen Geräten zu üben.

Neben diesen Fachpraktischen Übungen, die auf der Schaltungsebene in die Wirkungsweise und Funktion der Mikrocomputer einführen, gibt es innerhalb des gesamten Medienpakets weitere Unterlagen, die besonders den Anfängern einen einfachen Einstieg in diese Technik ermöglichen (Fachtheoretische Übungen), aber auch weiterführend den Bereich der Software und die Interface-Technik (Fachpraktische Übungen, Band 2) berücksichtigen.

Speziell für den Ausbilder wird ein Handbuch herausgegeben, das ihm die Besonderheiten dieser Technik in Form methodischer und didaktischer Hinweise vermitteln und die Ausbildungsplanung erleichtern soll.

An dieser Stelle sei besonders den Mitarbeitern der Projektgruppe des Berufsförderungszentrums in Essen gedankt, die mit hohem persönlichen Einsatz, der weit über ein normales Engagement hinausging, die Verwirklichung dieses umfangreichen Medienpaketes ermöglicht haben.

Darüber hinaus gilt dieser Dank in gleicher Weise allen Mitarbeitern aus den Modellversuchsbetrieben sowie den Mitwirkenden in den verschiedenen Beratergruppen, die im Rahmen der zu klärenden Fragestellungen und der Erprobungen der Medien durch vielfältige Anregungen zum vorliegenden Medienpaket beigetragen haben.

Norbert Meyer, Projektleiter

Franz Derriks, Entwicklungsleiter

Christian D. Handel, Stellv. Projektleiter

---

Das gesamte MFA-Mediensystem (Hardware und Begleitbücher) wird von der vgs, Breite Str. 118/120, 5000 Köln 1, vertrieben.

Im regelmäßig erscheinenden BFZ/MFA-Info werden Ergänzungen, Korrekturen, Anwendungen etc. veröffentlicht. Dieses "Info" ist kostenlos beim BFZ Essen, Postfach 12 00 11, 4300 Essen 12, zu beziehen.

## **Übersicht über die Fachpraktischen Übungen**

---

Die in diesem Band enthaltenen Übungen sind nicht durchgehend, sondern einzeln paginiert, und zwar oben rechts auf jeder Seite. Dabei ist jeweils auch die Systemnummer der betr. Übung bzw. Mikrocomputer-Baugruppe angegeben (z.B. Baugruppenträger: BFZ/MFA 0.1). Dadurch ist es möglich, den Band auseinanderzunehmen und die Übungen separat einzusetzen.

### **Dieser Band enthält folgende Übungen:**

Baugruppenträger mit Busverdrahtung (0.1)  
Busabschluß (0.2)  
Trafo-Einschub (1.1)  
Spannungsregelung (1.2)  
Prozessor 8085 (2.1)  
8-K-RAM/EPROM (3.1)  
8-Bit-Parallel-Ausgabe (4.1)  
8-Bit-Parallel-Eingabe (4.2)  
Bus-Signalgeber (5.1)  
Bus-Signalanzeige (5.2)  
Inbetriebnahme 8085-System (6.1)  
MAT 85 (Betriebsprogramm) (7.1)  
ASCII-Tastatur (8.1)  
Video-Interface (8.2)

### **Der Band 2 der FPÜ enthält:**

16-K-RAM/EPROM  
Programmierbare Parallelschnittstelle  
EPROM-Programmierer  
Drucker-Interface  
Zeitwerk (4fach)  
Programmierbare Serienschnittstelle  
Kassetten-Interface  
Analoge Ein-/Ausgabe (2kanalig)  
Zähler und Zeitgeber  
Adapterkarte  
Fehlersimulation  
Demonstrationsmodell  
Betriebsprogramm-Erweiterung (Mat 85+, SPS, Steuer-BASIC)

Das Berufsförderungszentrum Essen e.V. (BFZ) ist eine Berufsbildungsstätte für Erwachsene, die mit einem breit gefächerten Berufs- und Fortbildungsangebot den Anforderungen und Entwicklungen von Arbeitsmarkt und Technik Rechnung trägt.

Durch den ständigen Kontakt mit Fachleuten der Wirtschaft, des Bildungssystems und der Sozialorganisationen sowie durch wissenschaftliche Begleituntersuchungen ist sichergestellt, daß sowohl die Bildungsziele als auch die vermittelten Inhalte den Anforderungen der Arbeitsplätze entsprechen.

Seit 1971 werden im BFZ erfolgreich berufliche Umschulung und Fortbildung betrieben. Darüber hinaus werden seit vielen Jahren moderne Medien für die Berufsausbildung in Form von Büchern, Ausbildungsunterlagen und Geräten entwickelt. In dieser Tradition steht auch der Modellversuch zum "Einsatz der Mikrocomputer-Technik in der Facharbeiterausbildung (MFA)". Die vielen Erfahrungen im Rahmen dieses Modellversuches haben dazu geführt, daß aufgrund der sich abzeichnenden Qualifikationsveränderungen im Berufsfeld Elektrotechnik ein Aus- und Weiterbildungs-Programm entwickelt wurde, das als

ANPASSUNGSFORTBILDUNGS-PROGRAMM  
ZUR DIGITAL- UND MIKROCOMPUTER-TECHNIK

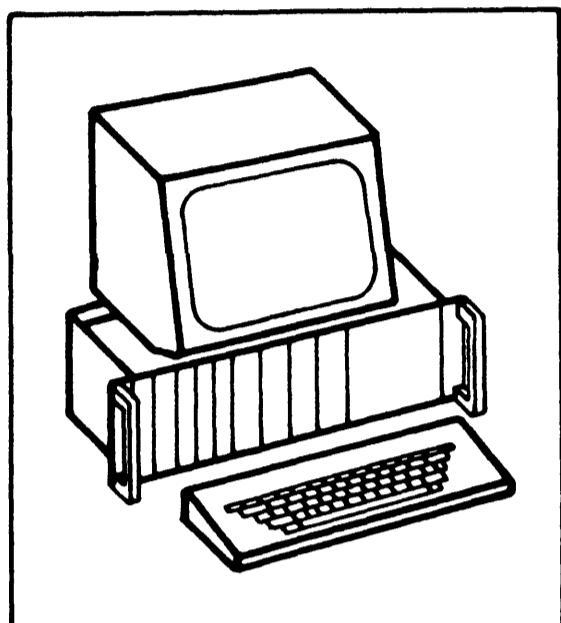
für die unterschiedlichsten Fachkräfte, angefangen bei den Facharbeitern bis hin zu den Ingenieuren, angeboten wird. Ziel dieses Programmes ist einerseits, die Arbeitsplätze einer Vielzahl von betroffenen Fachkräften zu sichern und andererseits Arbeitslosen den Zugang zu neuen Arbeitsplätzen zu eröffnen. Hierzu gehört auch das

ANPASSUNGSFORTBILDUNGS-PROGRAMM  
ZUR NC- UND CNC-TECHNIK

das sich an die Fachkräfte des Berufsfeldes Metall richtet.

# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER - TECHNIK



Baugruppenträger  
mit Busverdrahtung

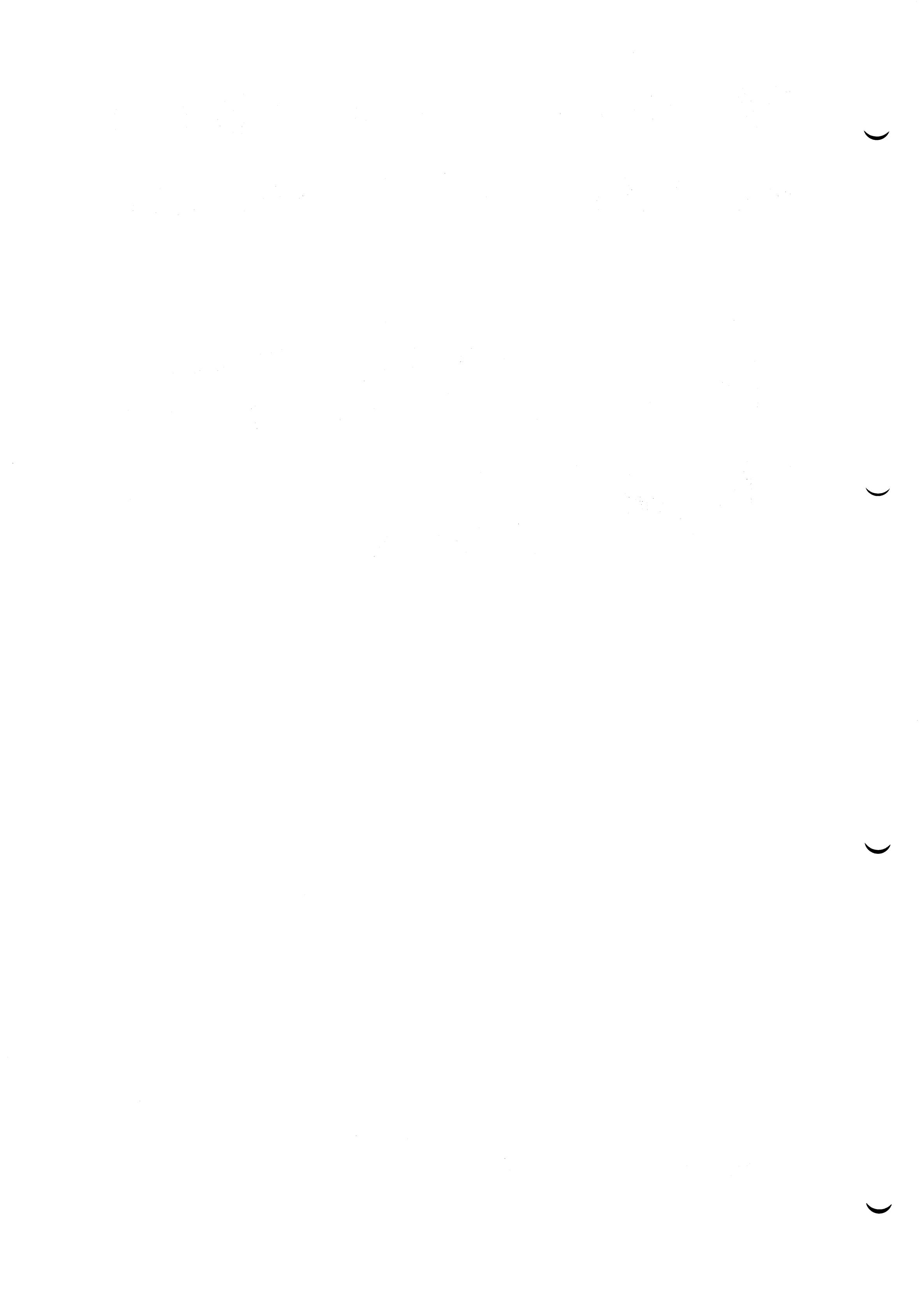
BFZ/MFA 0.1.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---



## Baugruppenträger mit Busverdrahtung

## 1. Grundsätzlicher Aufbau eines Bus-Systems

In Mikrocomputer-Systemen ist es üblich, alle Baugruppen untereinander über einen sogenannten Bus zu verbinden. Ein solcher Bus besteht aus einer mehr oder weniger großen Anzahl durchgehender Leitungen, die zu jeder Baugruppe (Prozessor, Speicher, Ein-Ausgabe-Geräte) und dort jeweils an die gleichen Anschlußstifte geführt sind.

Bild 1 zeigt das Prinzip eines Busses mit fünf Leitungen.

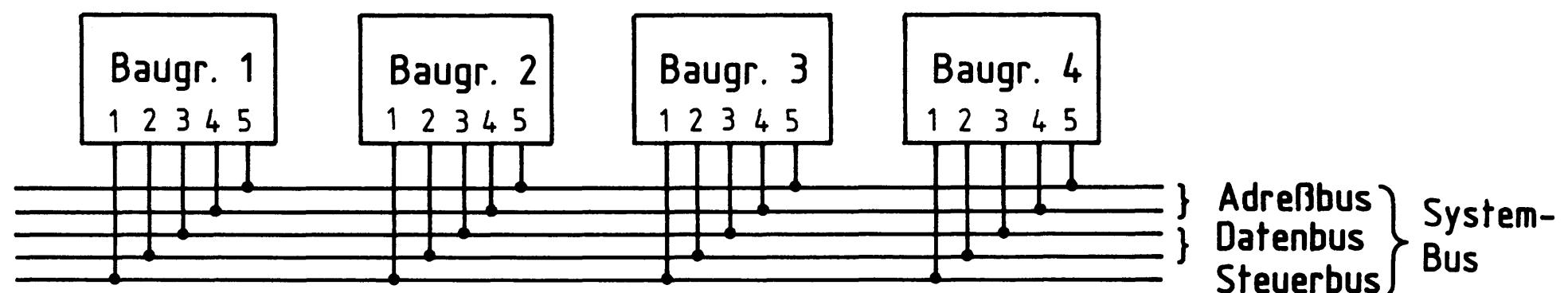


Bild 1: Beispiel für einen Bus mit fünf Leitungen

Über diese Bus-Leitungen werden neben der Spannungsversorgung für alle Baugruppen Adreßsignale, Datensignale und Steuersignale übertragen. Oft unterscheidet man daher noch zwischen Adreßbus, Datenbus und Steuerbus. Alle Leitungen zusammen bezeichnet man als System-Bus. Eine übliche, vereinfachte Darstellung des Beispiels für einen Bus von Bild 1 ist in Bild 2 gezeigt.

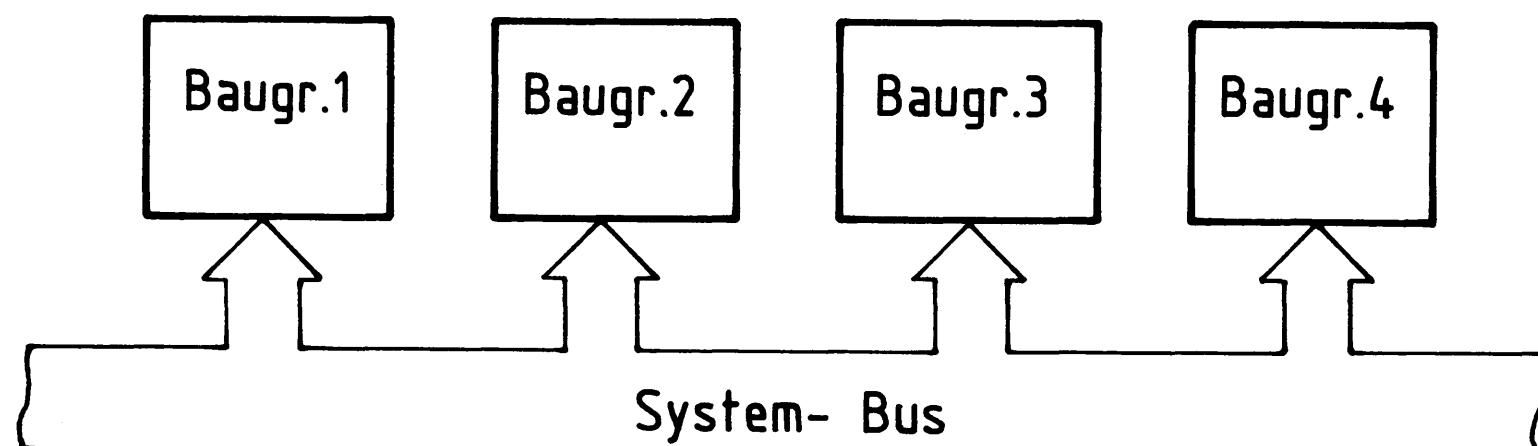


Bild 2: Vereinfachte Bus- Darstellung

Der Vorteil eines Bus-Systems liegt darin, daß keinerlei Verdrahtungsarbeiten mehr nötig sind, wenn z.B. neue Baugruppen zur Erweiterung des Mikrocomputers eingesetzt werden müssen. Außerdem spielt es keine Rolle, an welchen Steckplatz innerhalb des Baugruppenträgers die einzelnen Baugruppen gesteckt werden.

## Baugruppenträger mit Busverdrahtung

## 2. Aufbau des "Baugruppenträgers mit Busverdrahtung"

Dieser Baugruppenträger besteht aus einem 19"-Einschubrahmen, einer auf seiner Verdrahtungsseite eingebauten Bus-Platine mit 11 Leiterplatten-Steckplätzen und zwei weiteren Steckplätzen für die Spannungsversorgung des MC-Baugruppen-Systems und deren Verdrahtung.

Die Bus-Platine enthält 64 durchgehende Leitungen. Für die Spannungsversorgung sind die Leitungen 1a bzw. 1c (5 V), 32a bzw. 32c (0 V), 31a (12 V) und 31c (-12 V) vorgesehen. Die Verbindungen von 1a nach 1c und von 32a nach 32c müssen auf der Bus-Platine durch zwei Drahtbrücken hergestellt werden (lässt man sie entfallen, kann diese Platine auch anderweitig als 64-poliger Bus verwendet werden). Die äußeren Bus-Leitungen (1a, 32c) sind breiter ausgeführt, weil sie als Versorgungsleitungen dienen.

Bild 3 zeigt die Schaltung des "Baugruppenträgers mit Busverdrahtung".

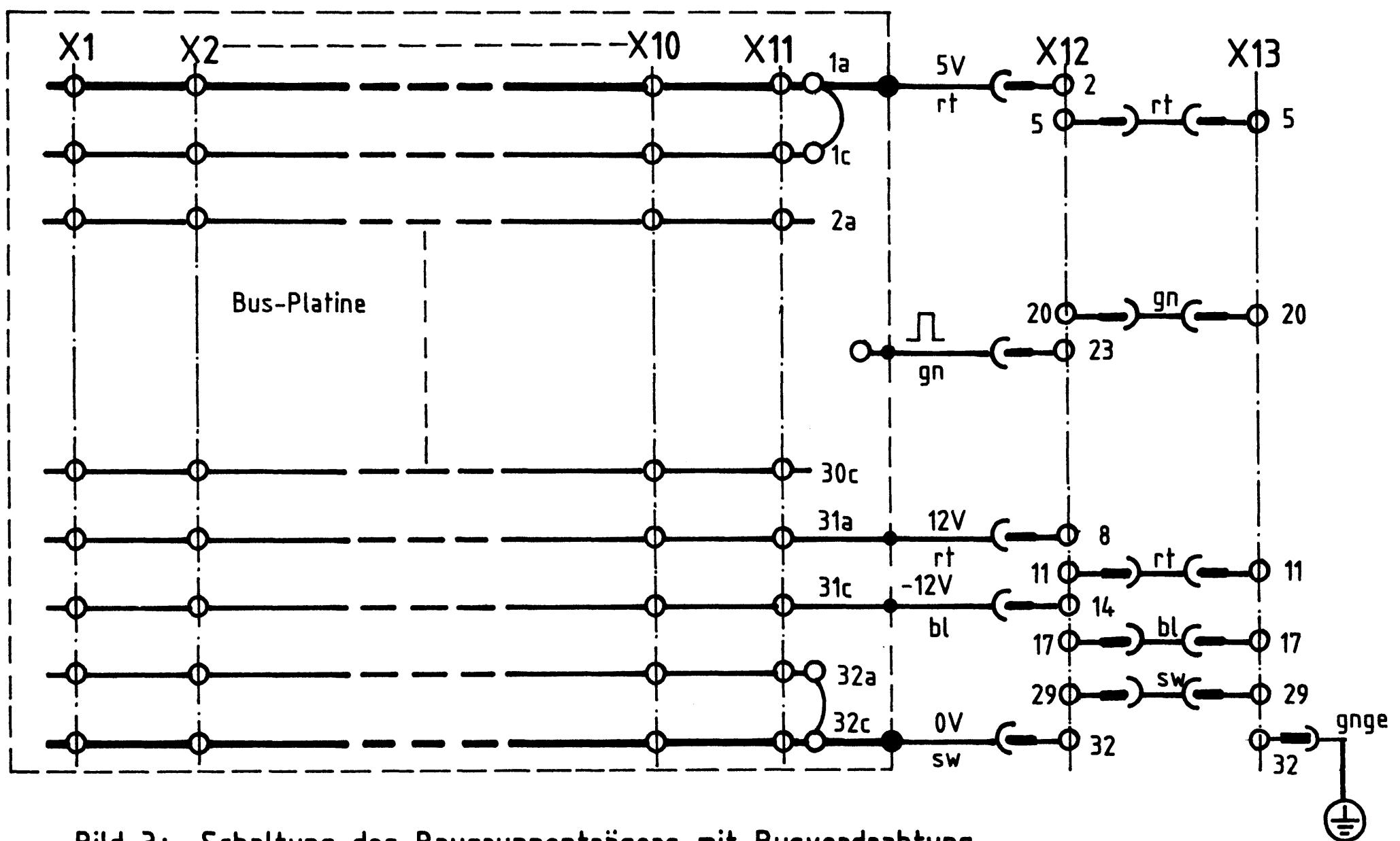


Bild 3: Schaltung des Baugruppenträgers mit Busverdrahtung

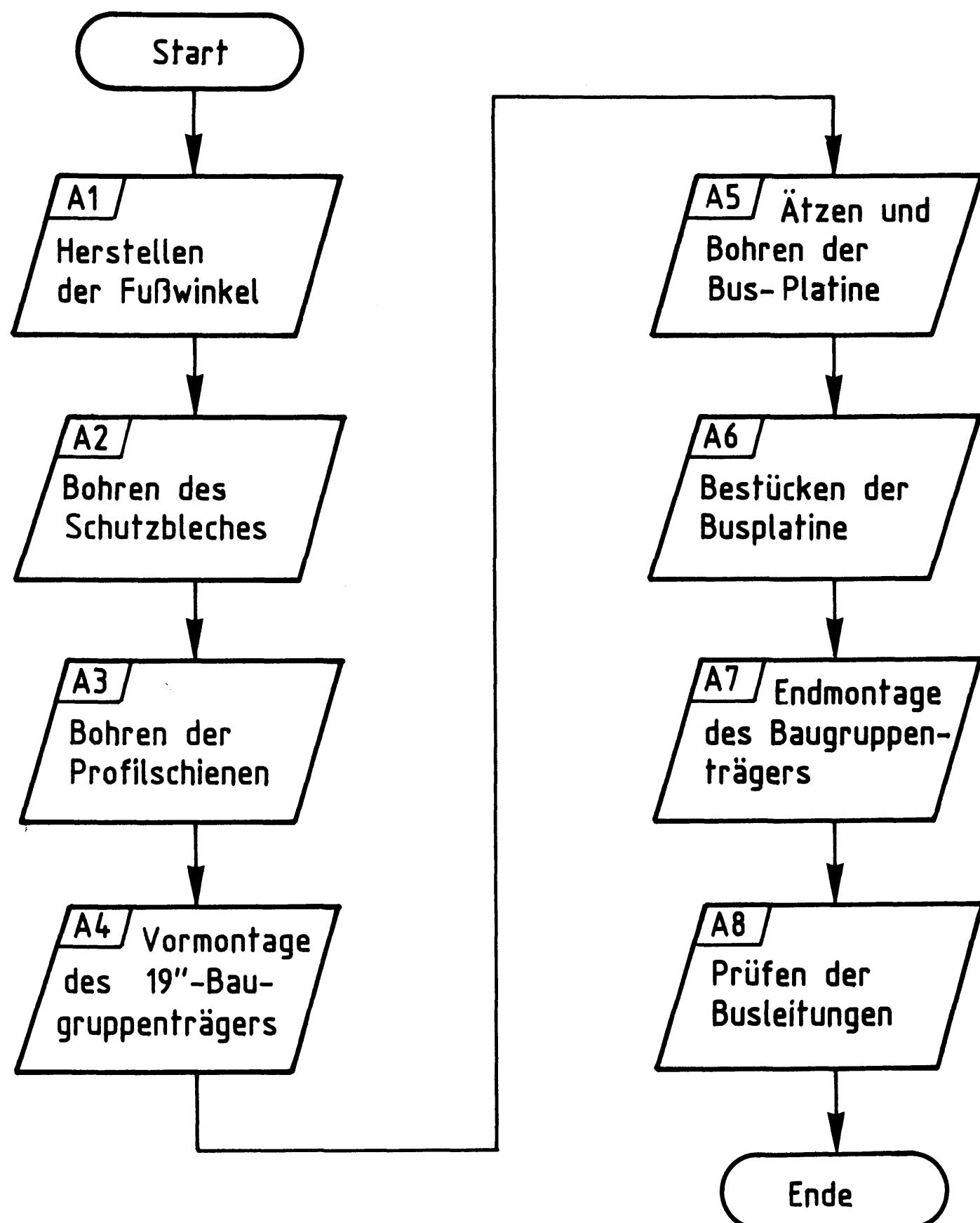
Baugruppenträger mit Busverdrahtung

---

Die 11 Steckplätze X1 bis X11 auf der Bus-Platine haben einen einheitlichen Abstand von 5 TE (Teileinheiten, 1 TE = 5,08 mm) und bieten damit 11 Baugruppen gleicher Breite Platz. Der Steckplatz X12 ist für die Baugruppe "Spannungsregelung (BFZ / MFA 1.2.)" und der Steckplatz X13 für den "Trafo-Einschub (BFZ / MFA 1.1.)" vorgesehen.

Die mit dem Rechteckimpuls gekennzeichnete Leitung führt vom Netzgerät aus schmale Rechteckimpulse im Abstand von 10 ms (100 Hz) auf die Bus-Platine. Von einem Lötstützpunkt aus können diese Impulse auf jede Busleitung verdrahtet werden. Diese Maßnahme ist für spätere Anwendungen gedacht.

## Baugruppenträger mit Busverdrahtung



## Baugruppenträger mit Busverdrahtung

Stckz.	Benennnung/Daten	Bemerkung
1	Bausatz 19"-Baugruppenträger nach DIN 41494, 84 TE für Karten bis 100x220 mm	z.B. Intermas 409-035031
2	Gewindesteife 84xM2,5	z.B. Intermas 409-032710
28	Führungshalter 1,6 mm / VZ 160	z.B. Intermas 409-029554
2	Abdeckblech 84 TE	z.B. Intermas 409-029357
12	Senkschraube M2,5x10 DIN 963	} für die beiden Abdeckbleche
12	Federscheibe A2,5 DIN 137	
12	Sechskantmutter M2,5 DIN 934	
1	Alu-Blech 350x126,5x2 mm	
2	Alu-Blech 151,5x50x2 mm	
6	6-kant-Distanzstück, beidseitig mit Innengewinde M4, 40 mm lang	
16	Zylinderschraube M4x6 DIN 84	
16	Federscheibe A4 DIN 137	
4	Senkschraube M4x12 DIN 963	
5	Sechskantmutter M4 DIN 934	
26	Zylinderschraube M2,5x6 DIN 84	
2	Gerätegriff, für 120 mm-Lochabstand Befestigungsgewinde M4	z.B. Intermas 409-040419
4	Gummifuß, 20 mm Ø, 10 mm hoch	
11	Federleiste, 64polig, DIN 41612 mit 13mm-Mini-Wrap Stiften	z.B. Erni STV-N-364a/c Nr. 9722.343.401
2	Federleiste, 11polig, DIN 41612 mit Steckanschlüssen 6,3x0,8 mm	z.B. Erni STV-N-311 Nr. 9722.243.246
16	Flachsteckhülse 6,3x0,8 mm, rt. isol.	mit Quetschanschluß 0,75 - 1,5 mm <sup>2</sup>
1	Leiterplatte ca. 290x95 mm Mat.: Epoxid-Glashartgewebe	Cu-kaschiert (35 um) u. mit Fotolack beschicht.
1	Filmvorlage zum Belichten der Leiterplatte, Nr. BFZ/MFA 0.1.	je nach Ätzverfahren Pos. - od. Neg.-Film
n.B.	Cu-Draht, Ø 1 mm, versilbert	
n.B.	Lötłack	
n.B.	Lötdraht	
n.B.	Verdrahtungsleitung, flex., 0,75 mm <sup>2</sup>	rt, bl, sw, gn, gng
n.B.	Plastik-Spray	
n.B.	Schleifpapier	z. Schleifen der gebohrten Leiterplatte

## Baugruppenträger mit Busverdrahtung

Stckz.	Benennung/Daten	Bemerkung
6	Streifen Leiterplattenmaterial ca. 10x100x1,5 mm	z. Unterlegen während der Montage der Feder- leisten; Reststücke
1	Zylinderschraube M4x12 DIN 84	
1	Federring B4 DIN 127	
1	Zahnscheibe A4,3 DIN 6797	
1	Lötringkabelschuh Ø 4,3 mm	0,5 - 1,5 mm <sup>2</sup>

Name:

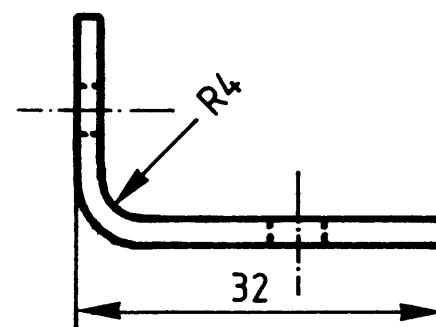
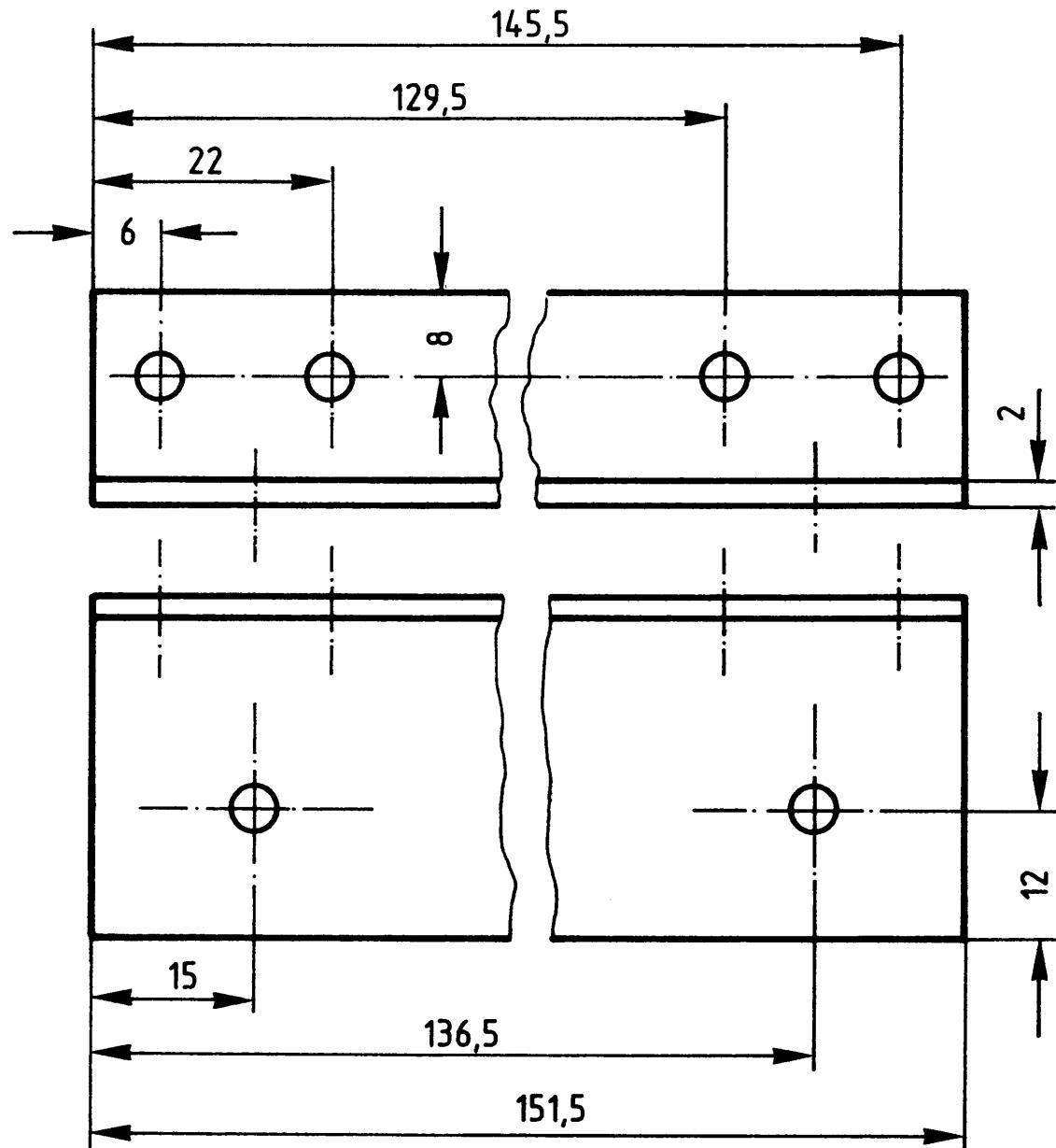
Datum:

## Baugruppenträger mit Busverdrahtung

Fertigen Sie nach den folgenden Zeichnungen die beiden Fußwinkel für den Baugruppenträger.

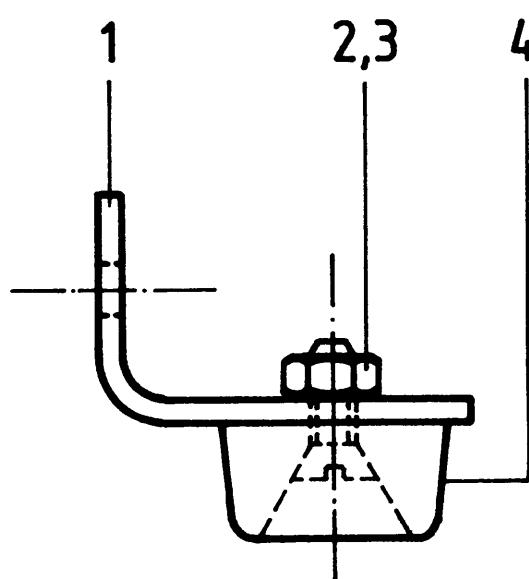
A1

## Fußwinkel

alle Bohrungen  $\phi 4,3\text{mm}$ 

Material: Alu, 151,5 x 50 x 2 mm

Schrauben Sie die Gummifüße an.



Pos.	Stckz.	Benennung
1	2	Fußwinkel
2	4	6k-Mutter M4 DIN 934
3	4	Senkschraube M4x12 DIN 963
4	4	Gummifuß, Ø 20 mm

→ A2

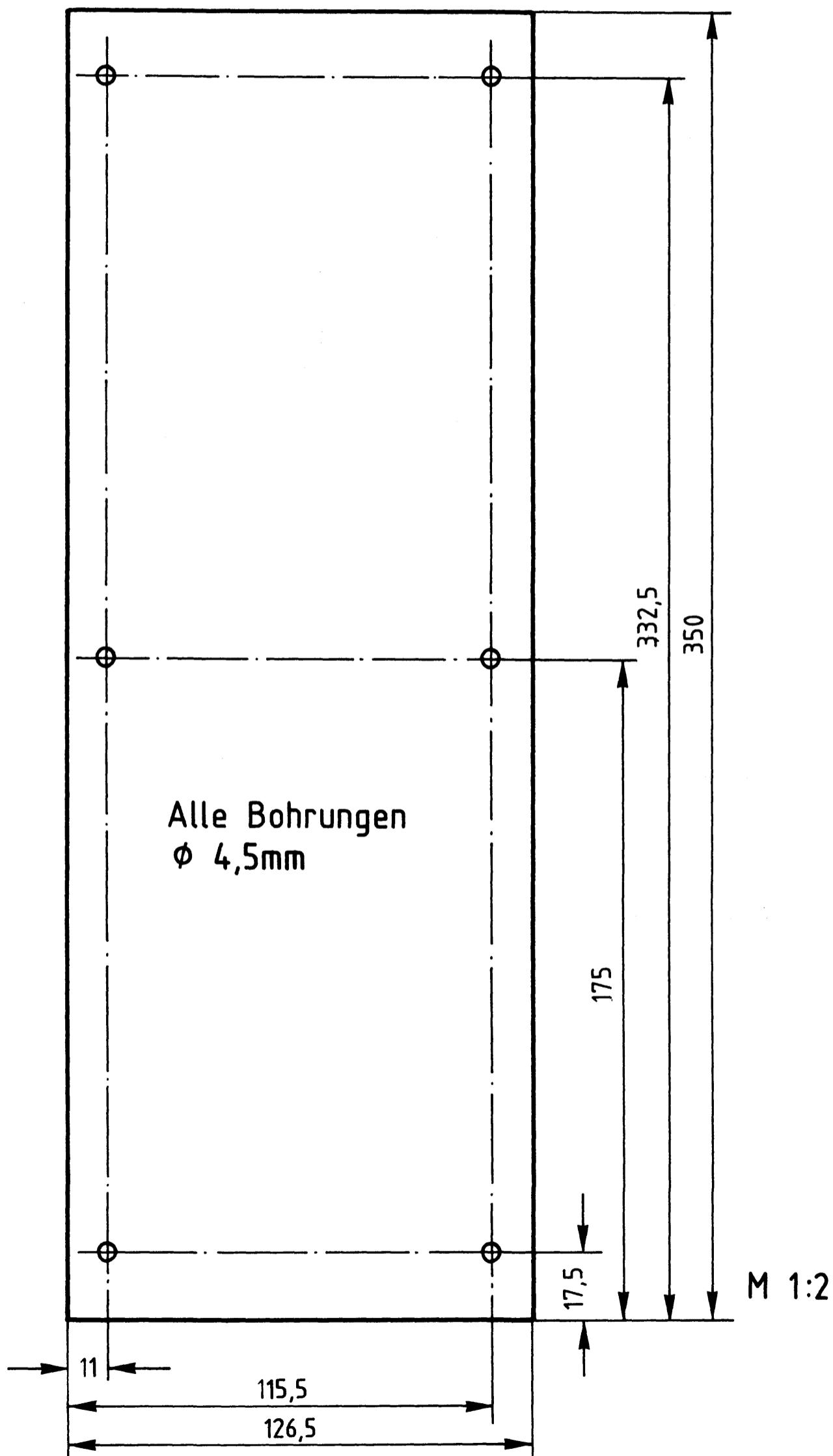
Name:

Baugruppenträger mit Busverdrahtung

Datum:

Bohren Sie nach dem Bohrplan das Schutzblech für den  
19"-Baugruppenträger.

A2



Material: Alu 2 mm dick

→ A3

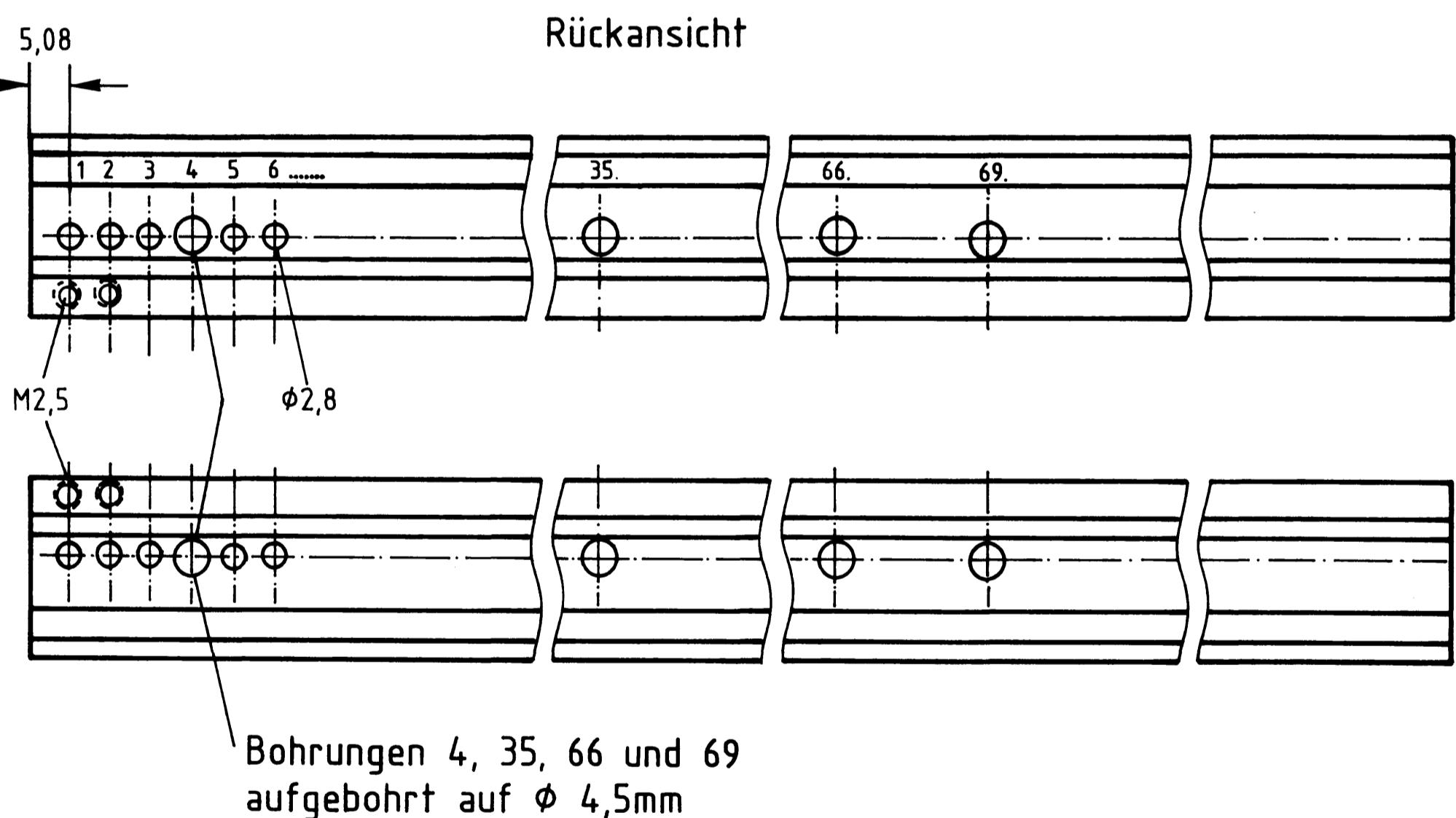
Name:

Baugruppenträger mit Busverdrahtung

Datum:

Das im Arbeitsschritt A 2 gefertigte Schutzblech wird später über sechs Abstandsbolzen mit M4-Innengewinde an der Rückseite des 19"-Baugruppenträgers befestigt. Bohren Sie zur Befestigung der Abstandsbolzen in den beiden hinteren Winkelschienen des Baugruppenträgers die im Bohrplan dargestellten Bohrungen auf (Es ist gleichgültig, ob Sie in den beiden Schienen die Bohrungen von links oder rechts beginnend auszählen). Eine der beiden Bohrungen 69 ist zum Anschluß des Schutzleiters vorgesehen.

A3



Material: hintere Profil-Winkelschienen  
aus dem 19"-Baugruppenträger-Bausatz

→ A4

Name:

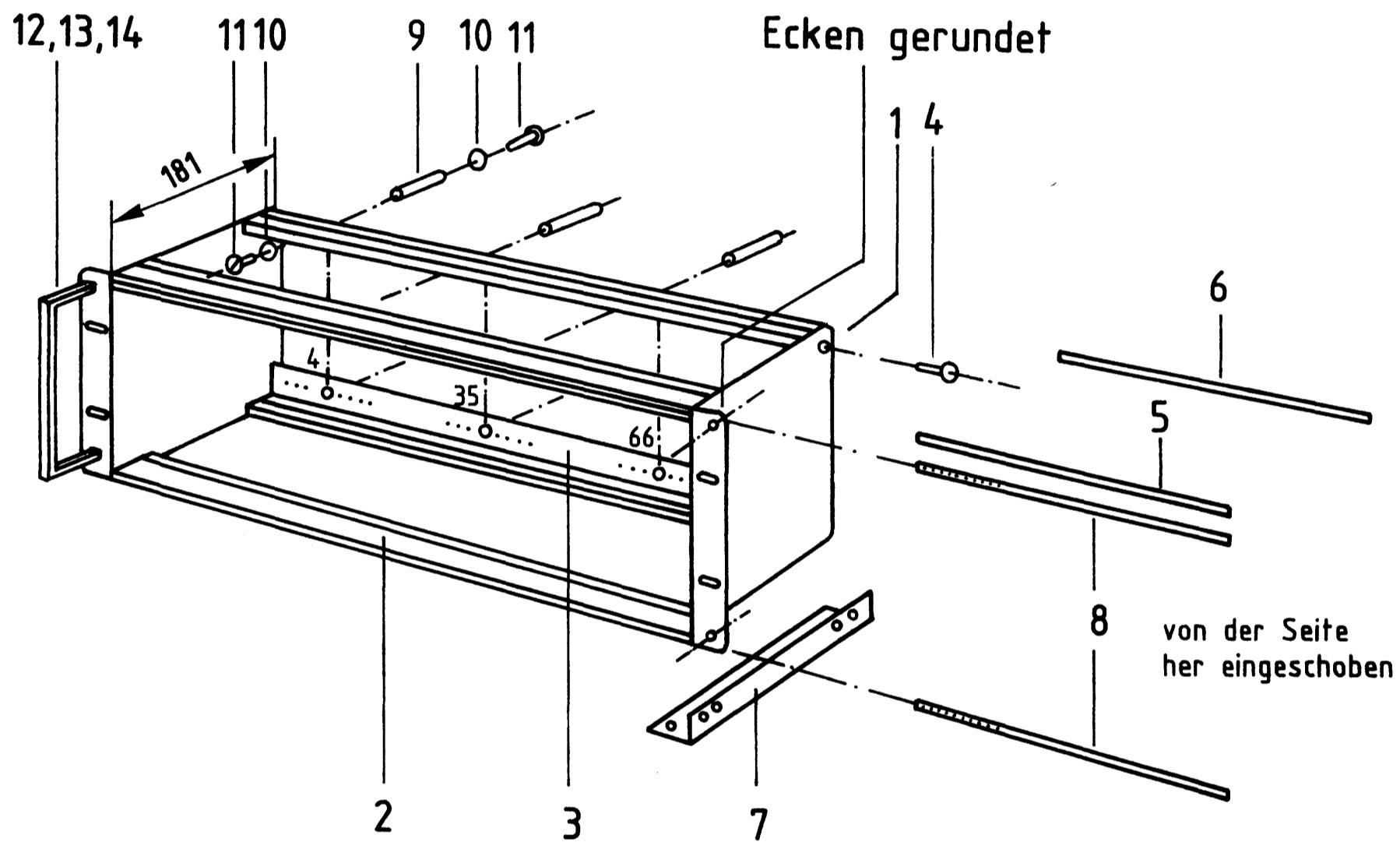
## Baugruppenträger mit Busverdrahtung

Datum:

Montieren Sie nach dem Montageplan und der Stückliste den  
19"-Baugruppenträger.

**A4.1**

## Montageplan



## Stückliste

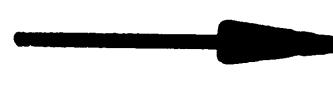
Pos.	Stckz.	Benennung/Daten	Bemerkung
1	2	Seitenteil	
2	2	Profilschiene vorn	
3	2	Profilschiene hinten	Beachten Sie die Lage der Bohrungen für die 6-kant-Distanzstücke
4	8	Sechskantschraube M4x16 DIN 84	Geh. z. 19"-Baugr.-Träger
5	1	Beschriftungsstreifen vorn, 1-84	kann auch entfallen
6	1	Beschriftungsstreifen hinten, 84-1	kann auch entfallen
7	2	Fußwinkel mit Gummifüßen	gefertigt nach A 1
8	2	Gewindesteife 84xM2,5	
9	6	6-kant-Distanzstück mit Innengew.	für hinteres Abdeckblech
10	12	Federscheibe A4 DIN 137	

Name:

Baugruppenträger mit Busverdrahtung

Datum:

Pos.	Stckz.	Benennung	Bemerkung	A4.2
11	12	Zylinderschraube M4x6 DIN 84	hintere Schrauben eingeschraubt	
12	2	Gerätegriff		
13	4	Zylinderschraube M4x6 DIN 84		
14	4	Federscheibe A4 DIN 137		

A5

Name: \_\_\_\_\_

Baugruppenträger mit Busverdrahtung

Datum: \_\_\_\_\_

Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

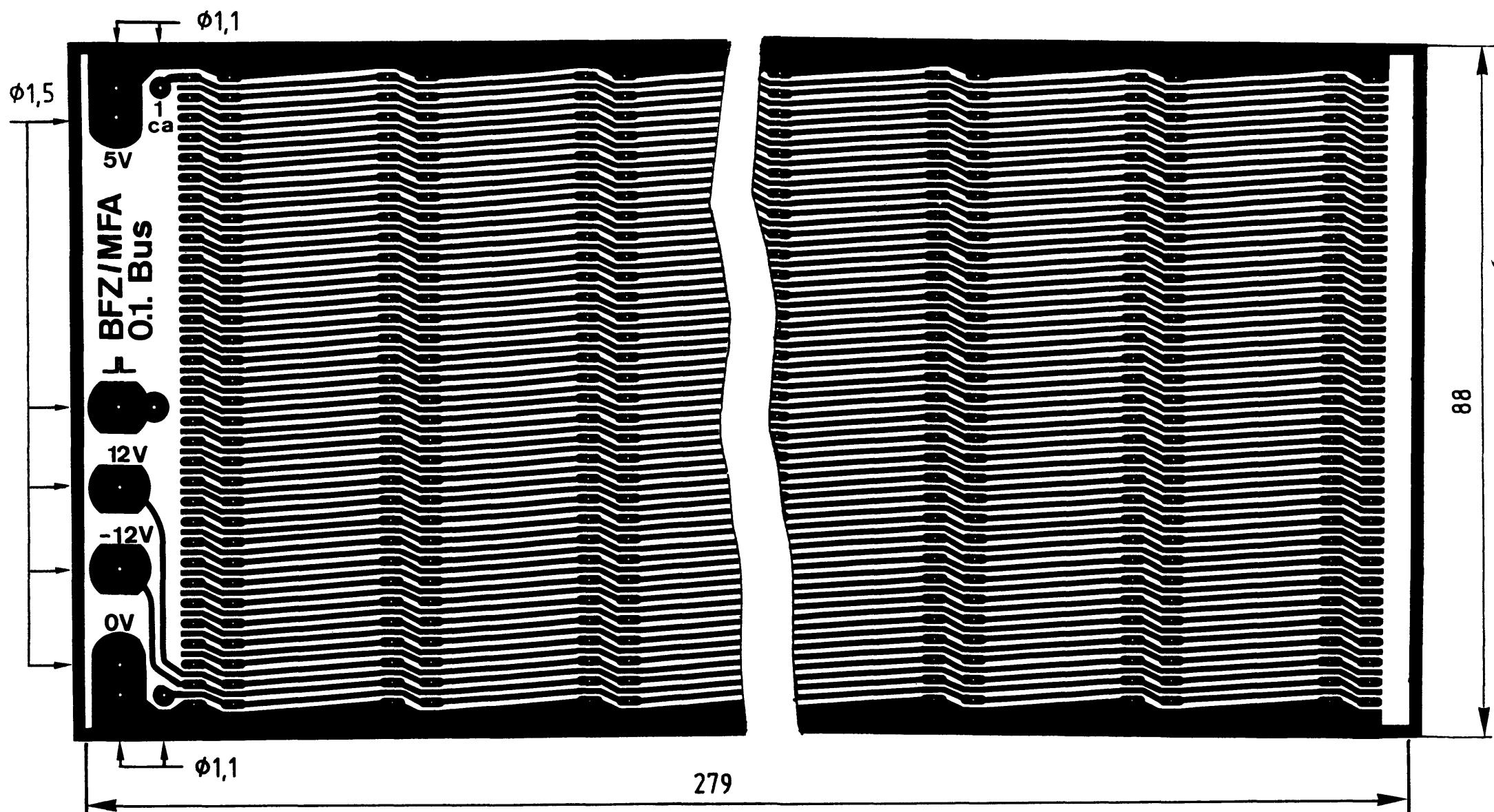
1. Belichten nach Filmvorlage BFZ / MFA 0.1.
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß zuschneiden

A5

Material: Epoxid-Glashartgewebe, 1,5 mm dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan (Darstellung nicht maßstäblich!). Nach dem Bohren sind alle Bohrungen sorgfältig mit Schleifpapier zu entgraten. Dann ist die Leiterplatte zu reinigen und mit Lötlack zu besprühen. Vorher sollten möglichst mit einer Lupe alle Bahnen auf Risse und Kurzschlüsse (Grat- und Schleifreste, Ätzfehler) untersucht werden. Fehler sind entsprechend zu beseitigen.

## Bohrplan



alle nicht bemaßten Bohrungen  $\phi$  0,9 mm  
benötigte Bohrer: 0,9 - 1,1 - 1,5 mm

A6

Name:

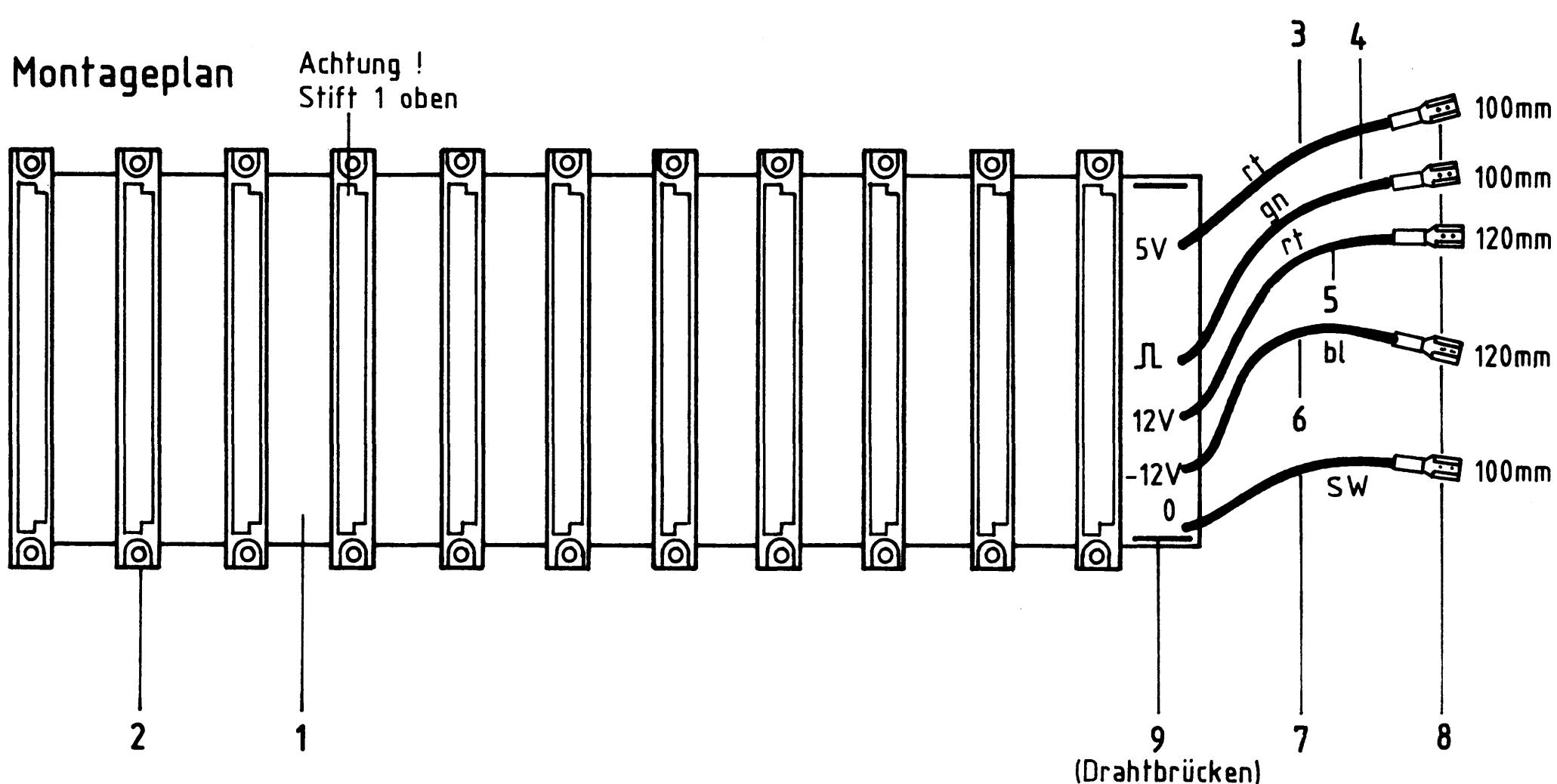
Baugruppenträger mit Busverdrahtung

Datum:

Löten Sie die Verbindungsleitungen an und stecken Sie dann die Federleisten in die dafür vorgesehenen Bohrungen. Die Federleisten dürfen noch nicht angelötet werden, weil durch das Einschrauben der Busplatine in den Baugruppenträger mechanische Spannungen auftreten, die Haarrisse in den Leiterbahnen erzeugen.

A6

## Montageplan

Achtung!  
Stift 1 oben

(Drahtbrücken)

## Stückliste

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Bus-Platine BFZ/MFA 0.1.	
2	11	Federleiste 64polig DIN 41612	nur eingesteckt, Pin 1 oben
3	1	Verdrahtungsleitung, 0,75 mm <sup>2</sup> , rt	100 mm lang
4	1	Verdrahtungsleitung, 0,75 mm <sup>2</sup> , gn	100 mm lang
5	1	Verdrahtungsleitung, 0,75 mm <sup>2</sup> , rt	120 mm lang
6	1	Verdrahtungsleitung, 0,75 mm <sup>2</sup> , bl	120 mm lang
7	1	Verdrahtungsleitung, 0,75 mm <sup>2</sup> , sw	100 mm lang
8	5	Flachsteckhülse 6,3x0,8 mm, rt	
9	2	Drahtbrücke, Cu, 1 mm Ø, versilbert	Länge angepaßt

A7

Name:

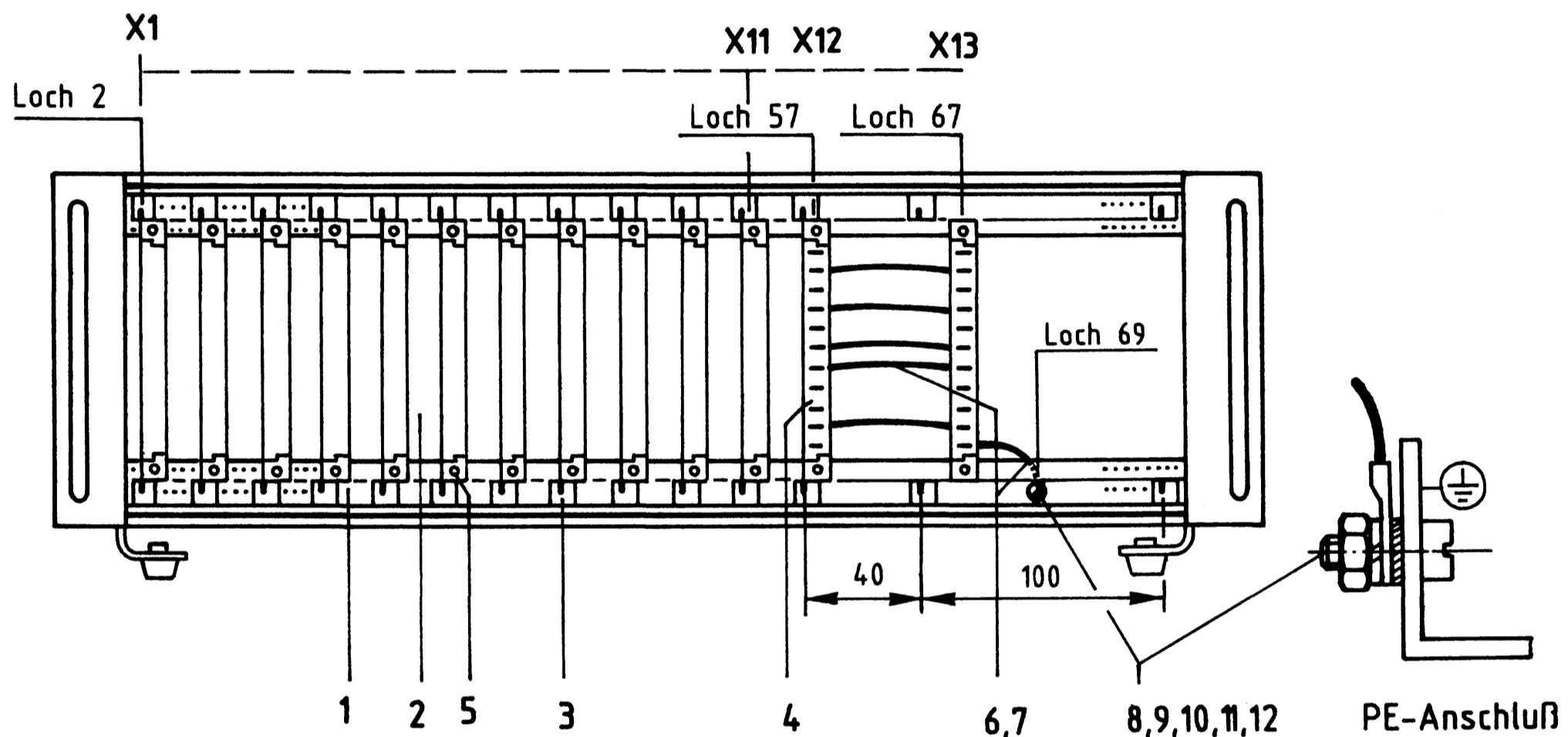
Baugruppenträger mit Busverdrahtung

Datum:

Setzen Sie die Busplatine in den Baugruppenträger ein und schrauben Sie zunächst alle Federleisten entsprechend dem folgenden Montageplan fest.

A7.1

## Montageplan



## Stückliste

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	19"-Baugruppenträger	fertig montiert
2	1	Busplatine	vormontiert
3	14	Satz Führungshalter	
4	2	Federleiste 11polig DIN 41612	
5	26	Zylinderschraube M2,5x6 DIN 84	
6	6	Verdrahtungsleitung 0,75 mm <sup>2</sup>	rt, b1, sw, gn, gng, Länge und Belegung siehe Verdrahtungsplan
7	11	Flachsteckhülse 6,3x0,8 mm, rt	
8	1	Lötringkabelschuh Ø 4,3 mm	
9	1	Zahnscheibe A 4,3 DIN 6797	
10	1	Zylinderschraube M4x12 DIN 84	PE - Anschluß
11	1	Federring B4 DIN 127	
12	1	Sechskantmutter M4 DIN 934	

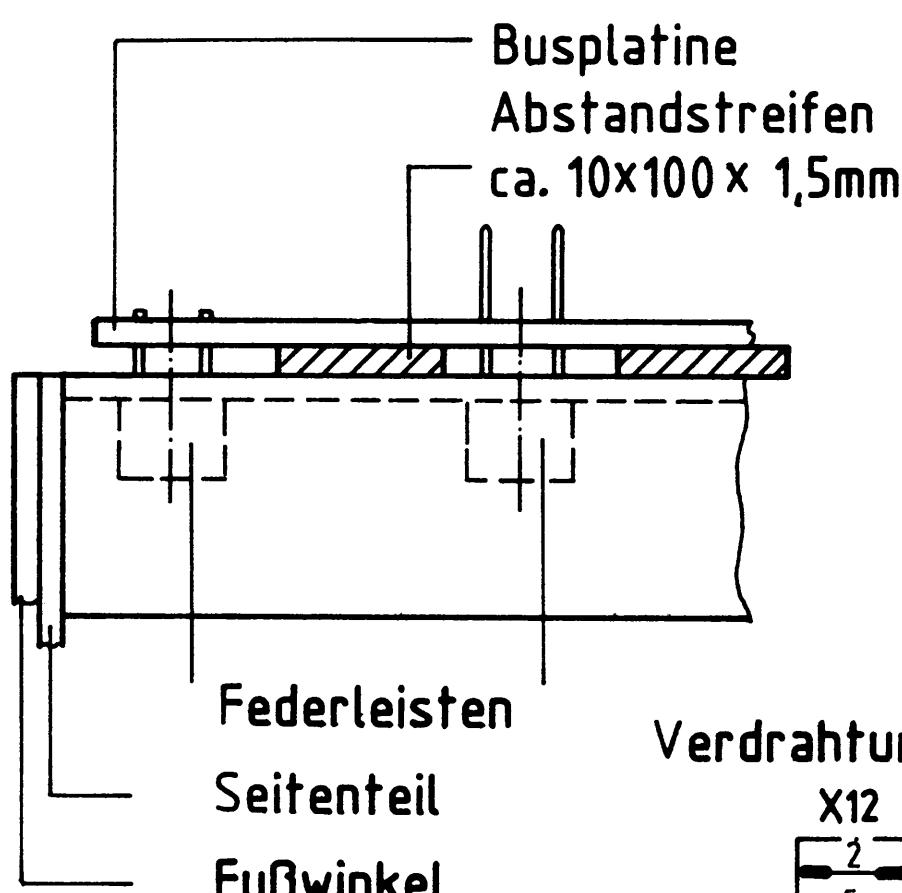
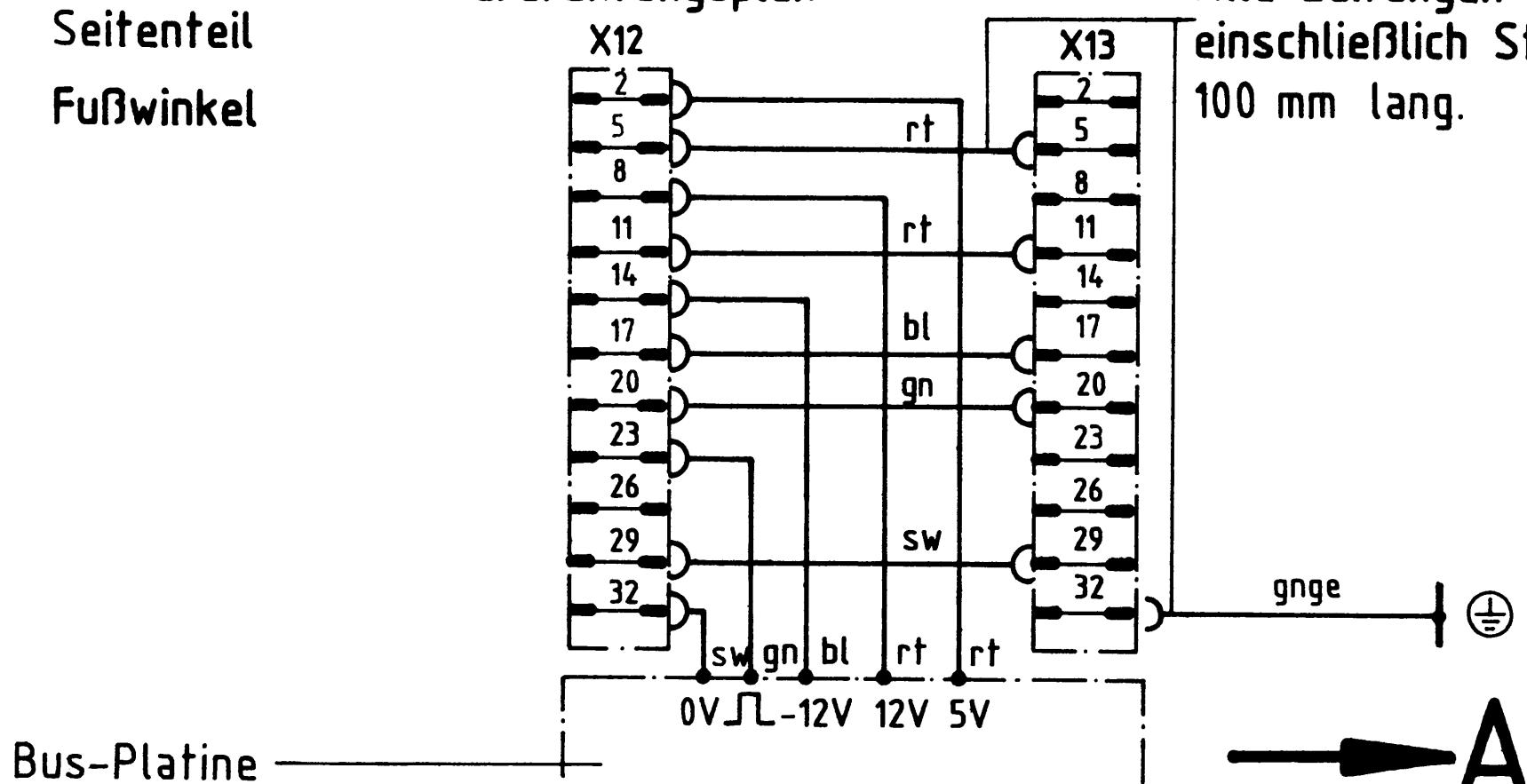
Name:

Baugruppenträger mit Busverdrahtung

Datum:

Bevor die Federleistenanschlußstifte mit der Busplatine verlötet werden können, muß diese exakt ausgerichtet werden. Dazu benötigen Sie einige Reststreifen Leiterplattenmaterial, die Sie entsprechend der folgenden Skizze während der Lötarbeiten zwischen Rahmen und Busplatine schieben sollten. Zum Löten ist es zweckmäßig, eine alte Lötkolbenspitze (siehe Skizze) vorzubereiten. Zur Vereinfachung der folgenden Lötarbeiten können die Anschlußstifte der Federleisten X1, X3 bis X9 und X11 soweit gekürzt werden, daß sie noch gut verlötbare sind. Die Stifte der Federleisten X2 und X10 dienen später als Steckplätze für eine Platine. Beim Löten ist darauf zu achten, daß an den Endbereich dieser Stifte kein Lötzinn gelangt.

A7.2

**Ausrichten der Busplatine****Vorbereiten der Lötkolbenspitze****Verdrahtungsplan**

→ A8

Name: \_\_\_\_\_

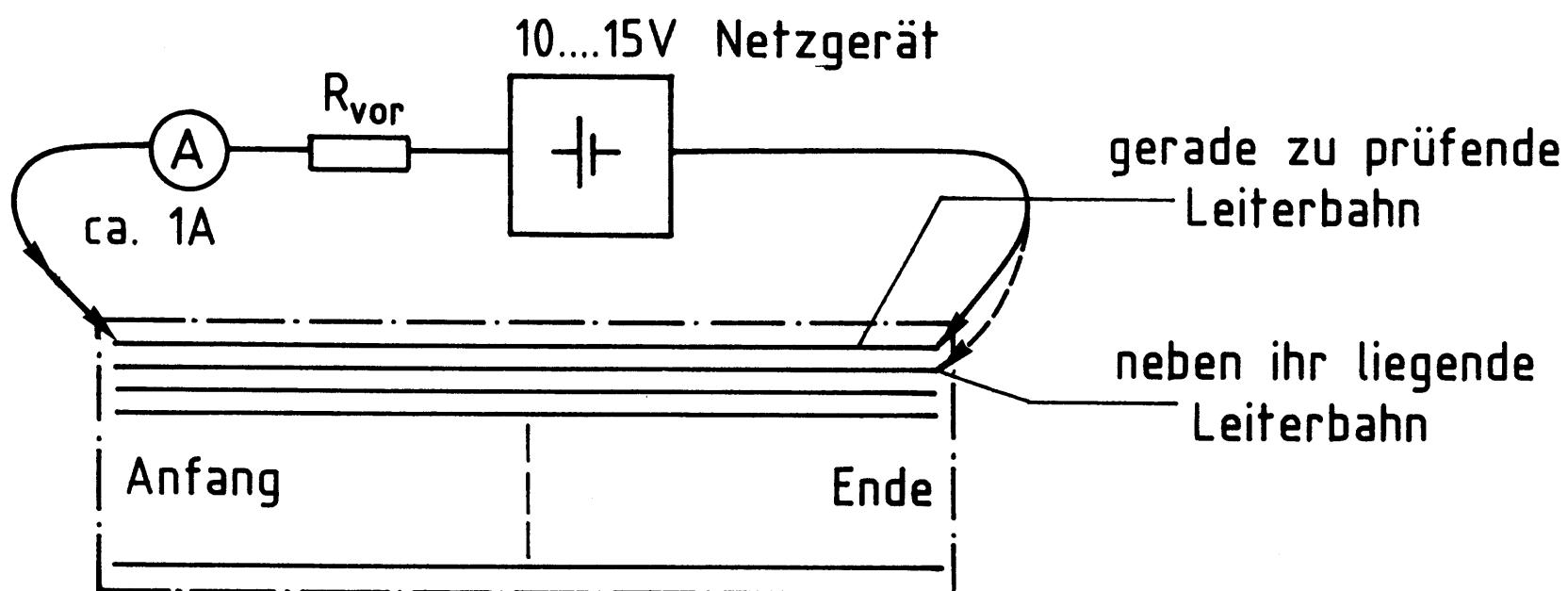
Datum: \_\_\_\_\_

## Baugruppenträger mit Busverdrahtung

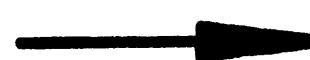
Prüfen Sie zunächst mit einer Lupe, ob alle Lötstellen ordnungsgemäß ausgeführt worden sind. Achten Sie dabei auch auf Kurzschlüsse zwischen den Leiterbahnen und auf Unterbrechungen.

**A8.1**

Bereiten Sie dann folgenden Meßaufbau vor.



Lassen Sie durch jede Leiterbahn einen Strom von ca. 1 A fließen. Prüfen Sie dabei mit dem Meßstift am Leiterbahnende, ob auch über die Leiterbahnen, die neben der gerade zu prüfenden liegen, ein Stromfluß zustande kommt. In solch einem Fall haben die Bahnen eine Verbindung, die nicht erlaubt ist. Der Fehler ist dann zu beseitigen.



Name:

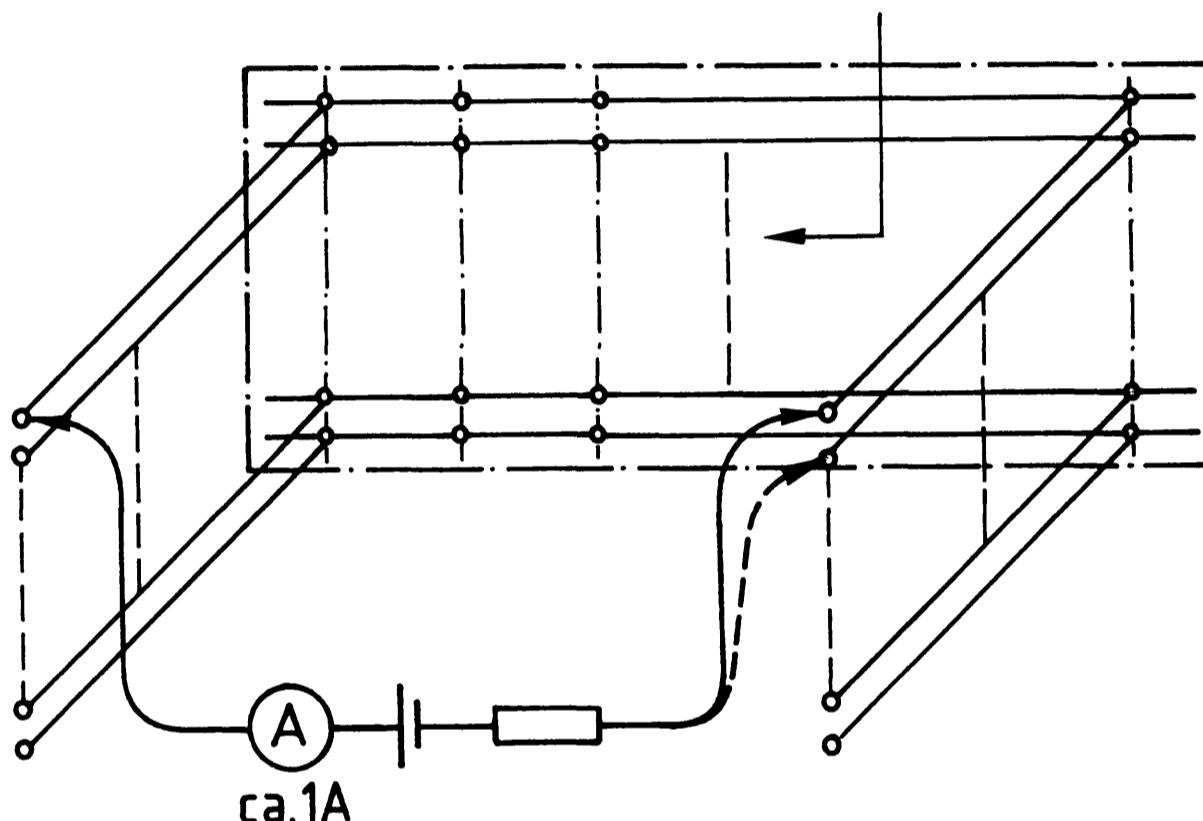
Baugruppenträger mit Busverdrahtung

Datum:

Wenn Sie außerdem noch jeden einzelnen Steckplatz überprüfen wollen, müssen Sie mit zwei 64poligen Adapterkarten nach dem gleichen Prinzip prüfen. Untenstehende Skizze zeigt das Vorgehen.

**A8.2**

Nach der Prüfung nächsten  
Steckplatz prüfen



Mit dem Anschrauben der Rückwand und der beiden Abdeckbleche (12 Senkschrauben M2,5x10, Federscheiben u. Muttern) ist die Übung beendet.

(

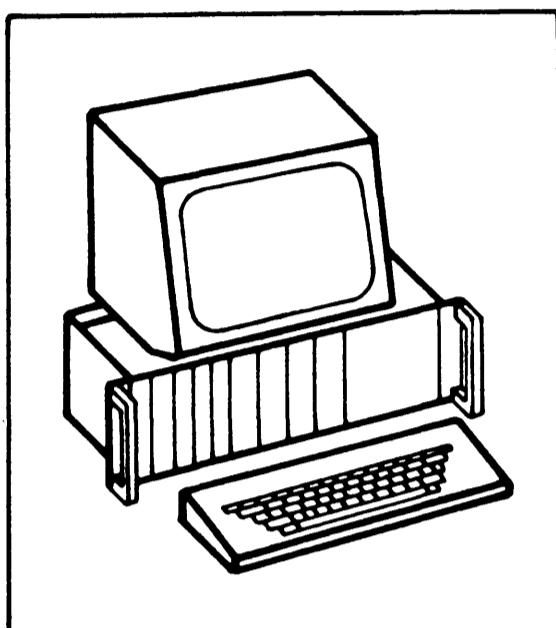
)

)

)

# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER-TECHNIK



Bus-Abschluß

BFZ/MFA 0.2.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---

(

)

)

)

## Bus-Abschluß

## 1. Grundsätzlicher Aufbau eines Bus-Systems

In Mikrocomputer-Systemen ist es üblich, alle Baugruppen untereinander über einen sogenannten Bus zu verbinden. Ein solcher Bus besteht aus einer mehr oder weniger großen Anzahl durchgehender Leitungen, die zu jeder Baugruppe (Prozessor, Speicher, Ein-Ausgabe-Geräte) und dort jeweils an die gleichen Anschlußstifte geführt sind. Bild 1 zeigt das Prinzip eines Busses mit fünf Leitungen.

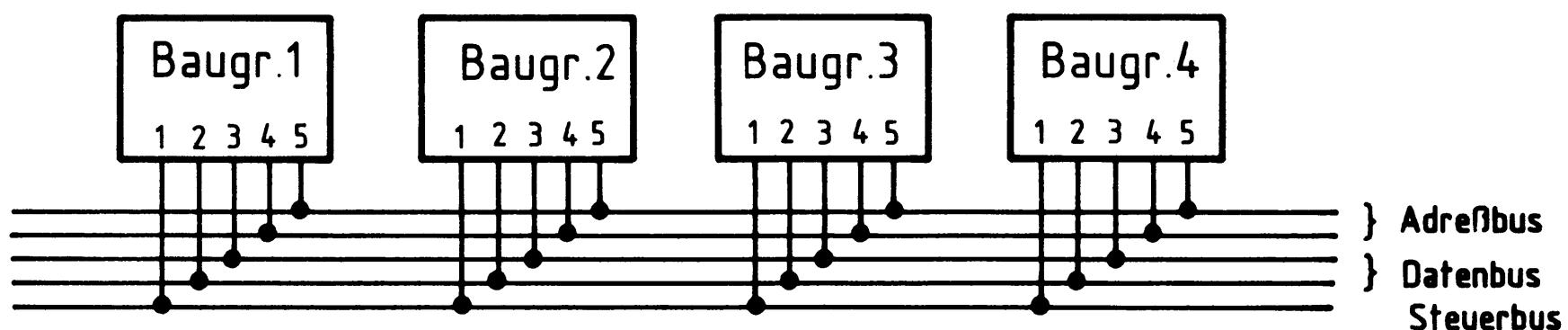


Bild 1: Beispiel für einen Bus mit fünf Leitungen

Über diese Bus-Leitungen werden neben der Spannungsversorgung für alle Baugruppen Adreßsignale, Datensignale und Steuersignale übertragen. Oft unterscheidet man daher noch zwischen Adreßbus, Datenbus und Steuerbus. Alle Leitungen zusammen bezeichnet man als System-Bus.

## 2. Bus-Abschluß

Bild 2 zeigt den Stromlaufplan des Bus-Abschlusses, der im "Mikrocomputer-Baugruppensystem" verwendet wird.

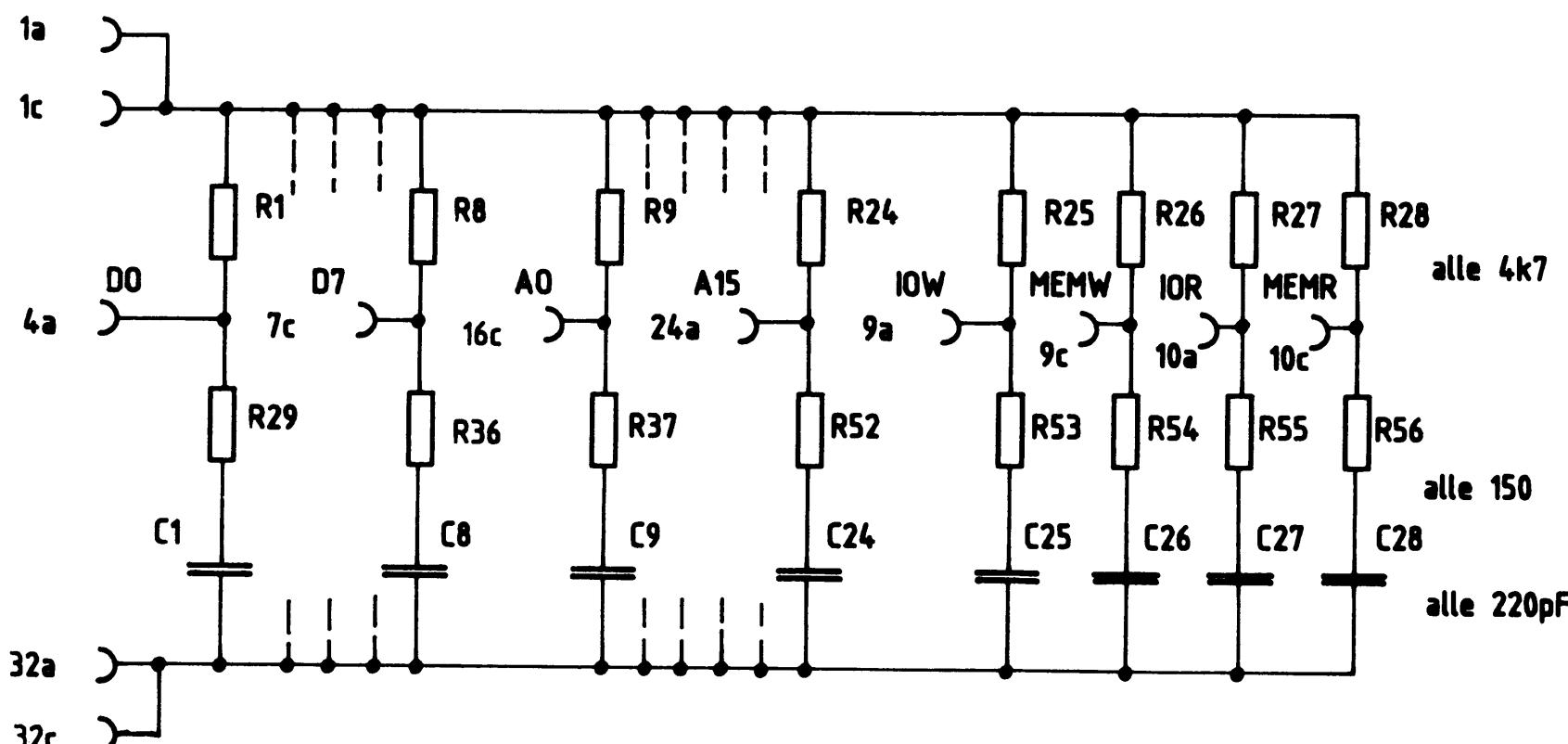


Bild 2: Stromlaufplan Bus- Abschluß

## Bus-Abschluß

Dieser Bus-Abschluß ist so konstruiert, daß er mit einem Stecker auf die eigentliche Bus-Leiterplatte, die sich in einem 19"-Einschubrahmen befindet, aufgesteckt werden kann.

Über die Anschlüsse 1ac bzw. 32ac erhält der Bus-Abschluß dann die Versorgungsspannung von 5 V und über die in Bild 2 dargestellten mittleren Anschlüsse wird er mit den Daten-, Adreß- und Steuerleitungen verbunden. Für jede dieser Leitungen ergibt sich dann bei aufgestecktem Bus-Abschluß die in Bild 3 dargestellte Schaltung.

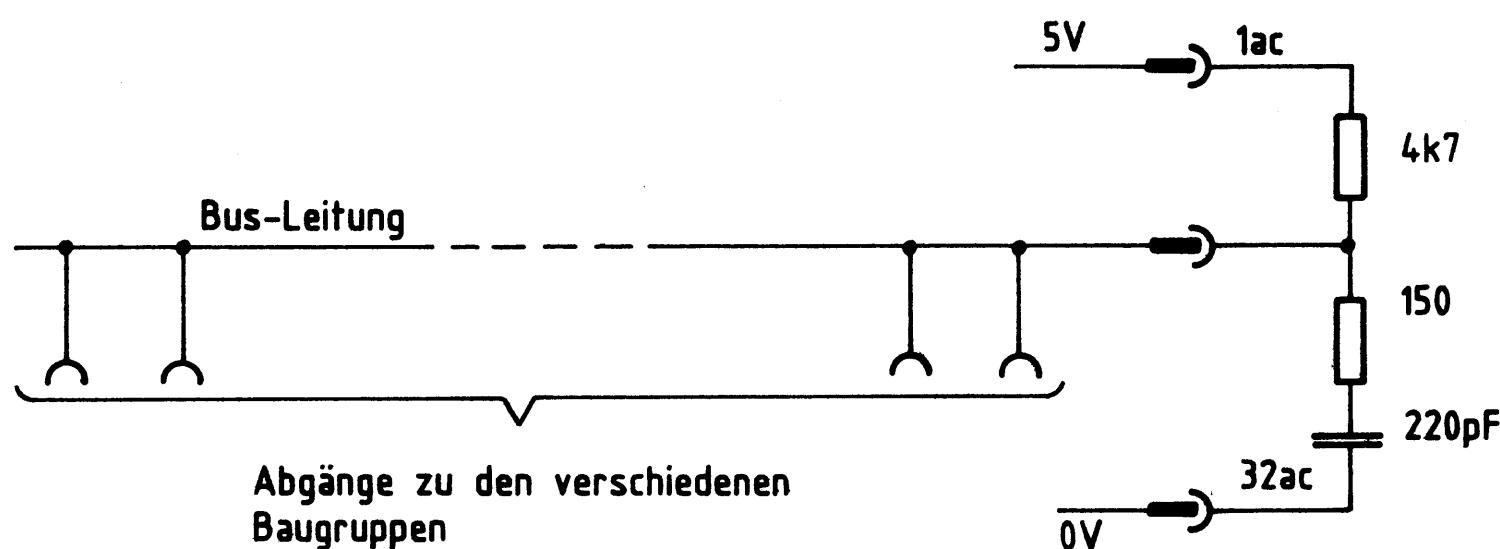


Bild 3: Verbindung des Busses mit dem Bus-Abschluß am Beispiel einer Bus-Leitung

## 2.1. Die Wirkung der $4,7\text{-k}\Omega$ -Widerstände

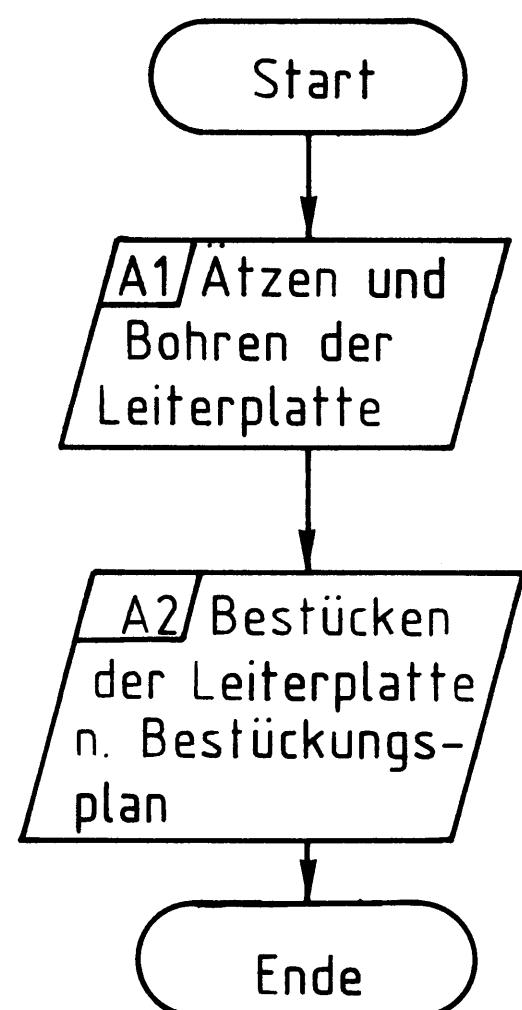
Die  $4,7\text{-k}\Omega$ -Widerstände sorgen dafür, daß alle Bus-Leitungen (Adreß-, Daten- und Steuerbus) ein definiertes Potential von 5 V führen, und zwar dann, wenn die Baugruppen an den Abgängen des Busses (siehe Bild 3) von den Bus-Leitungen abgetrennt sind (Tri-State-Zustand hochohmig).

Bus-Abschluß

---

**2.2. Die Wirkung der Widerstands-Kondensator-Reihenschaltung ( $150\Omega$  -  $220\text{ pF}$ )**

Jedes elektrische Signal benötigt zum Durchlaufen einer Leitung oder einer geätzten Leiterbahn eine bestimmte Zeit, die Laufzeit. Solche Laufzeiten machen sich immer dann störend bemerkbar, wenn schnelle Signalwechsel stattfinden. Besonders in der Mikrocomputer-Technik kommen aber - bedingt durch die Arbeitsweise des Computers - schnelle Signalwechsel sehr häufig vor. Als Folge solcher Störungen können Spannungsüberhöhungen auf der Leitung auftreten, die im Wesentlichen von den konstruktiven Abmessungen der Leitung (Induktivität, Kapazität) - sie werden durch den Wellenwiderstand der Leitung erfaßt - und vom Lastwiderstand am Ende der Leitung abhängen. Belastet man das Leitungsende mit einem Widerstand, der an die Eigenschaften der Leitung angepaßt ist, so treten keine Spannungsüberhöhungen auf. Der Belastungswiderstand muß dazu den Ohmwert des Wellenwiderstandes der Leitung besitzen oder in seiner Nähe liegen. Damit in diesem Widerstand nicht dauernd Leistung verbraucht wird, sondern nur bei schnellen Signalwechseln (Schaltflanken), wird er mit einem Kondensator in Reihe geschaltet. Wenn sich die Signalspannung nicht ändert, ist der Widerstand von der Leitung abgeschaltet.



## Bus-Abschluß

Stckz.	Benennung/Daten	Bemerkung
28	Widerstand 150Ω	alle Widerstände
28	Widerstand 4,7 kΩ	± 5 % Tol. / 0,33 W
28	Keramik-Kondensator 220 pF	RM 2,5 mm
1	Federleiste 64polig, DIN 41612 mit Mini-Wrap-Pfosten, 13 mm lg.	z.B. Erni STV-N-364a/c Nr. 9722.343.401
1	Leiterplatte ca. 50x90 mm Mat.: Epoxid-Glashartgewebe Hgw 2372	Cu-kaschiert (35 um) und mit Fotolack besch.
1	Filmvorlage zum Belichten der Leiterplatte, Nr. BFZ/MFA 0.2.	je nach Ätzverfahren Positiv- oder Negativ-Film
n.B.	Lötłack	
n.B.	Lötdraht	
n.B.	Plastik-Spray	

Name:

Datum:

Bus-Abschluß

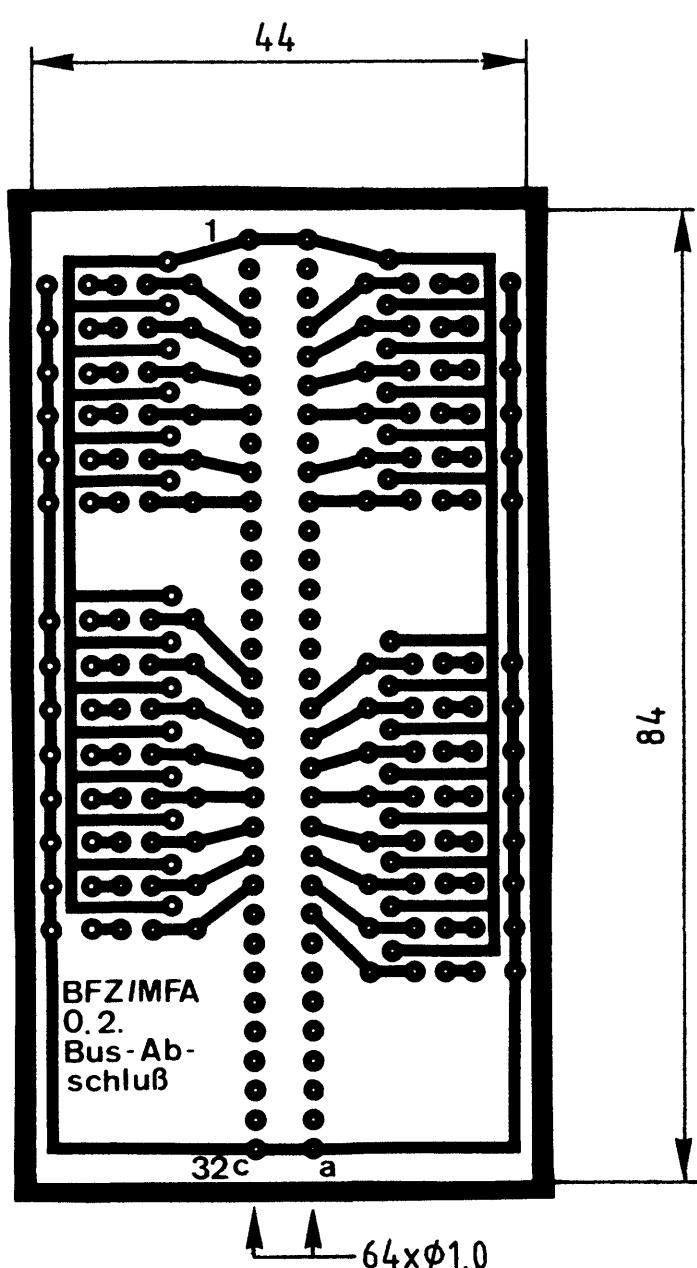
Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlage BFZ/MFA 0.2.
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß zuschneiden

Material: Epoxid-Glashartgewebe 1,5 mm dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan. Nach dem Bohren ist die Leiterplatte zu reinigen und mit Lötlack zu besprühen.

### Bohrplan



alle nicht bemaßten Bohrungen  $\varnothing 0,8$  mm  
benötigte Bohrer: 0,8 - 1,0 mm

→ A2

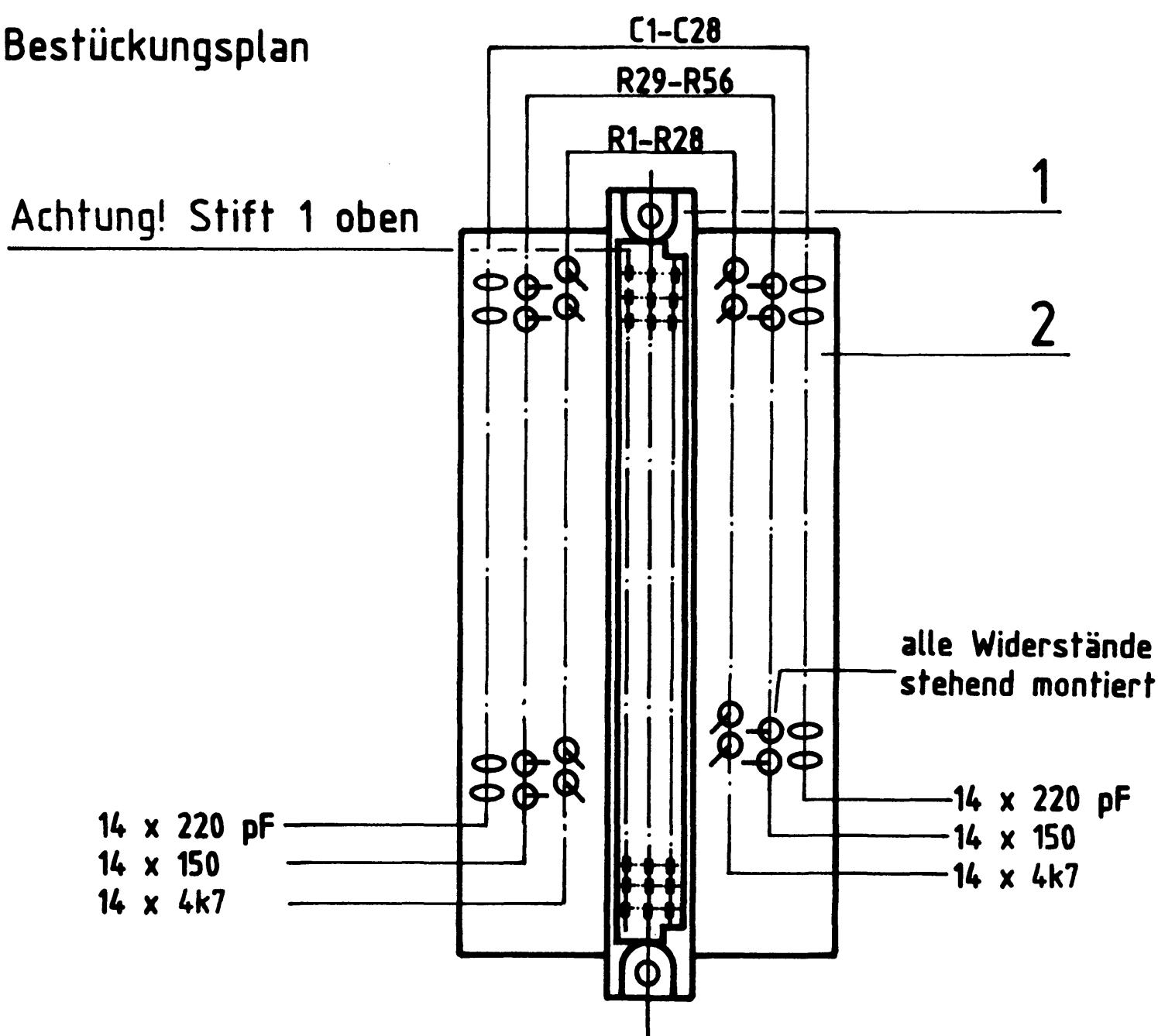
Name:

Bus-Abschluß

Datum:

A2.1

Bestücken Sie die Leiterplatte nach dem Bestückungsplan, der Stückliste und der Bauteilliste. Nach dem Bestücken sind eventuell vorhandene Kurzschlüsse durch Lötspitzer zu beseitigen. Anschließend sollte die Leiterbahnseite mit Plastik-Spray besprüht werden.

**Bestückungsplan****Stückliste**

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Federleiste 64polig, DIN 41612	zu lange Stiftenden gekürzt
2	1	Leiterplatte BFZ/MFA 0.2.	
-	n.B.	Plastik-Spray	



---

Name:

Bus-Abschluß

---

Datum:

Bauteilliste

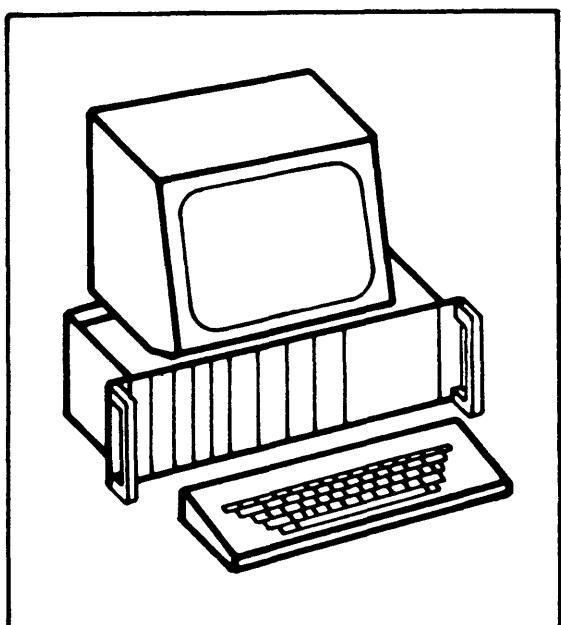
**A2.2**

Kennz.	Benennung/Daten	Bemerkung
R1-R28	Widerstand 4,7 kΩ	28 Stück
R29-R56	Widerstand 150Ω	28 Stück
C1-C28	Keramik-Kondensator 220 pF	28 Stück

Damit ist die Übung beendet.

# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER-TECHNIK



Trafo-Einschub

BFZ/MFA 1.1.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---

(

)

)

)

## Trafo-Einschub

## 1. Aufbau des Mikrocomputer-Netzteils

Das Netzteil besteht aus den beiden Baugruppen Trafo-Einschub und Spannungsregelung (BFZ/MFA 1.2.). In der Baugruppe Spannungsregelung werden die vom Trafo-Einschub gelieferten Gleichspannungen auf die System-Betriebsspannungen 5 V, 12 V und -12 V geregelt. Weiterhin enthält diese Baugruppe einen Überspannungsschutz für die 5 V - Betriebsspannung und einen Schaltungsteil, der für spätere Übungen und Anwendungen schmale Rechteckimpulse mit einer Pulsfolgefrequenz von 100 Hz liefert.

## 2. Stromlaufplan des Trafo-Einschubs

Bild 1 zeigt den Stromlaufplan des Trafo-Einschubs. Benutzen Sie diesen Plan auch während der Bauphase und bei den Inbetriebnahme-Messungen.

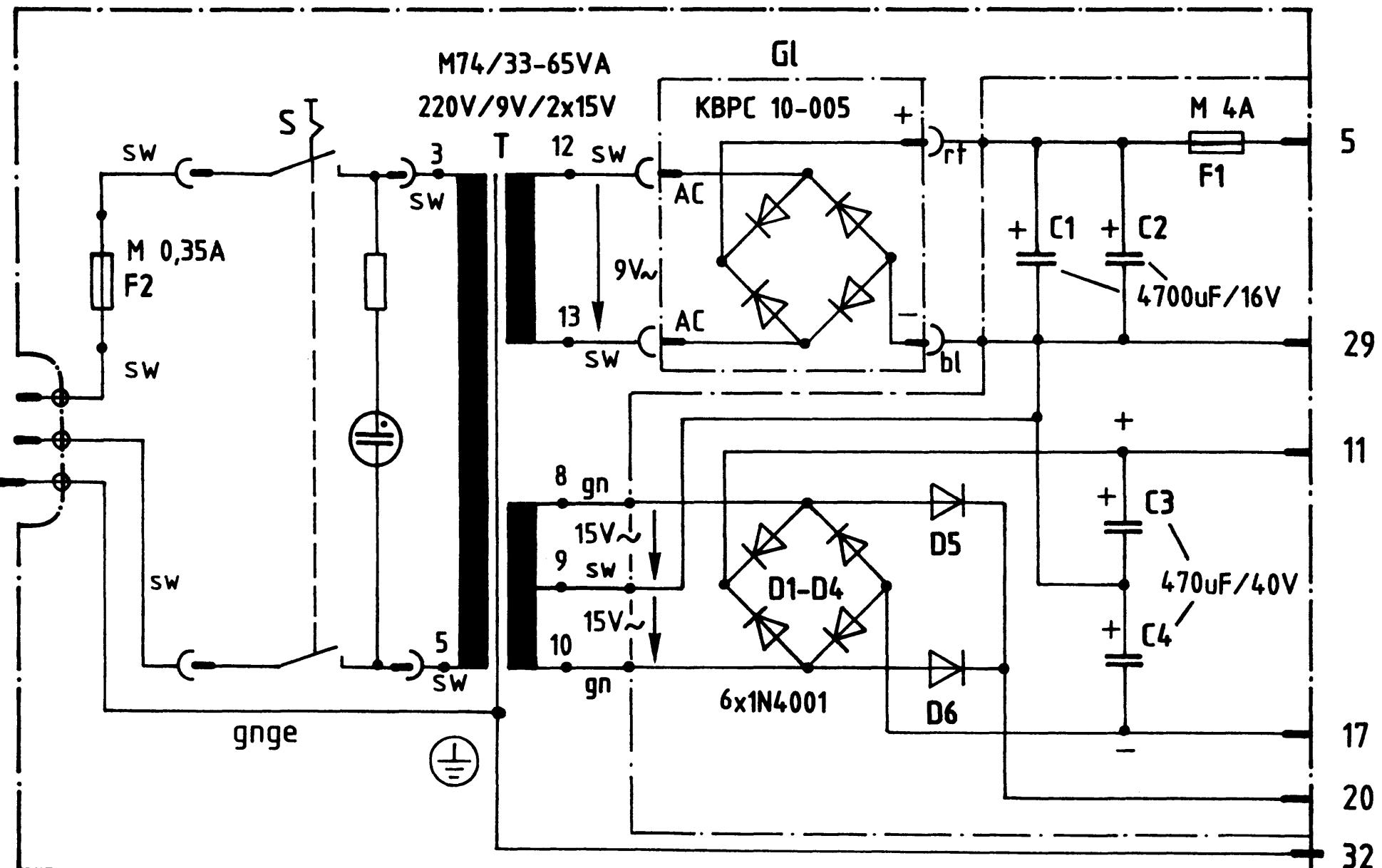


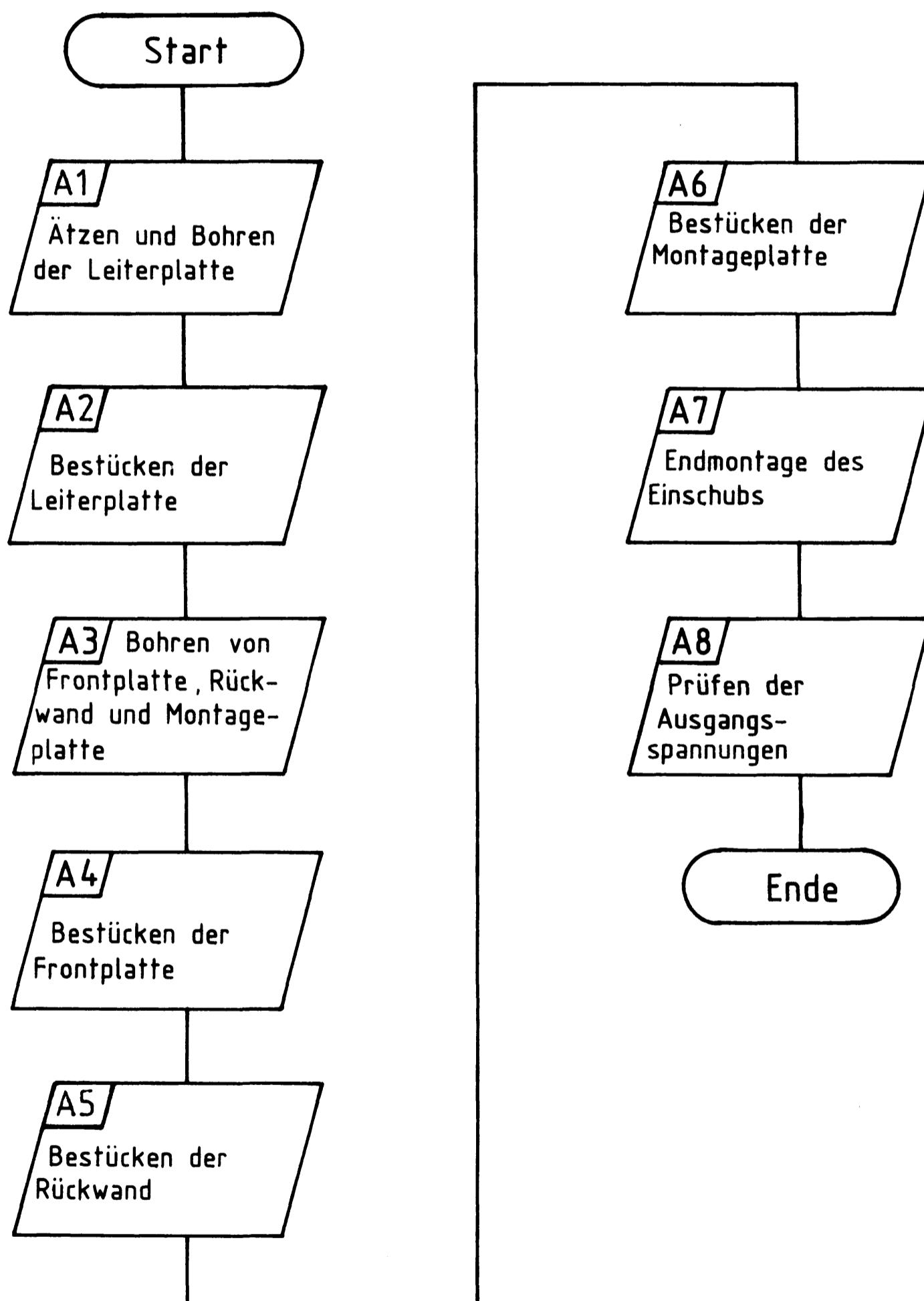
Bild 1: Stromlaufplan Trafo- Einschub

## Trafo-Einschub

Die Netzspannung von 220 V wird dem Transistor T über einen Europastecker, die Schmelzsicherung F2 und den Schalter S zugeführt. Auf der Sekundärseite des Transformators befinden sich zwei getrennte Wicklungen, die eine liefert ca. 9 V (bei Nennlast) Wechselspannung und die andere zwei mal 15 V mit Mittelanzapfung. Die 9 V-Wechselspannung wird in dem Brückengleichrichter GL gleichgerichtet und anschließend mit den Kondensatoren C1 u. C2 geglättet. Die Spannung an diesen Kondensatoren beträgt etwa 10 V bei Nennlast. Sie wird über die Schmelzsicherung F1 und die Messerleisten-Stifte 5 u. 29 der Baugruppe Spannungsregelung (BFZ/MFA 1.2.) zugeführt. In der Spannungsregelung sorgt ein Überspannungsschutz dafür, daß in einem Fehlerfall diese beiden Stifte kurzgeschlossen werden, was zum Durchschmelzen der Sicherung F1 führt.

Die beiden 15 V-Wechselspannungen werden den Gleichrichtern D1 - D4 zugeführt und dort so gleichgerichtet, daß gegen die Mittelanzapfung der Wicklung gemessen, zwei Gleichspannungen mit unterschiedlicher Polarität entstehen. Die positive Gleichspannung wird vom Kondensator C3, die negative von C4 geglättet. Beide Spannungen stehen zwischen den Stiften 11 und 29 (positiv) bzw. 17 und 29 (negativ) zur Verfügung. Die Höhe dieser Spannungen beträgt etwa  $\pm 19$  V. Die beiden Dioden D5 und D6 liefern eine gleichgerichtete, lückende (also nicht geglättete) Gleichspannung, die für die Erzeugung schmaler Rechteckimpulse in der Nähe der Netz-Nulldurchgänge benötigt wird. Die Höhe dieser Spannung, meßbar zwischen den Stiften 20 u. 29, beträgt ca. 15 V. Sämtliche Bauelemente sind so ausgelegt, daß das Mikrocomputer-Netzteil (Trafo-Einschub und Spannungsregelung) im Bereich zwischen 198 V bis 242 V Netzzspannung (220 V  $\pm 10\%$ ) funktionstüchtig ist.

## Trafo-Einschub



## Trafo-Einschub

Stckz.	Benennung/Daten	Bemerkung
1	Bausatz Kassette BS-L3-21-160	z.B. Intermas 409-039814
1	Messerleistenhalter-Paar (Winkel oben und unten)	z.B. Intermas 409-042005
1	Messerleiste 11polig DIN 41612	Erni STV-P-311 Nr. 9722.233.230
1	Alu-Blech 165x100x2 mm	
1	Leiterplatte ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	Cu-kaschiert (35 um) u. mit Fotolack beschichtet
1	Filmvorlage BFZ/MFA 1.1. zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- od. Neg.-Film
1	Leuchtwippschalter 2polig mit Steck- zungen-Anschlüssen, Einbauöffnung 11x30 mm	Fa. Marquardt Nr. 1640.0101
1	Sicherungshalter, Einbau Ø 14 mm für Schmelzeinsätze 5x20 mm	Fa. Wickmann Nr. 19466
1	Schraubkappe zum Sich.-Halter	Fa. Wickmann Nr. 19585
1	Schmelzeinsatz 5x20 mm, M 0,35 A	
1	Europa-Einbaustecker mit Metallschutz- kragen u. Schraubanschluß	Typ 6052-2
1	Sicherungshalter für Platineneinbau u. Sich. 5x20 mm	RM 22...22,5
1	Schmelzeinsatz 5x20 mm, M 4 A	
2	Elektrolytkondensator 470 uF/40 V	
2	Elektrolytkondensator 4700 uF/16 V	
6	Si-Diode 1 A / 100 V	z.B. ITT, 1N 4001
1	Si-Gleichrichter in Brückenschaltung 35 V/2,5 A (oh. Kühlung)	in quadratischem Metallge- häuse mit Steckzungen 6,3x0,8 mm Typ KBPC-10-005; GI oder SKB 25/01; Semikron
1	Transformator 65 VA 220V / 9V, 5 A / 2x15 V, 0,5 A, Kern M74/33 ohne Fußwinkel, mit Zweikammer- wickelkörper	+)
4	6-kant-Distanzstück, 15 mm lang beid. mit Innengew. M4, SW 8 mm	
4	Zylinderschraube M4x10 DIN 84	
1	Zylinderschraube M4x20 DIN 84	
10	Scheibe 4,3 DIN 125	
5	Federscheibe A4 DIN 137	

## Trafo-Einschub

Stckz.	Benennung/Daten	Bemerkung
2	Lötringkabelschuh Ø 4,3 mm	0,5 - 1,5 mm <sup>2</sup> , PE
1	Zahnscheibe A 4,3 DIN 6797	PE-Anschluß
2	Senkschraube M3x6 DIN 963	
2	Federring B3 DIN 127	
2	Sechskantmutter M3 DIN 934	
1	Sechskantmutter M4 DIN 934	
2	Zylinderschraube M2,5x6 DIN 84	
4	Federscheibe A 2,7 DIN 137	
2	Sechskantmutter M2,5 DIN 439	
2	Zylinderschraube M2,5x12 DIN 84	
9	Flachsteckhülse 6,3x0,8 mm, isol. rt	0,75 - 1,5 mm <sup>2</sup> Quetschanschl.
1	Kabelbinder TY-523 M	Thomas & Betts
n.B.	Lötdraht	
n.B.	Schaltlitze 0,75 mm <sup>2</sup> , sw, rt, bl, gn	
n.B.	Schaltlitze 1,5 mm <sup>2</sup> , gnge	PE
n.B.	Reinigungsmittel	z. Entfetten der Bleche
n.B.	Beschriftungsmaterial (Tusche oder Abreibebuchstaben)	z. Beschriften der Frontplatte
n.B.	Klarlack-Spray	
n.B.	Aderendhülse, Ø 1,6 mm, L 6 mm	bis 0,75 mm <sup>2</sup>
n.B.	Aderendhülse, Ø 2,2 mm, L 7 mm	bis 1,5 mm <sup>2</sup>
2,5 m	komplette Schutzkontaktzuleitung, bestehend aus Schukowinkelstecker und Europa-Kaltgerätesteckdose, grau	

+) Der Transformator ist eine Sonderanfertigung für diesen Einschub.

Er ist unter der BV-Nr. 74018 bei

Firma Robert Merkelbach GmbH & Co. KG  
 Maxstr. 75  
 4300 Essen  
 Tel. (0201) 20506

zu beziehen.

Name:

Trafo-Einschub

Datum:

Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

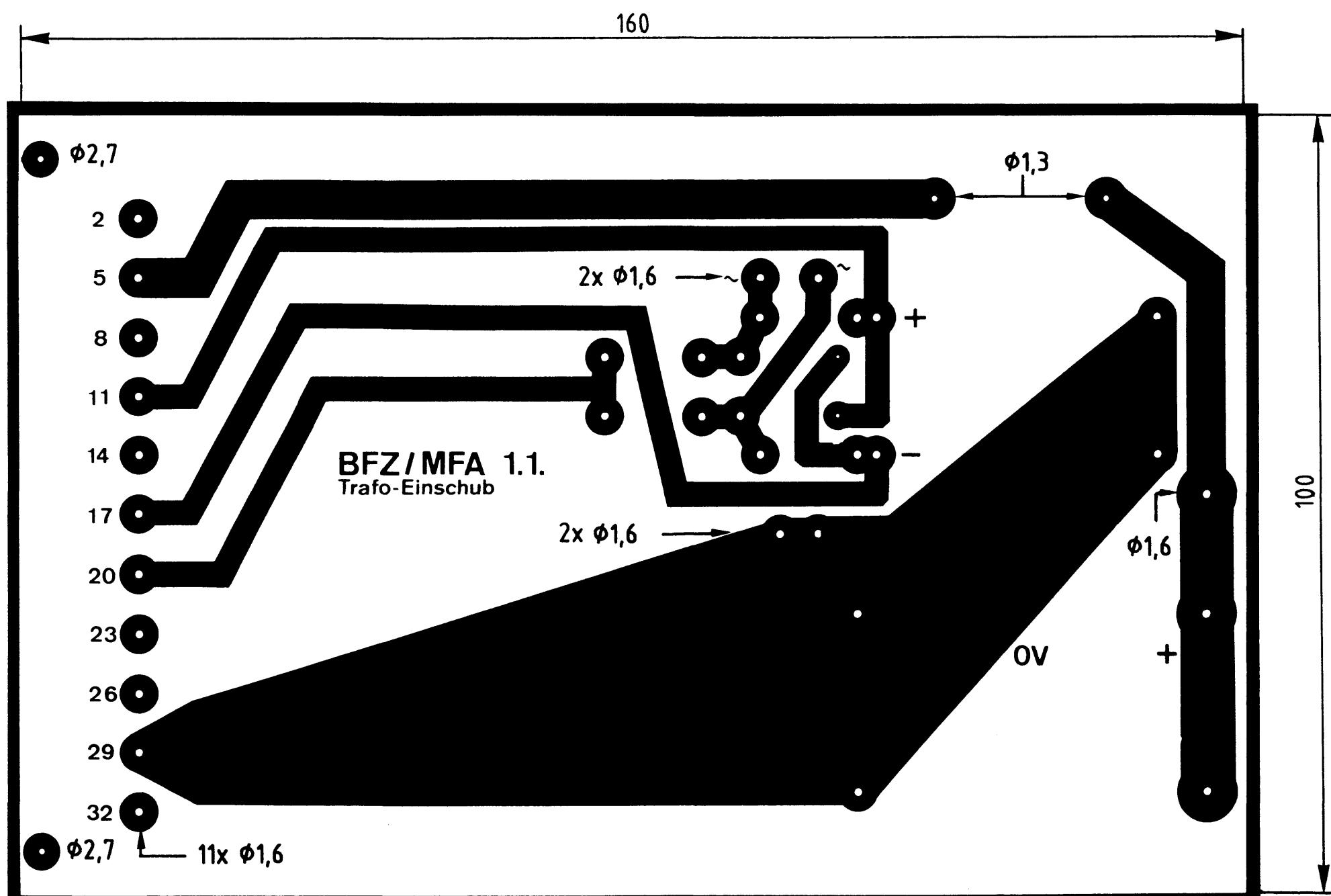
A1

1. Belichten nach Filmvorlage BFZ/MFA 1.1.
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß zuschneiden

Material: Epoxid-Glashartgewebe 1,5 mm dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan. Nach dem Bohren ist die Leiterplatte zu reinigen und mit Lötlack zu besprühen.

Bohrplan



alle nicht bemaßten Bohrungen  $\phi$  1 mm  
beötigte: Bohrer: 1,0 - 1,3 - 1,6 - 2,7 mm

→ A2

Name:

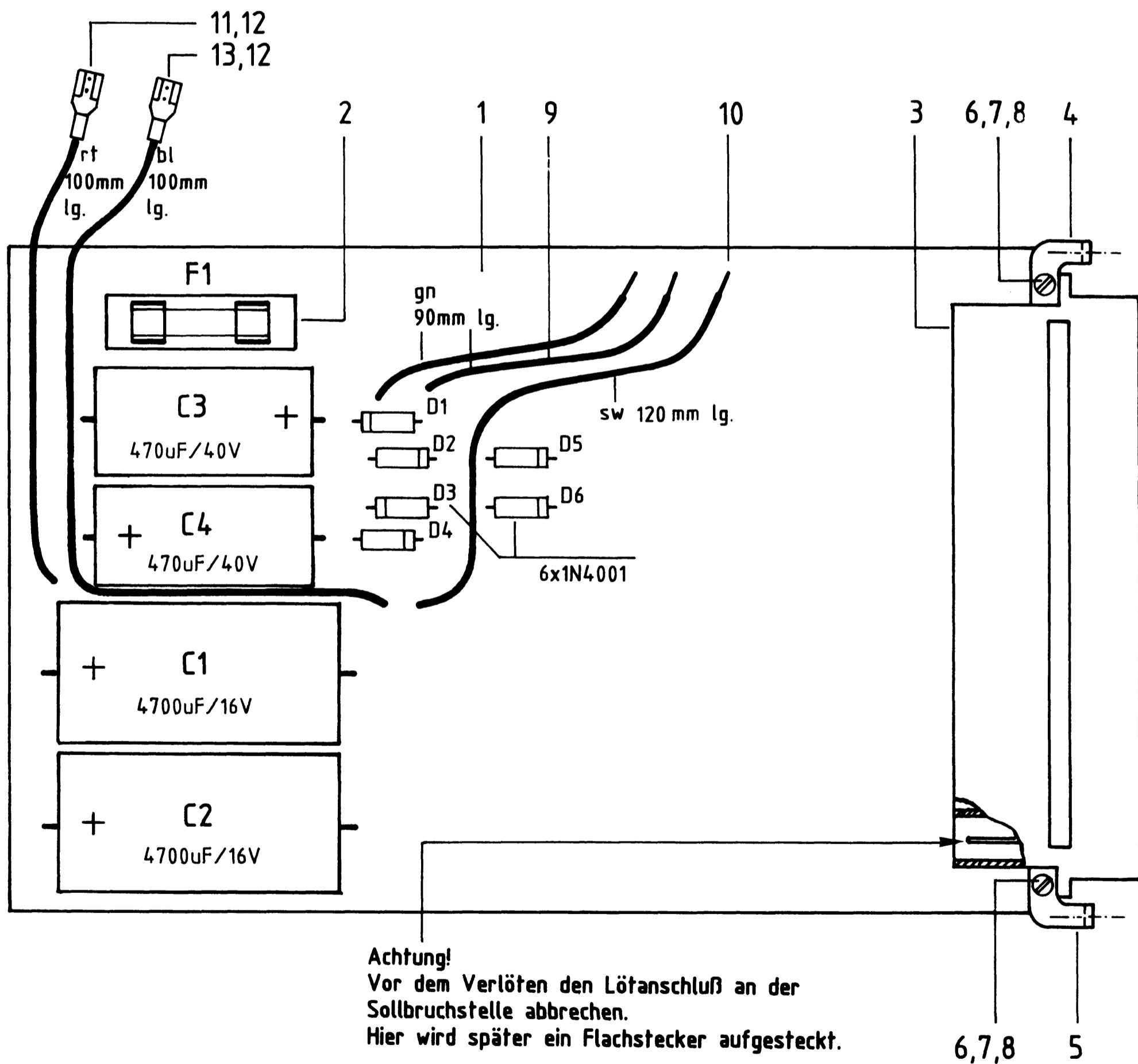
Trafo-Einschub

Datum:

Bestücken Sie die Leiterplatte nach dem Bestückungsplan, der Bauteilliste und der Stückliste.

A2.1

## Bestückungsplan



Name:

Trafo-Einschub

Datum:

Bauteilliste

A2.2

Kennz.	Benennung/Daten	Bemerkung
C1	Elektrolyt-Kondensator 4700 uF/16 V	
C2	Elektrolyt-Kondensator 4700 uF/16 V	
C3	Elektrolyt-Kondensator 470 uF/40 V	
C4	Elektrolyt-Kondensator 470 uF/40 V	
D1-D6	Si-Diode	z.B. 1N 4001
F1	Schmelzeinsatz 5x20 mm / M4A	

Stückliste z. Bestückungsplan Leiterplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 1.1.	
2	1	Sicherungshalter f. Platineneinbau	
3	1	Messerleiste, 11polig, DIN 41612	Anschluß 32 abgebrochen
4	1	Messerleistenhalter, oben	
5	1	Messerleistenhalter, unten	
6	2	Zylinderschraube M2,5x12 DIN 84	
7	2	Federscheibe A2,7 DIN 137	
8	2	Sechskantmutter M2,5 DIN 439	
9	2	Schaltlitze, 0,75 mm <sup>2</sup> , gn, 90 mm 1g.	Enden abis. u. verzинnt
10	1	Schaltlitze, 0,75 mm <sup>2</sup> , sw, 120 mm 1g.	Ende abis. u. verzинnt
11	1	Schaltlitze, 0,75 mm <sup>2</sup> , rt, 100 mm 1g.	
12	2	Flachsteckhülse, 6,3x0,8 mm, isol. rt mit Quetschanschluß	
13	1	Schaltlitze, 0,75 mm <sup>2</sup> , bl, 100 mm 1g.	

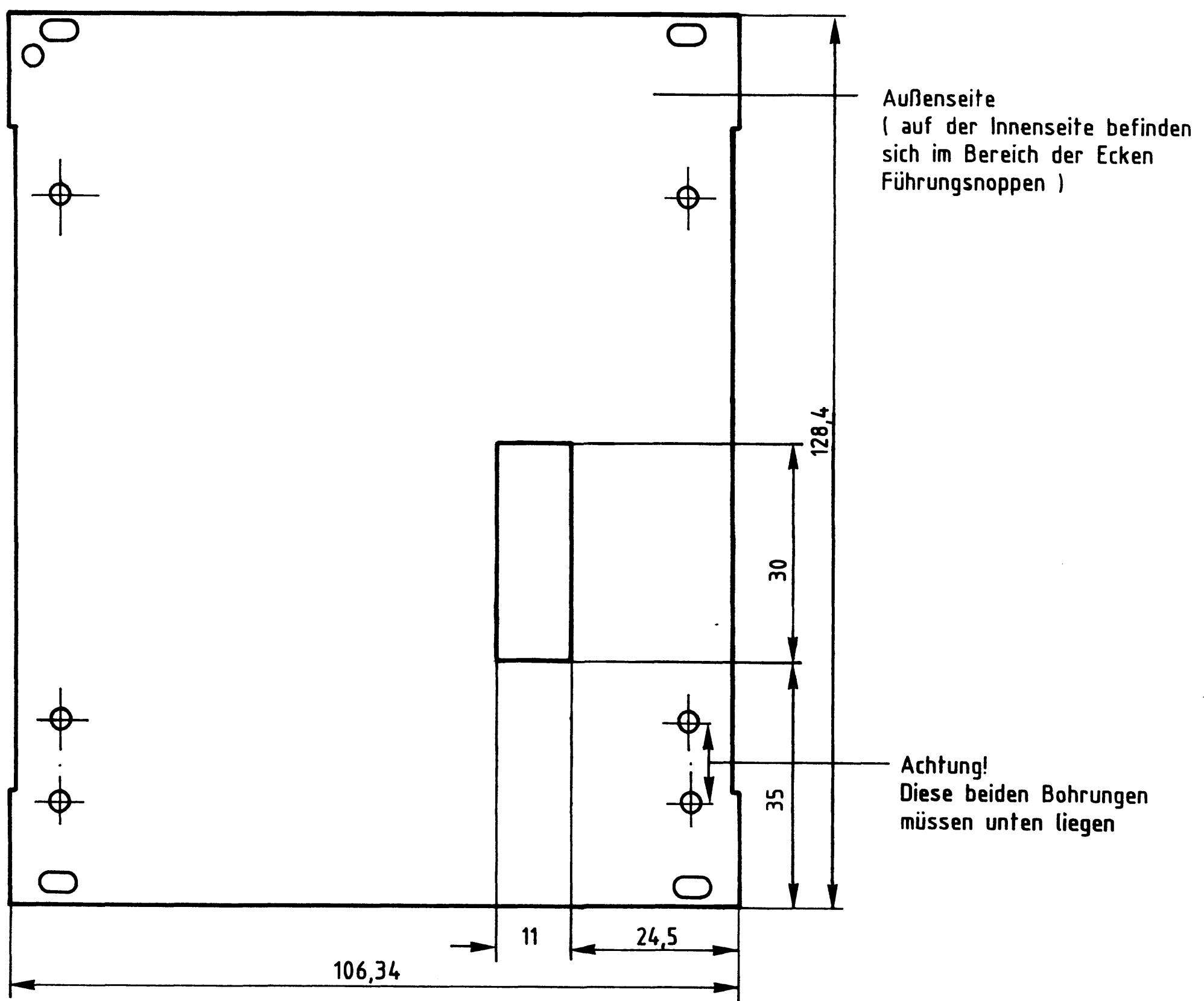
→ A3

Name: \_\_\_\_\_

Trafo-Einschub

Datum: \_\_\_\_\_

Bereiten Sie nach den folgenden Plänen die Frontplatte des Einschubs, die Rückwand und die Montageplatte für den Einbau der nötigen Bau-  
elemente vor.

**A3.1****Montageausbruch Frontplatte**

Material: Frontplatte LC - 21, Alu 2 mm dick



Name:

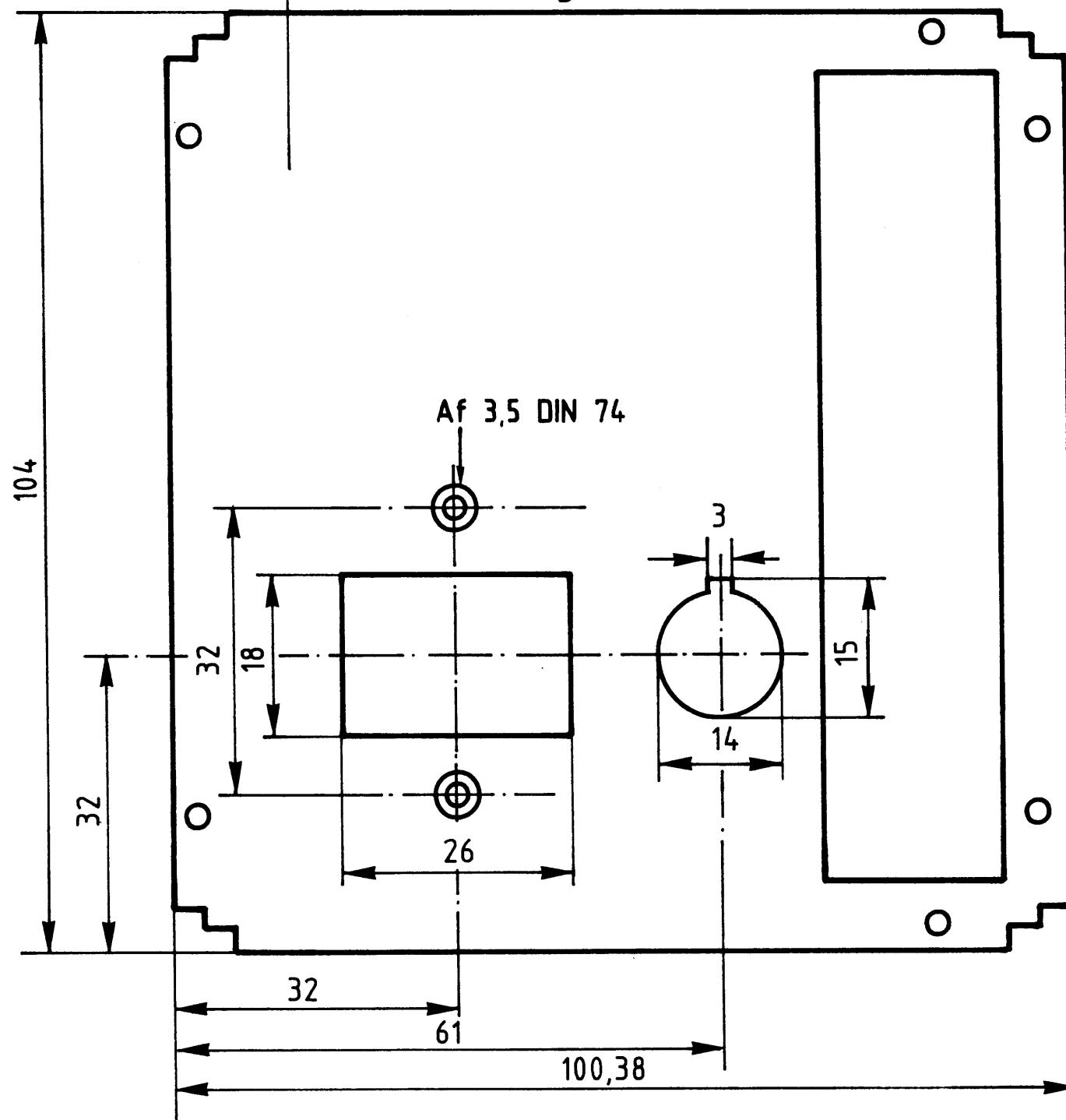
## Trafo-Einschub

Datum:

# A3.2

Außenseite (auf der Innenseite befinden sich im Bereich der Ecken Abstandswarzen)

## Montageausbrüche Rückwand



Material: Rückwand 21 TE, Alu 2 mm dick

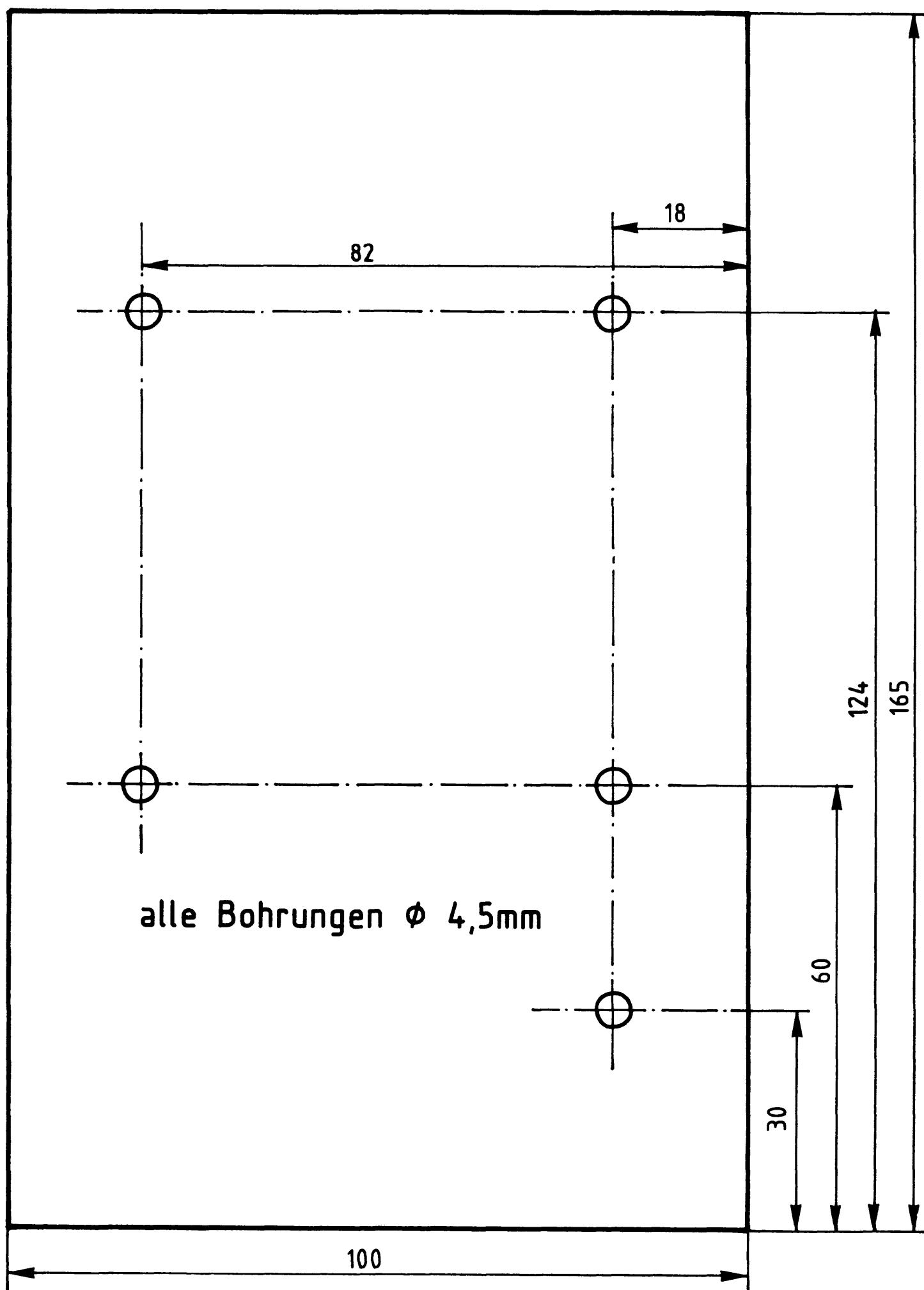
Name:

Trafo-Einschub

Datum:

A3.3

Bohrplan Montageplatte



Material: Alu 2 mm dick

→ A4

Name:

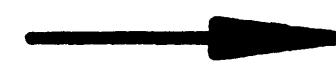
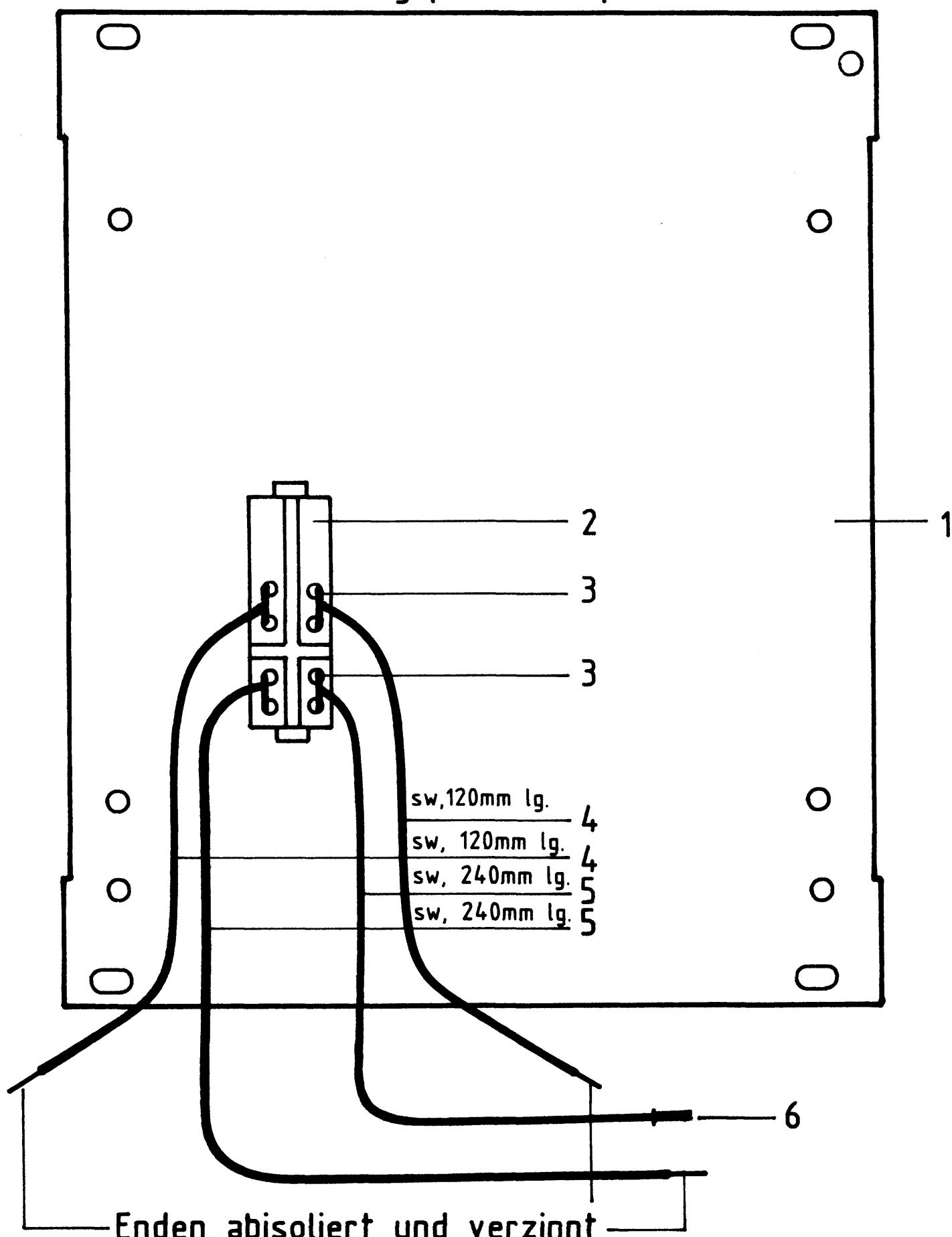
Datum:

Trafo-Einschub

Bestücken Sie die Frontplatte nach dem folgenden Bestückungsplan und  
der Stückliste.

A4.1

Bestückungsplan Frontplatte



Name:

Datum:

Stückliste

**A4.2**

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte 21 TE	
2	1	Leuchtwippschalter 2polig	
3	4	Flachsteckhülse 6,3x0,8 mm, isoliert, rt	
4	2	Schaltlitze 0,75 mm <sup>2</sup> , sw, 120 mm lang	
5	2	Schaltlitze 0,75 mm <sup>2</sup> , sw, 240 mm lang	
6	1	Aderendhülse für 0,75 mm <sup>2</sup> -Leitungen	

 **A5**

Name:

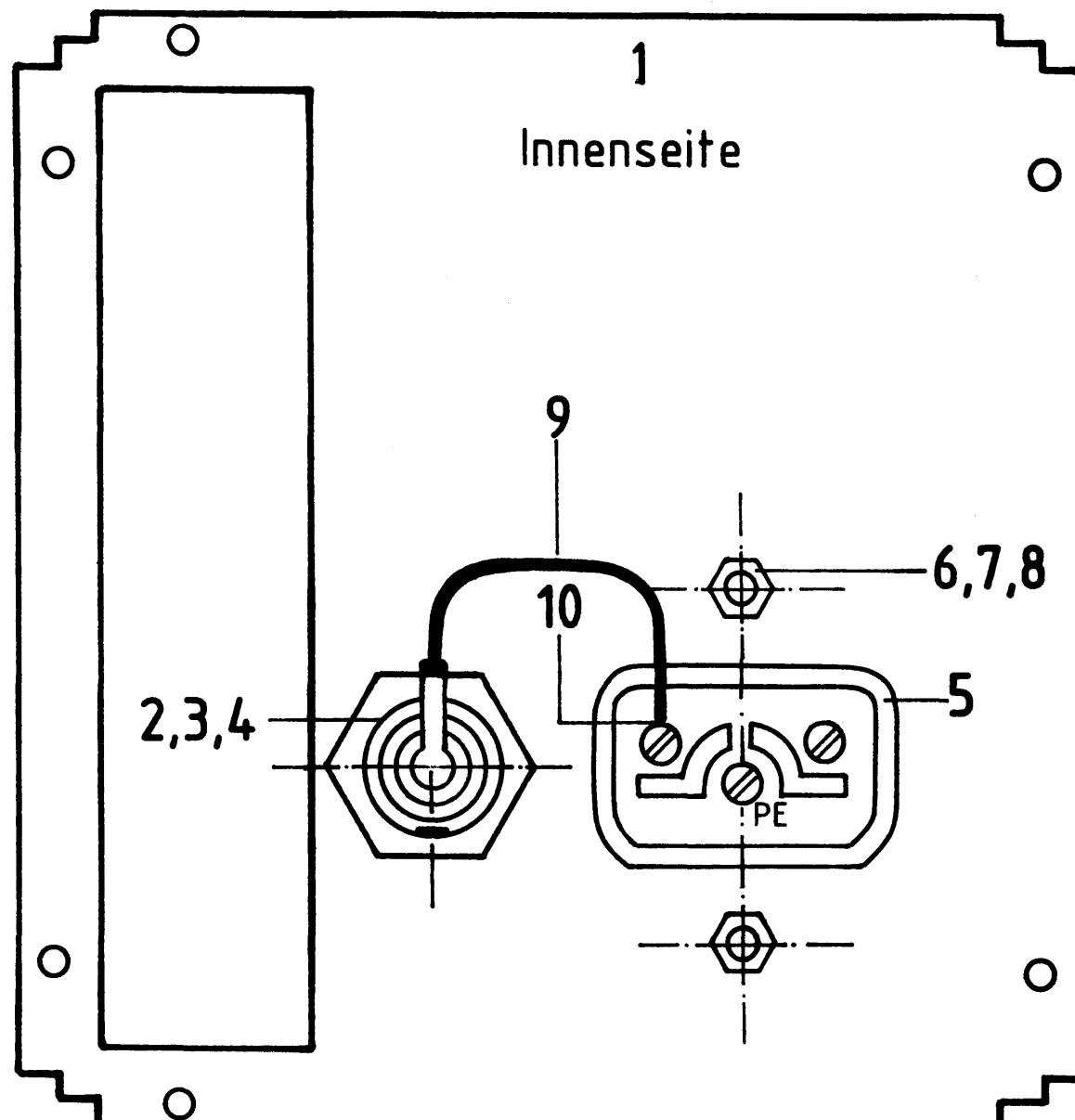
Trafo-Einschub

Datum:

Bestücken Sie nach dem Bestückungsplan und der Stückliste die Rückwand des Trafo-Einschubes.

A5

## Bestückungsplan Rückwand



## Stückliste

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Rückwand 21 TE	
2	1	Sicherungshalter	
3	1	Schraubkappe z. Sicherungshalter	
4	1	Schmelzeinsatz 5x20 mm, M 0,35 A	(Sicherung F2)
5	1	Europa-Einbaustecker	
6	2	Senkschraube M3x6 DIN 963	
7	2	Federring B3 DIN 127	
8	2	Sechskantmutter M3 DIN 934	
9	1	Schaltlitze 0,75 mm <sup>2</sup> , sw, 50 mm lang	an P-Anschluß des Sich.-Halters
10	1	Aderendhülse für 0,75 mm <sup>2</sup> -Leitungen	

→ A6

Name:

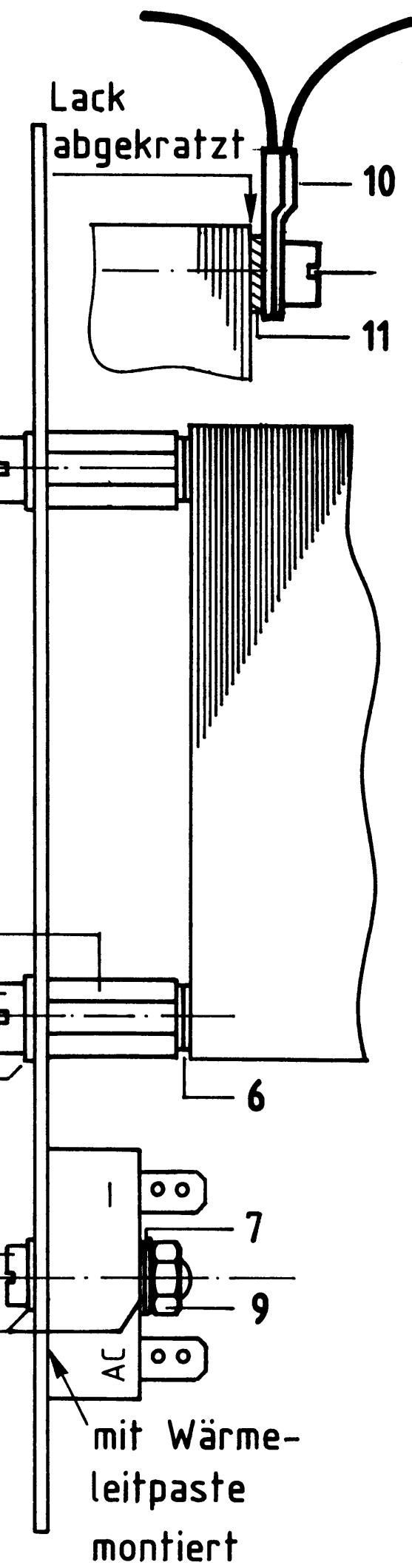
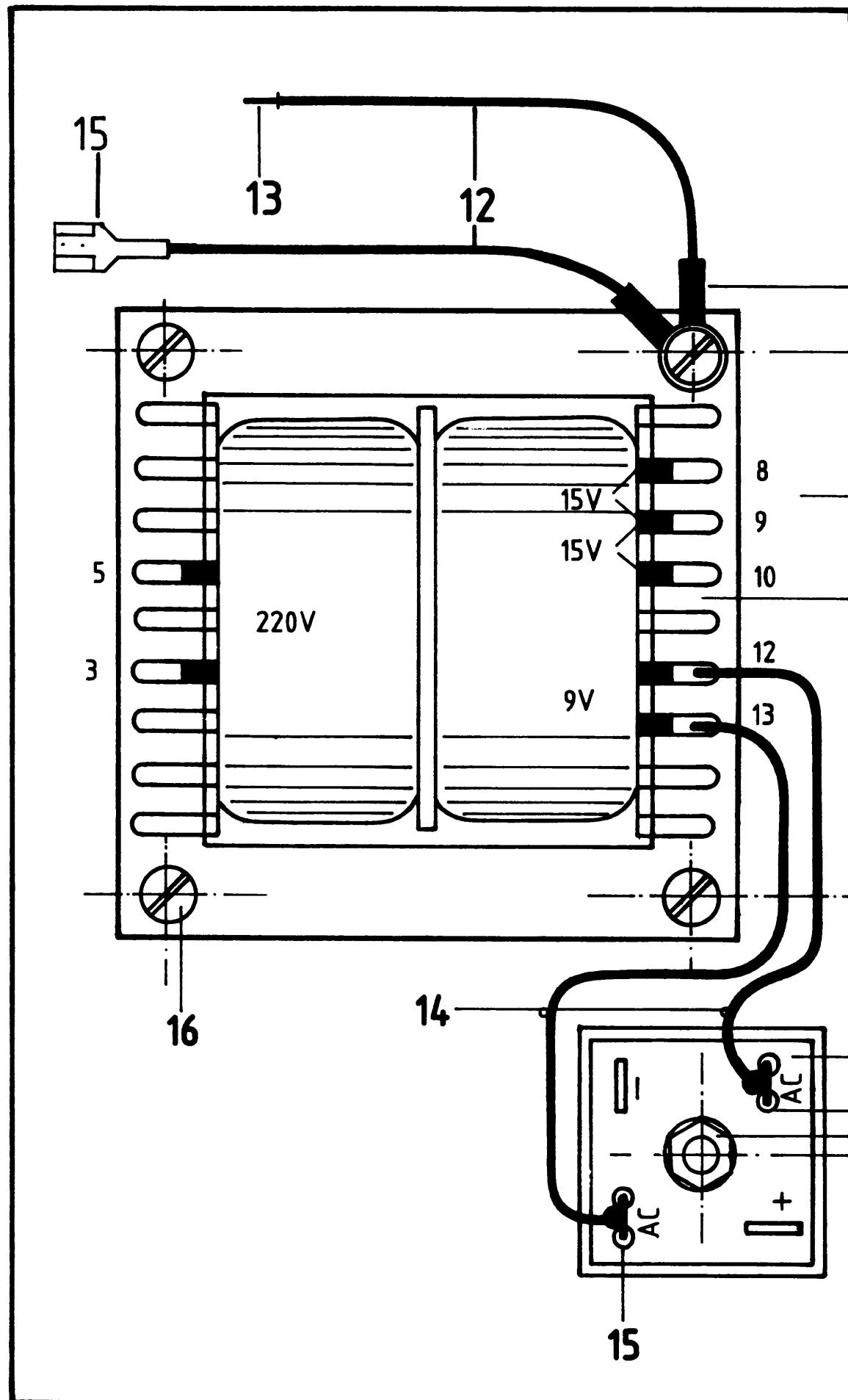
Trafo-Einschub

Datum:

Bestücken Sie die Montageplatte nach dem Bestückungsplan und der Stückliste auf der nächsten Seite.

A6.1

## Bestückungsplan Montageplatte



Name:

Trafo-Einschub

Datum:

## Stückliste zum Bestückungsplan Montageplatte

**A6.2**

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Montageplatte, Alu 2 dick	
2	1	Transformator M 74/33	
3	1	Gleichrichter in Metallgehäuse	
4	4	6-kant-Distanzstück mit Innengewinde	
5	4	Zylinderschraube M4x10 DIN 84	
6	10	Scheibe 4,3 DIN 125	
7	5	Federscheibe A4 DIN 137	
8	1	Zylinderschraube M4x20 DIN 84	
9	1	Sechskantmutter M4 DIN 934	
10	2	Lötringkabelschuh Ø 4,3 mm	
11	1	Zahnscheibe A4,3 DIN 6797	
12	2	Schaltlitze 1,5 mm <sup>2</sup> , gnge, 120 mm lang	
13	1	Aderendhülse für 1,5 mm <sup>2</sup> -Leitungen	
14	2	Schaltlitze, 0,75 mm <sup>2</sup> , sw, 120 mm lang	
15	3	Flachsteckhülse 6,3x0,8 mm, rt, isol.	
16	4	Zylinderschraube M4x40 DIN 84	geh. zum Trafo, M4-Muttern entfernt
-	n.B.	Wärmeleitpaste	für Montage des Gleichrichters

**A7**

Name:

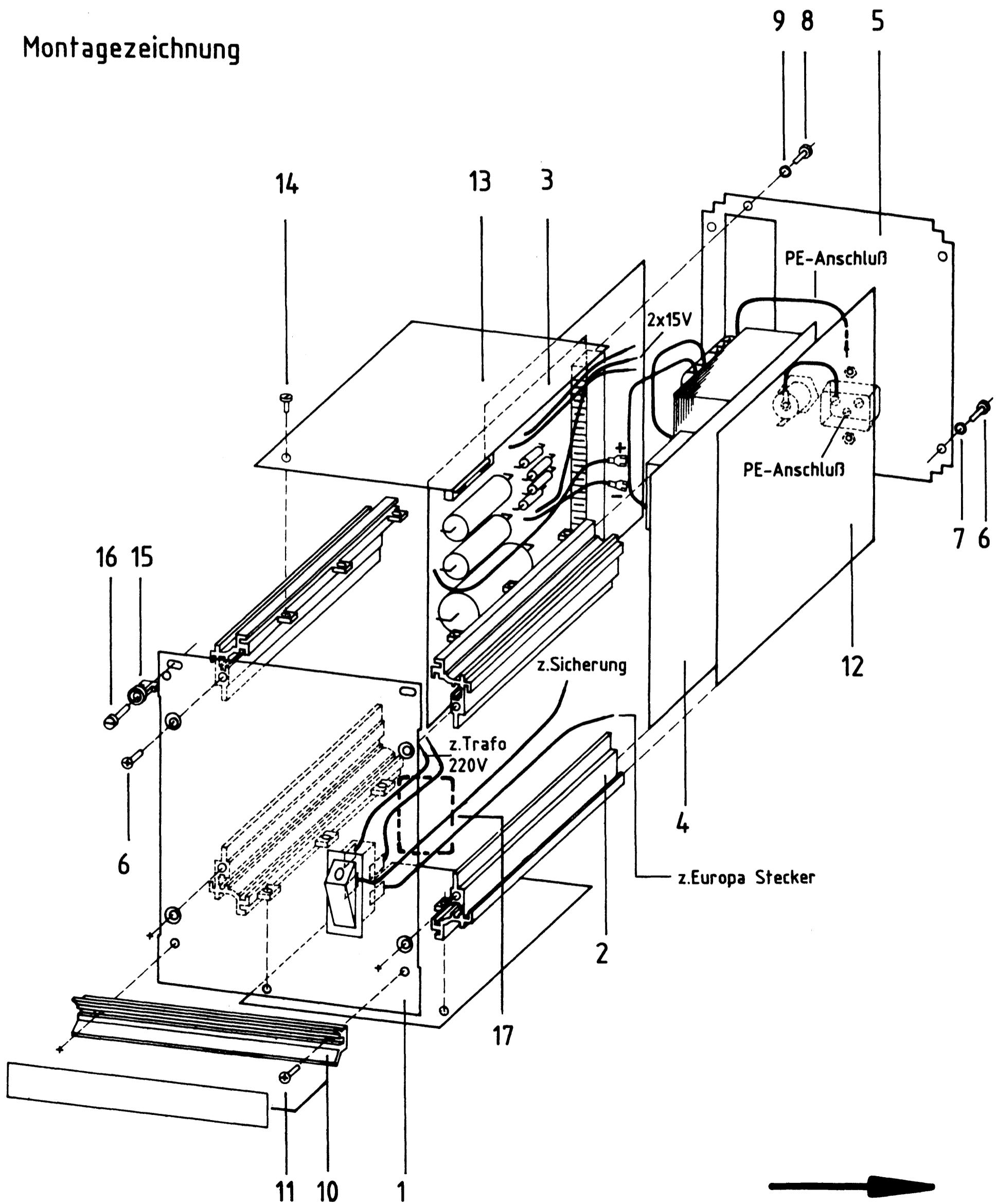
Trafo-Einschub

Datum:

Montieren Sie nach der folgenden Montagezeichnung, der Stückliste und der Montageanweisung auf den folgenden Seiten den Trafo-Einschub.

A7.1

## Montagezeichnung



Name:

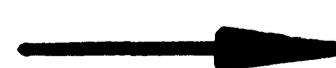
Trafo-Einschub

Datum:

## Stückliste zur Montagezeichnung Trafo-Einschub

**A7.2**

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	bestückt
2	4	Seitenprofil	Bausatz Kassette
3	1	Leiterplatte BFZ/MFA 1.1.	bestückt
4	1	Montageplatte, Alu	bestückt
5	1	Rückwand	bestückt
6	8	Linsenschraube A M3x10 DIN 7985	Bausatz Kassette
7	8	Federring A3 DIN 128	Bausatz Kassette
8	2	Zylinderschraube M2,5x6 DIN 84	
9	2	Federscheibe A2,7 DIN 137	
10	1	Griffstreifen komplett	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Seitenwand	Bausatz Kassette
13	2	Dach/Bodenblech, gelocht	
14	8	Schneidschraube M2,5x5	
15	4	Schraubensicherung, Kunststoff	
16	4	Schraube mit Schaft M2,5x10/5	
17	1	Tyrap-Kabelbinder	



Name:

Trafo-Einschub

Datum:

---

Montageanweisung

A7.3

1. Seitenprofile (Pos. 2) mit Frontplatte (Pos. 1) verschrauben
2. Leiterplatte (Pos. 3) in die linken Führungsnoten (Sicht von vorne) von hinten einschieben
3. Montageplatte (Pos. 4) einschieben
4. Schutzleiter (gnge) und Schalterzuleitung (sw, mit Aderendhülse) am Europastecker auf der Rückwand (Pos. 5) anschließen, zweiten PE-Anschluß auf Zunge 32 der Messerleiste aufstecken
5. Schalterzuleitung (sw, verzinkt) am Sicherungsabgang anlöten
6. Rückwand mit den Seitenprofilen verschrauben
7. Leiterplatte über die Messerleistenhalter mit der Rückwand verschrauben (Pos. 8,9)
8. Die 15 V-Zuleitungen (gn, sw, gn) am Transformator anschließen (siehe Stromlaufplan Funktionsbeschreibung)
9. Die Gleichspannungszuleitungen (rt, bl) auf die Gleichrichteranschlüsse + und - stecken (siehe Stromlaufplan Funktionsbeschreibung)
10. Die 220 V - Trafozuleitungen (sw, sw) am Trafo anlöten
11. Alle 220 V-Leitungen durch ein Tyrapband zusammenbinden (Pos. 17)
12. Dach- und Bodenbleche (Pos. 13) einschieben und verschrauben (Pos. 14)
13. Seitenwände (Pos. 12) einschieben
14. Griffstreifen (Pos. 10) und Schraubensicherungen (Pos. 15, 16) montieren

→ A8

Name:

Trafo-Einschub

Datum:

Überprüfen Sie nun den fertigen Trafo-Einschub. Verwenden Sie dabei zur Orientierung auch den Stromlaufplan aus der Funktionsbeschreibung.

**A8**

Verbinden Sie über die bereitgestellte Netzzuleitung mit Europasteckdose den Trafo-Einschub mit dem 220 V-Netz.

Schalten Sie den Einschub ein; die Glimmlampe im Schalter muß leuchten.

Messen Sie die in folgender Tabelle geforderten Gleichspannungen und vergleichen Sie die gemessenen Werte (Drehspulgerät) mit den Kontrollwerten.

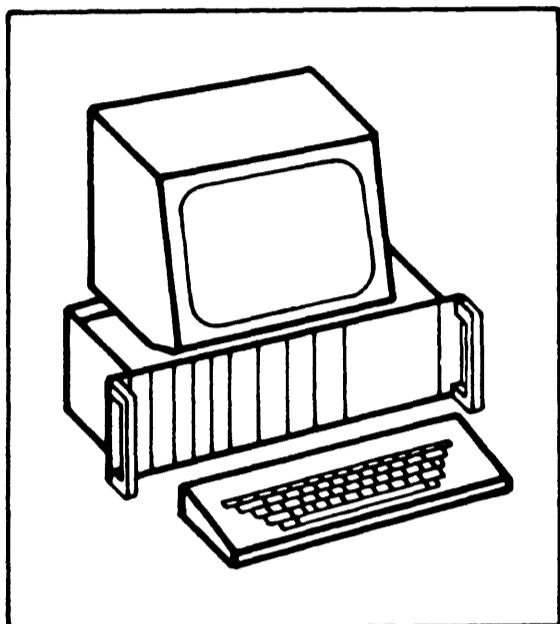
	Meßwert in Volt	Kontrollwert in Volt
$U_{5,29}$		13,5
$U_{11,29}$		23,5
$U_{17,29}$		-23,5
$U_{20,29}$		15

Wenn die von Ihnen gemessenen Spannungen den Kontrollwerten entsprechen ( $\pm 10\%$ ), ist der Trafo-Einschub funktionsbereit.

Damit ist die Übung beendet.

# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER-TECHNIK



### Spannungsregelung

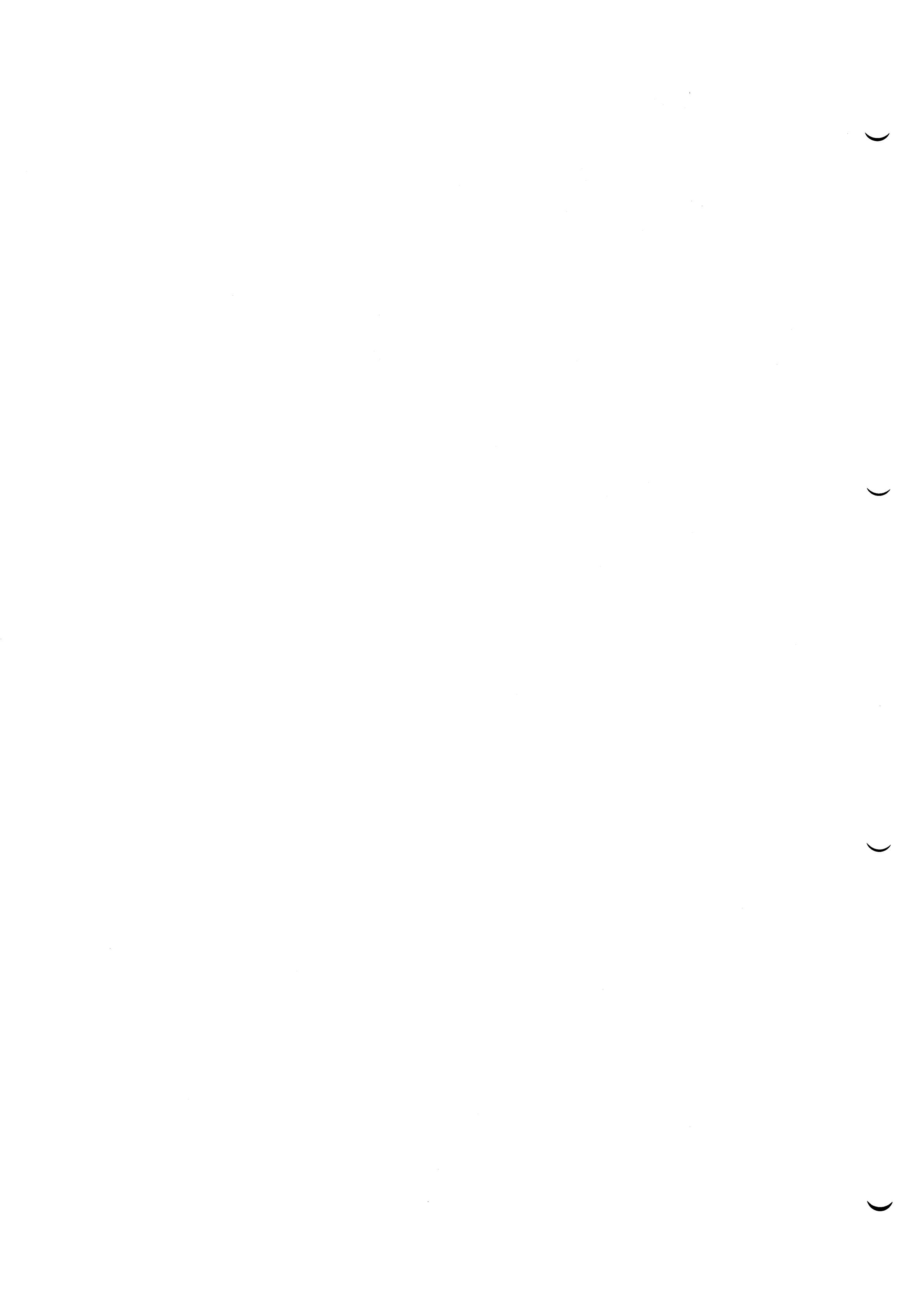
BFZ/MFA 1.2.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---



## Spannungsregelung

## 1. Blockschaltbild des Mikrocomputer-Netzteils

Bild 1 zeigt das Blockschaltbild des Mikrocomputer-Netzteils.

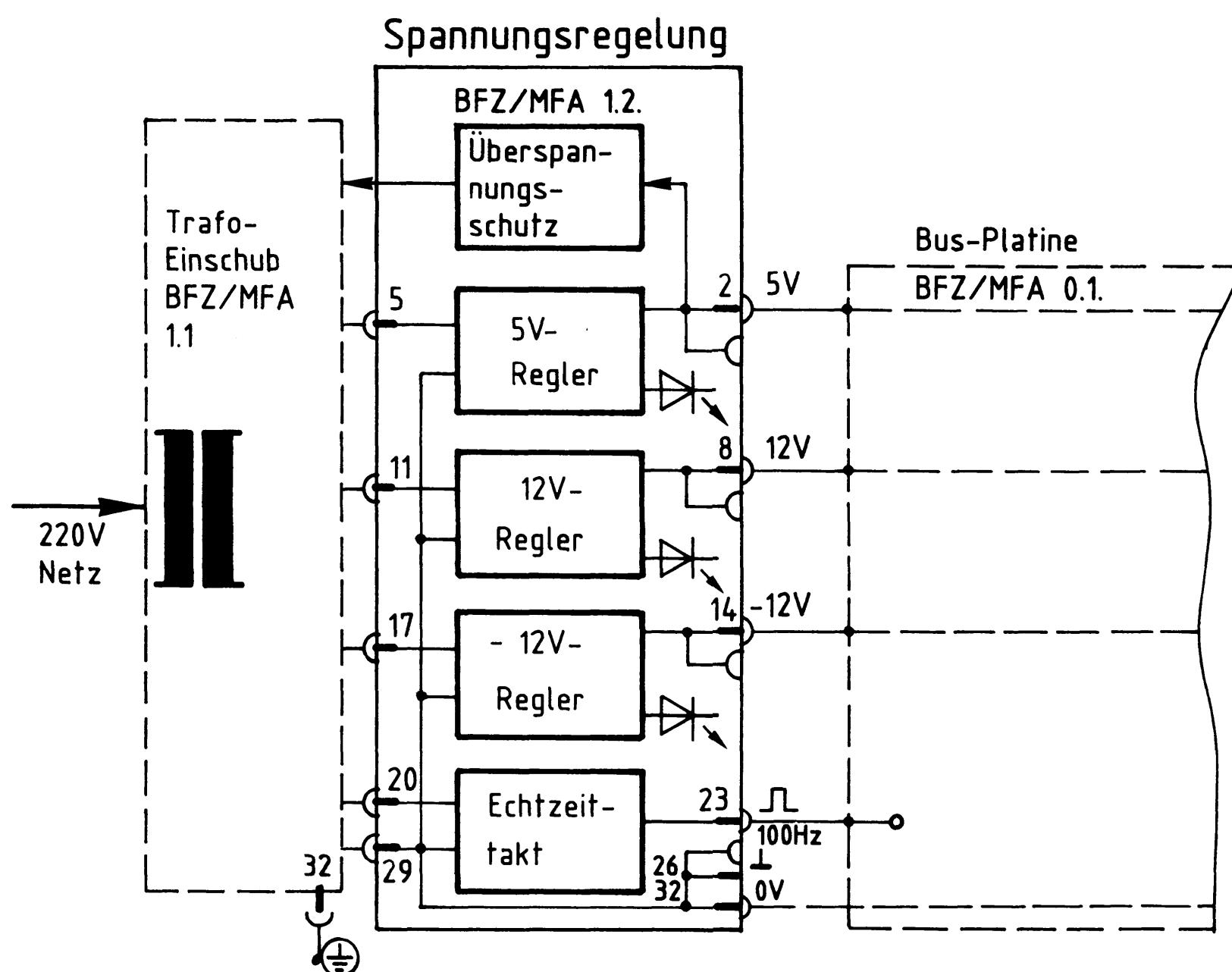


Bild 1: Blockschaltbild Mikrocomputer-Netzteil

Das Netzteil besteht aus den beiden Baugruppen Trafo-Einschub und Spannungsregelung. Der Trafo-Einschub liefert alle ungeregelten Gleichspannungen, die zur Erzeugung der Betriebsspannungen für das MC-System notwendig sind. In der Baugruppe Spannungsregelung werden die Gleichspannungen auf die Betriebsspannungen 5 V und  $\pm 12$  V geregelt. Sie stehen sowohl an der Messerleiste als auch an getrennten Buchsen auf der Frontplatte (für externe Experimente) zur Verfügung; je eine Leuchtdiode zeigt ihr Vorhandensein an. Ein Überspannungsschutz schaltet die Eingangsspannung des 5 V-Reglers ab, wenn infolge eines Defektes der Ausgang dieses Reglers eine Spannung von mehr als ca. 6 V annehmen sollte. Dadurch werden die von der 5 V-Versorgung gespeisten IC's des MC-Systems vor Überspannung geschützt. Für spätere Übungen und Anwendungen werden in einem Schaltungsteil schmale Rechteckimpulse mit einer Pulsfolgefrequenz von 100 Hz erzeugt.

## Spannungsregelung

## 2. Stromlaufplan der Spannungsregelung

Bild 2 zeigt den Stromlaufplan dieser Baugruppe. Benutzen Sie diesen Plan während der Bauphase und bei allen Messungen an dieser Baugruppe.

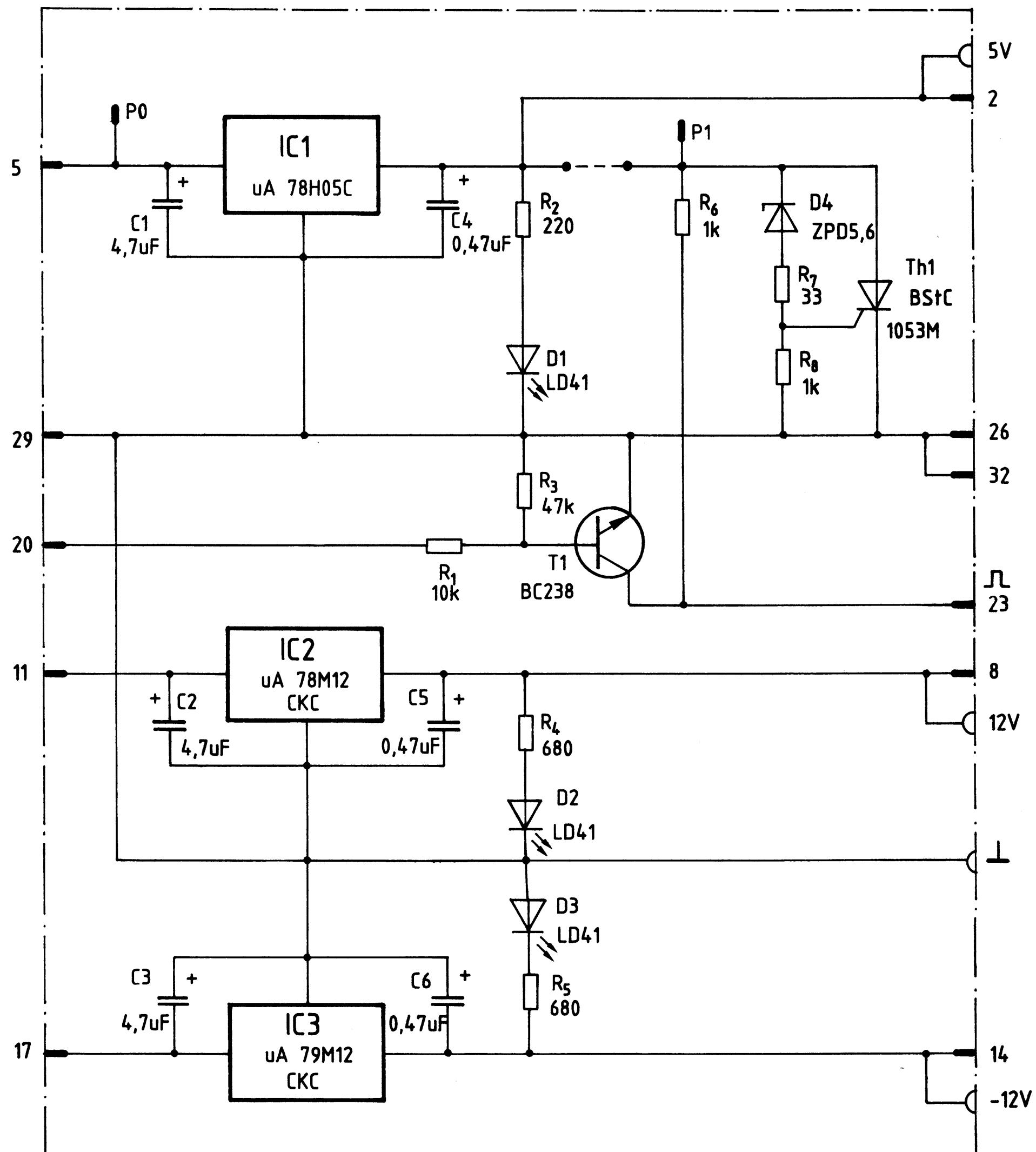


Bild 2: Stromlaufplan Spannungsregelung

Spannungsregelung

---

Bei den Schaltkreisen IC 1, IC 2 und IC 3 handelt es sich um Festspannungsregler mit drei Anschlüssen. Alle Schaltungsteile, die zur Erzeugung einer geregelten Ausgangsspannung nötig sind (Meßglied, Regelverstärker, Referenzspannung, Strombegrenzung etc.), sind in diesen IC's bereits enthalten. Die Eingangsspannungen (ungeregelt) müssen lediglich mindestens 3...5 V höher sein als die geforderten, geregelten Ausgangsspannungen. Die Kondensatoren zwischen Eingang und Mittelananschluß bzw. Ausgang und Mittelananschluß verhindern ein Schwingen der Festspannungsregler. Die Leuchtdioden am Ausgang zeigen an, daß die betreffenden Spannungen vorhanden sind. Der Überspannungsschutz wird durch die Bauelemente D4, R7, R8 und den Thyristor Th1 gebildet. Steigt die Spannung am Ausgang von IC1 auf ca. 6...6,5 V an, so leitet die Z-Diode D4 und liefert dem Thyristor Th1 Gatestrom. Der Thyristor schließt die Ausgangsspannung kurz und läßt die Schmelzsicherung im Trafo-Einschub (Gleichspannung für den 5 V-Regler) durchschmelzen. Um diesen Schaltungsteil zu überprüfen, muß die Eingangsspannung dieses IC's (ca. 9 V) auf die Anode des Thyristors gelegt werden, was durch Verbindung der Meßstifte P0 u. P1 möglich ist. Die gestrichelt eingezeichnete Drahtbrücke (zw. P1 und Ausgang IC1) muß bei diesem Prüfvorgang getrennt werden, da sonst IC1 zerstört wird. Die Rechteckimpulse mit der Pulsfolgefrequenz von 100 Hz werden am Kollektor des Transistors T1 (Stift 23) abgenommen. Der Basis dieses Transistors wird dazu über den Spannungsteiler R1 - R3 eine ungeglättete, lückende Gleichspannung (aus einer Zweiweg-Gleichrichterschaltung) zugeführt. Immer wenn diese Spannung unter 0,6 V liegt, (in der Nähe der Nulldurchgänge der erzeugenden Wechselspannung), sperrt T1 und seine Kollektorspannung springt kurzzeitig auf 5 V. Die so erzeugten kurzen Spannungsimpulse werden später im Mikrocomputer-System für verschiedene Experimente benötigt.

### 3. Technische Daten der Baugruppe

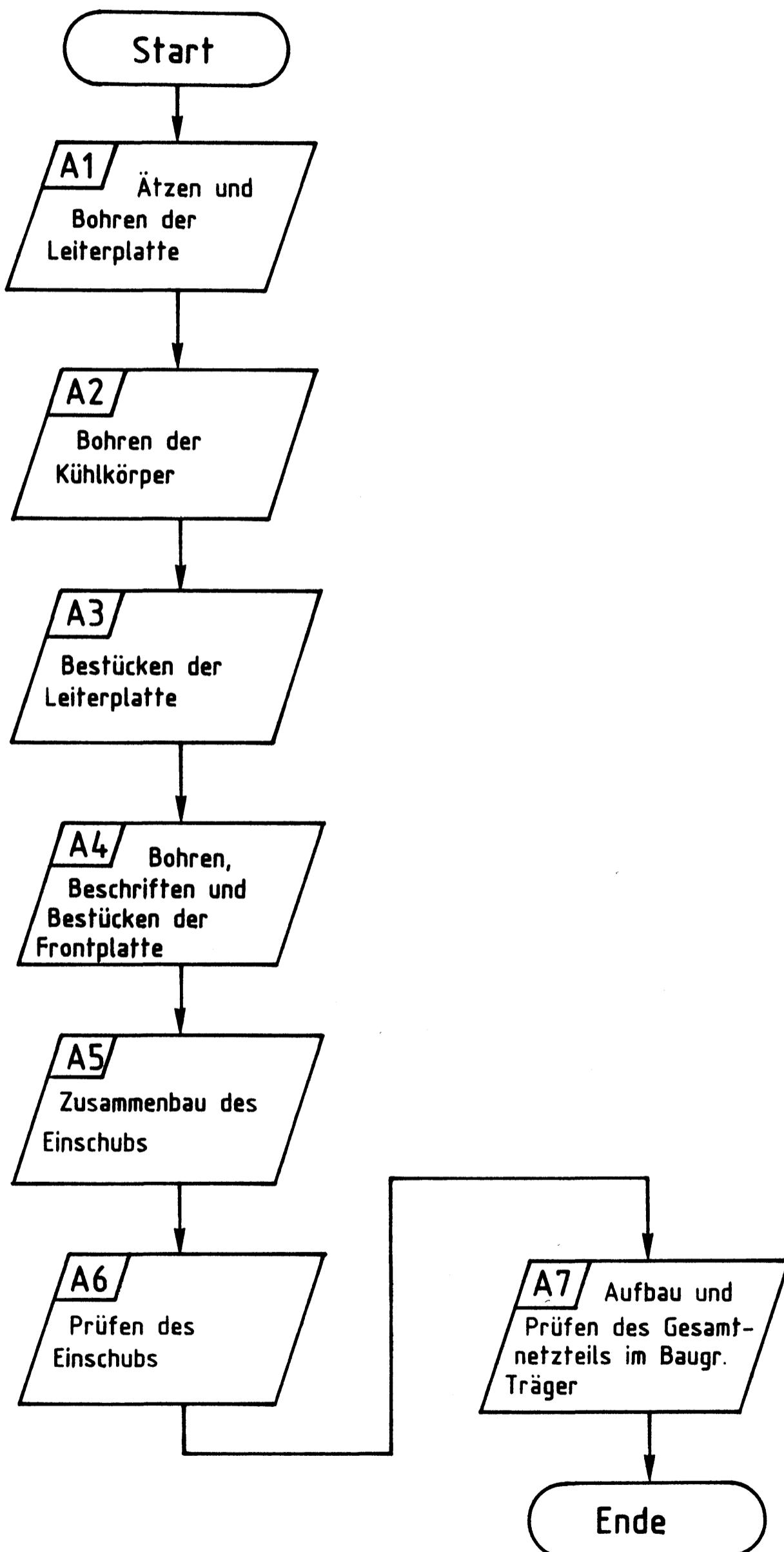
Ausgangsspannungen- und Ströme bei einer Netzspannung von 220 V  $\pm$  10% des

Trafo-Einschubs: 5 V / 4 A;  $\pm$  12 V / 200 mA;

Schutz: Überspannungsschutz für 5 V-Teil; alle IC's mit thermischem Überlastschutz und Kurzschlußstrombegrenzung;

Brummspannung: bei Maximalstrom kleiner 5 mVss für 5 u.  $\pm$  12 V-Teil.

## Spannungsregelung



## Spannungsregelung

Stckz.	Benennung/Daten	Bemerkungen
1	Widerstand 33 Ω	
1	Widerstand 220 Ω	alle Widerstände 0,33 W / ± 5% Tol.
2	Widerstand 680 Ω	
2	Widerstand 1 kΩ	
1	Widerstand 10 kΩ	
1	Widerstand 47 kΩ	
3	Tantal-Elko 0,47 µF/35 V	RM ca. 5 mm, Tropfenform
3	Tantal-Elko 4,7 µF/35 V	RM ca. 5 mm, Tropfenform
1	Z-Diode 5,6 V/0,5 W	z.B. ITT, ZPD 5,6
1	Si-NPN-Transistor	z.B. BC 238 B
3	LED, Ø 5 mm, rot	
3	Befestigungshülse sw für LED	
3	Befestigungsring sw für LED	
1	Thyristor, min. 100 V/6 A, TO 220-Geh.	z.B. Siemens, BSt C 1053 M Nr. C 66048-A 1425-A 23 (800 V-Typ)
1	Positiv-Festspannungsregler 12 V/500 mA, Geh. TO 220	z.B. TI, µA 78 M 12 CKC
1	Negativ-Festspannungsregler -12 V/500 mA, Geh. TO 220	z.B. TI, µA 79 M 12 CKC
1	Positiv-Festspannungsregler 5 V/5 A, Geh. TO 3	z.B. Fairchild, µA 78 H 05 C
1	Kühlkörper KL 134/75/3 sw Länge 75 mm, mit Lochung TO 3 $R_{th} = 1,75 \text{ K/W}$	z.B. Seifert, KL 134-75-3 sw oder Assmann Nr. 104 432
1	Steckbuchse, für 4 mm-Stecker, bl	Vollkunststoffbuchse
1	Steckbuchse, dto.	mit Löt-/Steckanschluß 6,3 mm.
2	Steckbuchse, dto.	Typ Ebi 41 F, Hirschmann
2	Kontaktstift, Ø 1,3 mm	Stocko, RTM 1,3/3/5,5.002
1	Leiterplatte ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	Cu-kaschiert (35 µm) mit Fotolack beschichtet je nach Ätzverfahren Pos.- od. Neg.-Film
1	Filmvorlage BFZ/MFA 1.2 zum Belichten der Leiterplatte	
2	Alu-Blech, 35x28x2 mm	
1	Griff komplett, TO 3	z.B. Intermas 409-017927
1	Frontplatte, Teilung L-C08 Alu, 2 mm dick, Breite 40,3 mm	z.B. Intermas 409-017668
1	Frontverbinder 1,6 FEE	z.B. Intermas 409-024830

## Spannungsregelung

Stckz.	Benennung/Daten	Bemerkung
1	Messerleiste 11polig, DIN 41612	Erni, STV-P-311 Nr. 9722.233.230
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft B M2,5x10/5 DIN 84	
5	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
4	Sechskantmutter M2,5 DIN 439	
2	Zylinderschraube M3x6 DIN 84	
2	Zylinderschraube M3x12 DIN 84	
2	Zylinderschraube M3x16 DIN 84	
10	Federscheibe A3,2 DIN 137	
10	Sechskantmutter M3 DIN 934	
2	Schraubensicherung, Kunststoff	z.B. Intermas 409-026.748 (nur nötig bei Frontpl. mit Langlöchern f. Verschrau- bung m. Baugruppenträger)
n.B.	Lötdraht	
n.B.	Lötlack	
n.B.	Schaltlitze, 0,5 mm <sup>2</sup> , sw	
n.B.	Schaltlitze, 0,25 mm <sup>2</sup> , sw	
n.B.	Cu-Draht, versilbert, Ø 1 mm	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibe- symbole oder Tuscheschreiber	zum Beschriften der Front- platte
n.B.	Klarlack-Spray	
n.B.	Wärmeleitpaste	

Zur Inbetriebnahme des Gesamtnetzteiles benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	

Name:

Spannungsregelung

Datum:

A1

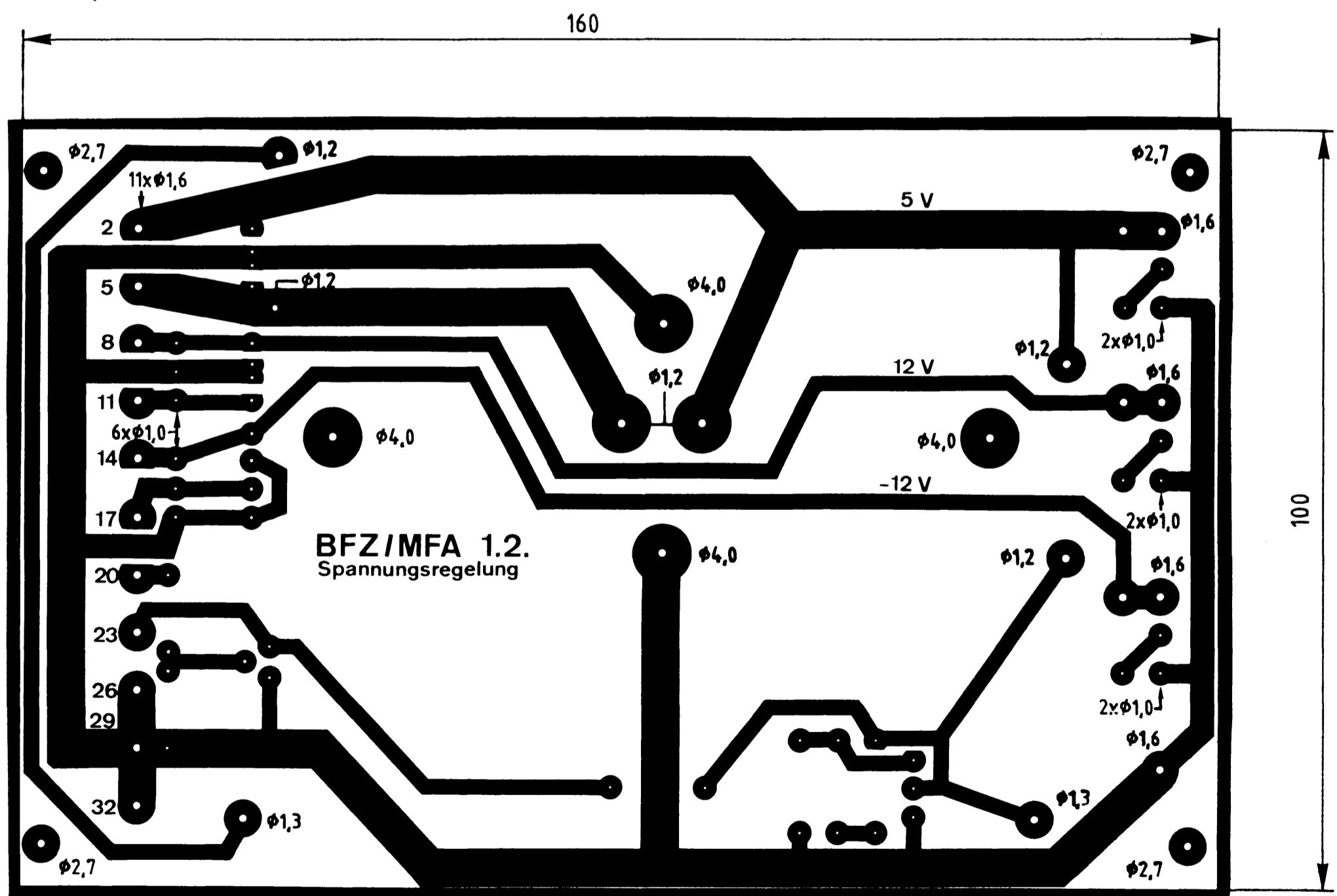
Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlage BFZ/MFA 1.2.
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß zuschneiden

Material: Epoxid-Glashartgewebe 1,5 mm dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan. Nach dem Bohren ist die Leiterplatte zu reinigen und mit Lötlack zu besprühen.

## Bohrplan

alle nicht bemaßten Bohrungen  $\phi$  0,8 mm

Benötigte Bohrer: 0,8 - 1,0 - 1,2 - 1,3 - 1,6 - 2,7 - 4,0 mm

→ A2

Name:

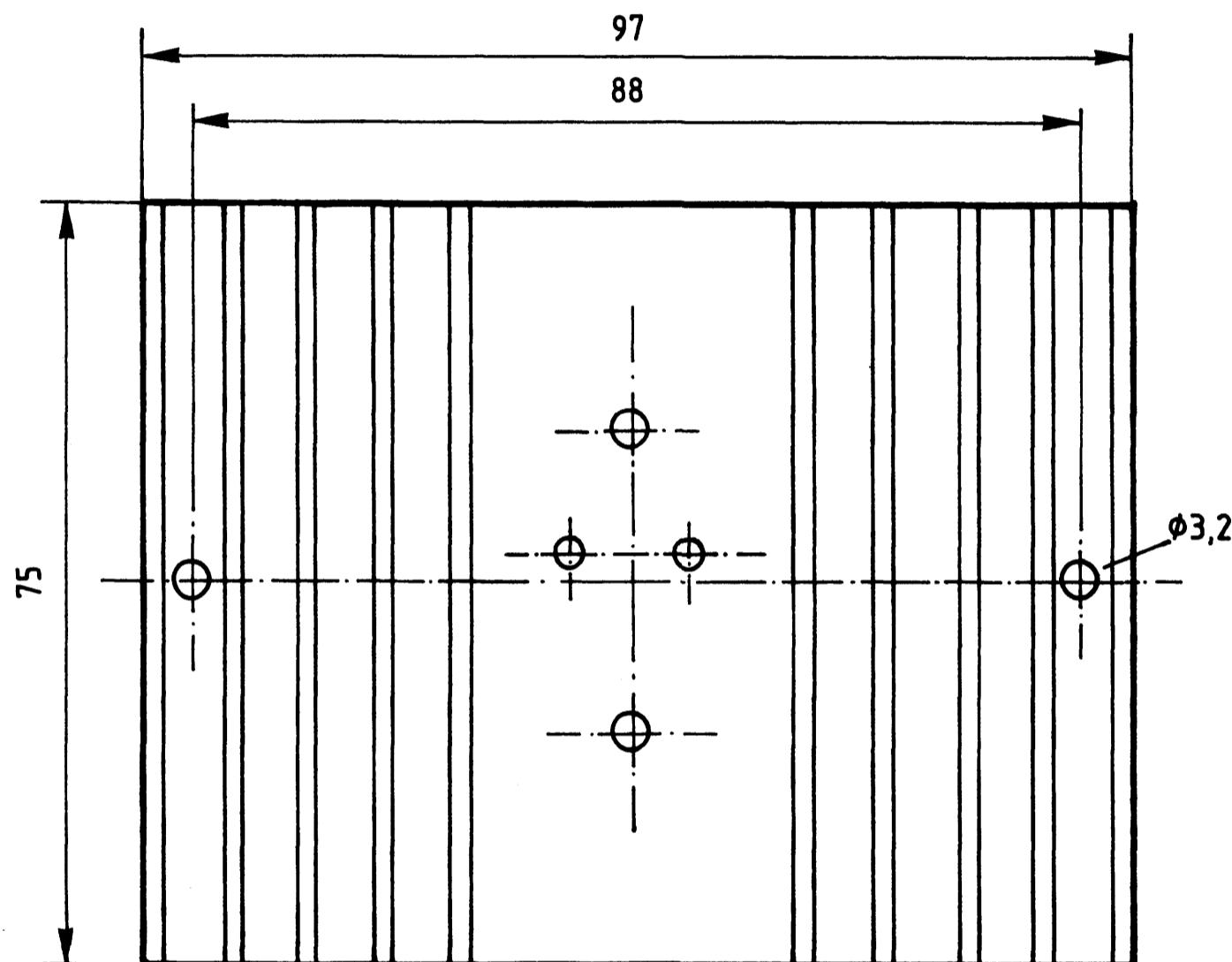
## Spannungsregelung

Datum:

Bohren Sie die drei Kühlkörper nach den folgenden Bohrplänen.

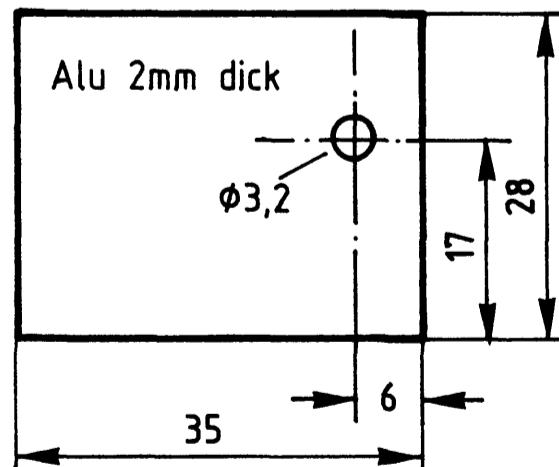
A2

# Bohrplan Kühlkörper für IC1



Material: Kühlkörper KL134/75/3sw mit T03-Lochung

## Bohrplan Kühlkörper für IC2 und IC3



Material: 2 Alu-Blech 28x35x2mm

→ A3

Name:

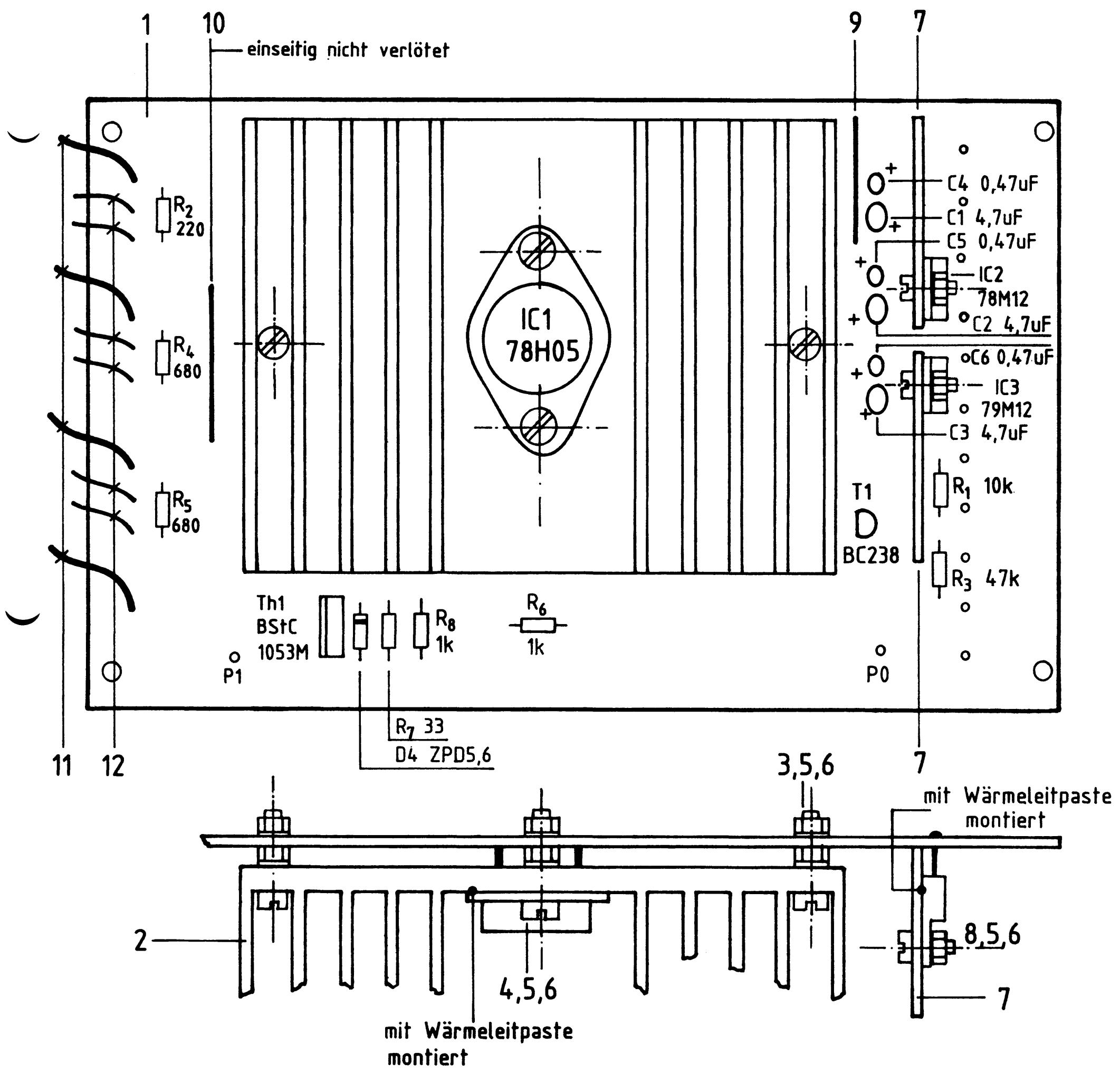
Spannungsregelung

Datum:

Bestücken Sie die Leiterplatte nach dem Bestückungsplan und der Bauteil- und Stückliste auf der nächsten Seite.

A3.1

## Bestückungsplan



**Arbeitsblatt**

BFZ / MFA 1.2. - 10

**Name:****Spannungsregelung****Datum:****Bauteilliste****A3.2**

Kennz.	Benennung/Daten	Bemerkung
R1	Widerstand 10 kΩ	
R2	Widerstand 220 Ω	
R3	Widerstand 47 kΩ	
R4	Widerstand 680 Ω	
R5	Widerstand 680 Ω	
R6	Widerstand 1 kΩ	
R7	Widerstand 33 Ω	
R8	Widerstand 1 kΩ	
C1	Tantal-E1ko 4,7 µF	
C2	Tantal-E1ko 4,7 µF	
C3	Tantal-E1ko 4,7 µF	
C4	Tantal-E1ko 0,47 µF	
C5	Tantal-E1ko 0,47 µF	
C6	Tantal-E1ko 0,47 µF	
T1	Si-NPN-Transistor	z.B. BC 238 B
Th1	Thyristor, T0 220 - Geh.	z.B. BST C 1053 M
D4	Z-Diode 5,6 V	z.B. ZPD 5,6
IC1	Pos.-Festspannungsregler 5 V	z.B. µA 78 H 05
IC2	Pos.-Festspannungsregler 12 V	z.B. µA 78 M 12
IC3	Neg.-Festspannungsregler -12 V	z.B. µA 79 M 12

**Stückliste**

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 1.2.	gefertigt nach A1
2	1	Kühlkörper K1 134/75/3 sw	gefertigt nach A2
3	2	Zylinderschraube M3x12 DIN 84	
4	2	Zylinderschraube M3x16 DIN 84	
5	10	Federscheibe A3,2 DIN 137	
6	10	Sechskantmutter M3 DIN 934	



Name:

Spannungsregelung

Datum:

**A3.3**

Pos.	Stckz.	Benennung/Daten	Bemerkung
7	2	Kühlblech Alu, 35x28x2 mm	gefertigt nach A2
8	2	Zylinderschraube M3x6 DIN 84	
9	1	Drahtbrücke, Cu-vers., Ø 1 mm	Länge angepaßt
10	1	Drahtbrücke, Cu-vers., Ø 1 mm	Länge angepaßt, einseitig nicht verlötet!
11	4	Schaltlitze sw, 0,5 mm <sup>2</sup> , 30 mm lg.	freies Ende verzинnt
12	6	Schaltlitze sw, 0,25 mm <sup>2</sup> , 20 mm lg.	freies Ende verzинnt
n.B.		Wärmeleitpaste	zur Montage der IC's auf den Kühlkörpern

 **A4**

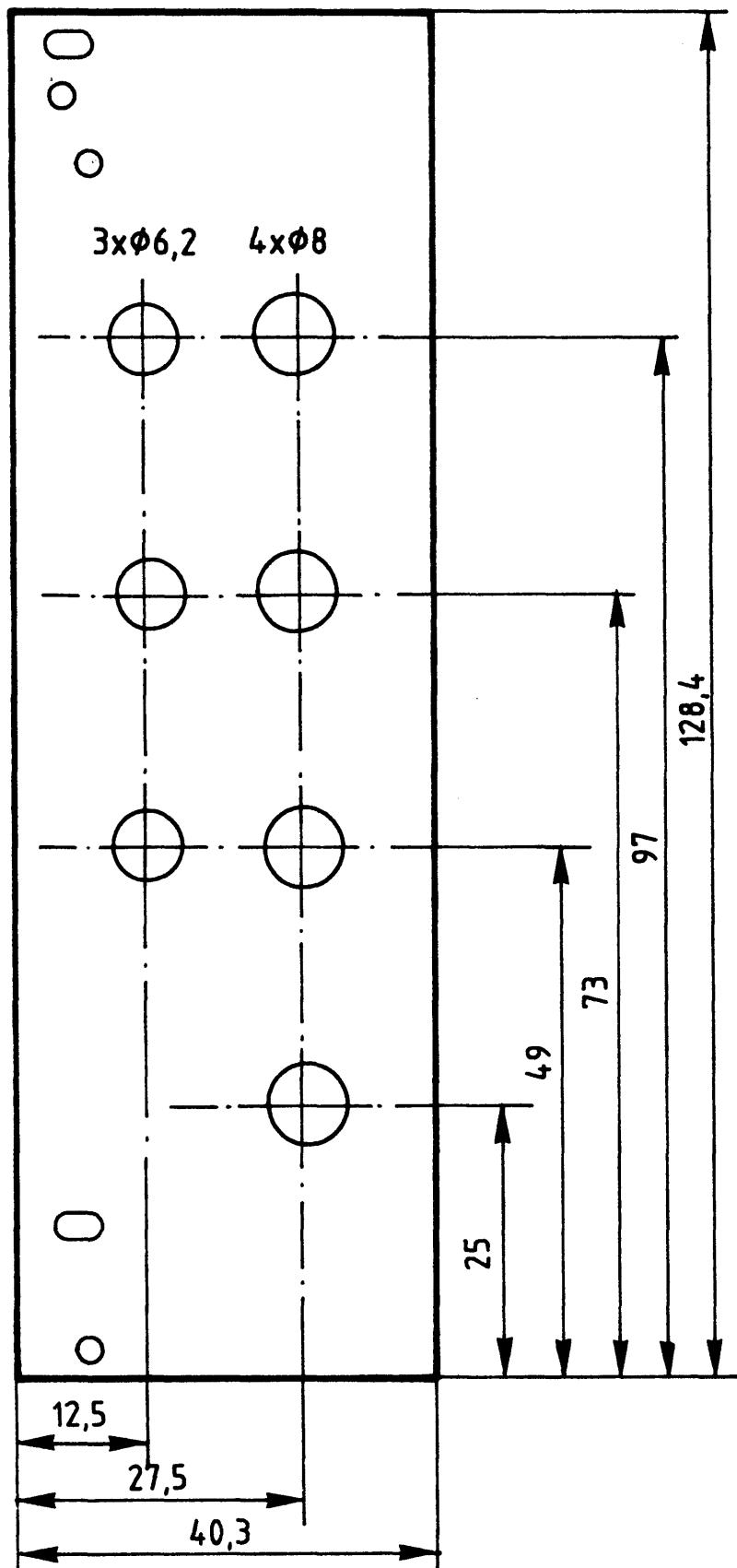
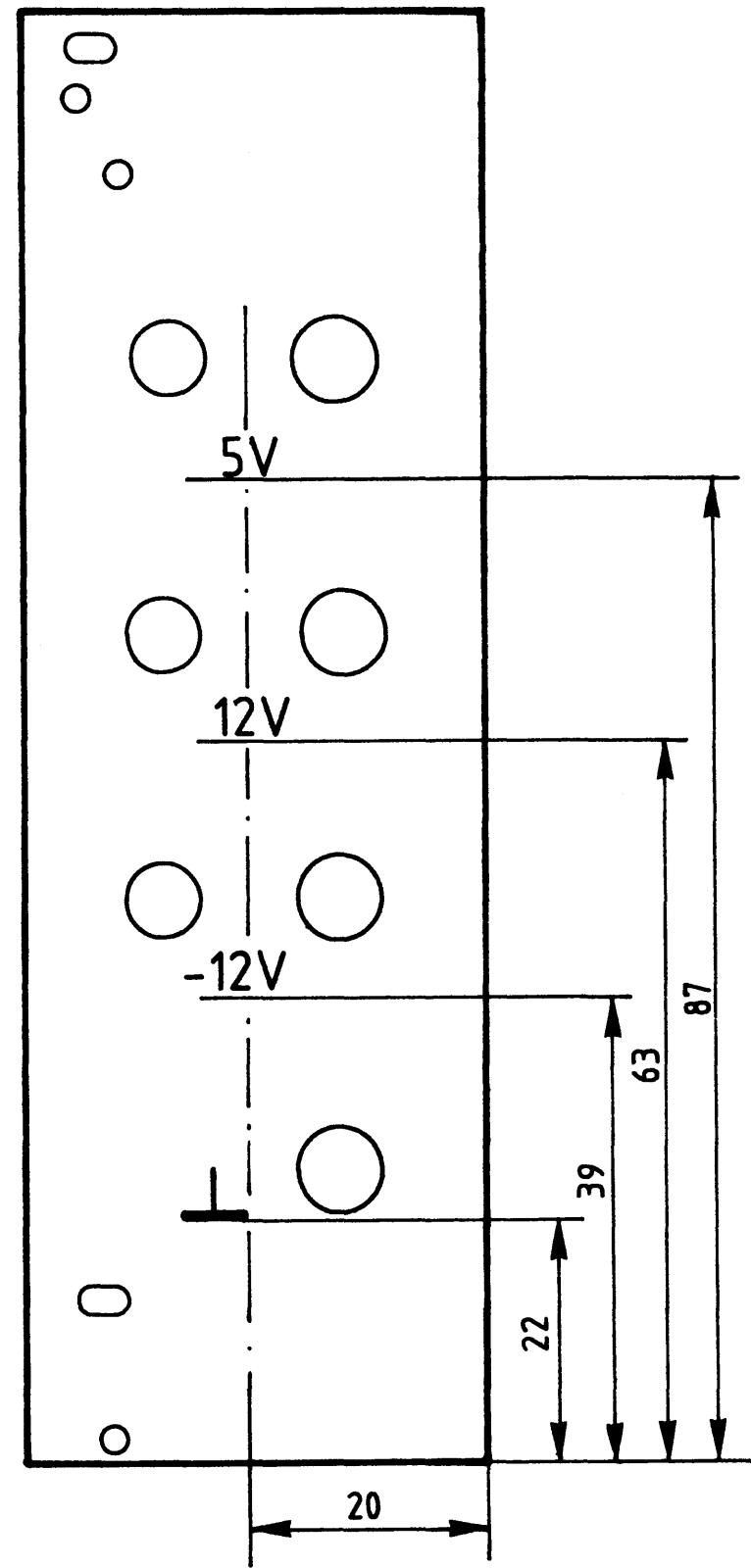
Name: \_\_\_\_\_

Spannungsregelung

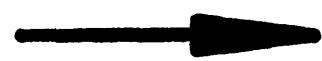
Datum: \_\_\_\_\_

**A4.1**

Stellen Sie die Frontplatte nach folgenden Zeichnungen her. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit Zeichentusche oder Abreibebuchstaben aufgebracht werden. Nach dem Beschriften sollte die Frontplatte mit Klarlack-Spray besprüht werden.

**Frontplatte****Beschriftungsvorschlag**

Material: Frontplatte L-C08, Alu 2mm dick



Name:

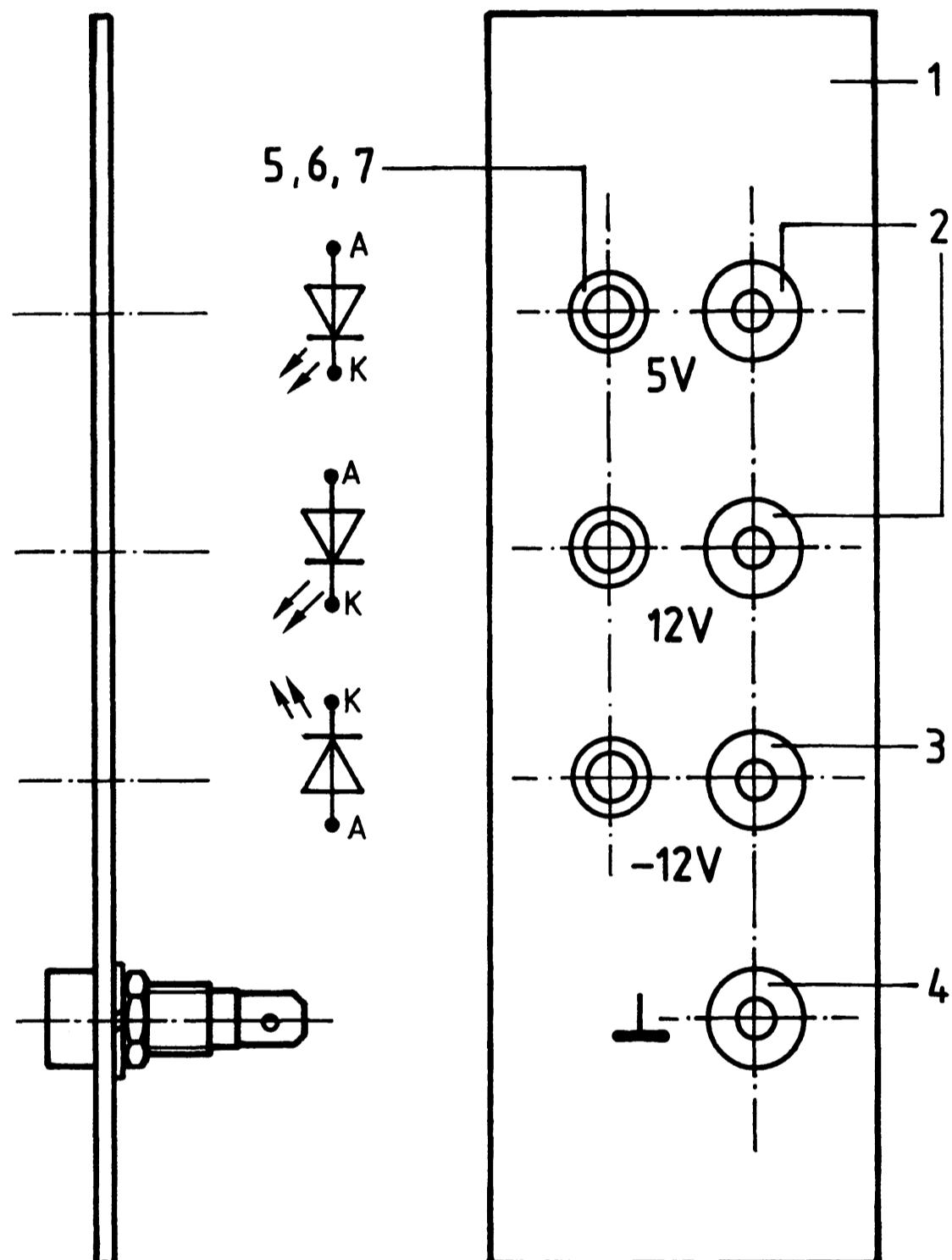
Spannungsregelung

Datum:

Bestücken Sie die Frontplatte nach Bestückungsplan und Stückliste.  
 Achten Sie besonders auf die Polarität der LED's.

A4.2

## Bestückungsplan Frontplatte



## Stückliste

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	gebohrt u. beschriftet
2	2	Steckbuchse, für 4 mm-Stecker, rt	
3	1	Steckbuchse, dto.,	b1
4	1	Steckbuchse, dto.,	sw
5	3	LED, Ø 5 mm, rt	
6	3	Befestigungsring für LED	
7	3	Befestigungshülse für LED	

→ A5

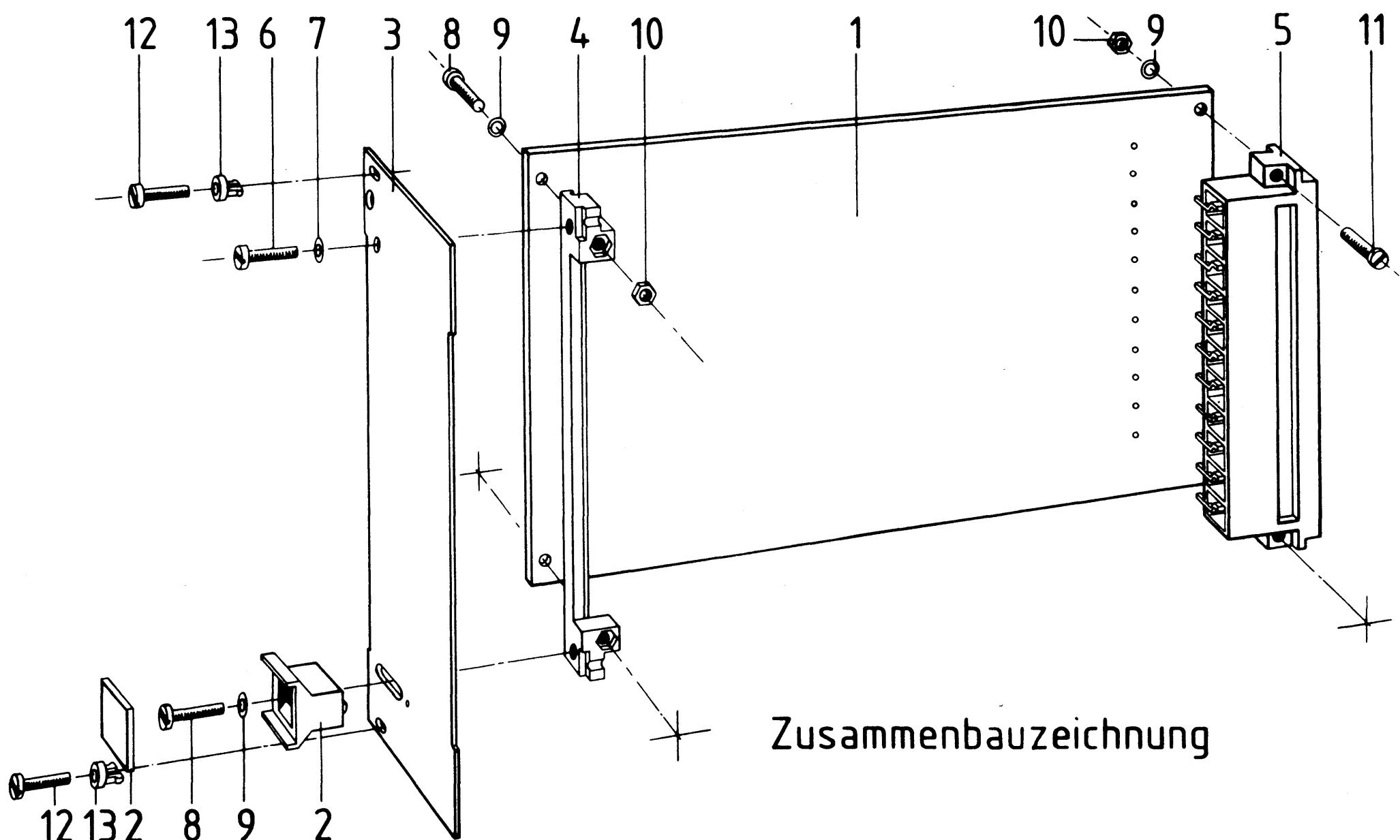
Name:

Spannungsregelung

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und der Stückliste zusammen. Die Bauelemente auf der Frontplatte sollten vor dem Anschrauben der Frontplatte mit den Anschlüssen der Leiterplatte verdrahtet werden. Benutzen Sie dazu den Verdrahtungsplan auf der nächsten Seite.

A5.1



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 1.2.	bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt
4	1	Frontverbinder	
5	1	Messerleiste, 11polig, DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	

Name:

---

Spannungsregelung

---

Datum:

---

Pos.	Stckz.	Benennung/Daten	Bemerkung
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft, B M2,5x10/5 DIN 84	
13	2	Schraubensicherung	

A5.2



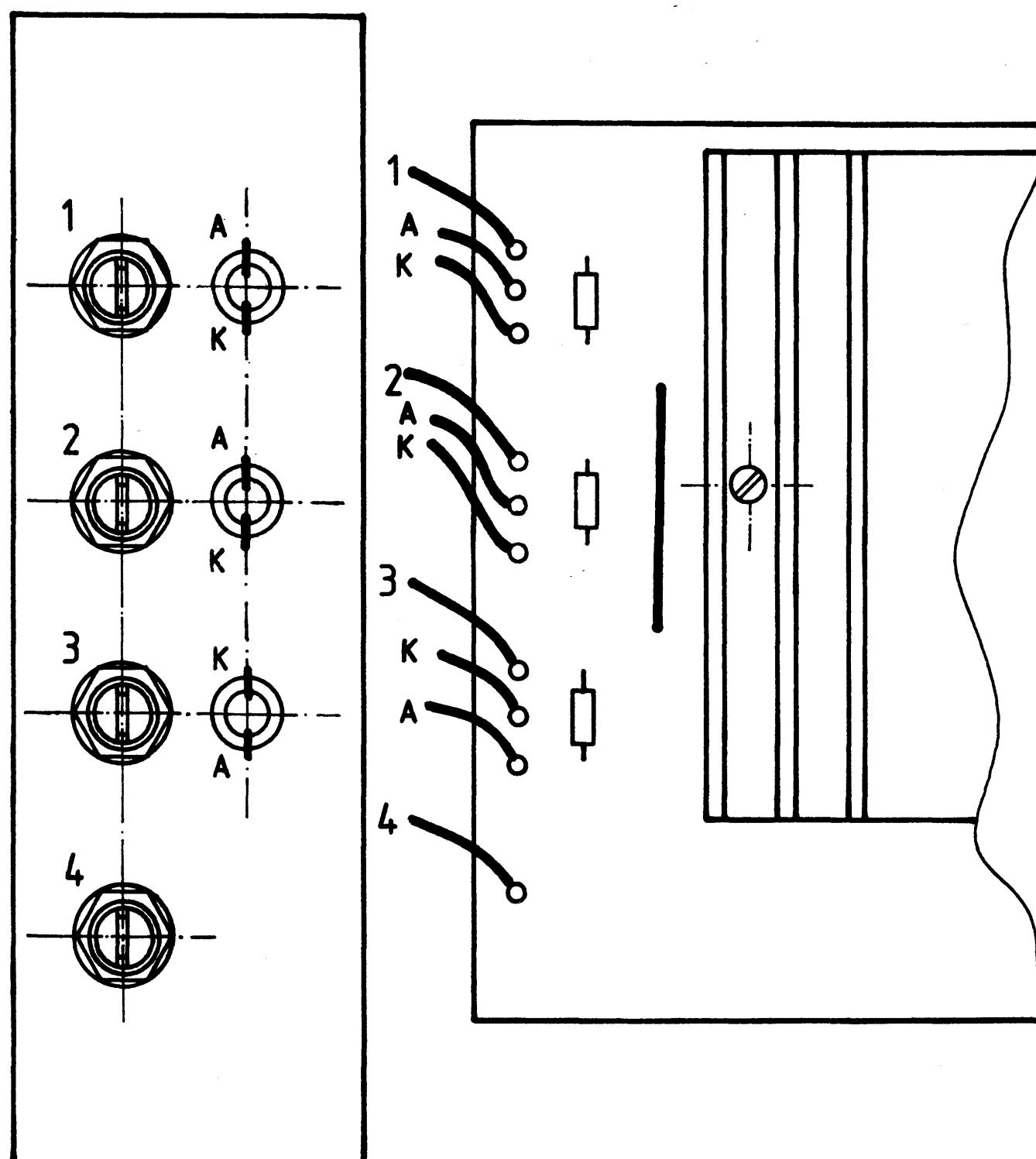
Name: \_\_\_\_\_

Spannungsregelung

Datum: \_\_\_\_\_

A5.3

Verdrahtungsplan Frontplatte/ Leiterplatte



→ A6

Name:

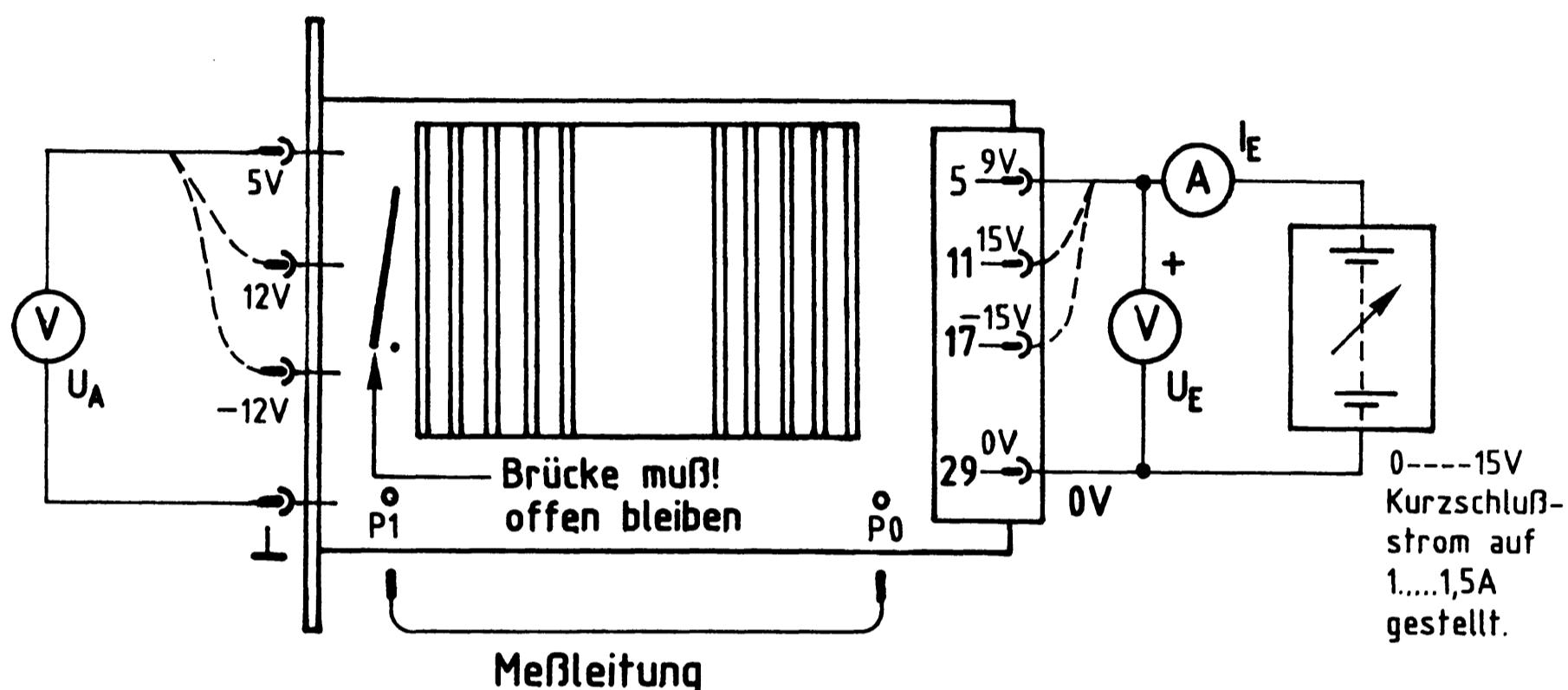
Spannungsregelung

Datum:

A6

Bereiten Sie den dargestellten Meßaufbau zur Prüfung der Spannungen (5 V,  $\pm 12$  V) und des Überspannungsschutzes vor. Benutzen Sie bei allen Prüfarbeiten den Stromlaufplan aus der Funktionsbeschreibung.

### Meßaufbau



#### 1. Prüfung der 5 V-Spannung

Legen Sie zwischen Stift 5 und Stift 29 eine Eingangsspannung  $U_E$  von 9 V an.

Die LED 5 V muß leuchten,  $U_A$  muß  $5 \text{ V} \pm 0,25 \text{ V}$  betragen.

#### 2. Prüfung der $\pm 12$ V-Spannung

Legen Sie zwischen Stift 11 und Stift 29 eine Eingangsspannung  $U_E$  von 15 V an.

Die LED 12 V muß leuchten,  $U_A$  muß  $12 \text{ V} \pm 0,6 \text{ V}$  betragen.

Legen Sie zwischen Stift 17 und Stift 29 eine Eingangsspannung  $U_E$  von -15 V an (Eingangsspannung umpolen).

Die LED -12 V muß leuchten,  $U_A$  muß  $-12 \text{ V} \pm 0,6 \text{ V}$  betragen.

#### 3. Prüfung des Überspannungsschutzes

Verbinden Sie P0 mit P1. Erhöhen Sie langsam die Eingangsspannung zwischen Stift 5 und Stift 29 von 0 V beginnend und beobachten Sie das Voltmeter für  $U_E$  und das Ampermeter für  $I_E$ .

Ab einer  $U_E$  zwischen 5,6 V bis 6,5 V fließt der eingestellte, begrenzte Eingangsstrom und  $U_E$  geht auf ca. 0 V zurück.

Damit ist die Spannungsregelung betriebsbereit. Löten Sie nun noch die offene Drahtbrücke ein.

→ A7

Name:

Spannungsregelung

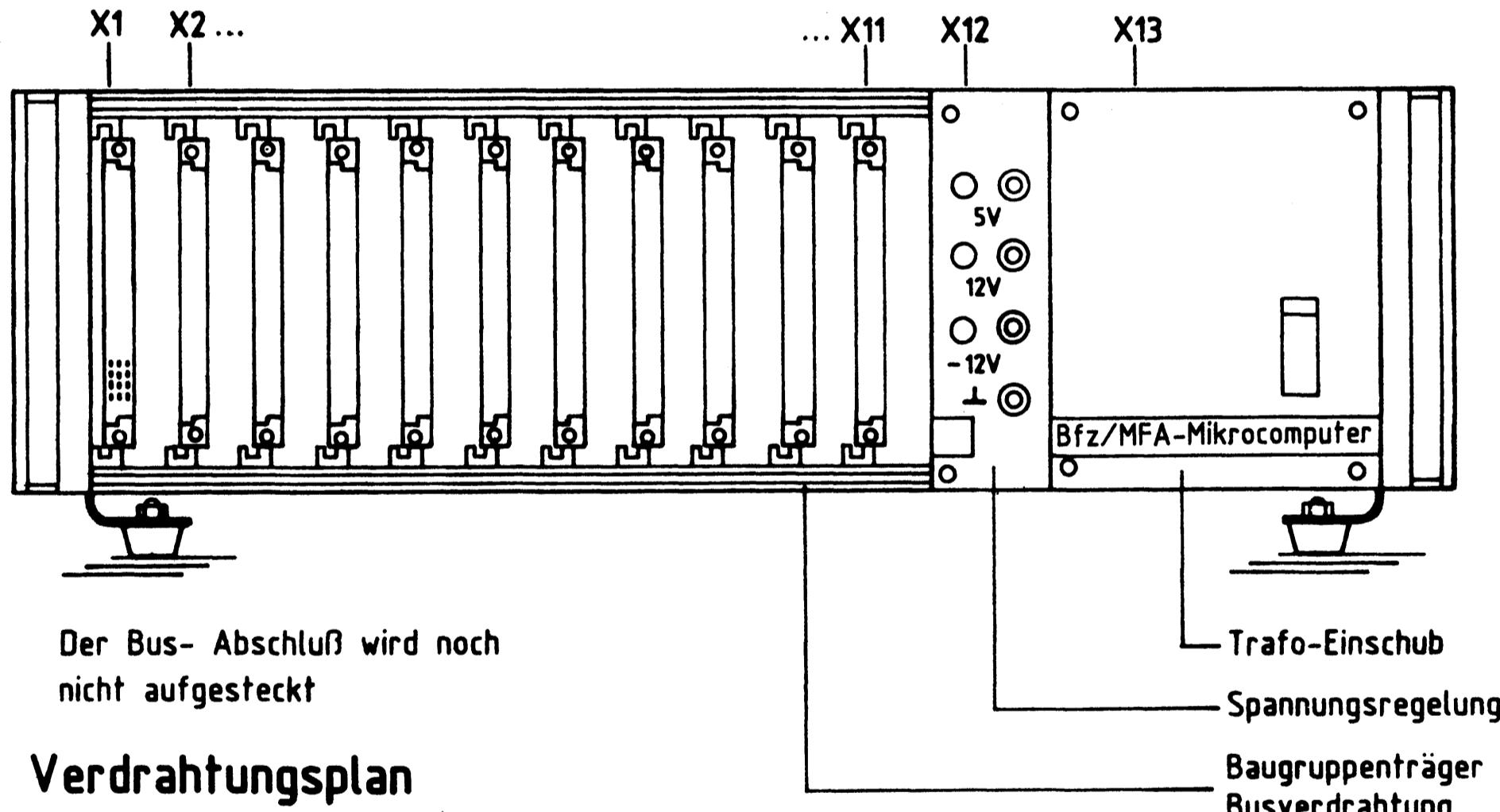
Datum:

**A7.1**

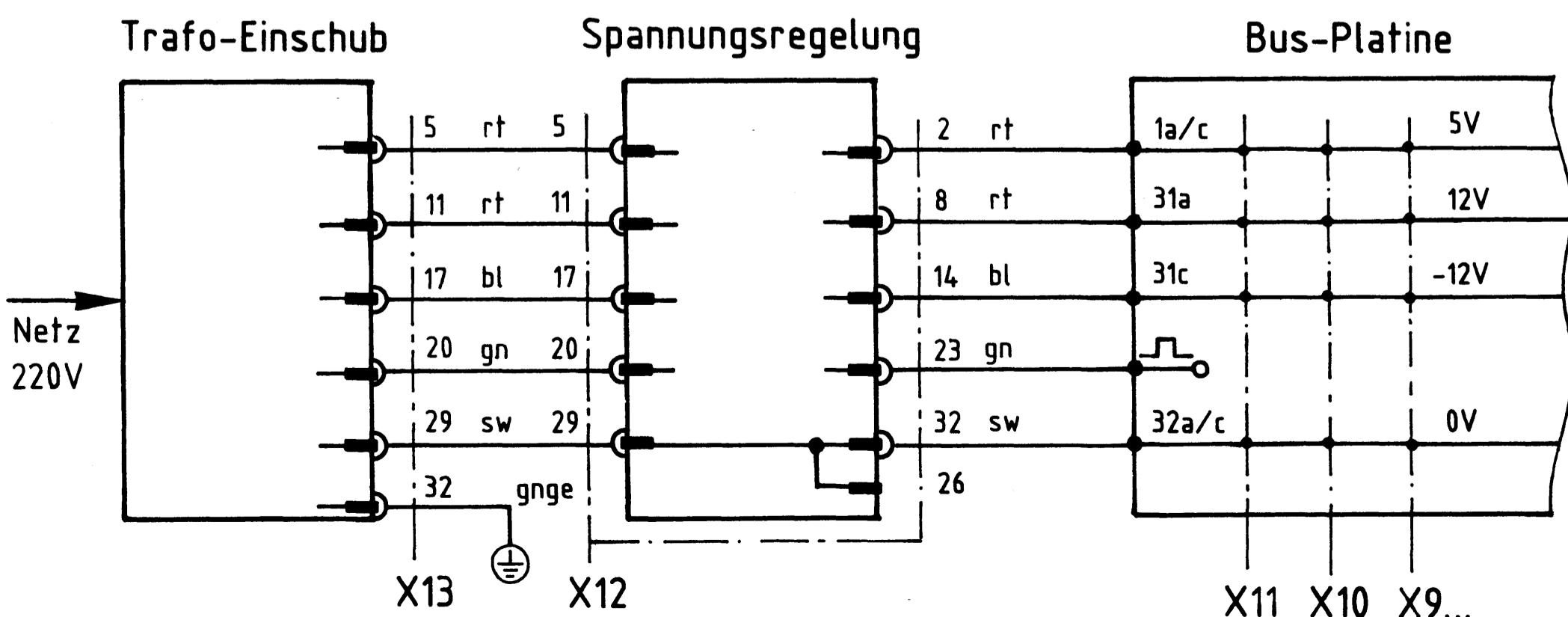
Nehmen Sie mit Hilfe der folgenden Montagezeichnung, des Verdrahtungsplanes und der Inbetriebnahmeanweisung den Baugruppenträger und das Netzgerät des Mikrocomputer-Baugruppensystems schrittweise in Betrieb. Sie benötigen dazu die folgenden Baugruppen:

- 1 Baugruppenträger mit Busverdrahtung, BFZ/MFA 0.1.
- 1 Trafo-Einschub, BFZ/MFA 1.1.
- 1 Spannungsregelung, BFZ/MFA 1.2.
- 1 Bus-Abschluß, BFZ/MFA 0.2.

### Montagezeichnung



### Verdrahtungsplan



Name:

Spannungsregelung

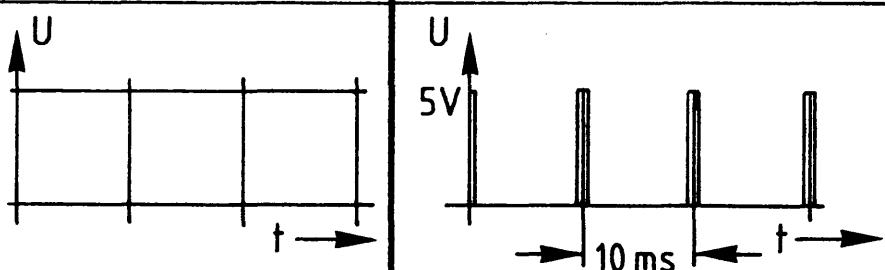
Datum:

Die folgende Inbetriebnahmeanweisung gibt Ihnen die Bedingungen vor, unter denen Sie die einzelnen Kontrollmessungen durchführen sollen.

Schalten Sie jeweils das Netz ab, wenn Sie eine neue Bedingung vorbereiten. Die Meßpunktbezeichnung X12. 5/29 bedeutet: Spannungsmessung an Leiste X12 zwischen den Federn (oder Stiften) 5 und 29.

A7.2

## Inbetriebnahmeanweisung

Bedingungen, Zustand des Gerätes, Aufgabe	Meßpunkte für Inbetriebnahmeme- lung	Meßwerte, Kurvenverlauf	Kontrollwerte zum Vergleich
Nur Trafo-Einschub eingeschoben und über Europa-stecker mit 220 V Netz verbunden. Netzschalter "Ein"	X12. 5/29		13,5 V $\pm$ 10%
	X12. 11/29		23,5 V $\pm$ 10%
	X12. 17/29		-23,5 V $\pm$ 10%
	X12. 20/29		15 V $\pm$ 10%
Zusätzlich Spannungs- regelung eingeschoben	X12. 2/32		5 V $\pm$ 0,25 V
	X12. 8/32		12 V $\pm$ 0,6 V
	X12. 14/32		-12 V $\pm$ 0,6 V
	X1. 1a/32a		5 V
	X1. 31a/32a		12 V
	X1. 31c/32a		-12 V
Skizzieren Sie das Oszillogramm zwischen... überprüfen Sie die Periodendauer	X12. 23/26		
Stecken Sie zusätzlich den Bus-Abschluß von hinten auf Leiste X2. Achten Sie dabei darauf, daß Feder 1a auch auf Stift 1a gesteckt wird!	X11. 4a bis 7c/32a		bei allen 8 Messungen 5 V
	X11. 16c bis 24a/32a		bei allen 16 Messungen 5 V
	X11. 9a bis 10c/32a		bei allen 4 Messungen 5 V

Wenn die von Ihnen gemessenen Werte den Kontrollwerten entsprechen, sind Baugruppenträger und Netzgerät betriebsbereit. Da dieser Aufbau das Basisgerät für das Mikrocomputer-Baugruppen-System ist, können Sie Trafo-Einschub und Spannungsregelung mit den entsprechenden Schrauben mit dem Baugruppenträger verschrauben. Damit ist die Übung beendet.

(

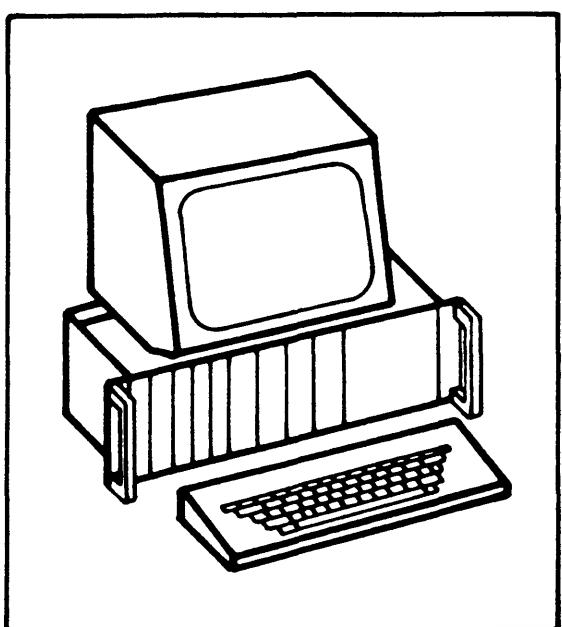
)

)

)

# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER-TECHNIK



Prozessor 8085

BFZ/MFA 2.1.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---

(

)

)

)

Prozessor 8085

---

Fachtheoretischer Teil

1. Einleitung
- 1.1. Stromlaufplan der Baugruppe "Prozessor 8085"
2. Arbeitsweise des Prozessors
  - 2.1. Taktsteuerung
  - 2.2. Zustandsanzeigesignale S0, S1
  - 2.3. Rücksetzen und Starten des Prozessors
    - 2.3.1. Automatischer Start nach dem Einschalten der Versorgungsspannung
    - 2.3.2. Rücksetzen (Neustart) während des Betriebs des Prozessors
  3. Pufferung der CPU-Ausgänge
    - 3.1. Zwischenspeicherung der Adressen
    - 3.2. Erkennung der Datensignale und Steuerung der Datenrichtung
    - 3.3. Trennen der CPU vom System-Bus über den CPU-Eingang HOLD
  - 3.3.1. Das Zusammenwirken der Baugruppen "Prozessor 8085" und "Bus-Signalgeber"
  4. Die Steuersignale MEMR, MEMW, IOR und IOW und ihre Erzeugung aus den CPU-Steuersignalen RD, WR und IO/M
  5. Einzelschrittsteuerung der CPU
    - 5.1. Die Funktion des READY-Eingangs
    - 5.2. Grundschaltung zur Einzelschrittsteuerung
      - 5.2.1. Gemeinsames Auftreten von HOLD- und READY-Signalen
      - 5.2.2. Einzelschrittbetrieb ab einer eingestellten Adresse
    - 5.3. Das Zusammenwirken der Baugruppen "Prozessor 8085" und "Bus-Signalanzeige"
      - 5.3.1. Einzelschrittbetrieb ohne Adressenstop
      - 5.3.2. Einzelschrittbetrieb mit Adressenstop
  6. Interrupteingänge, Interruptsignale
  7. Serieller Dateneingang (SID) und Datenausgang (SOD)
    - 7.1. 20-mA-Stromschnittstelle
    - 7.2. V-24-Spannungsschnittstelle
  8. Blockschaltbild der Baugruppe "Prozessor 8085"

Fachpraktischer Teil

Flußdiagramm für den Arbeitsablauf

Bereitstellungsliste

Übungsteil

Arbeitsblätter

- A1. Ätzen und Bohren der Leiterplatte, Layout Bestückungsseite
- A2. Bestücken der Leiterplatte
- A3. Fertigen und Bestücken der Frontplatte
- A4. Zusammenbau und Verdrahten des Einschubs
- A5. Sichtkontrolle des Einschubs
- A6. Überprüfen der Funktion

## Prozessor 8085

### 1. Einleitung

Die Baugruppe "Prozessor 8085" steuert mit Hilfe der beiden Speicherbaugruppen EPROM (Lesespeicher) und RAM (Schreib-/Lesespeicher) den Ablauf des gesamten Mikrocomputers. Über eine Datensichtstation und Ein- und Ausgabe-Baugruppen kann der Mensch oder eine Maschine Verbindung mit dem Mikrocomputer aufnehmen.

Den Kern der Baugruppe "Prozessor 8085" stellt die CPU 8085A (Central-Prozessing-Unit = zentrale Prozessor Einheit) dar, man nennt sie auch Mikroprozessor oder kurz MIP. Sie übernimmt die eigentlichen Steuer- und Rechenvorgänge, hierzu benötigt sie noch einige Hilfsbausteine, deren Funktionen im folgenden erklärt werden; der innere Aufbau der CPU aus Registern, Akkumulator arithmetischer logischer Einheit usw. wird in der FTÜ "Mikroprozessor" BFZ/MFA 10.4. erklärt.

Durch die verwendete CPU ist die Anzahl der Leitungen vom Adreß- und Daten-Bus festgelegt. Sie verfügt über einen 16-Bit-Adreß-Bus und einen 8-Bit-Daten-Bus. Mit den 16 Adreßleitungen kann die CPU maximal  $2^{16} = 65536$  Speicherplätze mit einer Datenbreite von 8 Bit (1 Byte) adressieren.

Der Befehlssatz ist durch die CPU ebenfalls fest vorgegeben.

Mit dem 8085 vergleichbare Mikroprozessoren sind zum Beispiel der 8080 von INTEL (der Vorgänger des 8085), der 6500 von Rockwell, der 6800 von Motorola und der Z80 von Zilog. Sie alle gehören zur Gruppe der 8-Bit-Mikroprozessoren, d.h. sie verfügen über einen 8-Bit-Daten-Bus. Im Handel erhältlich sind auch schon Weiterentwicklungen obiger Prozessortypen mit einem 16-Bit-Daten-Bus; sie sind leistungsfähiger, jedoch komplizierter aufgebaut und schwieriger zu handhaben.

Im Gegensatz zu den anderen Baugruppen des Mikrocomputersystems benötigt die CPU-Baugruppe zum Betrieb ein Programm (Software). Für die Erstellung und Inbetriebnahme der Baugruppe ist es aber noch nicht erforderlich.

#### 1.1. Stromlaufplan der Baugruppe "Prozessor 8085"

Bild 1 zeigt den Stromlaufplan der Baugruppe. Sie sollten ihn zur Orientierung bei allen folgenden Schaltungserklärungen mit benutzen.

## Prozessor 8085

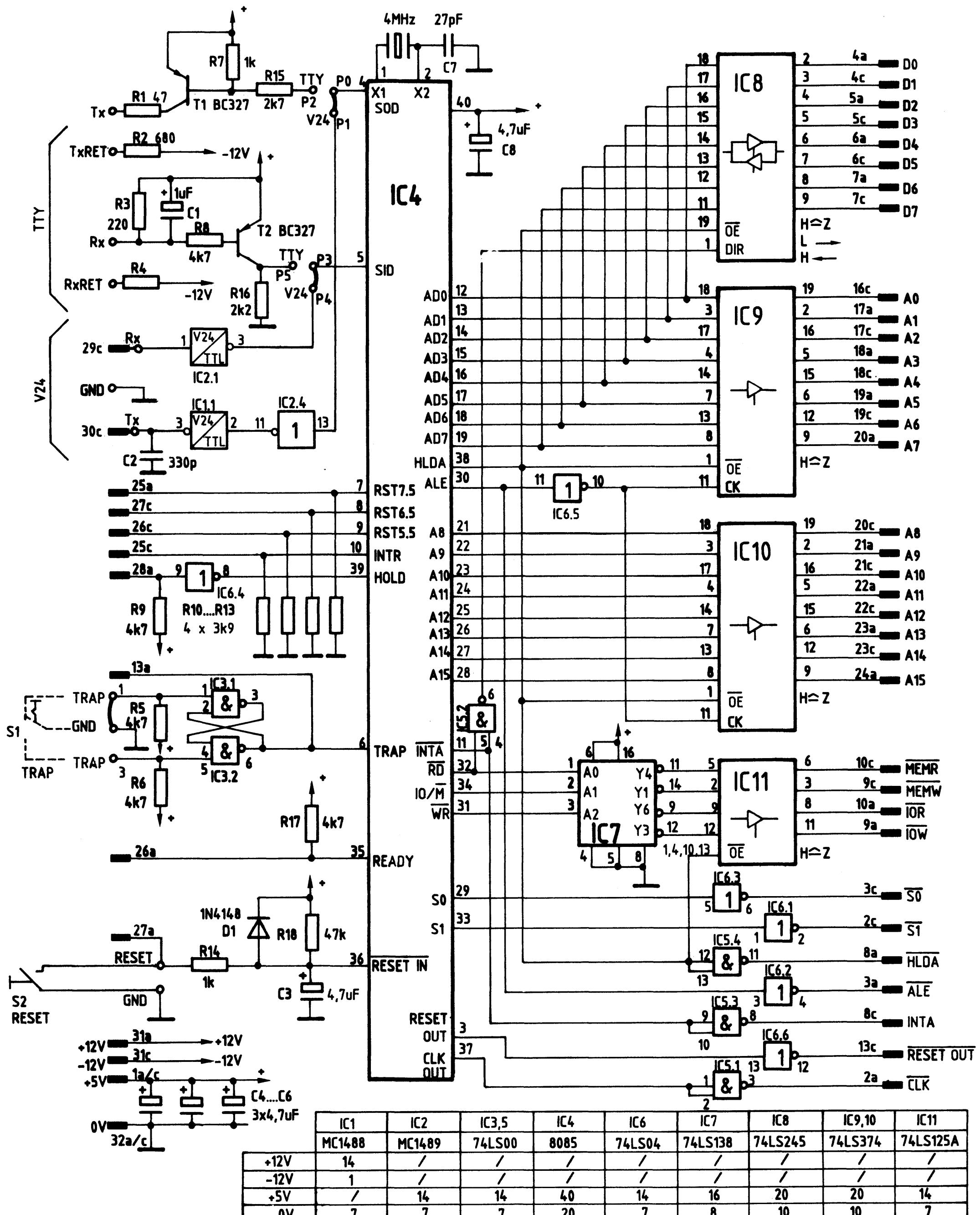


Bild 1: Stromlaufplan "Prozessor 8085"

## Prozessor 8085

## 2. Arbeitsweise des Prozessors

Der Prozessor bearbeitet Befehle nach einem fest vorgegebenen Takt, den man Arbeitstakt nennt. Seine Arbeitsgeschwindigkeit wird durch diesen Takt bestimmt. Die zu bearbeitenden Befehle müssen ihm über ein Programm mitgeteilt werden, das in einem Speicher in binärer Form abgelegt ist. Die CPU 8085 "versteht" 93 verschiedene Befehle, sie bilden den Befehlssatz des Prozessors. Ein Befehl kann aus einem Byte (8 Bit), aus zwei oder aus drei Bytes bestehen. Das Flußdiagramm (Bild 2) zeigt, wie solche Befehle abgearbeitet werden.

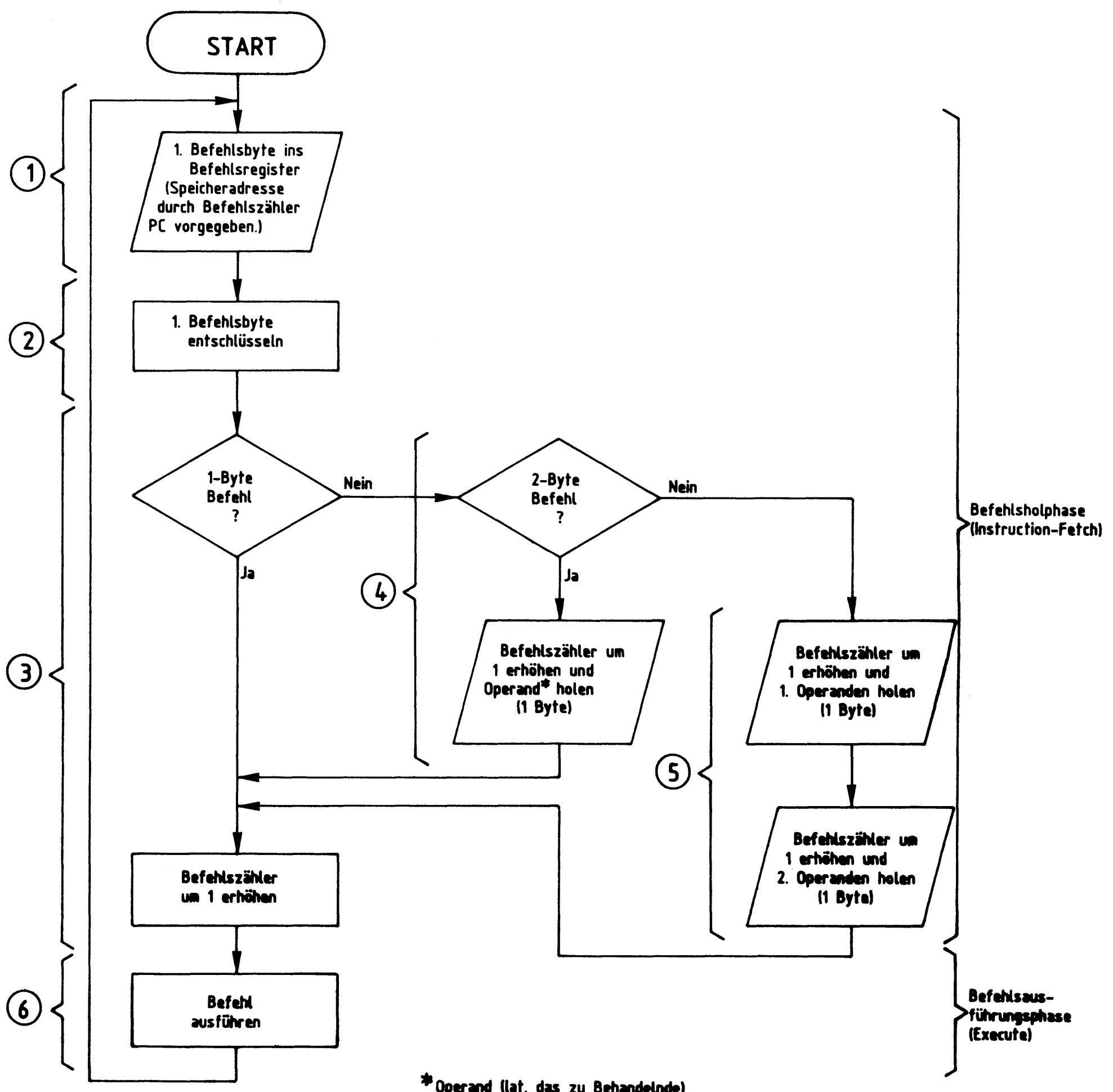


Bild 2: Einfaches Flußdiagramm "Befehlsabarbeitung"

## Prozessor 8085

Zu 1: Nach dem Starten eines Programms holt sich der Prozessor ein Befehlsbyte (Operationscode, kurz Op-Code genannt) aus dem Speicher in ein internes 8-Bit-Register, das Befehlsregister. Der Speicherplatz wird dabei durch ein 16-Bit-Register, den Befehlszähler (Programm-Counter, kurz PC) adressiert.

Zu 2: Dieses erste Byte entschlüsselt (decodiert) der Prozessor und steuert entsprechend den weiteren Ablauf.

Zu 3: Handelt es sich um einen Befehl, der keine weiteren Daten oder Adressen benötigt (1-Byte-Befehl), so erhöht der Prozessor den Befehlszähler und führt den Befehl aus.

Beispiel eines 1-Byte-Befehls:

Bilde das Komplement vom Inhalt des Registers A (Akkumulator, kurz Akku), d.h. jede 1 des im Akku stehenden Bytes wird durch eine 0 ersetzt und umgekehrt.

Mnemonischer-Code*	Hexadezimal-Code	Binär-Code
CMA	2F	0010 1111

Aufgrund dieses einen Befehlsbytes kann der Prozessor den Befehl ausführen.

Zu 4: Benötigt der vom Prozessor geholte Befehl weitere Angaben, wie zum Beispiel eine zum Befehl gehörende Konstante (Operand), so erhöht er zuerst den Befehlszähler, holt den Operanden und führt dann den Befehl aus.

Beispiel eines 2-Byte-Befehls:

Verknüpfe das im Akku stehende Byte mit dem zweiten Byte des Befehls UND. Das zweite Byte wird hier willkürlich mit 80 (hexadezimal) gewählt.

Mnemonischer-Code	Hexadezimal-Code	Binär-Code
ANI 80	E6 80	1110 0110 1000 0000

—2. Byte, Operand  
—1. Byte, Operationscode

\* mnemonic = leichter merkbar

## Prozessor 8085

Außer dem Operationscode ANI (E6) benötigt der Prozessor noch eine Bitkombination (Operand, hier 80H), mit der er den Akkumatorinhalt UND-verknüpfen soll.

Zu 5: Folgt dem ersten Befehlsbyte eine Speicheradresse (2 Byte), so muß der Prozessor den Befehlszähler zweimal erhöhen und das jeweilige Adreß-Byte holen, um danach den Befehl ausführen zu können.

Beispiel eines 3-Byte-Befehls:

Springe (JUMP) zur angegebenen Adresse, nämlich F800H.

Mnemonik	Hexadezimal	Binär
JMP F8 00	C3 00 F8	1100 0011 0000 0000 1111 1000

3. Byte, 2. Operand (niederwertiges Adreßbyte)  
2. Byte, 1. Operand (höherwertiges Adreßbyte)  
1. Byte, Operationscode

Wie das Beispiel zeigt, folgt in der hexadezimalen und in der binären Darstellung des Befehls dem Operationscode zuerst das niederwertige Byte und dann das höherwertige Byte der Speicheradresse. In dieser Reihenfolge muß eine zum Befehl gehörende Adresse im Speicher stehen.

Zu 6: Beispiel für die Ausführung des Befehls CMA:

Angenommener Akku-Inhalt vor der Befehlausführung:

0110 1101

Akku-Inhalt nach der Befehlausführung:

1001 0010

Jedes Bit des Akkumulators ist durch den Befehl CMA invertiert worden.

## 2.1. Die Taktsteuerung

Die CPU besitzt einen internen Taktoszillator, dessen Frequenz von einem außen angeschlossenen 4-MHz-Quarz abgeleitet wird. Sie halbiert die vom Quarz gelieferte Taktfrequenz und formt sie in ein Rechtecksignal um.

Nach dem so gewonnenen 2-MHz-Takt, der als Systemtakt dient, laufen alle Vorgänge in der CPU ab. Gleichzeitig steht der Systemtakt am Ausgang "CLK OUT" (CLOCK OUT) für weitere Anwendungen im Mikrocomputer zur Verfügung (Bild 3). Rechts im Bild sind die Oszillogramme der Ein- und Ausgangstaktfrequenz und die Meßpunkte an der CPU angegeben.

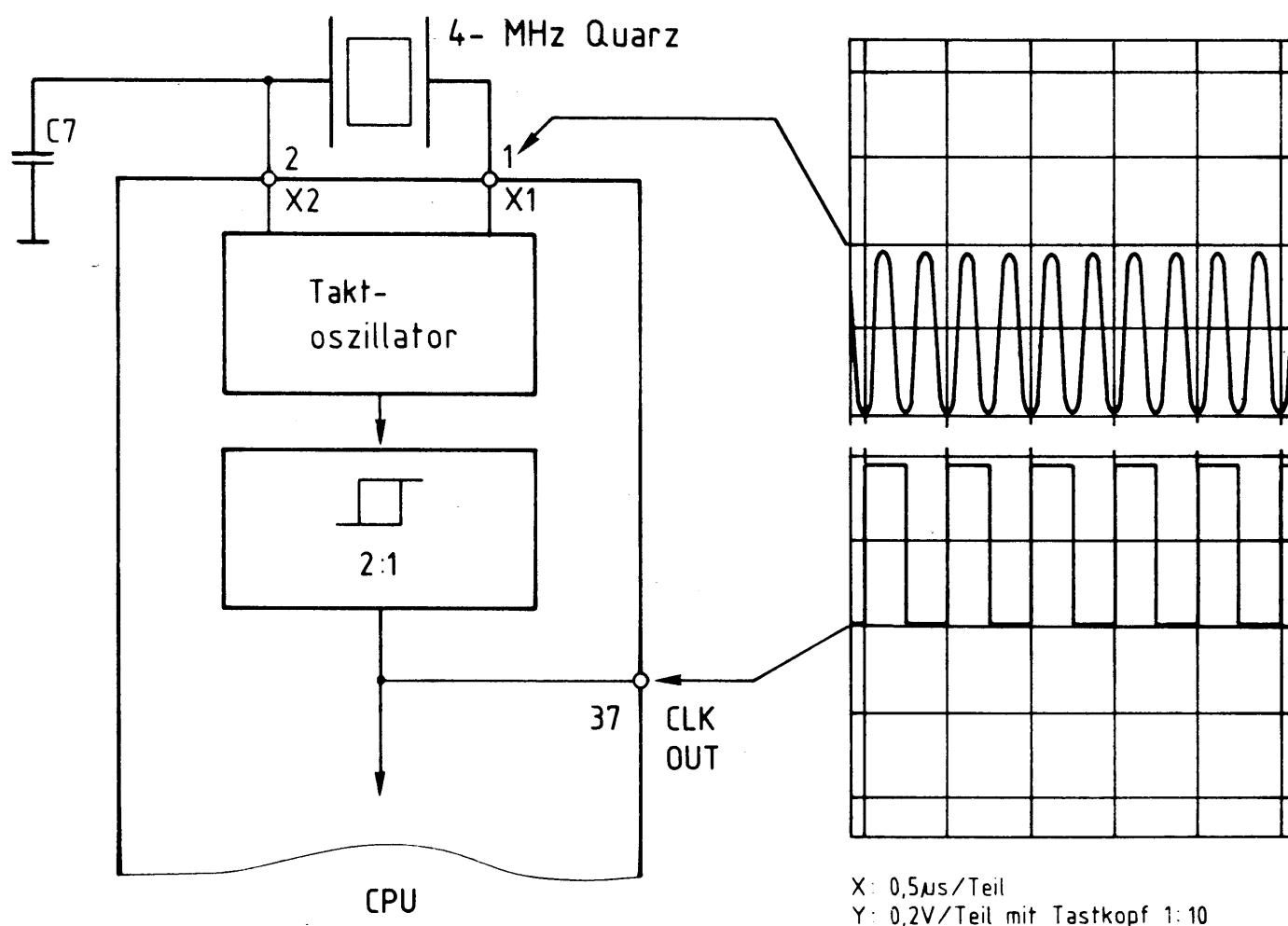


Bild 3: Takterzeugung und oszillografische Darstellung des Taktes

Wie schon im Flußdiagramm Bild 2 zu sehen war, unterteilt sich die Abarbeitung eines Befehls in zwei Phasen:

- in die Befehlsholphase (instruction fetch)
- in die Befehlausführungsphase (execute)

Beide Befehlsphasen stehen in zeitlichem Zusammenhang zum Systemtakt.

## Prozessor 8085

Jede Befehlsabarbeitung beginnt mit der Befehlsholphase.

Bild 4 zeigt den Verlauf einiger wichtiger Signale der Befehlsholphase. Die Abarbeitung erfolgt während der Taktzyklen T1 bis T4.

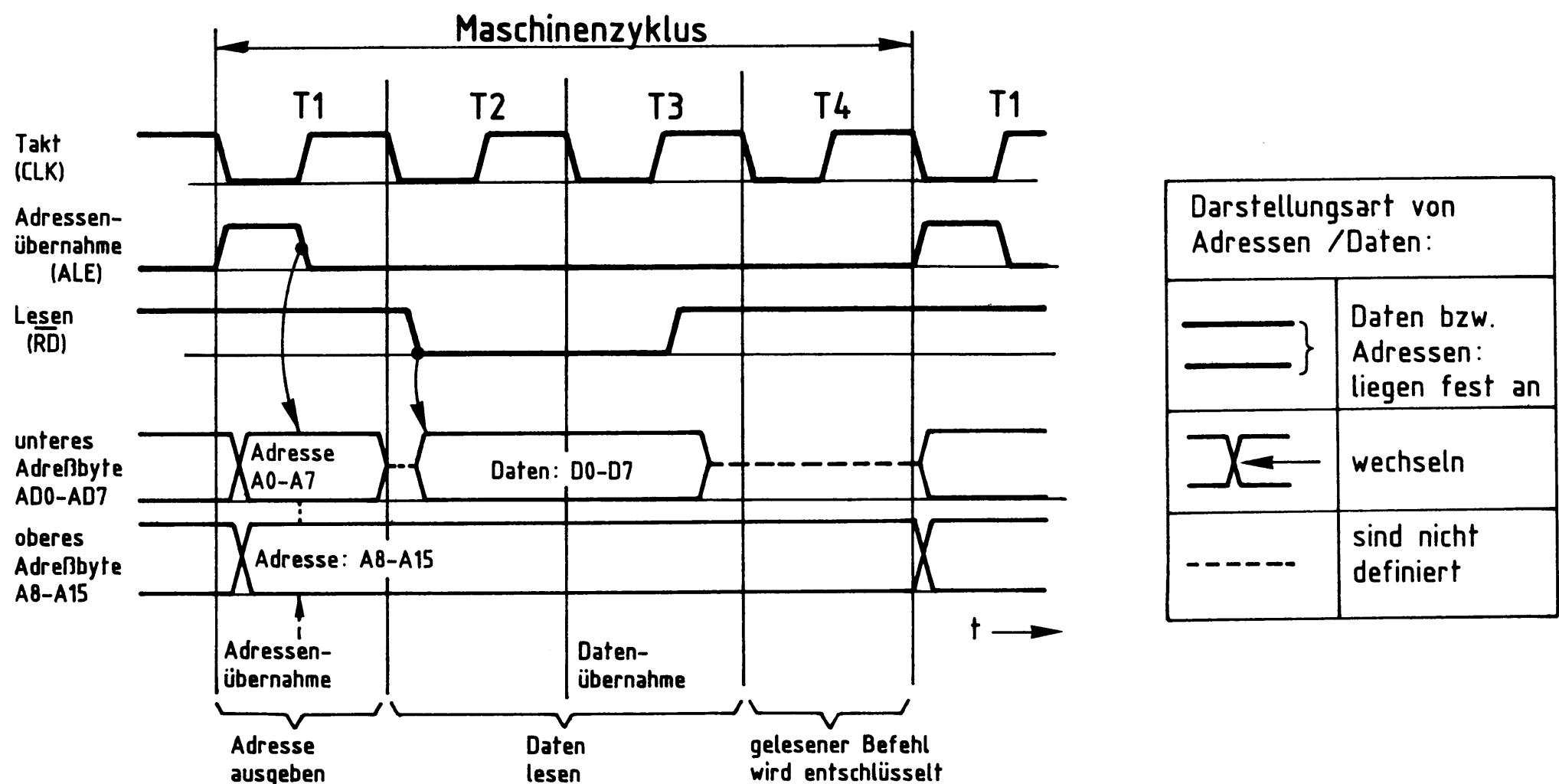


Bild 4: Signalverlauf "Befehl holen und entschlüsseln", (Befehlsholphase)

#### Beschreibung des Signalverlaufes

**Takt T1:** Während dieser Zeit gibt der Prozessor die Adreßsignale aus. Das niedrige Adreß-Byte steht auf den Leitungen AD0 ... AD7 nur etwa während eines Taktes zur Verfügung, weil diese Leitungen auch zum Datentransport verwendet werden. Mit Hilfe des ALE-Signals wird deshalb die ausgegebene Adresse zwischengespeichert. Dieser Vorgang wird genauer im Kapitel 3.1. "Zwischenspeicherung der Adressen" beschrieben.

**Takt T2:** Das Steuersignal "Lesen" ( $\overline{RD}$ , aktiv Low) wird ausgegeben. An den Adreß-Datenanschlüssen AD0 bis AD7 liegen nun die Daten (der Befehl) aus dem adressierten Speicherplatz an.

## Prozessor 8085

Takt T3: Innerhalb von T3 liest der Prozessor das dann stabil anstehende Befehlsbyte ein.

Takt T4: Das Lesesignal ist nicht mehr aktiv. Der Prozessor entschlüsselt in dieser Zeit den gelesenen Befehl.

Die Abarbeitung eines Befehls erfolgt schrittweise, z.B. wird bei einem 2-Byte-Befehl zuerst das erste und dann das zweite Befehls-Byte geholt und schließlich der Befehl ausgeführt. Man nennt diese Schritte auch Maschinenzyklen. Sie sind aus Takten oder Taktzyklen aufgebaut. Ein Maschinenzyklus zum Holen des Operationsteils eines Befehles (1. Befehls-Byte) besteht z.B. aus vier Takten.

Bild 5 zeigt anhand des 2-Byte-Befehls "IN" (Daten von einer Eingabe-Baugruppe lesen) den Signalverlauf für die Ausführungszeit des gesamten Befehls.

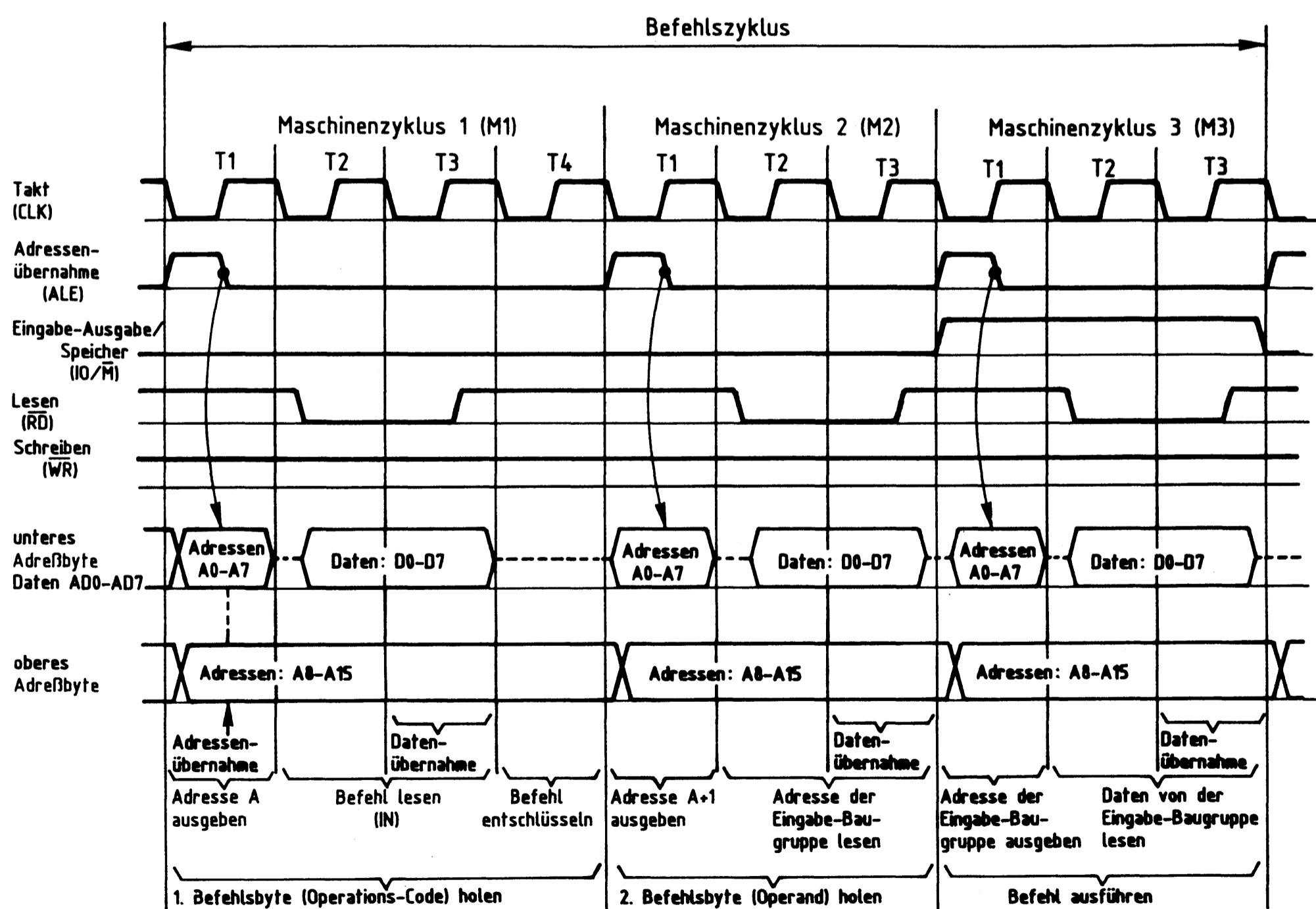


Bild 5: Verlauf der Steuer-, Adreß - und Datensignale für den Befehl "IN"

## Prozessor 8085

### Beschreibung des Signalverlaufes

Der Signalverlauf ist in drei Maschinenzyklen unterteilt, und diese wiederum in einzelne Takte.

#### Maschinenzyklus 1 (M1):

Der Befehl "IN" wird geholt.

Dies entspricht dem Vorgang in Bild 4. Das hinzugekommene Steuersignal  $I0/\bar{M}$  (Input-Output/Memory = Eingabe-Ausgabe/Speicher) zeigt durch L-Pegel an, daß der Befehl aus dem Speicher geholt wird.

#### Maschinenzyklus 2 (M2):

Die Adresse der Eingabe-Baugruppe wird geholt.

T1: Die Speicheradresse, unter der die Adresse der Eingabe-Baugruppe gespeichert ist, wird ausgegeben und zwischengespeichert mit dem H/L-Sprung auf der ALE-Leitung.

T2 u. T3: Die CPU liest mit dem low-aktiven Signal " $\overline{READ}$ " ( $\overline{RD}$ ) die Adresse der Eingabe-Baugruppe aus dem adressierten Speicherplatz.

#### Maschinenzyklus 3 (M3):

Das Datenbyte wird von der Eingabe-Baugruppe geholt (Befehlausführung).

T1: Die zuvor gelesene Adresse der Eingabe-Baugruppe schaltet die CPU nun auf den Adreßbus. Der H-Pegel auf der  $I0/\bar{M}$ -Leitung bedeutet, daß mit der Adresse eine Eingabe-Baugruppe und kein Speicherplatz angesprochen wird.

T2 u. T3: Die CPU übernimmt das an der Eingabe-Baugruppe anstehende Datenbyte. Während dieser Zeit führt die Steuerleitung  $\overline{READ}$  L-Pegel.

Während der gesamten Befehlsphase hat das Signal  $\overline{WR}$  (WRITE = Schreiben) H-Pegel und ist damit nicht aktiv. Bei Befehlen, die der CPU Anweisungen zum Schreiben von Daten in einen Speicher bzw. an eine Ausgabe-Baugruppe geben, wird das  $\overline{WRITE}$ -Signal aktiv durch Anlegen von L-Pegel. Der Beginn eines jeden neuen Maschinenzyklus wird durch H-Pegel des ALE-Signals angezeigt.

## Prozessor 8085

Für den Befehl "IN" sind die oben besprochenen Signalverläufe (ohne Adreß- und Datensignale) an den jeweiligen CPU-Anschlüssen oszilloskopiert und in Bild 6a dargestellt. Zum Vergleich zeigt Bild 6b die Signalverläufe für den Befehl "OUT", der Daten an eine Ausgabe-Baugruppe übermittelt.

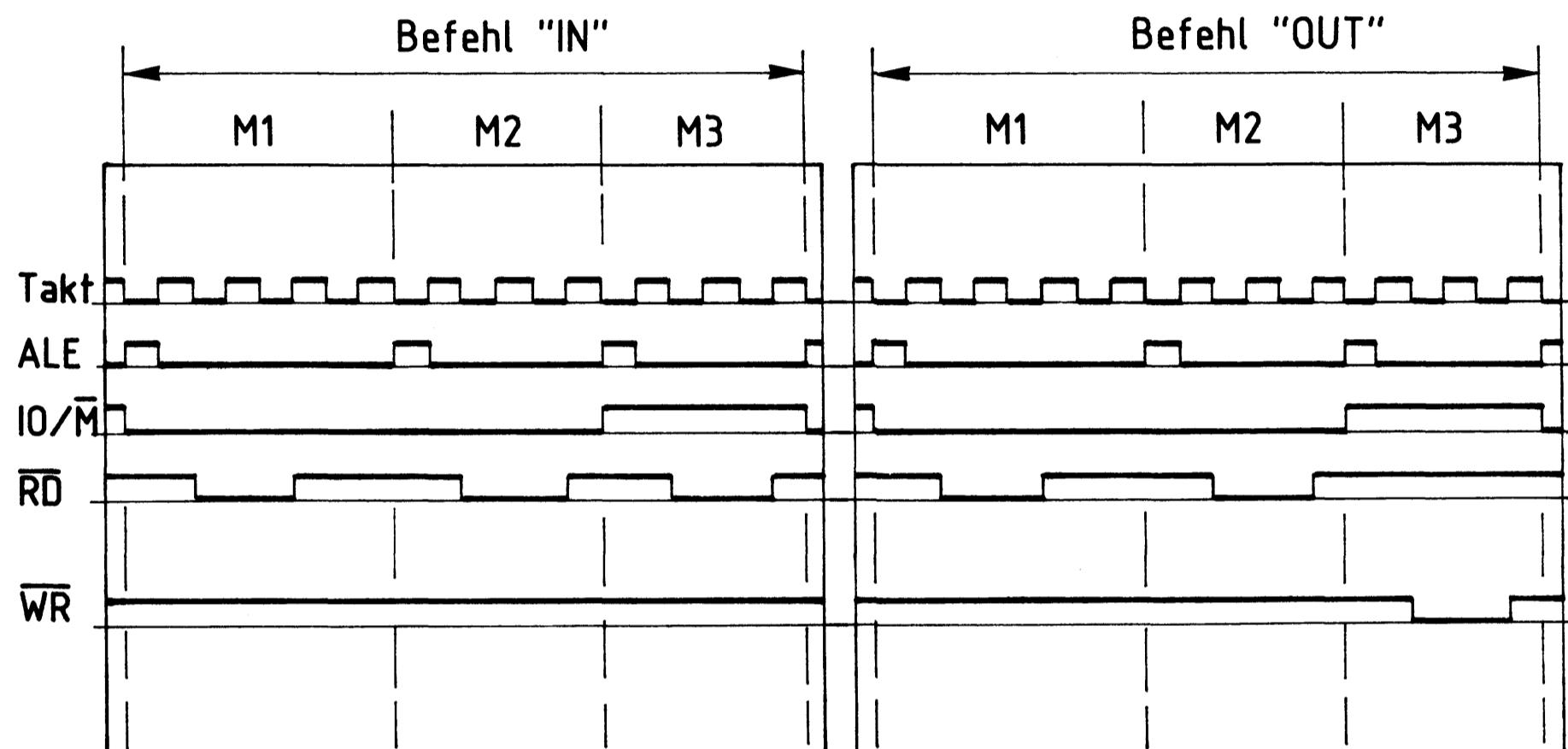


Bild 6.a: Steuersignale "IN... Befehl" Bild 6.b: Steuersignale "Out...Befehl"

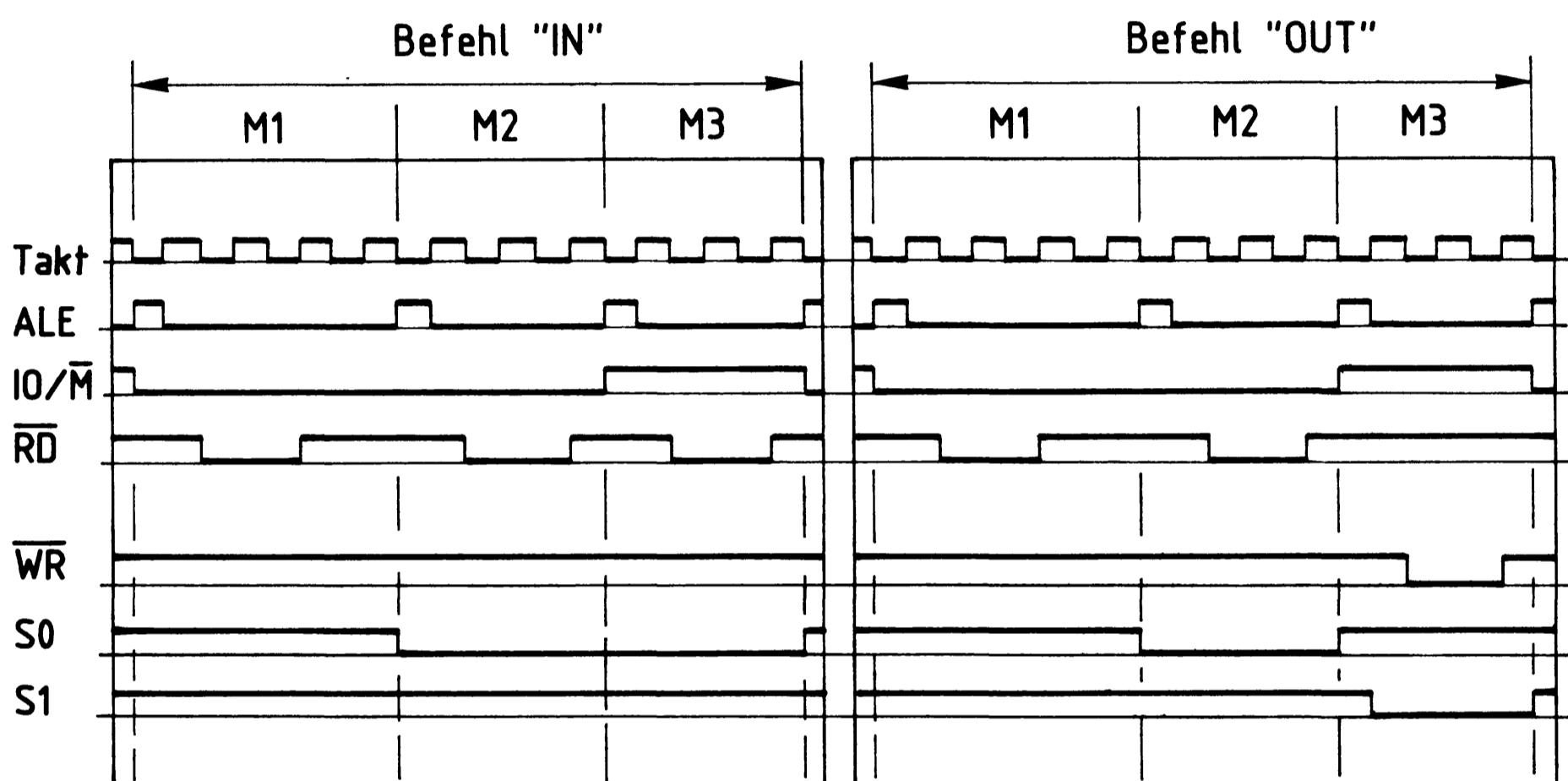
Bis auf  $\overline{RD}$  (Lesen) und  $\overline{WR}$  (Schreiben) im Maschinenzyklus M3 sind die aufgenommenen Steuersignale gleich. Beim OUT-Befehl bleibt  $\overline{RD}$  im dritten Maschinenzyklus auf H-Pegel und  $\overline{WR}$  geht auf L-Pegel, beim IN-Befehl sind die Pegelwerte gerade umgekehrt.

Anhand der beiden Oszillogramme ist gut zu erkennen, wie und wann die CPU mit Hilfe der drei Steuersignale ( $IO/\overline{M}$ ,  $\overline{RD}$  und  $\overline{WR}$ ) Baugruppen des Mikrocomputers anspricht.

## 2.2. Zustandsanzeige-Signale S0, S1

Über die beiden Steuersignale S0 und S1 zeigt die CPU ihren momentanen Tätigkeitszustand (Status) an.

Um das zu verdeutlichen, sind in Bild 7 zusätzlich zu den in Bild 6 aufgenommenen Steuersignalen des IN- und OUT-Befehls die Signale S0 und S1, dargestellt.



**Bild 7: Steuersignale beim IN- und OUT- Befehl mit den Status- Signalen S0 u. S1**

Beschreibung der Zustandssignale beim Befehl "IN".

Maschinenzyklus	Tätigkeit der CPU	Zustandssignale der CPU	
		S1	S0
M1	Befehl aus dem Speicher lesen	H	H
M2	Adresse der Eingabe-Baugruppe aus dem Speicher lesen	H	L
M3	Datenbyte der Eingabe-Baugruppe lesen	H	L

## Prozessor 8085

Mit dem H-Pegel an S1 signalisiert die CPU einen Lesevorgang. Führt S0 gleichzeitig H-Pegel, so wird angezeigt, daß die CPU einen Befehl liest (Instruction-Fetch-Zyklus). Der gleichzeitige H-Pegel von S0 und S1 wird benutzt, um auf der Baugruppe "Bus-Signalanzeige" die Befehlsholphase mit einer Leuchtdiode anzulegen.

Beschreibung der Zustandssignale beim Befehl "OUT".

Maschinenzyklus	Tätigkeit der CPU	Zustandssignale der CPU	
		S1	S0
M1	Befehl aus dem Speicher lesen	H	H
M2	Adresse der Ausgabe-Baugruppe aus dem Speicher lesen	H	L
M3	Daten an die Ausgabe-Baugruppe schreiben	L	H

Bis zum Maschinenzyklus M3 stimmen die Zustandssignale beim OUT-Befehl mit denen beim IN-Befehl überein. Mit Beginn von M3 geht das Signal S0 auf H-Pegel. Zwischen den beiden ALE-Impulsen wechselt dann das Signal S1 auf L-Pegel, wodurch der im dritten Maschinenzyklus stattfindende Schreibvorgang angezeigt wird.

Außer der Anzeige der drei Tätigkeits-Zustände "Befehl lesen", "Lesen" und "Schreiben" ist mit den zwei Signalen S0 und S1 noch eine weitere Anzeige möglich, die den Halt-Zustand der CPU signalisiert. In der folgenden Tabelle sind die Zustände vom S0 und S1 zusammengefaßt.

Tätigkeit der CPU	Zustandssignale	
	S1	S0
Halt	L	L
Schreiben	L	H
Lesen	H	L
Befehl lesen	H	H

## Prozessor 8085

## 2.3. Rücksetzen und Starten des Prozessors

Durch Anlegen eines L-Pegels an den Eingang "RESET IN" (Rücksetz-Eingang) der CPU ist es möglich, den internen Befehlszähler auf 0000 (Hexadezimal) zu setzen. Nimmt der Eingang H-Pegel an, startet die CPU, indem sie die Adresse 0000 H aussendet. Das Rücksetzen kann auf zwei Arten erreicht werden:

## 2.3.1. Automatischer Start nach dem Einschalten der Versorgungsspannung

Nach dem Einschalten lädt sich der Kondensator C3 über den Widerstand R18 auf. (Bild 8) Die CPU wird solange gehalten, bis die Spannung am Kondensator die Umschaltschwelle (ca. 2,4 V) des in der CPU befindlichen Schmitt-Triggers erreicht hat. Diese kurze Verzögerungszeit ist nötig, damit sich die Versorgungsspannung aufbauen und stabilisieren kann, und dadurch ein einwandfreies Arbeiten der CPU gewährleistet ist.

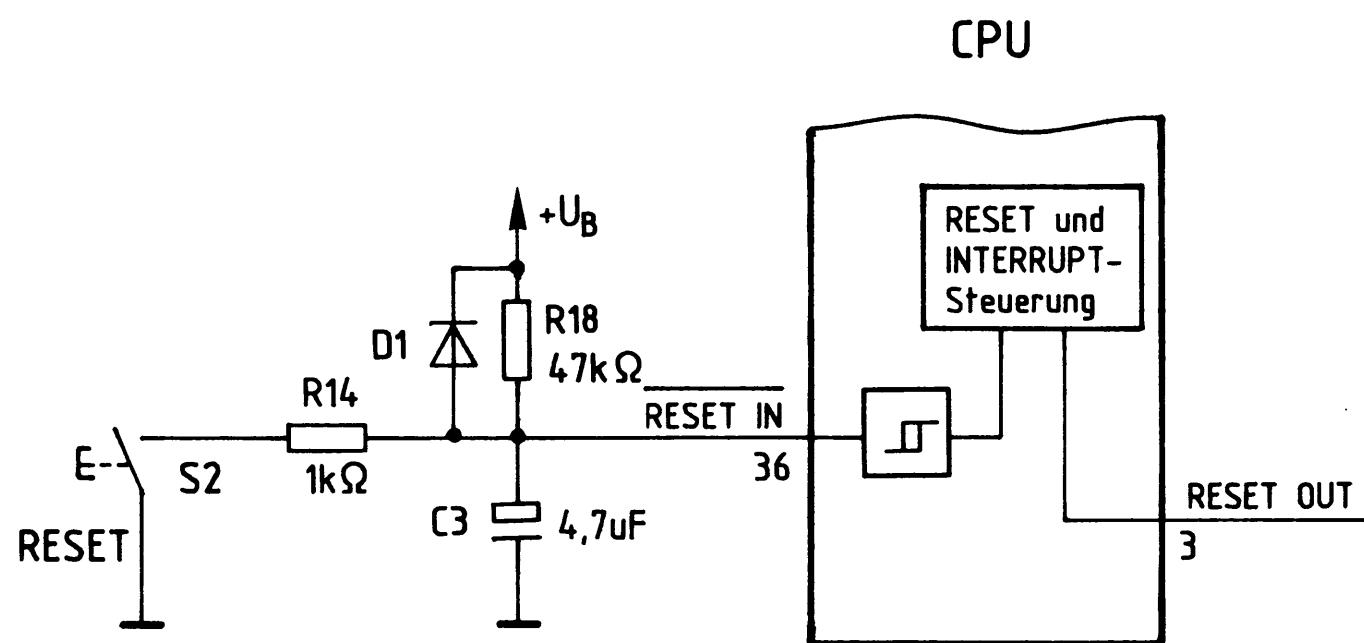


Bild 8: Zurücksetzen der CPU

## 2.3.2. Rücksetzen (Neustart) während des Betriebs des Prozessors

Mit dem Taster S2 ist es jederzeit möglich, ein Rücksetzsignal zu erzeugen. Bei Betätigung von S2 entlädt sich der Kondensator über den Widerstand R14. An RESET IN liegt für die Zeit der Betätigung von S2 L-Pegel und die CPU arbeitet nicht. Durch Öffnen von S2 wird C3 über R18 wieder aufgeladen und die CPU nimmt die Arbeit ab Adresse 0000 H wieder auf.

Im folgenden Bild 9 wurde dieser Vorgang mit einem Oszilloskop aufgenommen. Am zusätzlich dargestellten Signal ALE kann man den Zeitpunkt der Arbeitsaufnahme der CPU erkennen. Da die ALE-Impulse im  $\mu$ s-Bereich liegen - im Gegensatz zur eingestellten Zeitablenkung des Oszilloskops (100 ms/Div.) - ist nur der Beginn dieser Impulse als L-H Sprung erkennbar.

## Prozessor 8085

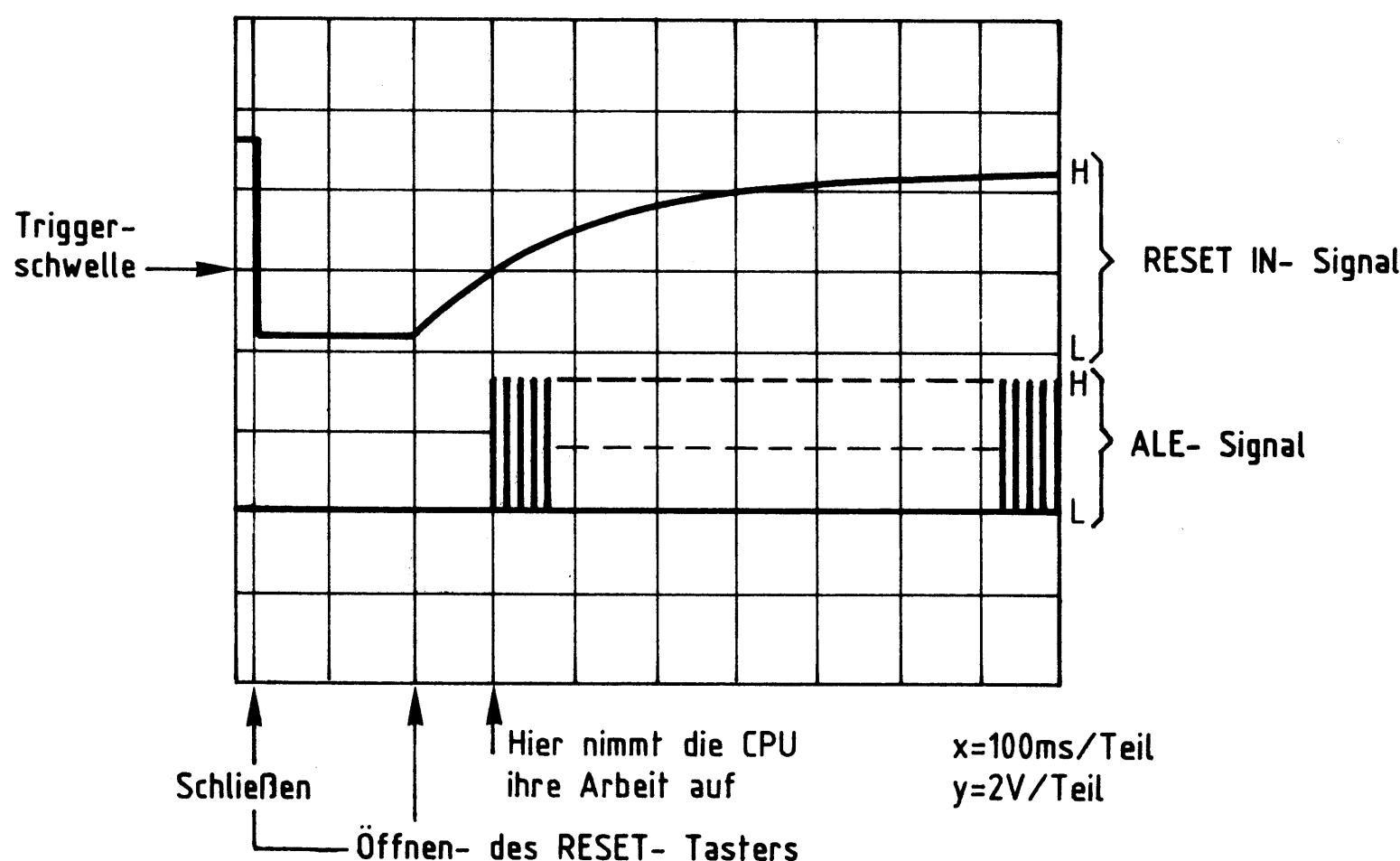


Bild 9: RESET- IN- und ALE- Signalverlauf beim Betätigen der RESET- Taste.

Die beschriebene Rücksetzmöglichkeit dient im wesentlichen bei Programm- oder Bedienungsfehlern dazu, den Prozessor wieder unter Kontrolle zu bringen.

### 3. Pufferung der CPU-Ausgänge

Jeder Ausgang der CPU 8085 kann mit nur einem TTL-Eingang belastet werden. Dies genügt jedoch in MC-Systemen nicht. Bei der Adressierung von Speicherbausteinen z.B. müssen viele Eingänge angesteuert werden, weil alle Speicher parallel geschaltet sind. Zwischen CPU, Speichern und Ein-Ausgabebausteinen müssen deshalb Verstärker geschaltet werden, die größere Ausgangsströme liefern und die Ansteuerung mehrerer Eingänge zulassen. Solche Verstärker nennt man Treiber oder Puffer, sie schützen außerdem die CPU bei Kurzschlüssen auf dem System-Bus.

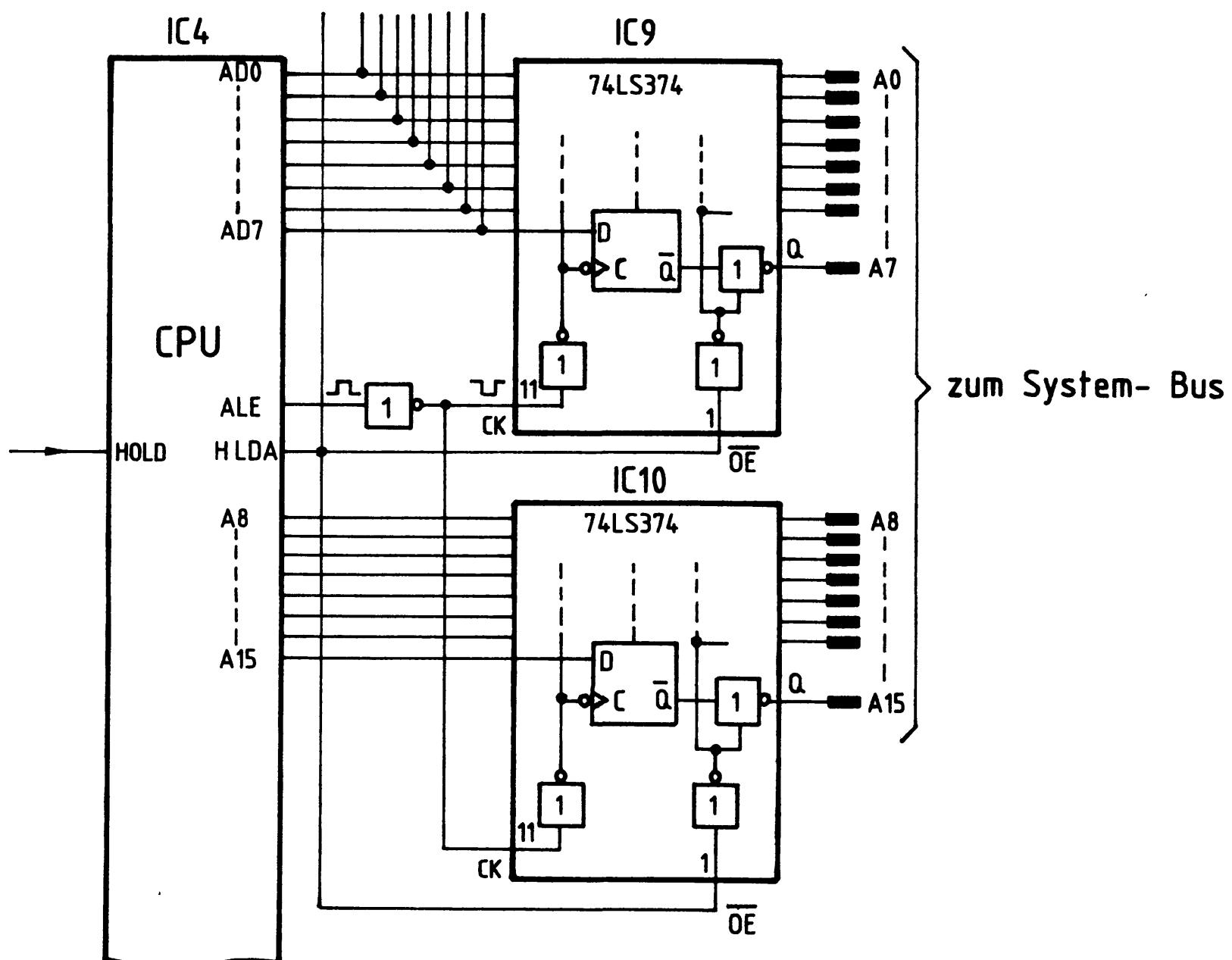
#### 3.1. Zwischenspeicherung der Adressen

Wegen der begrenzten Anzahl (40) der Anschlüsse der CPU 8085 gibt sie die unteren acht Adreßbits und die acht Datenbits zeitlich nacheinander (Zeitmultiplex) über die gleichen CPU-Anschlüsse AD0 bis AD7 aus. Die Bezeichnung AD besagt, daß diese Anschlüsse sowohl für Adressen als auch für Daten benutzt werden.

## Prozessor 8085

Eine Adresse muß nun solange ausgegeben werden, bis der Prozessor von der adressierten Speicherstelle Daten geholt oder Daten an sie ausgegeben hat. Damit die unteren 8 Adreßbits auch während der Zeit des Datentransportes verfügbar sind, werden sie zwischengespeichert. Die Übernahme der von der CPU ausgegebenen Adresse in den Zwischenspeicher erfolgt mit der abfallenden Flanke des ALE-Signals. Damit die Adressen auf den System-Bus gelangen können, muß das Steuersignal HLDA (Hold-Acknowledge = Halt bestätigen) L-Pegel führen, denn das HLDA-Signal liefert H-Pegel, wenn die CPU über die HOLD-Leitung angehalten wird, und schaltet dann den Zwischenspeicher in den hochohmigen Zustand.

In Bild 10 ist die Schaltung zur Zwischenspeicherung der Adressen dargestellt. Die ausgangsseitig abschaltbaren ( $\overline{OE}$ ) 8-Bit-D-Register (IC9, IC10) dienen gleichzeitig als Treiber (Pufferung) zum System-Bus hin.



Funktionstabelle 74LS374

Freigabe $\overline{OE}$	Takt CK	Eingang D	Ausgang Q
L	$\downarrow$	H	H
L	$\downarrow$	L	L
L	L	x	$Q_0$
H	x	x	hochohmig

x: Pegel kann H oder L sein  
 $\downarrow$ : ansteigende Flanke  
 $Q_0$ : keine Änderung

Bild 10: Adressenzwischenspeicherung

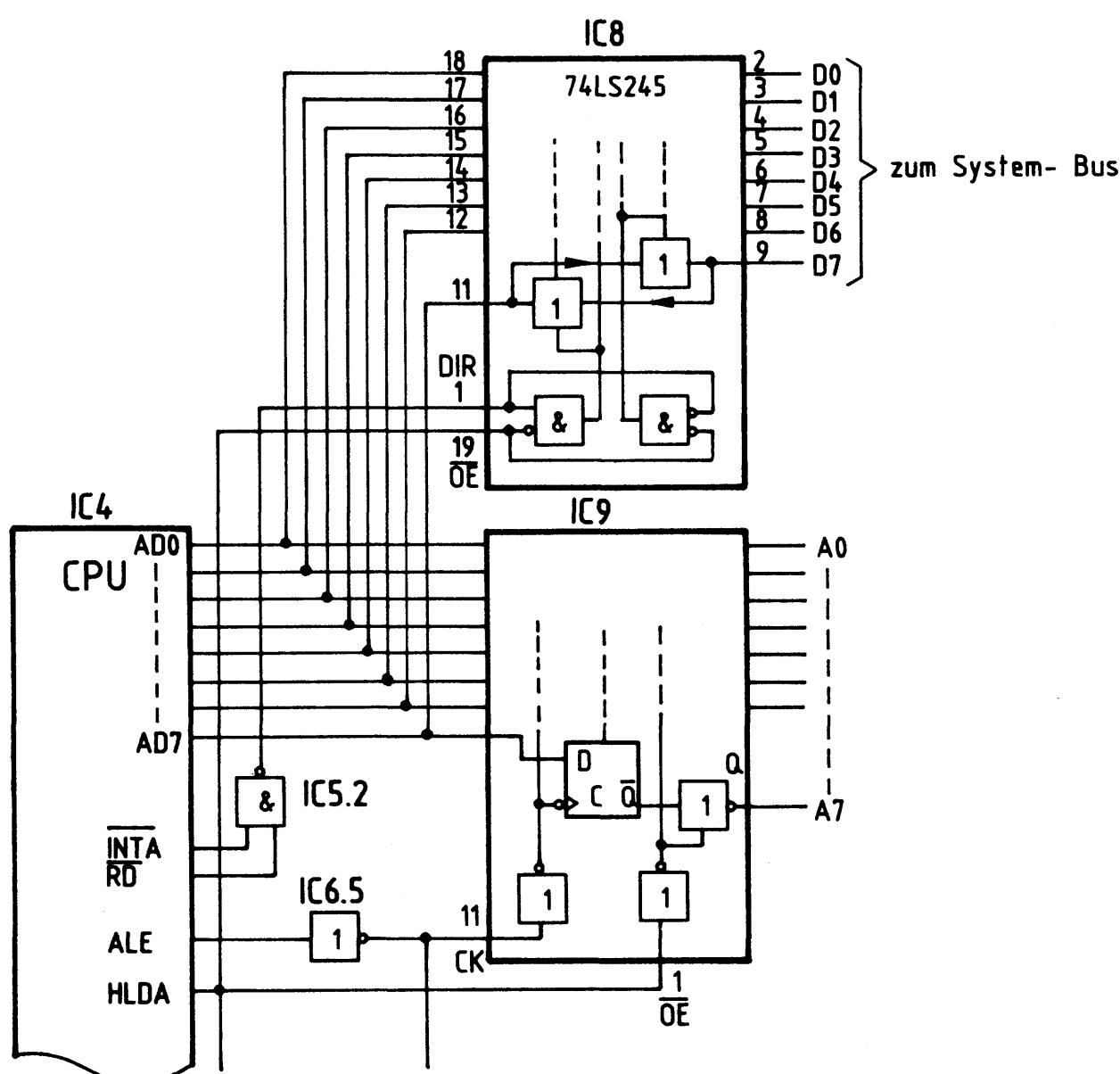
## Prozessor 8085

## 3.2. Erkennung von Datensignalen und Steuerung der Datenrichtung

Nachdem mit Hilfe des Steuersignals ALE eine Adresse an IC9 und IC10 übergeben worden ist, benutzt die CPU die unteren 8 Adreßleitungen auch für den Datentransport (siehe Abschnitt 2.1. Taktsteuerung).

Im Gegensatz zu den Adressen, die von der CPU nur ausgegeben werden, kann die CPU Daten sowohl ausgeben als auch empfangen. Der Treiber (IC8, Bild 11) für die Datensignale muß daher in seiner Übertragungsrichtung umschaltbar sein. Solche IC's nennt man bidirektional, d.h. in zwei Richtungen benutzbar.

Bild 11 zeigt die Schaltung zur Pufferung der Datenleitungen und zur Steuerung der Daten-Übertragungsrichtung.



Funktionstabelle 74LS245

Freigabe $\overline{OE}$	Datenrichtungs- steuerung DIR	Wirkung
19	1	
L	L	Daten von der CPU zum System- BUS
L	H	Daten vom System-BUS zur CPU
H	x	hochohmig (Ausgänge abgeschaltet)

x bedeutet, DIR kann H- oder L- Pegel haben

Bild 11. Pufferung der Datenleitungen und Steuerung der Datenübertragungsrichtung

Prozessor 8085

---

Zunächst wird davon ausgegangen, daß der CPU-Ausgang HLDA L-Pegel hat (die Aufgabe dieses Signals wird später beschrieben). Damit ist der "Bus-Sendeempfänger" (IC8) über den  $\overline{OE}$ -Eingang für Datenverkehr freigegeben.

Die Datenübertragungsrichtung wird durch den Pegel am DIR-Eingang bestimmt:

- Wenn die CPU Daten lesen will, schaltet sie Steuerausgang  $\overline{RD}$  (READ = Lesen) oder  $\overline{INTA}$  (Interrupt Acknowledge = Unterbrechung angenommen) auf L-Pegel. Über das UND-Gatter IC5.2 erhält der DIR-Eingang H-Pegel und Daten werden vom System-Bus zur CPU übertragen.
- Wenn die CPU Daten aussenden will, schaltet sie die Steuerausgänge  $\overline{RD}$  und  $\overline{INTA}$  auf H-Pegel. Der DIR-Ausgang erhält L-Pegel und Daten werden von der CPU zum System-Bus übertragen.

### 3.3. Trennen der CPU vom System-Bus über den CPU-Eingang HOLD

Die Trennung der CPU vom System-Bus erfolgt über den HOLD-Eingang an der CPU (HOLD = Anhalten). Ein H-Pegel an diesem Eingang stoppt die Programmabarbeitung der CPU nach Beendigung des laufenden Maschinenzyklus. Gleichzeitig schaltet die CPU intern den Adreß-Bus, den Daten-Bus und die Steuerausgänge  $\overline{RD}$ ,  $\overline{WR}$  und  $I/O/\overline{M}$  in den hochohmigen Zustand und zeigt durch H-Pegel am Ausgang HLDA (HOLD Acknowledge = Halt bestätigen) an, daß sie sich im Halt-Zustand befindet. Mit diesem H-Pegel werden die Adreßbus-Puffer (IC9, IC10) und der Datenbus-Sendeempfänger (IC8) in den hochohmigen Zustand geschaltet (siehe Bilder 10 u. 11). In diesem Zustand können dann von außen, z.B. über den Bus-Signalgeber, Adressen und Steuersignale auf den System-Bus gegeben werden und Daten auf dem Daten-Bus zwischen Ausgabe- und Eingabeeinheiten ausgetauscht werden.

#### 3.3.1. Das Zusammenwirken der Baugruppen "Prozessor 8085" und "Bus-Signalgeber" (siehe Bild 12)

Mit dem ON/OFF-Schalter in der Baugruppe Bus-Signalgeber läßt sich entweder der "Bus-Signalgeber" oder der "Prozessor 8085" vom System-Bus trennen. Hierdurch erreicht man, daß nur immer eine Baugruppe Signale auf den System-Bus gibt und daß Kurzschlüsse vermieden werden, die bei unterschiedlichen Signalpegeln auf gleichen Leitungen entstehen würden.

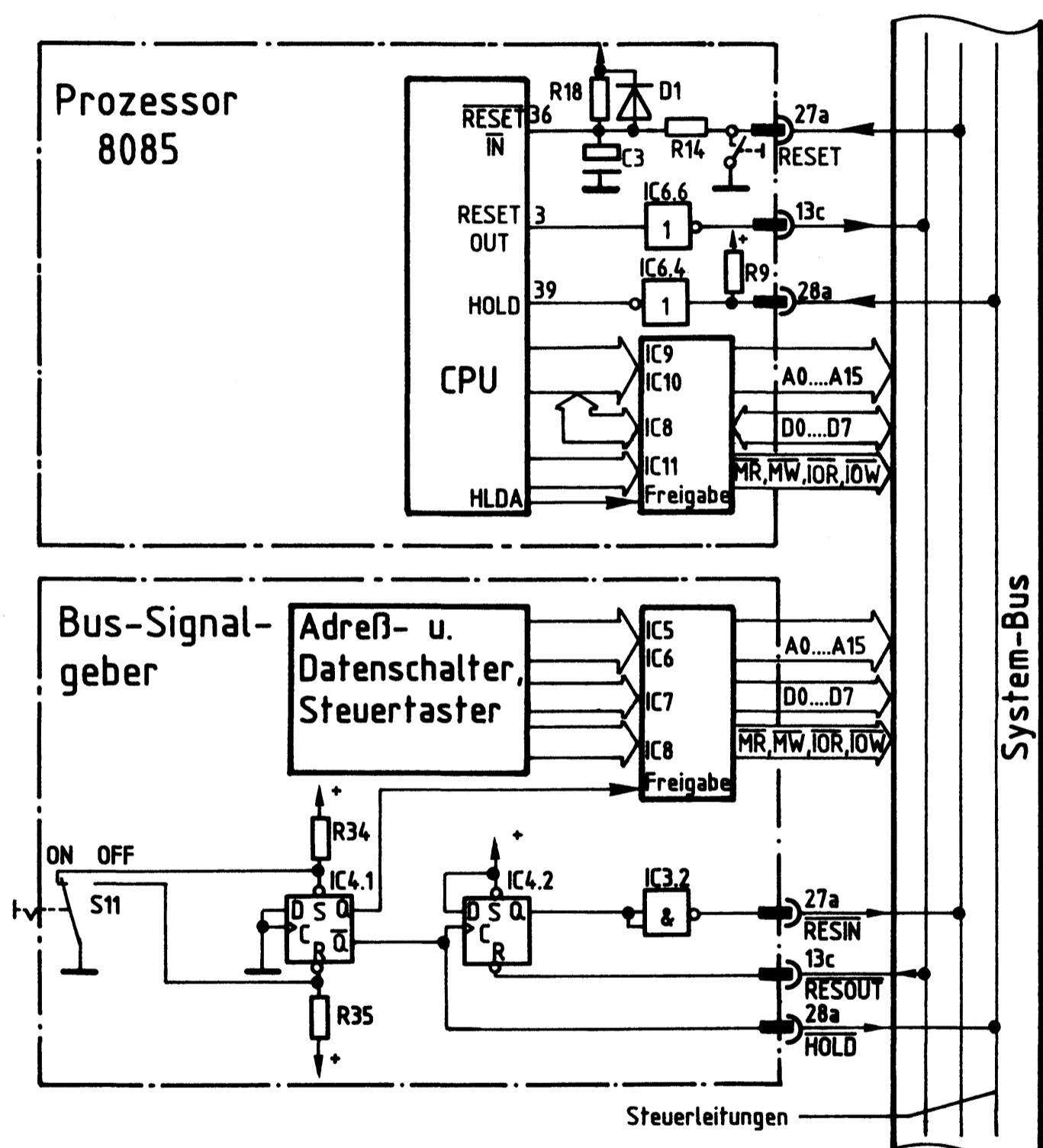
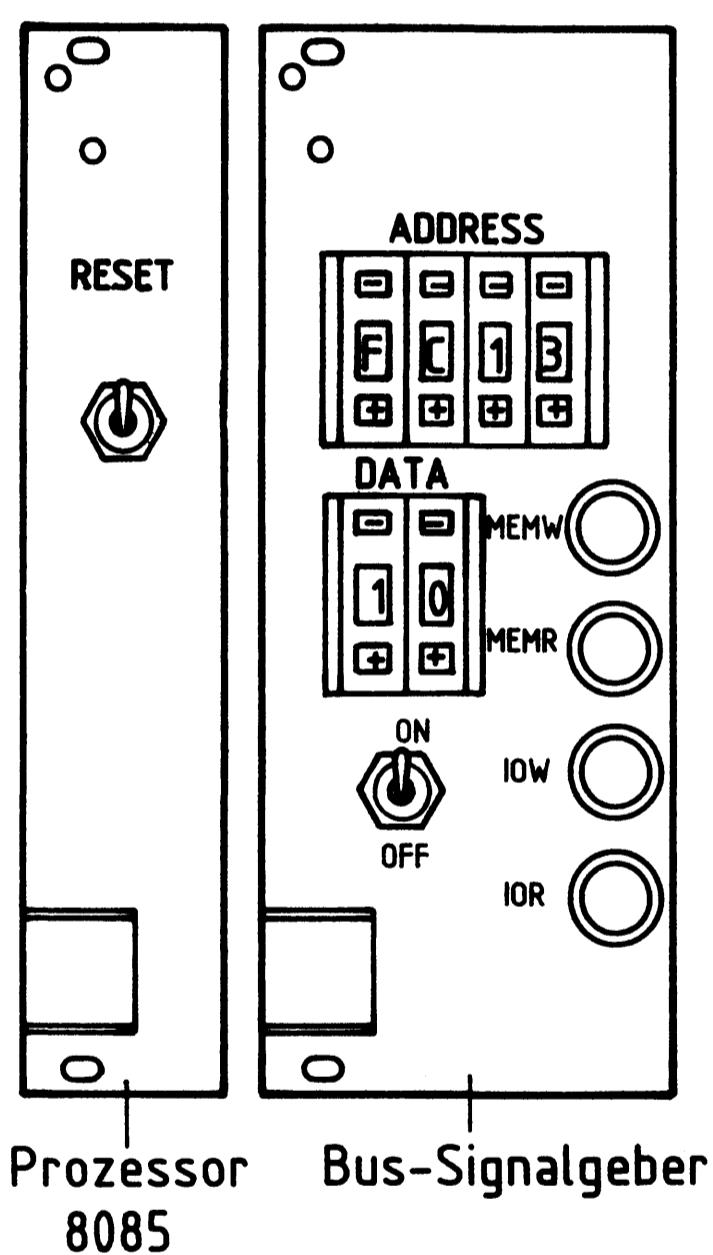


Bild 12: Frontplattenansichten und Blockschaltbilder der Baugruppen "Prozessor 8085 und Bus-Signalgeber".

Prozessor 8085

---

- ON/OFF-Schalter in Stellung ON (siehe Bild 12):

Das Flipflop IC4.1 ist gesetzt ( $Q = H$ ,  $\bar{Q} = L$ ), es entprellt den Schalter S11. Der L-Pegel seines  $\bar{Q}$ -Ausgangs bewirkt über die HOLD-Leitung und den Inverter IC6.4, daß der CPU-Eingang HOLD H-Pegel erhält. Dadurch werden CPU und Prozessorbaugruppe (HLDA) wie oben beschrieben vom System-Bus getrennt. Die mit dem Bus-Signalgeber eingestellten Adreß- und Daten-Signale stehen auf dem System-Bus zur Verfügung und können dort nachgemessen werden (z.B. mit TTL-Tester). Bei Betätigung einer der vier Steuertaster MEMR, MEMW, IOR und IOW nimmt die zugehörige Busleitung L-Pegel (aktiv) an.

- ON/OFF-Schalter in Stellung OFF:

Das Flipflop IC4.1 ist zurückgesetzt ( $Q = L$ ,  $\bar{Q} = H$ ). Dadurch werden drei verschiedene Funktionen ausgelöst:

- Der L-Pegel seines Q-Ausgangs sperrt im Bus-Signalgeber die Treiber für die Adreß-Daten- und Steuersignale (IC5 - IC8).
- Der H-Pegel seines  $\bar{Q}$ -Ausgangs bewirkt am CPU-Eingang HOLD einen L-Pegel. Damit wird der Halt-Zustand der CPU aufgehoben.
- Der L-H-Sprung seines  $\bar{Q}$ -Ausgangs beim Schalten von ON auf OFF setzt das D-Flipflop IC4.2, der Q-Ausgang erhält H-Pegel. Über den Inverter IC3.2 und die RESIN-Leitung wird der CPU-Eingang RESET IN auf L-Pegel gelegt. Hierdurch wird der Befehlszähler der CPU auf 0000 H gesetzt. Mit dem dadurch von der CPU ausgegebenen RESET OUT-Signal (H) wird über Inverter IC6.6 und die RESOUT-Leitung das D-Flipflop IC4.2 zurückgesetzt. Gleichzeitig wird die Programmabarbeitung von der CPU bei Adresse 0000 H begonnen.

## Prozessor 8085

4. Die Steuersignale  $\overline{\text{MEMR}}$ ,  $\overline{\text{MEMW}}$ ,  $\overline{\text{IOR}}$  und  $\overline{\text{IOW}}$  und ihre Erzeugung aus den CPU-Steuersignalen  $\overline{\text{RD}}$ ,  $\overline{\text{WR}}$  und  $\text{IO/M}$

Nachdem die CPU die Adressen für einen Speicherplatz oder eine Ein- oder Ausgabeaugsgruppe ausgegeben hat, gibt sie mit den Pegeln auf drei Steuerleitungen an, ob sie Daten in die adressierte Baugruppe schreiben oder welche aus ihr lesen will. Die drei Steuerleitungen haben die Bezeichnung  $\overline{\text{RD}}$  (Lesen),  $\overline{\text{WR}}$  (Schreiben) und  $\text{IO/M}$  (Ein-Ausgabe/Speicher). Die folgende Tabelle (Bild 13) zeigt eine Zusammenstellung der Wirkungen der Steuersignale und ihrer dazugehörigen Signalpegel.

Wirkung	$\text{IO/M}$	$\overline{\text{WR}}$	$\overline{\text{RD}}$
Speicher lesen ( $\overline{\text{MEMR}}$ )	L	H	L
Speicher schreiben ( $\overline{\text{MEMW}}$ )	L	L	H
Ein/Ausgabe lesen ( $\overline{\text{IOR}}$ )	H	H	L
Ein/Ausgabe schreiben ( $\overline{\text{IOW}}$ )	H	L	H

Bild 13: Wirkung der Steuersignale  $\text{IO/M}$ ,  $\overline{\text{WR}}$  und  $\overline{\text{RD}}$

Die in der Spalte "Wirkung" in Klammern angegebenen Steuersignale werden im BFZ/MFA-Baugruppensystem benötigt. Sie müssen durch eine geeignete Decodierung aus den drei CPU-Steuersignalen gewonnen werden. Die dazu benutzte Schaltung ist in Bild 14 dargestellt.

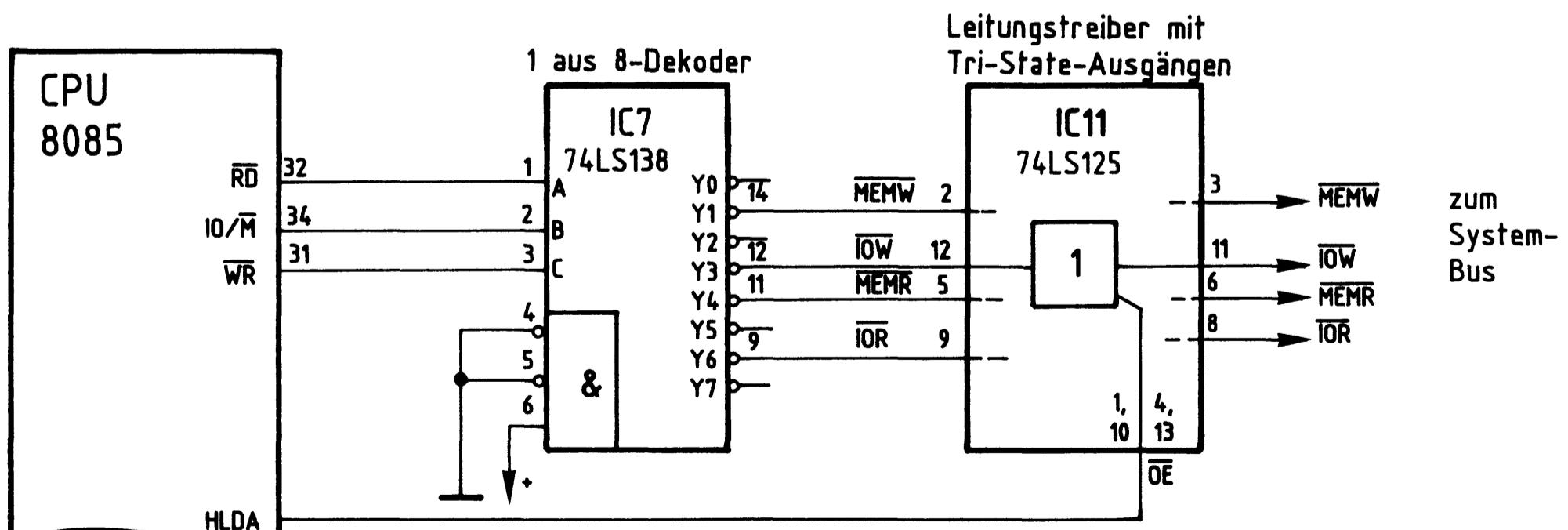


Bild 14: Decodierung der CPU-Steuersignale  $\overline{\text{RD}}$ ,  $\overline{\text{WR}}$  und  $\text{IO/M}$ .

## Prozessor 8085

Die Funktionstabelle des 1 aus 8-Decodierers (Bild 15) zeigt alle Signalkombinationen an den Sockelstiften 31, 34 und 32, die von der CPU ausgesendet werden. Diese Signalkombinationen führen an den Ausgängen Y1, Y3, Y4 und Y6 zu den gewünschten L-Pegeln für die vier Steuersignale.

Eingänge			Ausgänge											
$\overline{WR}$	$\overline{IO/M}$	$\overline{RD}$	$\overline{Y0}$	$\overline{MEMW}$	$\overline{Y1}$	$\overline{Y2}$	$\overline{IOW}$	$\overline{MEMR}$	$\overline{Y3}$	$\overline{Y4}$	$\overline{Y5}$	$\overline{IOR}$	$\overline{Y6}$	$\overline{Y7}$
C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7				
L	L	L	L	H	H	H	H	H	H	H	H	H	H	H
L	L	H	H	(L)	H	H	H	H	H	H	H	H	H	H
L	H	L	H	H	L	H	H	H	H	H	H	H	H	H
L	H	H	H	H	H	(L)	H	H	H	H	H	H	H	H
H	L	L	H	H	H	H	(L)	H	H	H	H	H	H	H
H	L	H	H	H	H	H	H	(L)	H	H	L	H	H	H
H	H	L	H	H	H	H	H	H	H	H	H	(L)	H	H
H	H	H	H	H	H	H	H	H	H	H	H	H	L	

Bild 15: Funktionstabelle 1 aus 8 Dekoder 74LS138

Der dem 1 aus 8-Decodierer nachgeschaltete Leistungstreiber (IC11) mit Tri-State-Ausgängen kann über die HLDA-Leitung mit H-Pegel in den hochohmigen Zustand geschaltet werden.

Prozessor 8085

---

## 5. Einzelschrittsteuerung der CPU

Bei der Inbetriebnahme der CPU, des gesamten Mikrocomputers und während der Testphase neu erstellter Programme erweist es sich als nützlich, die CPU im Einzelschritt betreiben zu können. Man unterscheidet beim Einzelschrittbetrieb zwei Möglichkeiten:

- ein Schritt besteht aus einem Befehl
- ein Schritt entspricht einem Maschinenzyklus, er besteht also möglicherweise nur aus einem Teil eines Befehles.

Im MC-Baugrupsensystem wird von der zweiten Möglichkeit Gebrauch gemacht.

Hierzu wird der

CPU-Steuereingang READY

und der

CPU-Steuerausgang ALE

benutzt.

## 5.1. Die Funktion des READY-Eingangs

Im zweiten Takt T2 eines Maschinenzyklus fragt die CPU den Zustand des READY-Eingangs (READY = Bereit) ab. Ein L-Pegel an diesem Eingang bewirkt, daß die CPU "Wartezyklen" einfügt, bis das Signal auf H-Pegel übergeht. Erst dann wird der begonnene Lese- oder Schreibzyklus beendet. Die vor Beginn der Wartezyklen ausgegebenen Adreß-Daten- und Steuersignale stehen auf den entsprechenden Busleitungen bereit und können nachgemessen oder z.B. mit dem Bus-Signalanzeiger angezeigt werden.

## Prozessor 8085

## 5.2. Grundschaltung zur Einzelschrittsteuerung

Bild 16 zeigt eine einfache Schaltung, mit der es möglich ist, die CPU zu stoppen und sie - jeweils durch Betätigen einer Step (Schritt)-Taste - einen Maschinenzyklus weiterarbeiten zu lassen.

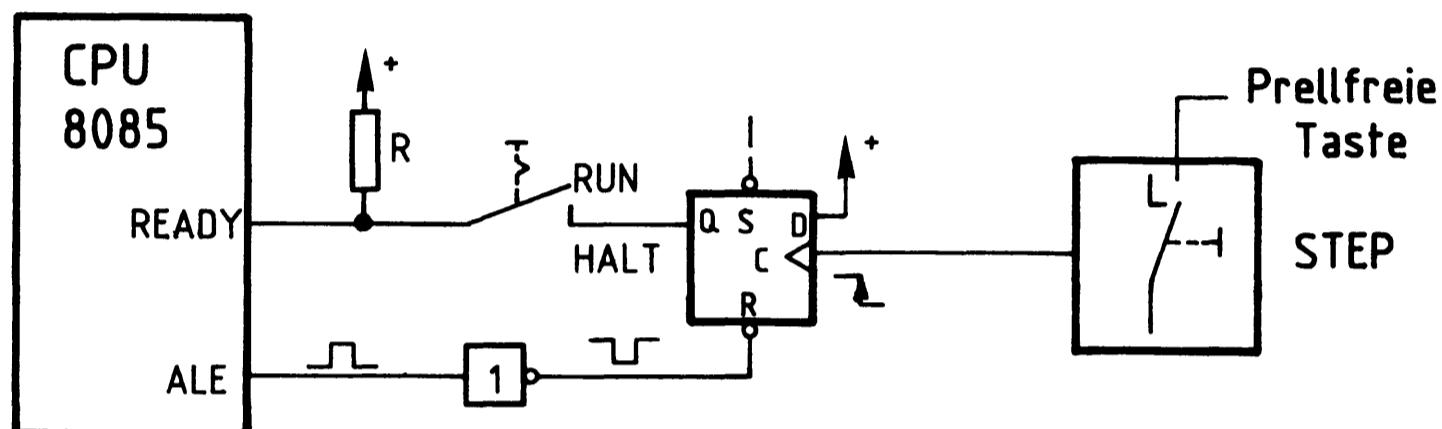


Bild 16: Grundschaltung für Einzelschrittbetrieb.

Steht zunächst der RUN/HALT-Schalter auf RUN, so liegt der READY-Eingang über den Widerstand R auf H-Pegel. Die CPU arbeitet und setzt das D-Flipflop mit dem nächsten ALE-Impuls zurück ( $Q = L$ ), falls es vorher gesetzt worden war mit der STEP-Taste oder durch Zufall beim Einschalten der Betriebsspannung. Stellt man nun den RUN/HALT-Schalter auf HALT, so erhält die CPU ein L-Signal am READY-Eingang und stoppt. Bei Betätigung der STEP-Taste wird das D-Flipflop wieder gesetzt ( $Q = H$ ); der READY-Eingang erhält H-Signal und die CPU arbeitet weiter, bis der folgende ALE-Impuls das Flipflop zurücksetzt und sie wieder anhält.

Da ein ALE-Impuls jeweils einen Maschinenzyklus einleitet, entspricht jeder Arbeitsschritt der CPU einem Maschinenzyklus.

### 5.2.1. Gemeinsames Auftreten von HOLD- und READY-Signalen

Aus dem internen Zustandsdiagramm der CPU 8085 (Herstellerangabe, Datenbuch) geht hervor, daß ein aktives HOLD-Signal (H) nicht mehr von der CPU angenommen wird, wenn sie vorher durch ein READY-Signal (L) gestoppt wurde. Wenn die CPU also gerade Wartezyklen im Einzelschritt-Betrieb erzeugt und gleichzeitig der Bus-Signalgeber eingeschaltet wird, so wird das vom Bus-Signalgeber gesendete HOLD-Signal von der CPU nicht verarbeitet.

Da jetzt aber die CPU und der Bus-Signalgeber gleichzeitig Signale auf den Systembus senden, wird es bei unterschiedlichen Signalpegeln auf gleichen Leitungen zu Kurzschlüssen kommen.

Um das zu verhindern, muß das Auftreten des aktiven HOLD-Signals dazu genutzt werden, den Einzelschrittbetrieb abzuschalten, also READY auf H-Pegel zu setzen. Bild 17 zeigt die Grundschaltung, die diese Funktion übernehmen kann.

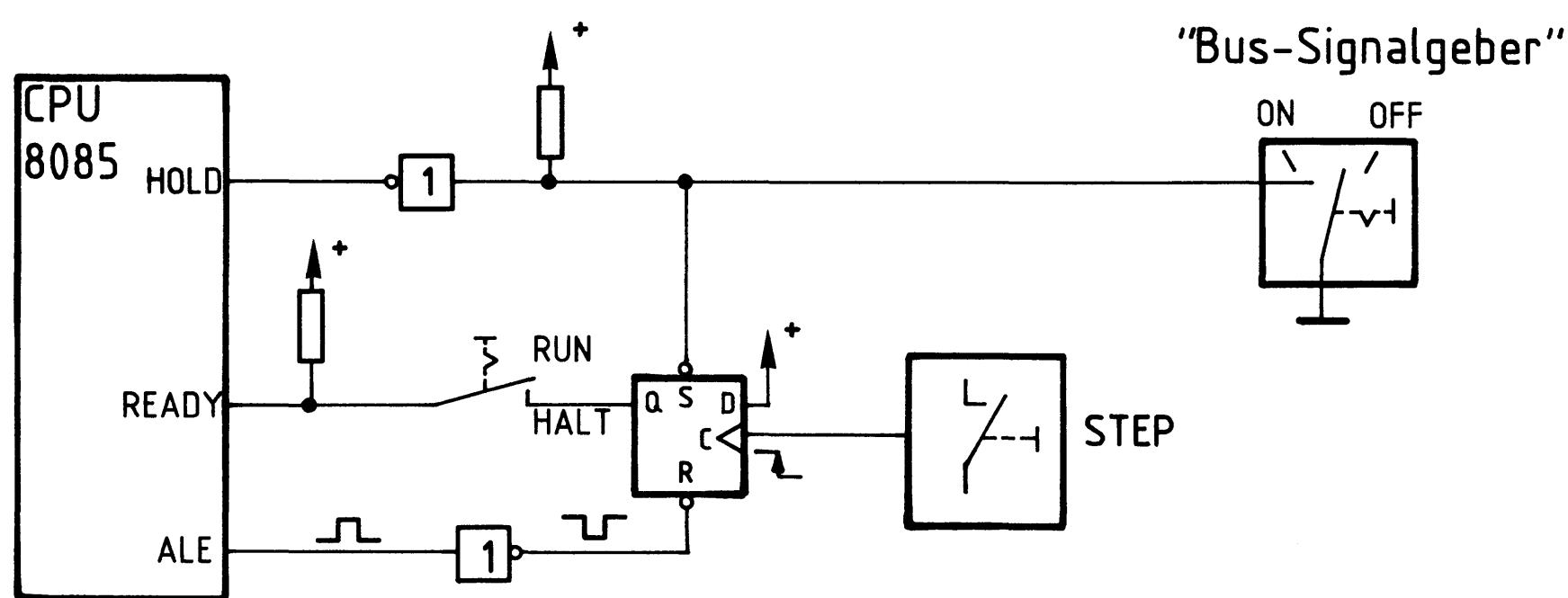


Bild 17: Grundschaltung zur Verhinderung des gemeinsamen Auftretens von HOLD- und READY-Signalen.

Wenn der "Bus-Signalgeber" eingeschaltet wird (ON), gelangt L-Pegel an den Setzeingang des D-Flipflops und setzt den Q-Ausgang auf H-Pegel. Damit verläßt die CPU den Wartezustand, wird aber gleichzeitig durch das Signal am HOLD-Eingang (H) vom Systembus getrennt.

## Prozessor 8085

## 5.2.2. Einzelschrittbetrieb ab einer eingestellten Adresse

Bei Inbetriebnahme- und Fehlersucharbeiten kann es nützlich sein, die CPU ihr Programm zunächst bis zu einer bestimmten Adresse abarbeiten zu lassen und sie von dort ab im Einzelschrittbetrieb zu steuern.

Bild 18 zeigt die Grundschaltung, die diese Betriebsart ermöglicht.

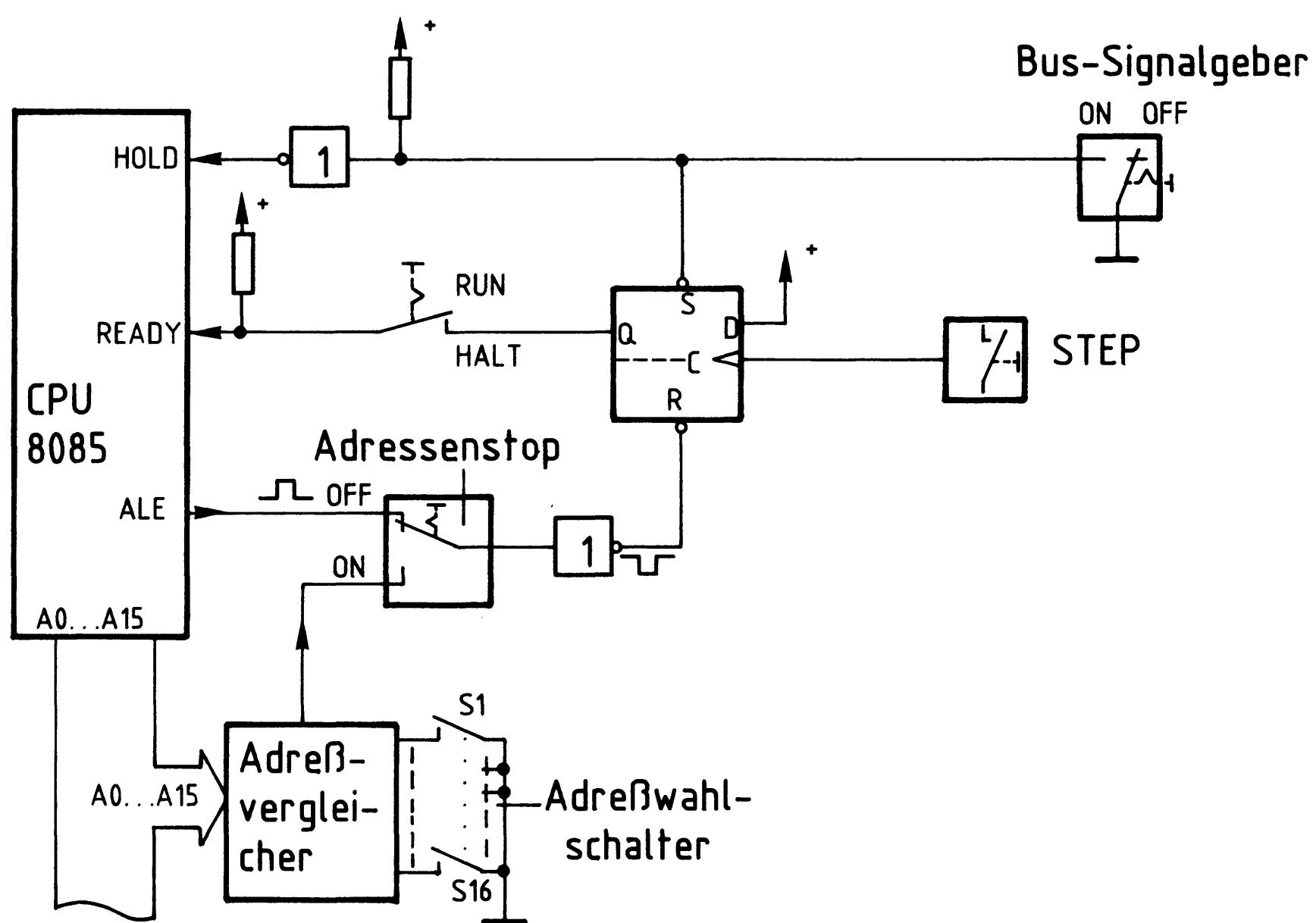


Bild 18: Grundschaltung für Einzelschrittbetrieb ab einer vorgewählten Adresse.

Wenn der "Adressenstop" eingeschaltet ist (ON), wird die CPU nicht durch das ALE-Signal, sondern durch das Signal vom Adreßvergleicher über den READY-Eingang angehalten. Die "Stop-Adresse" wird mit den Schaltern S1 bis S16 eingestellt. Der Adreßvergleicher liefert nur dann ein H-Signal, wenn die Adresse auf dem Adreßbus mit der eingestellten übereinstimmt.

Zur Steuerung des Einzelschrittbetriebs muß dann der "Adreßstop" ausgeschaltet (OFF) werden. Jeder Einzelschritt kann mit der STEP-Taste gestartet werden.

## Prozessor 8085

## 5.3. Das Zusammenwirken der Baugruppen "Prozessor 8085" und "Bus-Signalanzeige"

Alle zur Einzelschrittsteuerung gehörenden Funktionsgruppen befinden sich auf der Baugruppe "Bus-Signalanzeige". Bild 19 zeigt den entsprechenden Teil der Schaltung mit den erforderlichen Verbindungen zur CPU.

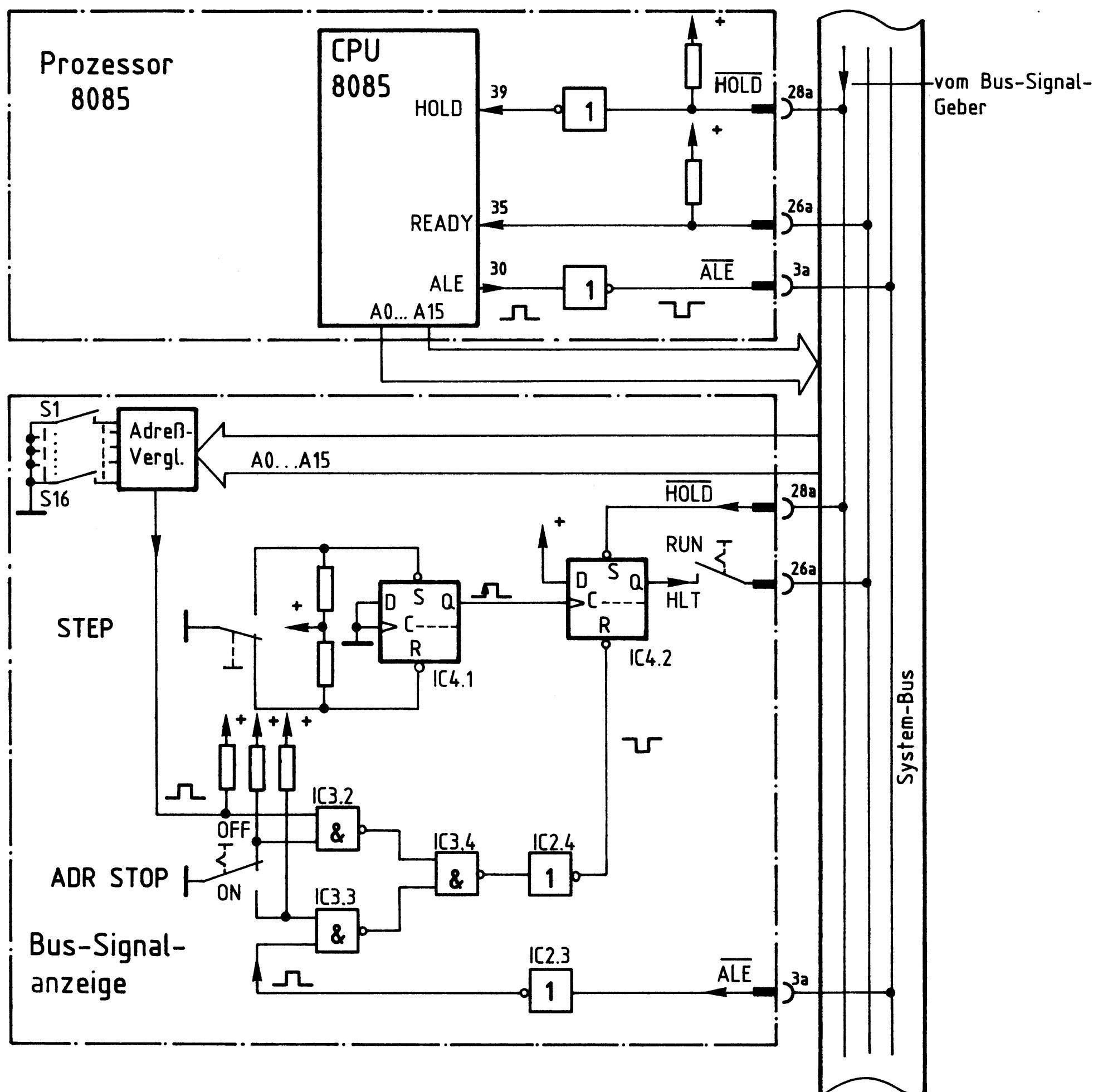


Bild 19: Zusammenwirken Prozessor 8085 und Einzelschrittsteuerung.

IC4.1 entprellt den mechanischen STEP-Taster.

Der in Bild 18 als Block dargestellte "Adressenstop" besteht aus dem mech. Umschalter und den IC's 3.2 - 3.4.

## Prozessor 8085

### 5.3.1. Einzelschrittbetrieb ohne Adressenstop (siehe Bild 19)

Voraussetzung: ADR.STOP-Schalter auf OFF  
RUN/HLT -Schalter auf HLT

- Die CPU legt Wartezyklen ein (siehe 5.2.); Adreß-Daten- und Steuersignale werden angezeigt auf der Bus-Signalanzeige.
- Bei Betätigen der STEP-Taste wird der Ausgang von IC4.2 und damit READY auf H-Pegel gesetzt.
- Die CPU arbeitet einen Maschinenzyklus lang und wird durch den ALE-Impuls zu Beginn des folgenden Maschinenzyklusses wieder gestoppt.
- Weitere Schritte werden jeweils durch Betätigen von STEP eingeleitet.

Anmerkung: Soll die CPU den Einzelschrittbetrieb bei Adresse 0000 H aufnehmen, muß vor Betätigen der STEP-Taste die "CPU-RESET-Taste" betätigt werden.

### 5.3.2. Einzelschrittbetrieb mit Adressenstop

Voraussetzung: 1. RUN/HLT-Schalter auf HLT.  
2. ADR.STOP-Schalter auf ON.

Vorher muß die gewünschte Stoppadresse mit DIL-Schaltern auf der Bus-Signalanzeige eingestellt werden. Die Startadresse 0000 wird durch Betätigen von RESET eingegeben.

- Die CPU legt Wartezyklen ein; Adreß-Daten- und Steuersignale werden angezeigt.
- Betätigen der STEP-Taste startet die CPU. Wenn sie die gewünschte Adresse erreicht hat, wird der Ausgang vom IC4.2 und damit auch READY auf L-Pegel gesetzt.
- Die CPU legt Wartezyklen ein.
- Jetzt ADR.STOP-Schalter auf OFF!  
Einzelschrittbetrieb wie oben.

Prozessor 8085

---

## 6. Interrupteingänge, Interruptsignale (Interrupt = Unterbrechung)

Über die Unterbrechungseingänge ist es möglich, die CPU während der Programmabarbeitung zu unterbrechen und sie zu veranlassen, zunächst ein anderes Programm zu bearbeiten. Nach der Ausführung des Unterbrechungsprogramms bearbeitet die CPU dann das alte Programm weiter.

Die Unterbrechungseingänge heißen Interrupt-Eingänge, die Unterbrechungssignale entsprechend Interrupt-Signale oder kurz Interrupts.

Beispiele für die Anwendung von Interrupts:

- periphere Geräte (z.B. Drucker, Tastatur, Lochstreifenleser etc.) melden über einen Interrupteingang, daß sie mit dem Mikrocomputer in Kontakt treten wollen;
- bei falscher Programmausführung will der Bediener den Programmablauf unterbrechen;
- Behebung von Fehlern bei Prozeß- oder Maschinensteuerungen.

Ein Interruptsignal bewirkt im Mikroprozessor die folgenden Aktivitäten:

1. Der gerade laufende Befehl wird zu Ende geführt.
2. Die Adresse des folgenden Befehls wird gespeichert, da das Programm später weiterbearbeitet werden muß.
3. Erzeugung einer zum jeweiligen Unterbrechungseingang zugeordneten Adresse, Sprung dorthin und Abarbeitung des dort niedergelegten Interrupt-Bedienungsprogrammes.
4. Rücksprung ins Ausgangsprogramm zur gespeicherten Adresse.

Die folgende Tabelle (Bild 20) gibt eine Übersicht über die Interrupteingänge der CPU 8085, die zur Auslösung eines Interrupts erforderlichen Signale, die erzeugten Sprungadressen und die Priorität (Vorrangigkeit) der Interrupts.

## Prozessor 8085

Bezeichnung des Eingangs	Priorität	Sprung zur Adresse (H)	Art der Auslösung des Interrupts durch ...
TRAP	1	0024	L-H-Flanke <u>und</u> H-Pegel bis zur Annahme
RST7.5	2	003C	L-H-Flanke; Anforderung wird bis zur Annahme gespeichert
RST6.5	3	0034	H-Pegel bis zur Annahme
RST5.5	4	002C	"
INTR	5	*	"

Bild 20: Interrupt-Eingänge-, Prioritäten-, Sprungadressen und Art der Interruptauslösung.

\* Es sind acht Interrupts mit unterschiedlichen Sprungadressen möglich. Dem Mikroprozessor muß nach der Annahme des Interrupts (Quittung über CPU-Ausgang INTA) über den Datenbus mitgeteilt werden, welche der Adressen gemeint ist. Abhängig vom Datenbyte sind die folgenden Sprungadressen möglich:

Datenbyte	C7	CF	D7	DF	E7	EF	F7	FF
Sprungadr.	0000	0008	0010	0018	0020	0028	0030	0038

Weitere Informationen über die Unterbrechungsbehandlung finden Sie im Datenbuch "Mikroprozessor-System SAB 8085" der Firma Siemens.

Hinweis: Ein aktiver Interrupteingang kann oft einen unerwünschten Arbeitsablauf der CPU zur Folge haben. Deshalb ist es wichtig, die Signalpegel der Interrupteingänge bei Inbetriebnahmearbeiten auf ihre richtigen Werte hin zu überprüfen. Bild 21 gibt Ihnen die richtigen Pegelwerte an.

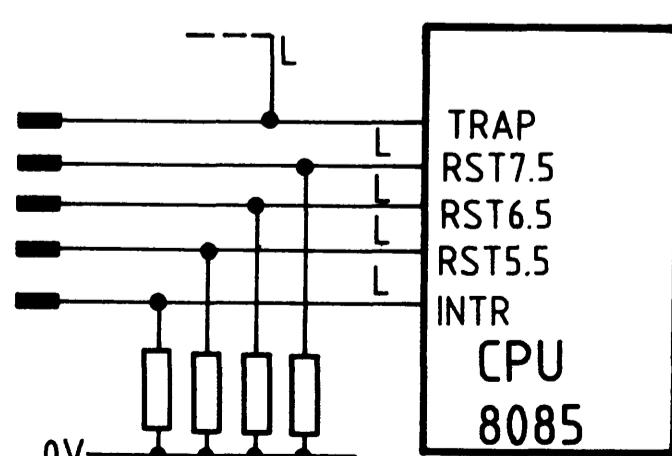


Bild 21: Pegelwerte der nichtaktiven Interrupteingänge.

Prozessor 8085

---

## 7. Serieller Dateneingang (SID) und Datenausgang (SOD)

Ohne großen Schaltungsaufwand ist es bei der CPU 8085 möglich, mit Hilfe zweier dafür im Befehlssatz vorhandener Befehle parallel vorliegende Daten seriell zu senden bzw. zu empfangen. Beim Senden muß das zu sendende Datenbyte im Akkumulator stehen. Es wird dann Bit für Bit über den Ausgang SOD (Seriell Output Data = serieller Datenausgang) ausgegeben. Beim Empfang über den Eingang SID (Seriell Input Data = serieller Dateneingang) gelangt das bitweise empfangene Datenbyte ebenfalls in den Akkumulator.

Peripherie-Geräte, wie z.B. ein Datensichtgerät oder eine Teletype (Teletypewriter = Fernschreiber, kurz TTY), stehen mit dem Mikrocomputer über den seriellen Datenaustausch in Verbindung.

Damit der Mikrocomputer mit solchen Ein-/Ausgabegeräten Verbindung aufnehmen kann, sind auf den Übertragungsleitungen bestimmte genormte Pegel erforderlich. Man unterscheidet zwischen Strom- und Spannungspegel und entsprechenden Schnittstellen.\*

Eine 20-mA-Stromschnittstelle wird bei einer Teletype benötigt und entspricht folgender Vereinbarung:

logisch 1 = unterbrochener Stromkreis (kein Strom)  
logisch 0 = Strom von 20 mA

Die meisten peripheren Geräte werden über eine V-24-Spannungsschnittstelle betrieben (z.B. Datensichtgerät); dabei gilt dann die folgende Vereinbarung:

logisch 1 = Spannung zwischen -3 V und -25 V  
logisch 0 = Spannung zwischen +3 V und +25 V

Da die CPU Ausgangssignale mit Spannungen von 5 V oder 0 V liefert, ist zwischen ihr und Geräten mit 20-mA- und V-24-Schnittstellen eine Pegelanpassung erforderlich. Mit Hilfe von Drahtbrücken kann auf der Baugruppe "Prozessor 8085" sowohl eine Spannungs- als auch eine Stromschnittstelle hergerichtet werden.

\* Schnittstelle: Verbindung, Anpassung zwischen Mikrocomputer und externen Geräten, auch Interface genannt.

## Prozessor 8085

## 7.1. 20-mA-Stromschnittstelle

Bild 22 zeigt die 20-mA-Stromschnittstelle der Baugruppe "Prozessor 8085" und den Anschluß eines Fernschreibers (Teletype, TTY) daran.

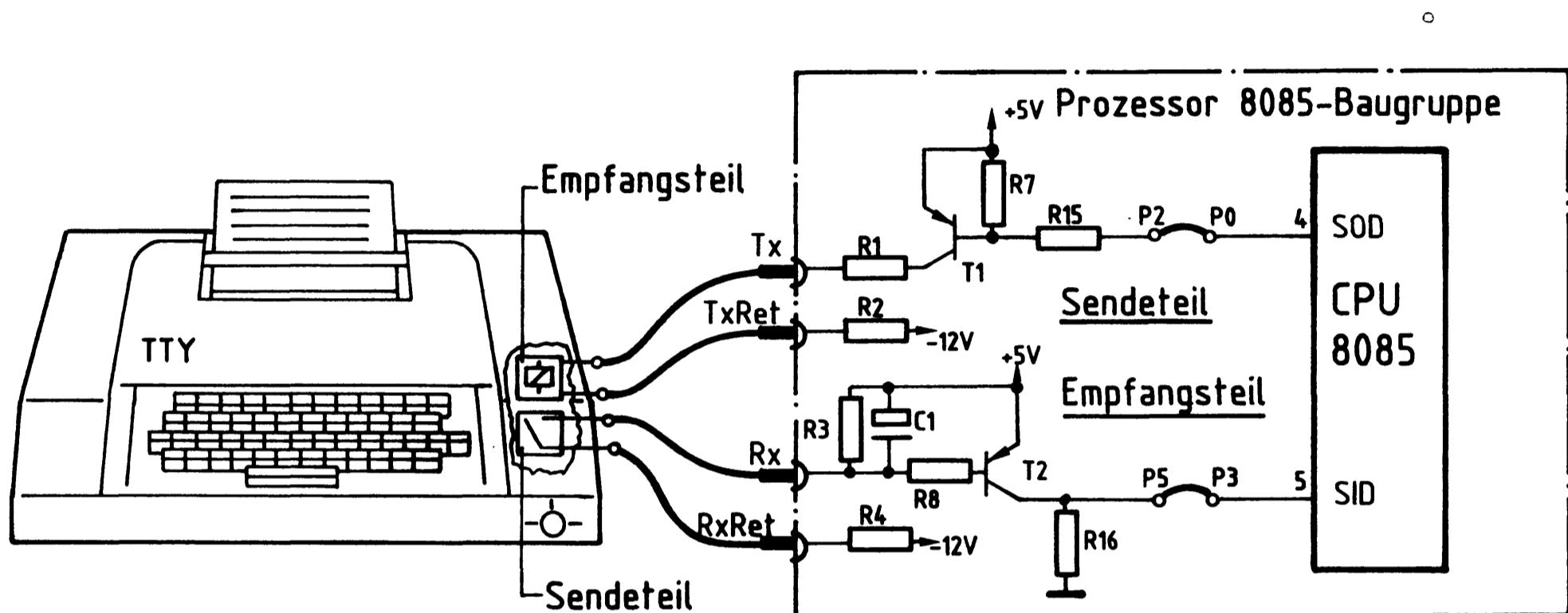


Bild 22: 20-mA - Stromschnittstelle und Fernschreiberanschluß.

Der untere Schaltungsteil in Bild 22 mit den Eingängen Rx, RxRet ist der Empfangsteil der 20-mA-Stromschnittstelle, der obere mit den Eingängen Tx, TxRet der Sendeteil.

Bei Betätigung einer Taste des Fernschreibers wird in seinem Sendeteil entsprechend dem Code des Zeichens auf der Taste ein Kontakt geschaltet.

Ein geschlossener Kontakt bewirkt, daß Transistor T2 leitet und der SID-Eingang H-Pegel erhält. Bei offenem Kontakt liegt SID auf L-Pegel.

Soll das von der CPU aufgenommene Zeichen auch ausgedruckt werden, so muß ein eigens dafür bereitzustellendes Programm dafür sorgen, daß das Zeichen am CPU-Ausgang SOD seriell ausgegeben wird.

Ein H-Pegel an SOD sperrt Transistor T1 und unterbricht den Strom (20 mA) zum Empfangsteil des Fernschreibers. Das dort eingebaute Empfangsrelais wird nicht erregt. Bei einem L-Pegel an SOD leitet T1 und erregt das Empfangsrelais. Nachdem das gesamte Zeichen übertragen ist, wird es auf dem Druckwerk des Fernschreibers ausgedruckt.

Alle Bauteile für die 20-mA-Stromschnittstelle befinden sich bereits auf der Platine, es muß lediglich eine Steckverbindung in die Frontplatte eingebaut und verdrahtet werden.

Bild 23 zeigt die Lage der notwendigen Anschlüsse auf der Platine.

## Prozessor 8085

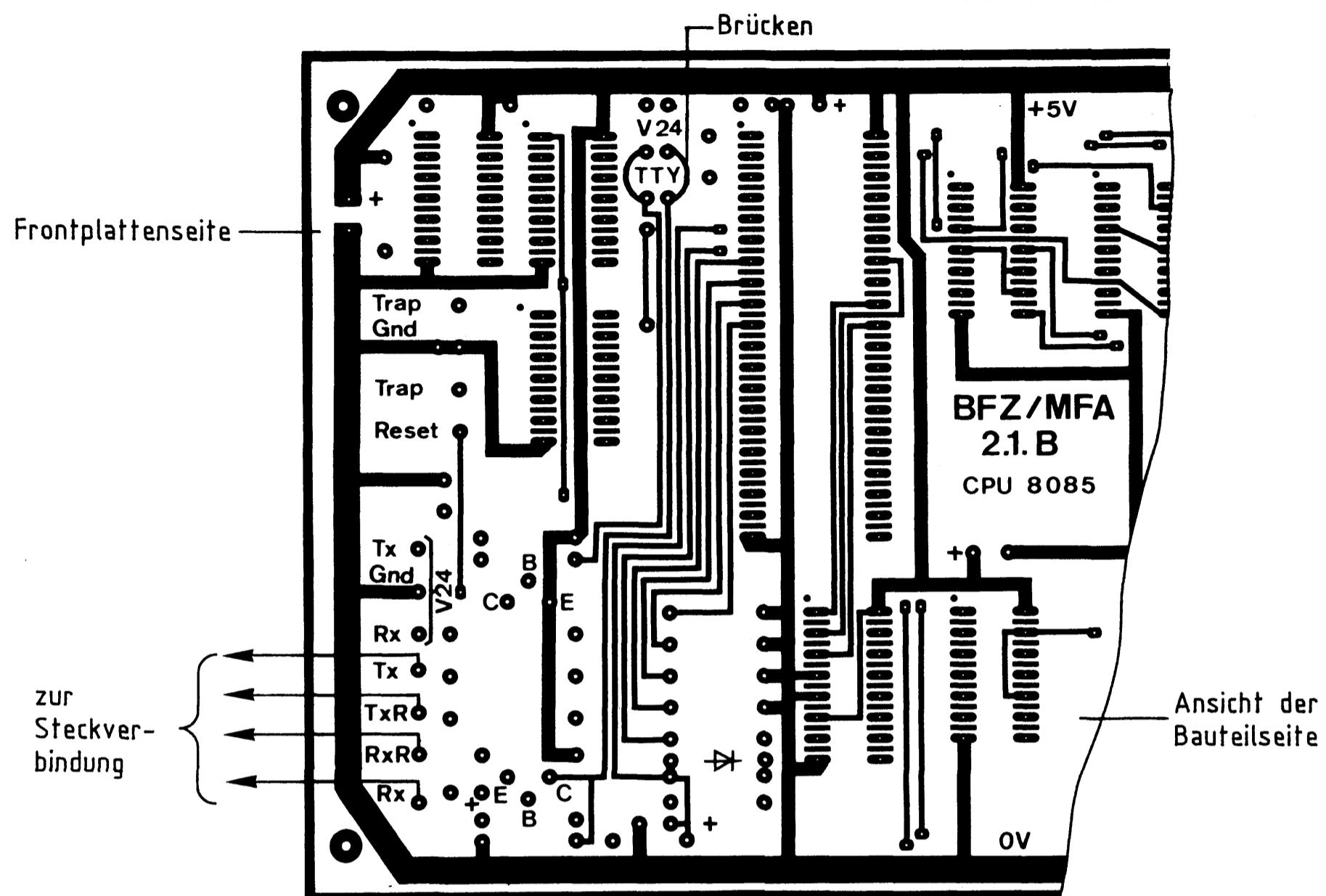


Bild 23: Anschluß 20-mA- Stromschnittstelle

## 7.2. V-24-Spannungsschnittstelle

Bild 24 zeigt die V-24-Spannungsschnittstelle der Baugruppe "Prozessor 8085" mit einer angeschlossenen Datensichtstation.

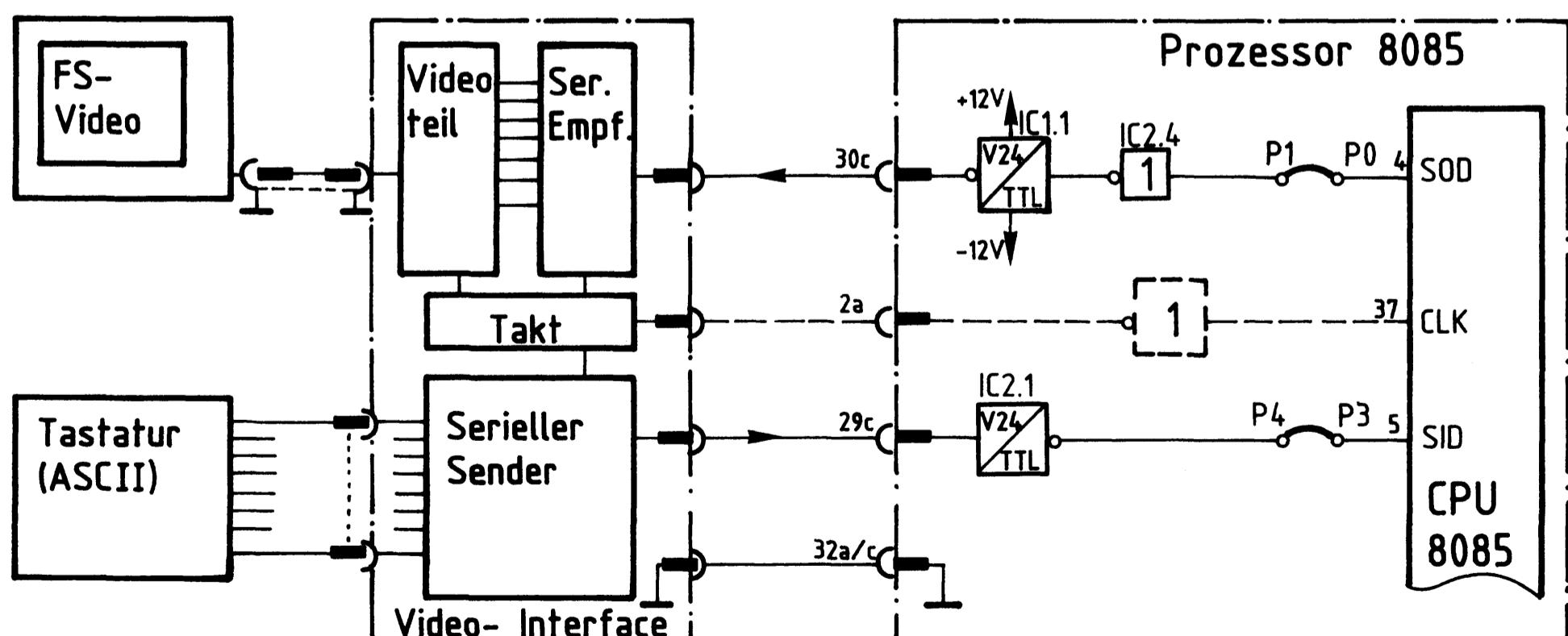


Bild 24: V-24- Spannungsschnittstelle, Anschluß einer Datensichtstation.

## Prozessor 8085

Die Anpassung der TTL-Pegel auf V-24-Pegel und umgekehrt übernehmen die integrierten Bausteine IC1.1 und IC2.1. Der Schaltkreis IC1.1 benötigt dazu eine Spannungsversorgung von  $\pm 12$  V, sie wird vom System-Netzteil geliefert.

Der Datenverkehr läuft wie folgt ab:

Ein mit der ASCII-Tastatur ausgegebenes Zeichen gelangt in paralleler Form in den "Seriellen Sender" innerhalb der Baugruppe "Video-Interface". Er wandelt dieses Zeichen in die serielle Form um und liefert es so an die CPU. Mit Hilfe eines eigens für diesen Zweck vorhandenen Programms (Teil des Betriebsprogramms) gelangt es über den Eingang SID in den Akkumulator, das ist ein spezielles Register innerhalb der CPU. Aus dem Akkumulator wird das Zeichen dann in serieller Form über den CPU-Ausgang SOD an den "Seriellen Empfänger" innerhalb des Video-Interfaces gesendet. Der wandelt das Zeichen in die parallele Form zurück und liefert es an den Videoteil. Dort wird es dann in eine Form gebracht, die eine Darstellung auf dem Bildschirm des Fernsehgerätes gestattet.

Der interne Arbeitsablauf des Video-Interfaces wird mit Hilfe des CPU-Taktes (2 MHz) gesteuert. Bei Verwendung der V-24-Schnittstelle müssen die in Bild 25 dargestellten Drahtbrücken auf der Baugruppe "Prozessor 8085" eingelötet werden.

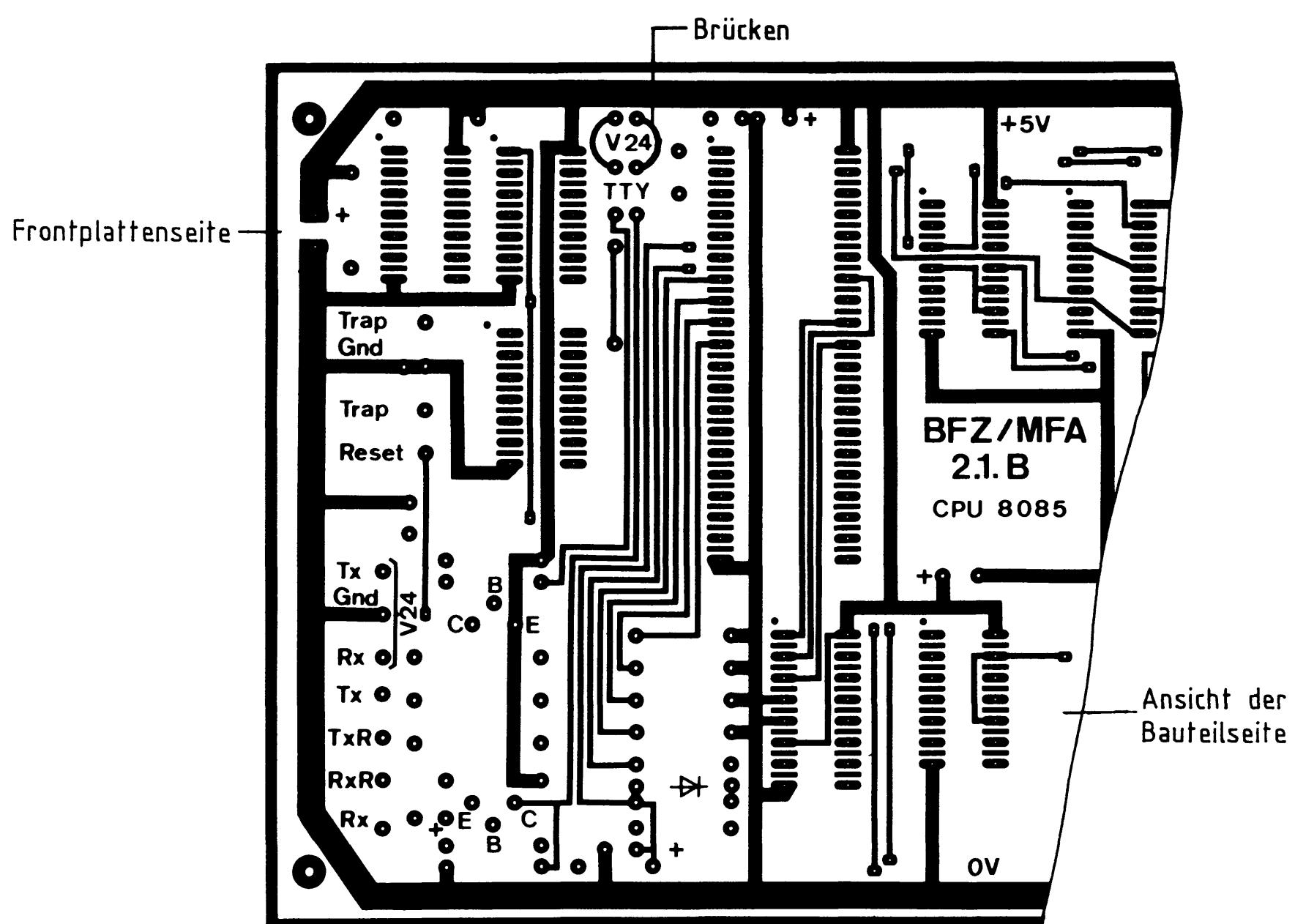


Bild 25: Drahtbrücken für V-24- Schnittstelle

## Prozessor 8085

## 8. Blockschaltbild der Baugruppe "Prozessor 8085"

Anhand des Blockschaltbildes (Bild 27) wird die Funktion der Baugruppe zusammenfassend erklärt.

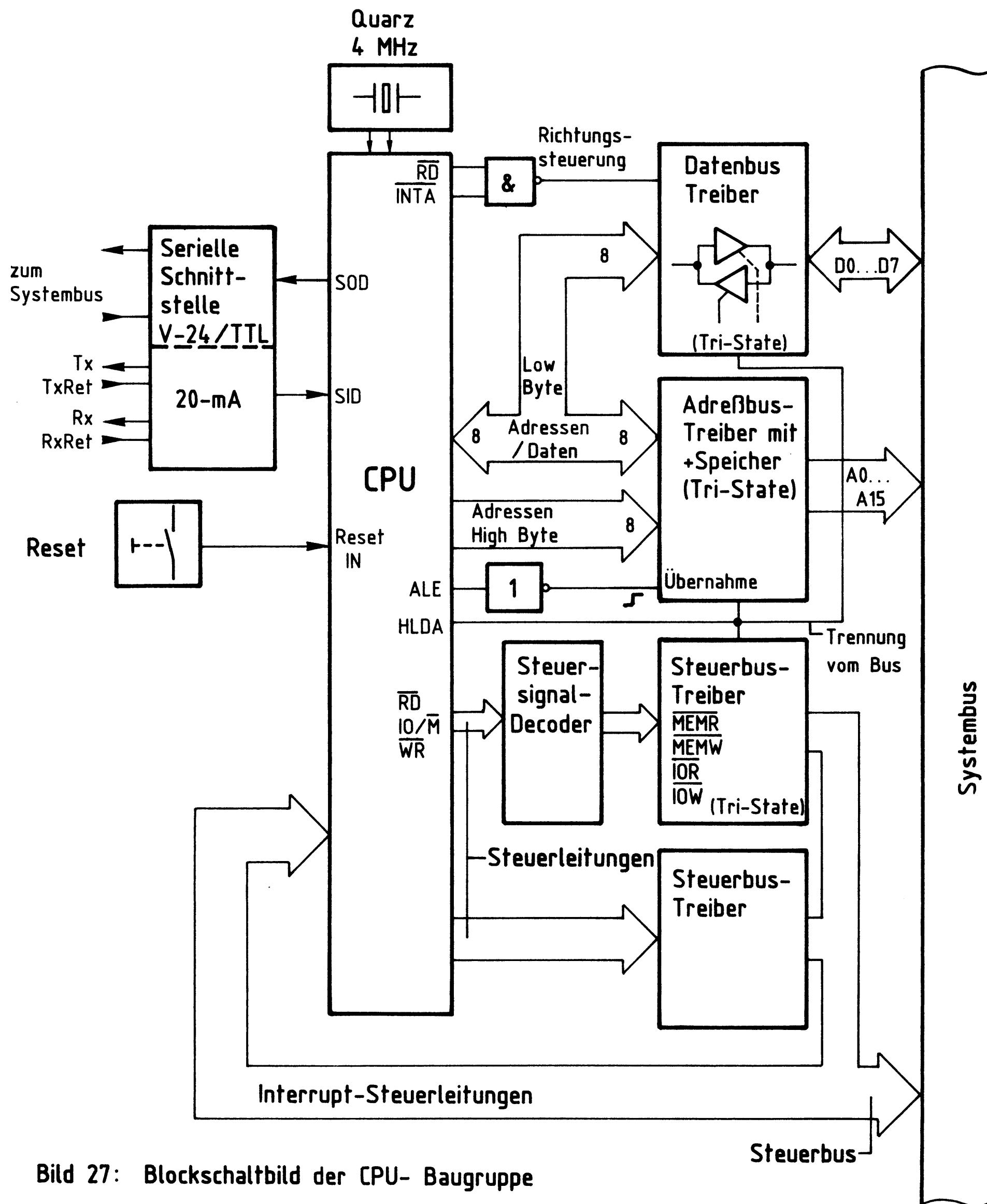


Bild 27: Blockschaltbild der CPU- Baugruppe

## Prozessor 8085

Die CPU hat die Aufgabe, Befehle auszuführen, die im Speicher abgelegt sind, sowie Daten zu verarbeiten, z.B. Addieren von Zahlen, Ausgeben von Ergebnissen, Verknüpfen von Daten.

Die zur Bewältigung dieser Aufgabe nötigen Funktionsgruppen befinden sich in der CPU.

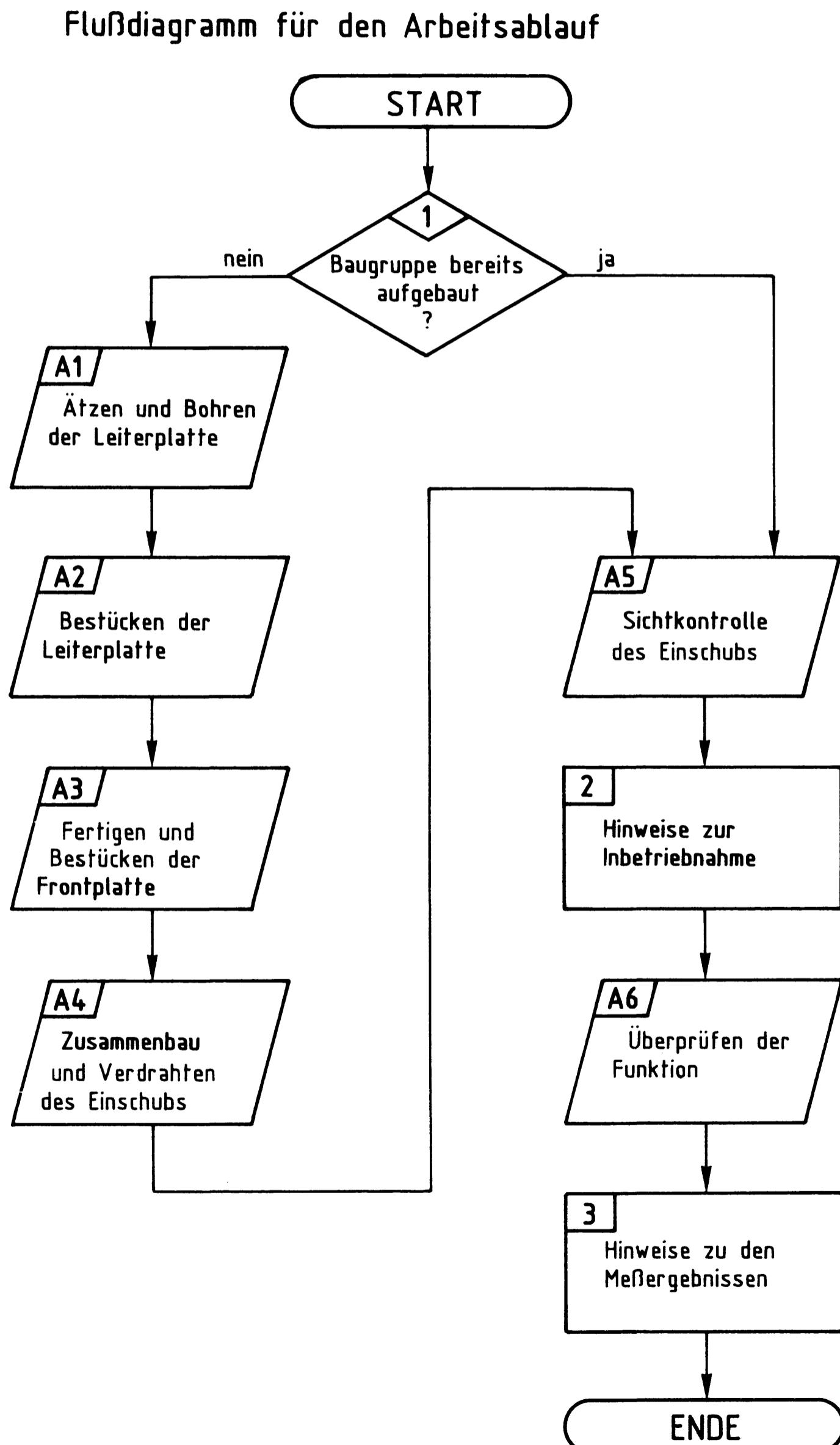
- Zum Einholen von Befehlen (Was ist zu tun?) und Daten (Mit wem?) aus dem Programmspeicher gibt die CPU eine 16-Bit-Signalkombination (Adresse) auf den Adreßbus.
- Mit einem Steuersignal veranlaßt sie dann, daß der Inhalt der adressierten Speicherstelle über den Datenbus in die CPU gelangt. Die anschließende Verarbeitung der Daten erfolgt CPU-intern.
- Die Ausgabe von Daten geschieht genauso:  
Adresse ausgeben - Steuersignal ausgeben - Daten ausgeben.
- Zwischen der CPU und dem Systembus befinden sich die Treiber bzw. Treiber und Zwischenspeicher für die Adreß-, Daten- und Steuersignale. Bei der CPU 8085 ist es nötig, die unteren acht Bit (Low-Byte) einer von der CPU ausgesendeten Adresse zwischenspeichern, da dieser Teil des Busses auch für den Datentransport benutzt wird. Die oberen acht Bit (High-Byte) des Adreßbusses (CPU-seitig) werden nur für den Adreßverkehr benutzt. Sie werden zwischengespeichert, um die CPU-Ausgänge zu entlasten.
- Die Übernahme der Adressen in die Speicher bzw. Treiber wird mit dem CPU-Signal ALE gesteuert.
- Da die Daten nach der Ausgabe der Adresse auf dem für beide benutzten Busteil der Baugruppe verkehren, brauchen diese nicht zwischengespeichert zu werden. Der Datenbustreiber muß jedoch Datenverkehr in zwei Richtungen zulassen. Gesteuert wird die Datenflußrichtung durch die Steuersignale RD und INTA.

Prozessor 8085

---

- Mit den Steuersignalen  $\overline{RD}$ ,  $I0/\overline{M}$  und  $\overline{WR}$  meldet die CPU, ob sie Lesen oder Schreiben will, und zwar in oder aus Speicherstellen oder Ein/Ausgabe-Geräte. Im Steuersignal-Decoder werden diese Signale decodiert und gewandelt in die System-Steuersignale
  - $\overline{MEMR}$  - Speicherstelle lesen
  - $\overline{MEMW}$  - in Speicherstelle einschreiben
  - $\overline{IOR}$  - Eingabebaugruppe lesen
  - $\overline{IOW}$  - in Ausgabebaugruppe einschreiben
- Über das CPU-Signal HLDA lassen sich die Daten-, Adreß- und Steuerbustreiber in den hochohmigen Zustand schalten.
- Alle übrigen Steuersignale sind nur gepuffert, d.h. sie sind nicht vom Bus trennbar.
- Über die Interrupt-Steuerleitungen kann die CPU veranlaßt werden, ihre momentane Programmbearbeitung zu unterbrechen, um ein vorrangiges Programm zu bearbeiten.
- An die serielle Schnittstelle kann ein Datensichtgerät oder ein Fernschreiber (TTY) angeschlossen werden.
- Mit der Reset-Taste wird die CPU veranlaßt, ihre Programmabarbeitung bei dem Speicherplatz mit der Adresse 0000 H zu beginnen.
- Der 4-MHz-Quarz erzeugt CPU-intern ein Rechtecksignal mit einer Taktperiendauer von 500 ns (interne Teilung durch zwei). Mit Hilfe dieses Taktes werden alle Arbeitsschritte der CPU gesteuert.

## Flußdiagramm für den Arbeitsablauf



## Prozessor 8085

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte ca. 110x170 mm Mat.: Epoxid Glashartgewebe (HgW 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 2.1.L u. 2.1.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C05 Alu, 2 mm dick, Breite 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff komplett mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41 612	z.B. Erni STV-P-364a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x 8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
5	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
4	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
1	Taster, einpolig umschaltend, Einbau-Ø 6,2 mm	z.B. Knitter MTA 106 F
1	Plastikkappe dazu, rot	z.B. Knitter C 109
1	Widerstand 47Ω	
1	Widerstand 220Ω	
2	Widerstand 1 kΩ	
1	Widerstand 2,2 kΩ	
1	Widerstand 2,7 kΩ	
5	Widerstand 4,7 kΩ	
4	Widerstand 3,9 kΩ	
1	Widerstand 47 kΩ	
1	Widerstand 330Ω	
1	Widerstand 680Ω	
1	Ker. Scheibenkondensator 27 pF/63 V	alle Widerstände 0,25 W / ± 5% Tol. RM ca. 2,5 mm
1	Ker. Scheibenkondensator 330 pF/63 V	alle Widerstände 0,5 W / ± 5% Tol. RM ca. 2,5 mm

## Prozessor 8085

Stckz.	Benennung/Daten	Bemerkung
1	Tantal-Elko 1 $\mu$ F / 35 V	Tropfenform
5	Tantal-Elko 4,7 $\mu$ F / 35 V	Tropfenform
1	Quarz 4 MHz	HC 18 W
1	Si-Diode 75 V / 100 mA	z.B. 1N4148
2	PNP-Si-Transistor $U_{CE} = 45$ V, $I_C = 800$ mA, $B = 250$	z.B. BC 327 B
1	IC MC 1488, Vier Leistungstreiber für V-24-Schnittstellen	od. SN75188
1	IC MC 1489, Vier Leitungsempfänger für V-24-Schnittstellen	od. SN75189
2	IC 74LS00, Vier NAND-Gatter	
1	IC 74LS04, Sechs Inverter	
1	IC 74LS138, 3-Bit-Binärdecoder	
1	IC 74LS245, Acht Bus-Transceiver	(Tri-State)
2	IC 74LS374, 8-Bit-D-Register	
1	IC 74LS125A, Vier Bus-Leitungs- treiber	(Tri-State)
1	IC CPU 8085	
1	IC-Fassung 40polig, DIL	
3	IC-Fassung 20polig, DIL	
1	IC-Fassung 16polig, DIL	
6	IC-Fassung 14polig, DIL	
n.B.	Lötdraht	
n.B.	Lötłack	
n.B.	Schaltlitze 0,25 mm <sup>2</sup> sw	
n.B.	Cu-Draht, Ø 0,5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesym- bole oder Tuscheschreiber	zum Beschriften der Front- platte
n.B.	Klarlackspray	

## Anmerkung:

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden.

Ist die Leiterplatte durchkontakteert, können Sie gewöhnliche IC-Fassungen verwenden.

## Prozessor 8085

Bei nicht durchkontakteerten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbare sind. Hierzu eignen sich sehr gut die sog. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen.

Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 600 mm.

Zur Inbetriebnahme der Baugruppe "Prozessor 8085" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	

## Prozessor 8085

In dieser Übung werden Sie die zum Mikrocomputer-Baugruppensystem gehörende Baugruppe "Prozessor 8085" aufbauen und in Betrieb nehmen. Falls Sie bereits eine zusammengebaute Baugruppe erhalten haben, besteht Ihre Aufgabe darin, sie zu prüfen und in Betrieb zu nehmen.

1

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs und Inbetriebnahme → A5

2

In den folgenden Arbeitsschritten wird die Baugruppe "Prozessor 8085" in Betrieb genommen.

Dazu benötigen Sie:

- 1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Bus-Signalgeber (BFZ/MFA 5.1.)
- 1 Bus-Signalanzeige (BFZ/MFA 5.2.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)

Alle aufgeführten Teile komplett aufgebaut und geprüft.

Darüberhinaus sollten Sie den Stromlaufplan und den Bestückungsplan dieser Übung bereithalten.

Bei der Inbetriebnahme dieser Baugruppe ist die "dynamische" Arbeitsweise des Mikroprozessors zu beachten. Im Normalbetrieb gibt der Prozessor - gesteuert durch ein Programm - laufend Adreßsignale auf den Adreßbus, liest Befehle und Daten und verarbeitet diese.

Seine Arbeitsgeschwindigkeit wird durch die Frequenz des Quarztaktes bestimmt. Für die korrekte Arbeitsweise des Prozessors darf diese Frequenz einen Mindestwert nicht unterschreiten. Ursache hierfür ist der innere Aufbau der CPU. Die Inbetriebnahme der Baugruppe bereitet nun insofern Schwierigkeiten, als sie erst richtig getestet werden kann, wenn sie weitgehend funktionsfähig ist. Zu solchen Tests benötigt



## Prozessor 8085

man außerdem ein Programm, das sich im Speicher einer zusätzlichen Baugruppe befinden muß.

Da man nicht sicher sein kann, daß die CPU ihre Arbeit überhaupt aufnimmt, muß zunächst eine sorgfältige Überprüfung aller anderen Bauteile auf der CPU-Baugruppe erfolgen. Erst danach wird die Baugruppe mit der CPU bestückt und ihre Lauffähigkeit durch Vortäuschen eines Befehles (Free-Run-Mode = Freilauf-Betrieb) überprüft.

Die Prüfmethode wird unter "3" erklärt. Es empfiehlt sich, dieses Kapitel nach der Prüfung zu lesen.

2

→ A6

Bild Ü3 zeigt die Schaltung und den zeitlichen Verlauf der wichtigsten Signale zum durchgeführten Versuch "Einfache dynamische Prüfung der CPU-Baugruppe".

3

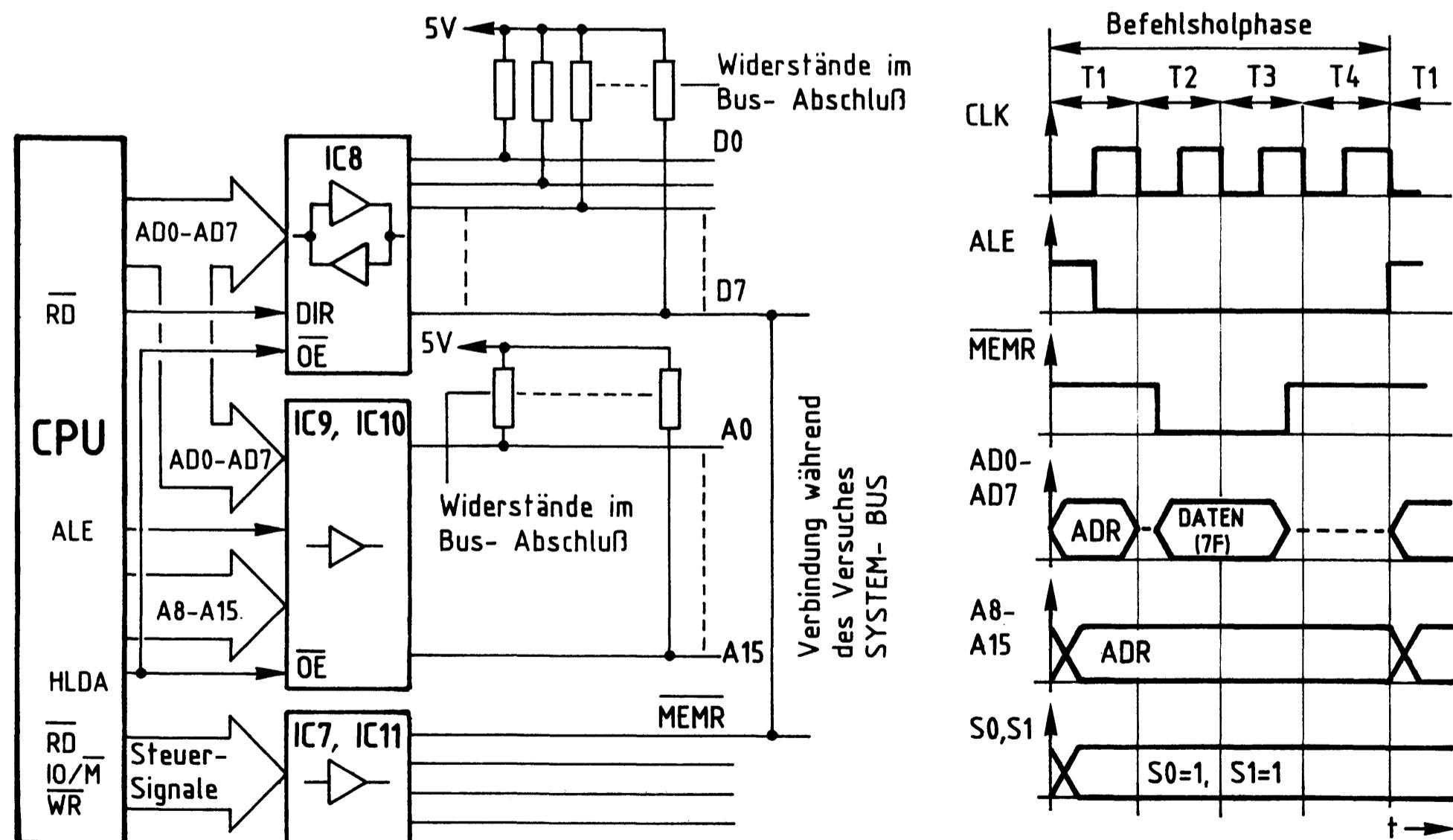


Bild Ü3: "Einfache dynamische Prüfung der CPU- Baugruppe"

→

## Prozessor 8085

3

Innerhalb der Taktzeit T1 gibt die CPU über die Ausgänge A0 - A7 und A8 - A15 eine Adresse aus, nehmen wir an, die Adresse 0000 (Hexadezimal).

Mit der fallenden Taktflanke des ALE-Signals wird diese Adresse in den Adreßpuffer mit Speicher (IC9, IC10) übernommen und auf den System-Bus geschaltet. Da sich der Prozessor zuerst einen Befehl holen muß, schaltet er zu Beginn der Taktzeit T2 das Steuersignal  $\overline{RD}$  bzw.  $\overline{MEMR}$  auf L-Pegel, wodurch der Datenbus-Treiber (IC8) in Richtung CPU leitend wird. Durch die Verbindung der Leitung  $\overline{MEMR}$  mit der Datenleitung D7 findet der Prozessor auf dem Datenbus das Datenwort 7F vor, weil die Datenleitungen D0 bis D6 über die Bus-Abschlußwiderstände auf H-Pegel liegen, und die Datenleitung D7 durch das  $\overline{MEMR}$ -Signal auf L-Pegel gezogen wird.

Innerhalb der Taktzeit T3 wird das Datenwort 7F in die CPU übernommen. Das  $\overline{MEMR}$ -Signal wird wieder auf H-Pegel geschaltet.

Während der Taktzeit T4 wird das gelesene Datenwort in der CPU entschlüsselt und als 1-Byte-Befehl "MOV A,A" erkannt.

MOV A,A bedeutet für die CPU die Anweisung "Transportiere (Move = transportieren, übertragen) das Datenwort, das zur Zeit im Akkumulator steht, in den Akkumulator". Der Akkumulator ist ein 8-Bit-Register (Speicher) in der CPU. Der Befehl bewirkt keinerlei Operationen der CPU, d.h. er wird gar nicht ausgeführt. Die "Bearbeitung" des Befehles ist also mit dem Ende von T4 abgeschlossen, es kann der nächste Befehl gelesen werden. Dazu gibt die CPU nun die Adresse 0001 aus, schaltet  $\overline{MEMR}$  wieder auf L-Pegel und liest erneut das Datenwort 7F bzw. den Befehl MOV A,A.

Mit jeder weiteren Befehlsphase - die CPU benötigt dazu immer vier Taktzeiten - wird der Adressenzähler der CPU um 1 erhöht. Wenn er den höchsten Wert FFFF erreicht hat, beginnt er wieder bei 0000.

Da die CPU nur mit dem Einholen von Befehlen (7F) beschäftigt ist, bleiben die Status-Signale S0 und S1 auf H-Pegel geschaltet.

Oszilloskopiert man die Spannungen der Adreßleitungen, beginnend bei Leitung A0, so muß man Rechteckspannungen mit jeweils doppelter Periodendauer messen können. Die kleinste Periodendauer muß dem 4-fachen der Taktzeit des CLK-Signals (Pin 37, CPU) entsprechen. Die Ausführungszeit dieses Befehls läßt sich auch aus dem Abstand zweier ALE-Impulse bestimmen.

Damit ist die Übung beendet!

Name:

Prozessor 8085

Datum:

Für die Baugruppe "Prozessor 8085" muß eine zweiseitig-kupferbeschichtete Leiterplatte geätzt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

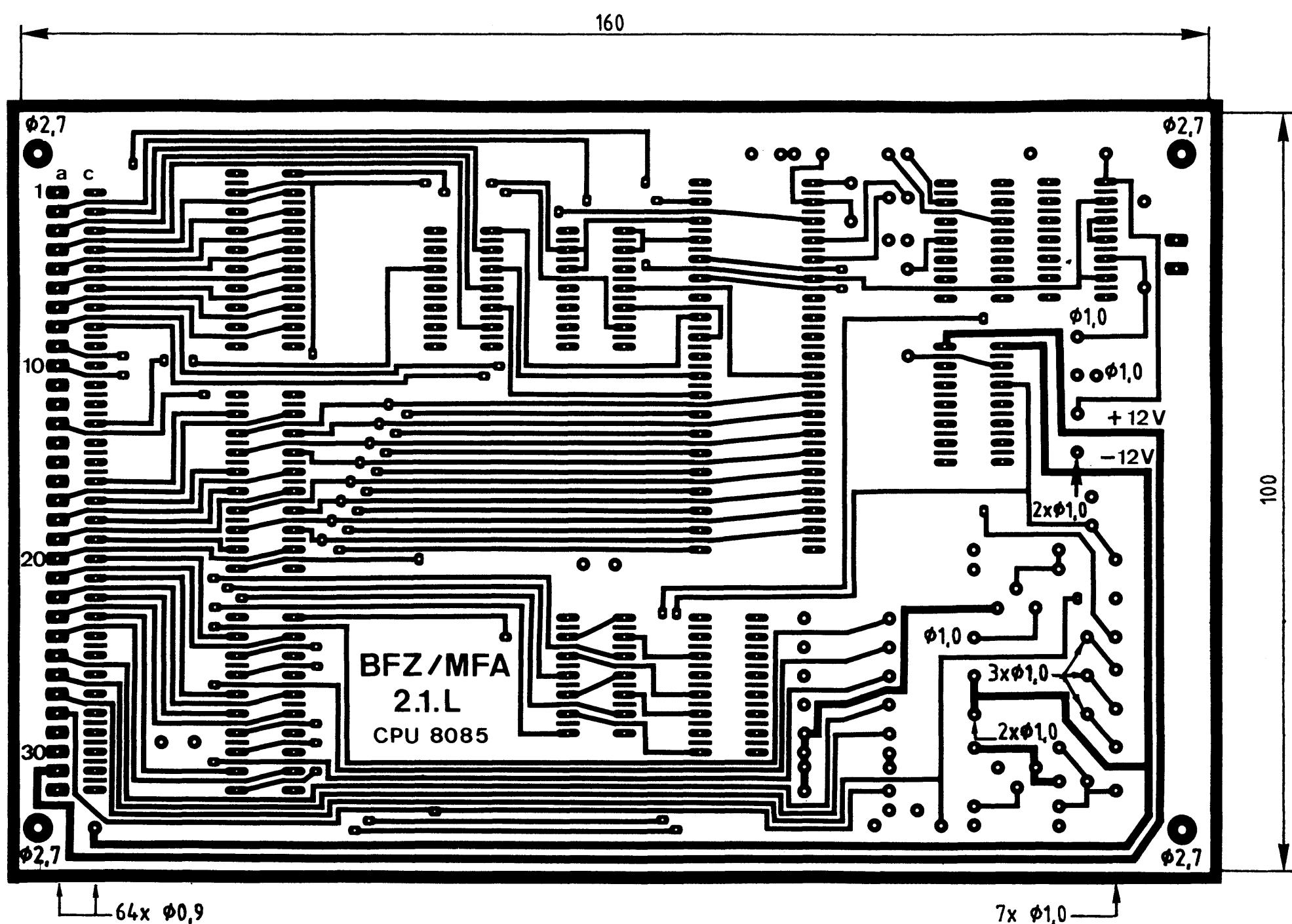
A 1.1

1. Belichten nach Filmvorlagen BFZ/MFA 2.1.L und 2.1.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß (100x160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan (Leiterbahnseite)



Alle nicht bemaßten Bohrungen  $\phi 0,8$  mm  
Benötigte Bohrer: 0,8 - 0,9 - 1,2 - 2,7 mm

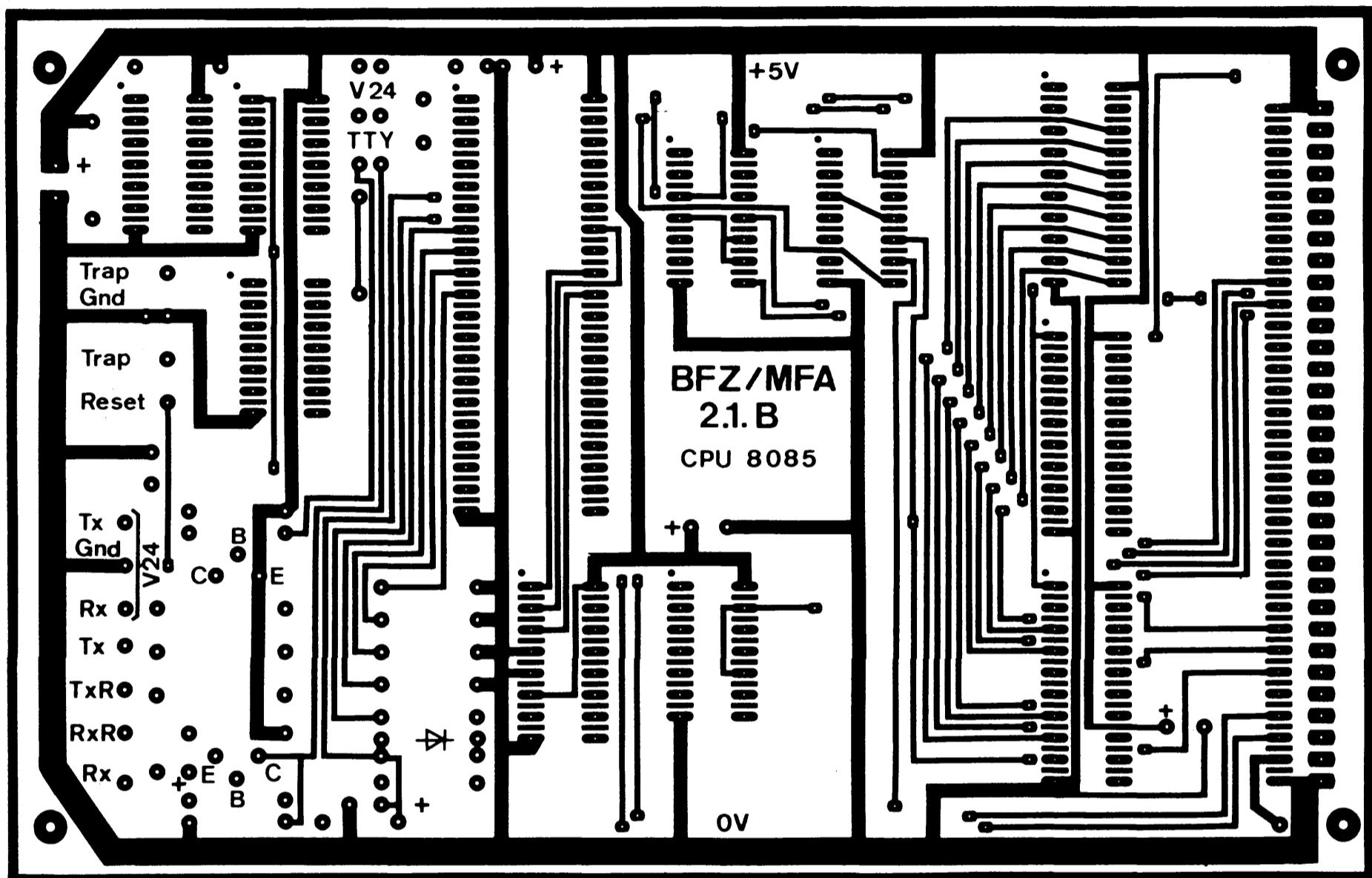
Name:

Prozessor 8085

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite.

A1.2



→ A2

Name:

Prozessor 8085

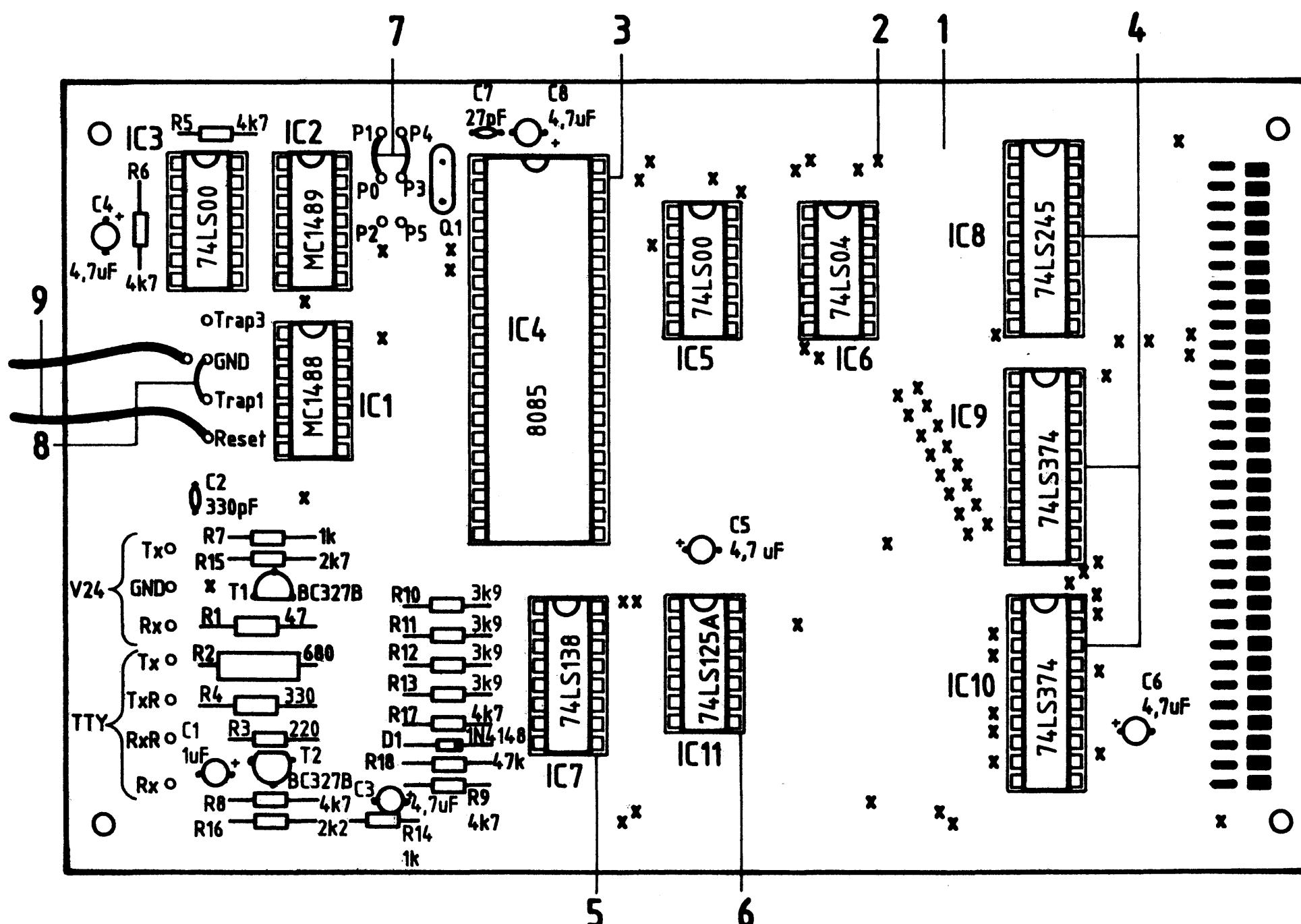
Datum:

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste.

Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

A2.1

## Bestückungsplan Leiterplatte



## Stückliste Leiterplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 2.1.	
2	63	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei nicht galvanisch durchkontaktierter Leiterplatte
3	1	IC-Fassung 40polig	
4	3	IC-Fassung 20polig	
5	1	IC-Fassung 16polig	
6	6	IC-Fassung 14polig	} siehe Anmerkung

Name:

Prozessor 8085

Datum:

Pos.	Stckz.	Benennung/Daten	Bemerkung	A2.2
7	2	Lötbrücke nach Bedarf, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	V24: P0-P1 u. P3-P4 TTY: P0-P2 u. P3-P5	
8	1	Lötbrücke aus Schaltdraht 0,5 mm Cu-Ag		
9	2	Schaltlitze 0,25 mm <sup>2</sup> , sw, 20 mm lang, freies Ende abisoliert		

## Bauteilliste Leiterplatte

Kennz.	Benennung/Daten	Bemerkung
R1	Widerstand 47 Ω	
R2	Widerstand 680 Ω / 0,5 W	
R3	Widerstand 220Ω	
R4	Widerstand 330 Ω / 0,5 W	
R5, R6	Widerstand 4,7 kΩ	
R7	Widerstand 1 kΩ	
R8, R9	Widerstand 4,7 kΩ	
R10-R13	Widerstand 3,9 kΩ	
R14	Widerstand 1 kΩ	
R15	Widerstand 2,7 kΩ	
R16	Widerstand 2,2 kΩ	
R17	Widerstand 4,7 kΩ	
R18	Widerstand 47 kΩ	
C1	Tantal-Elko 1 µF	
C2	Ker. Scheibenkondensator 330 pF	
C3	Tantal-Elko 4,7 µF	
C4-C6	Tantal-Elko 4,7 µF	
C7	Ker. Scheibenkondensator 27 pF	
C8	Tantel-Elko 4,7 µF	
D1	Si-Diode 1N4148	
Q1	Quarz 4 MHz	
T1, T2	Si-PNP-Transistor	z.B. BC 327 B
IC1	Vier Leitungstreiber für V-24-Schnittstellen MC 1488 od. SN75188	IC nicht einge-steckt!



Name:

Prozessor 8085

Datum:

Kennz.	Benennung/Daten	Bemerkung	A2.3
IC2	Vier Leitungsempfänger für V-24-Schnittstellen MC 1489 od. SN75189		
IC3	Vier NAND-Gatter 74LS00		
IC4	CPU 8085		
IC5	Vier NAND-Gatter 74LS00		
IC6	Sechs Inverter 74LS04		
IC7	3-Bit-Binärdecoder 74LS138		
IC8	Acht Bus-Transceiver 74LS245	Tri-State	
IC9	8-Bit-D-Register 74LS374	Tri-State	
IC10	8-Bit-D-Register 74LS374	Tri-State	
IC11	Vier Bus-Leitungstreiber 74LS 125A	Tri-State	

## Anmerkung

Alle IC's werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind.

Wenn die Leiterplatte galvanisch durchkontakteert ist, werden gewöhnliche IC-Fassungen verwendet.

Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötzbar sind.

Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakte bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

→ A3

Name:

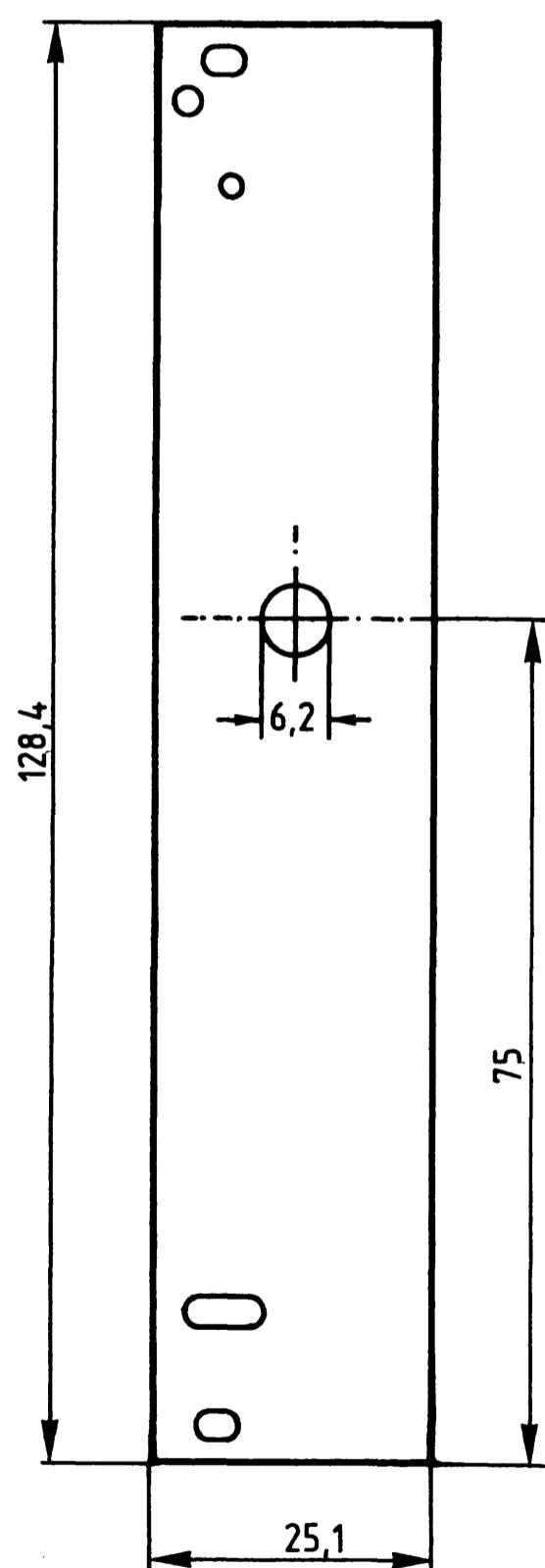
Prozessor 8085

Datum:

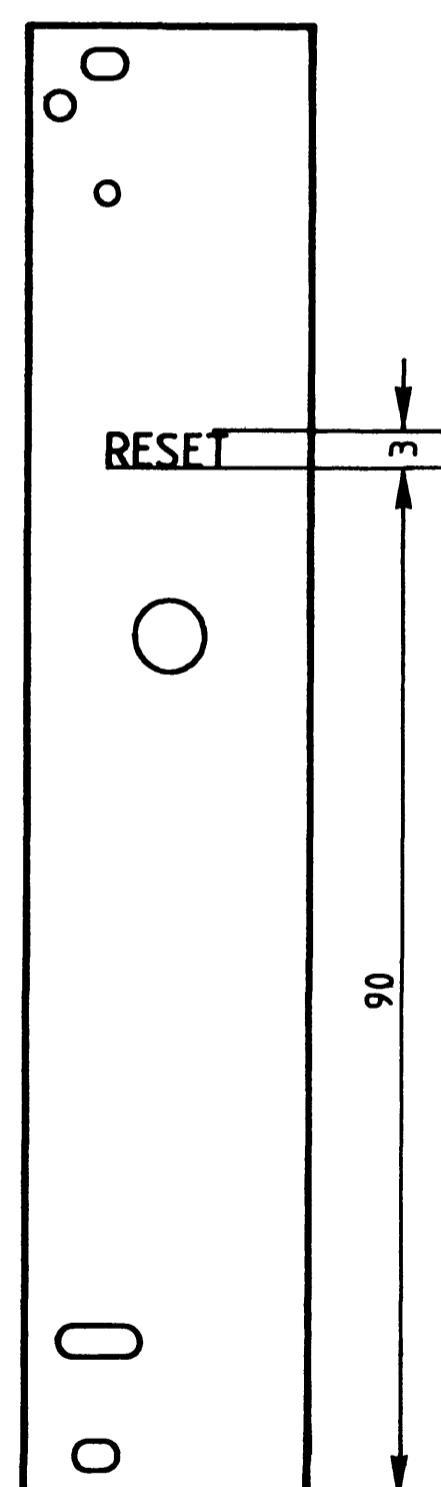
Stellen Sie die Frontplatte nach folgenden Zeichnungen her. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit einem Tuscheschreiber oder Abreibebuchstäben erfolgen. Nach dem Beschriften sollten Sie die Frontplatte mit Plastik-Spray besprühen.

A3.1

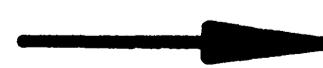
Bohrplan Frontplatte



Beschriftungsvorschlag



Material: Frontplatte L-C 05  
Alu 2 mm



Name:

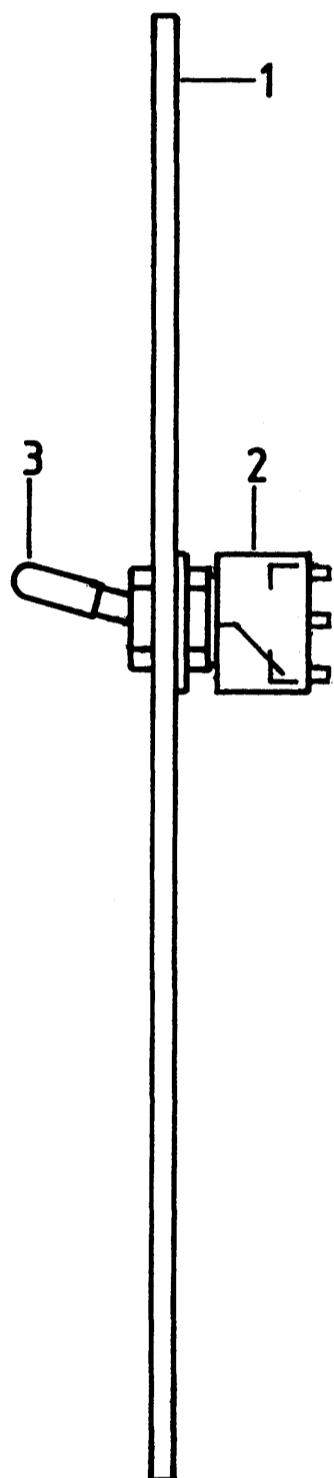
Prozessor 8085

Datum:

Bestücken Sie die Frontplatte nach Bestückungsplan und Stückliste.

A3.2

## Bestückungsplan Frontplatte



## Stückliste Frontplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2	1	Taster einpolig, umschaltend	
3	1	Plastikkappe rt	

→ A4

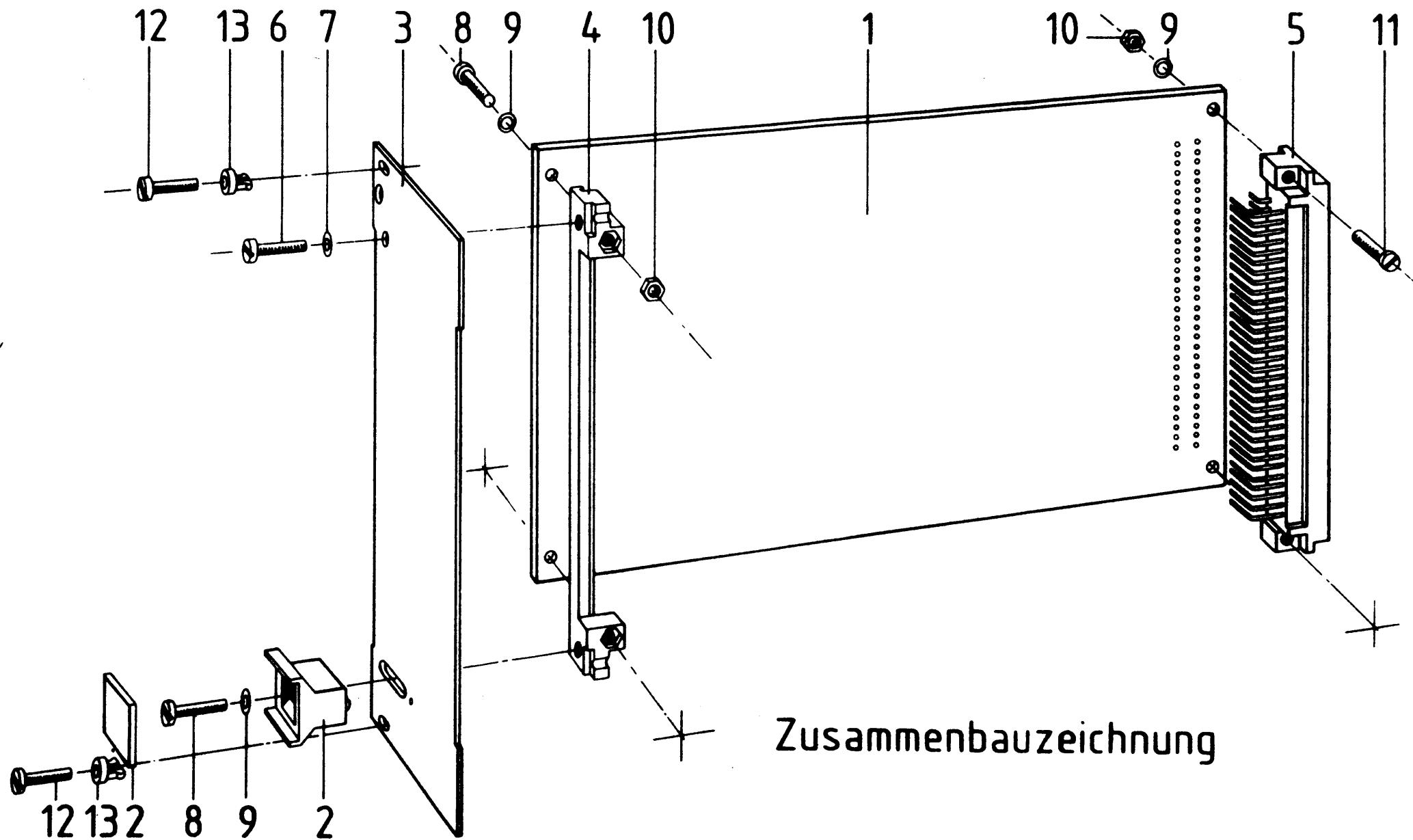
Name:

Prozessor 8085

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.

A4.1



## Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 2.1.	kompl. bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt
4	1	Verbinder	
5	1	Messerleiste 64polig DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft B M2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

Name:

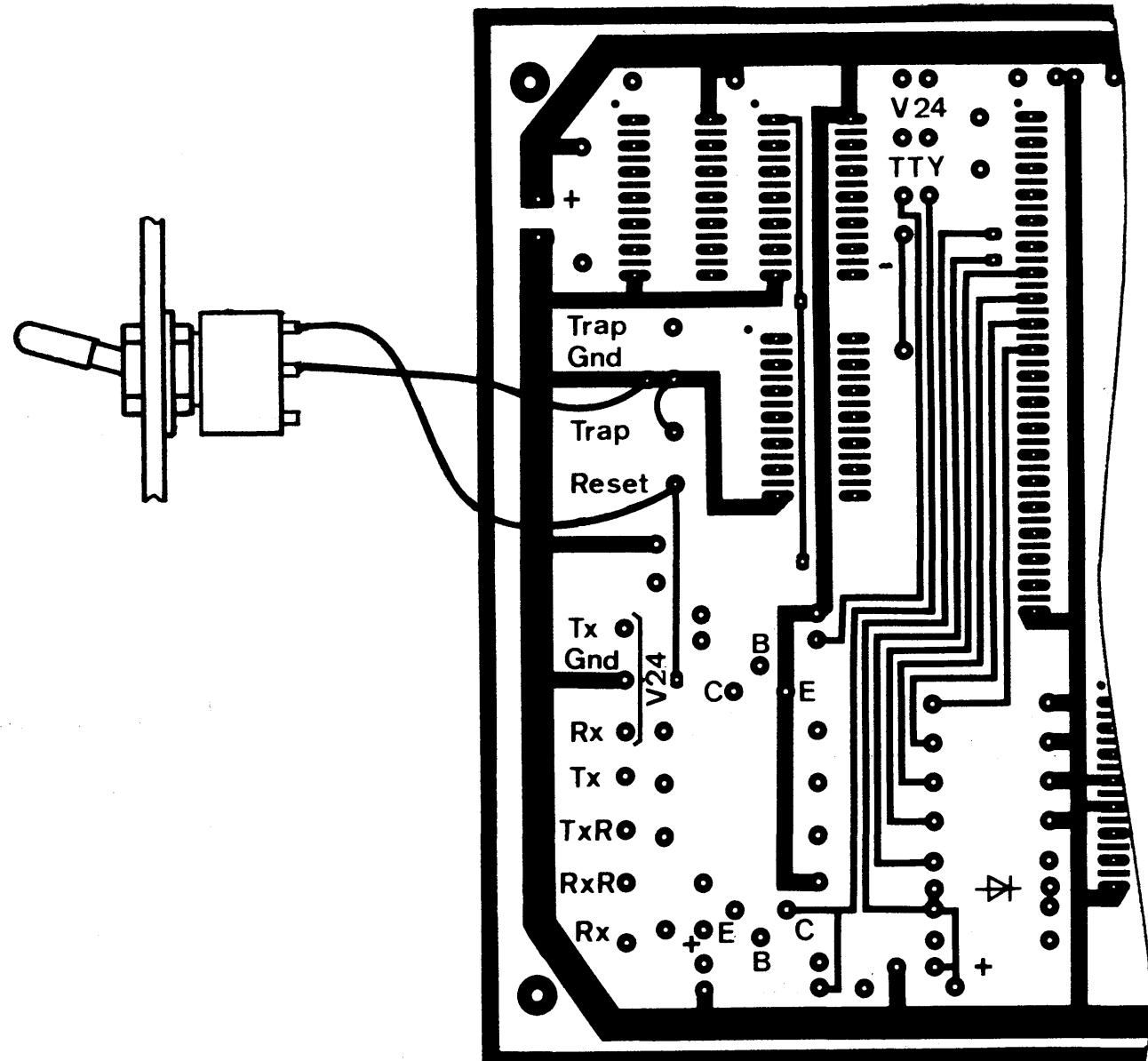
Prozessor 8085

Datum:

Verbinden Sie die Anschlußleitungen der Leiterplatte nach folgendem Verdrahtungsplan mit dem Taster auf der Frontplatte.

A4.2

Verdrahtungsplan Frontplatte-Leiterplatte



→ A5

Name:

Prozessor 8085

Datum:

Sichtkontrolle

A5

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?

Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.

Bei galvanisch nicht durchkontakteerten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontakteierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstückchen durchkontakteert sein.

Bestückung

- Sind alle Widerstände mit Ihren Werten richtig eingebaut?
- Sind alle Elkos richtig gepolt?
- Die IC's dürfen noch nicht eingesteckt sein.
- Sind die Brücken für V24 oder TTY eingelötet?
- Ist die Brücke GND-Trap (Pos. 8 A2) eingelötet?

Gesamtaufbau

Kontrollieren Sie auch die Montage der Bauteile in der Frontplatte sowie die Verdrahtung der Frontplatte und die Verbindungen zwischen Frontplatte und Leiterplatte.

2 —

Name:

## Prozessor 8085

Datum:

Messen der Spannungsversorgung aller IC's an den entsprechenden IC-Stiften.

A6.1

Baugruppe "Prozessor 8085" über Adapter am System-Bus; alle IC's noch nicht eingesteckt; Netz eingeschaltet.

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus;

tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen ( $U_B$ ) in die Tabelle ein (siehe Muster).

Name:

Prozessor 8085

Datum:

Prüfen der V-24-Schnittstelle, Senden.

A6.2

IC1 und IC2 eingesteckt; Baugruppe über Adapter am System-Bus.

Bild 6.2 zeigt den zur Prüfung der V-24-Schnittstelle nötigen Meßaufbau.

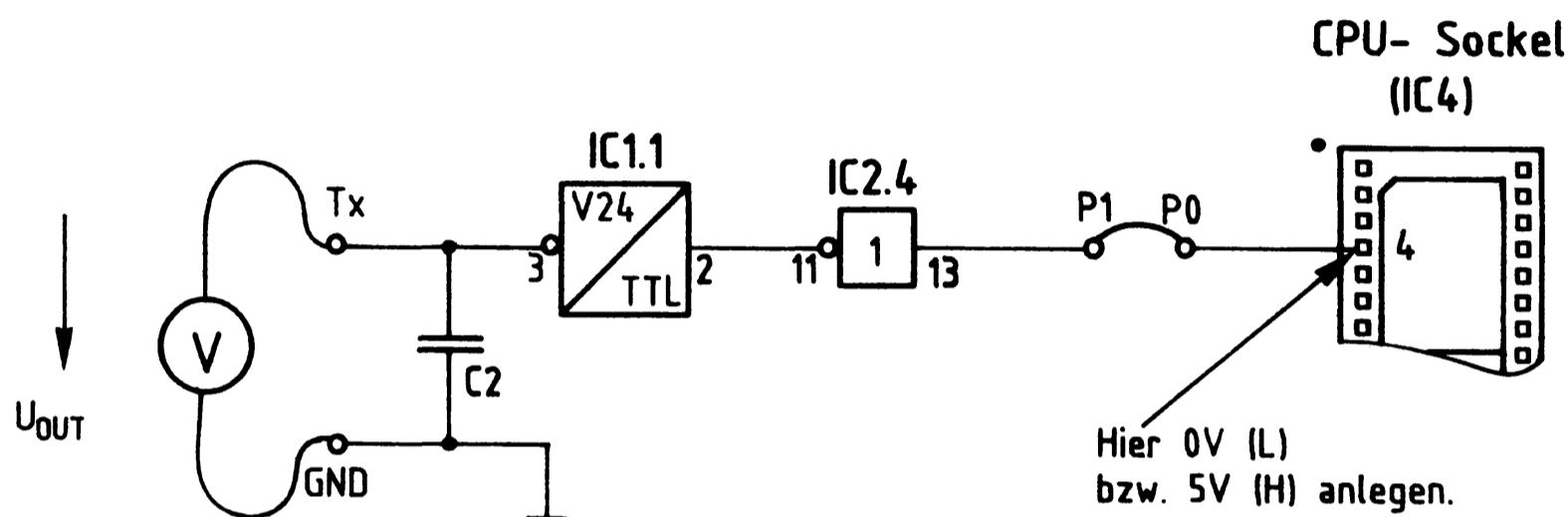
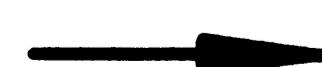


Bild 6.2: V-24- Schnittstelle, Senden

Verbinden Sie Anschlußstift 4 von IC4 zunächst mit L-Pegel und dann mit H-Pegel (von den Buchsen des Netzteils) und messen Sie jeweils die Ausgangsspannung  $U_{OUT}$  der V-24-Schnittstelle zwischen den Lötanschlußpunkten  $Tx$  und  $GND$ .

Die Meßwerte müssen innerhalb der Spannungsbereiche liegen, die in folgender Tabelle angegeben sind.

Pegel an IC4- Pin4	Spannungsbereich für $U_{OUT}$
L	-10... -12V
H	+10... +12V



Name:

Prozessor 8085

Datum:

A6.3

Prüfen der V-24-Schnittstelle, Empfangen

Bild 6.3 zeigt den zur Prüfung nötigen Meßaufbau.

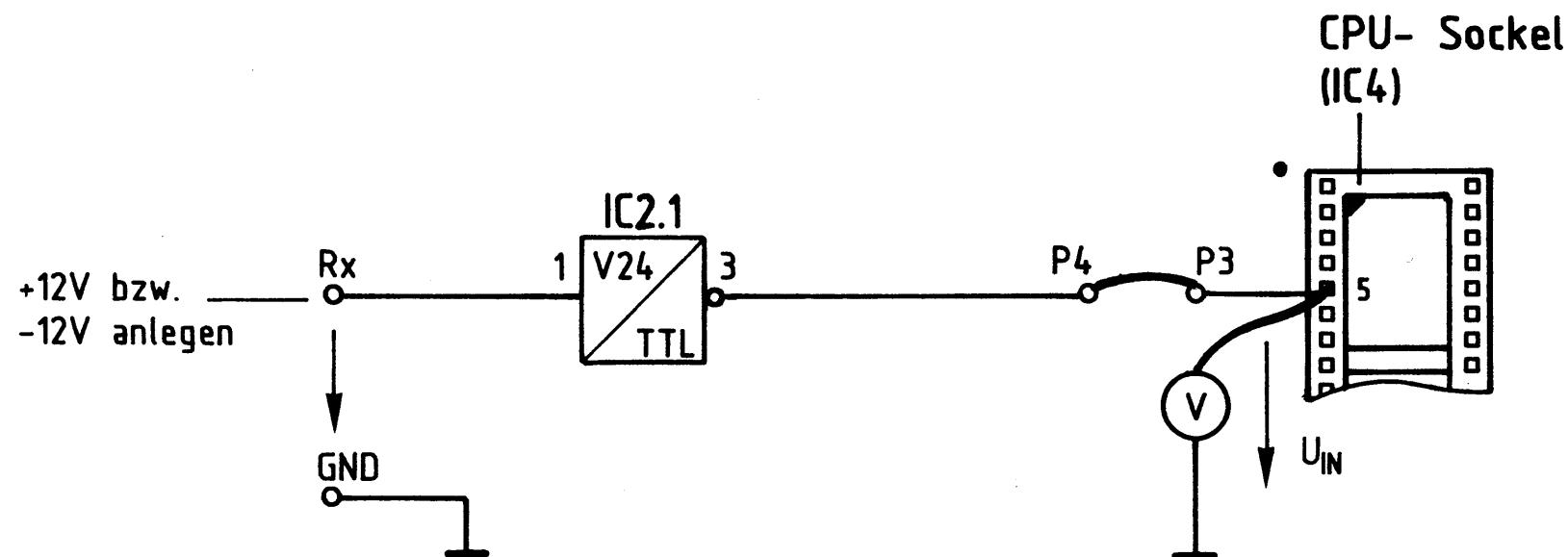


Bild 6.3: V-24- Schnittstelle, Empfangen

Verbinden Sie den Empfangs-Eingang der V-24-Schnittstelle Rx mit +12 V und anschließend mit -12 V und messen Sie jeweils die Spannung  $U_{IN}$  wie in Bild 6.3 dargestellt.

Die Meßwerte müssen innerhalb der Spannungsbereiche liegen, die in folgender Tabelle angegeben sind.

Spannung zwischen Rx - GND	Spannungsbereich $U_{IN}$
- 12 V	2,6 - 5 V (H- Pegel)
+ 12 V	0,2 - 0,45 V (L- Pegel)



Name:

Prozessor 8085

Datum:

Prüfen der 20-mA-Schnittstelle, Senden

A6.4

Bereiten Sie den in Bild 6.4 dargestellten Meßaufbau vor.

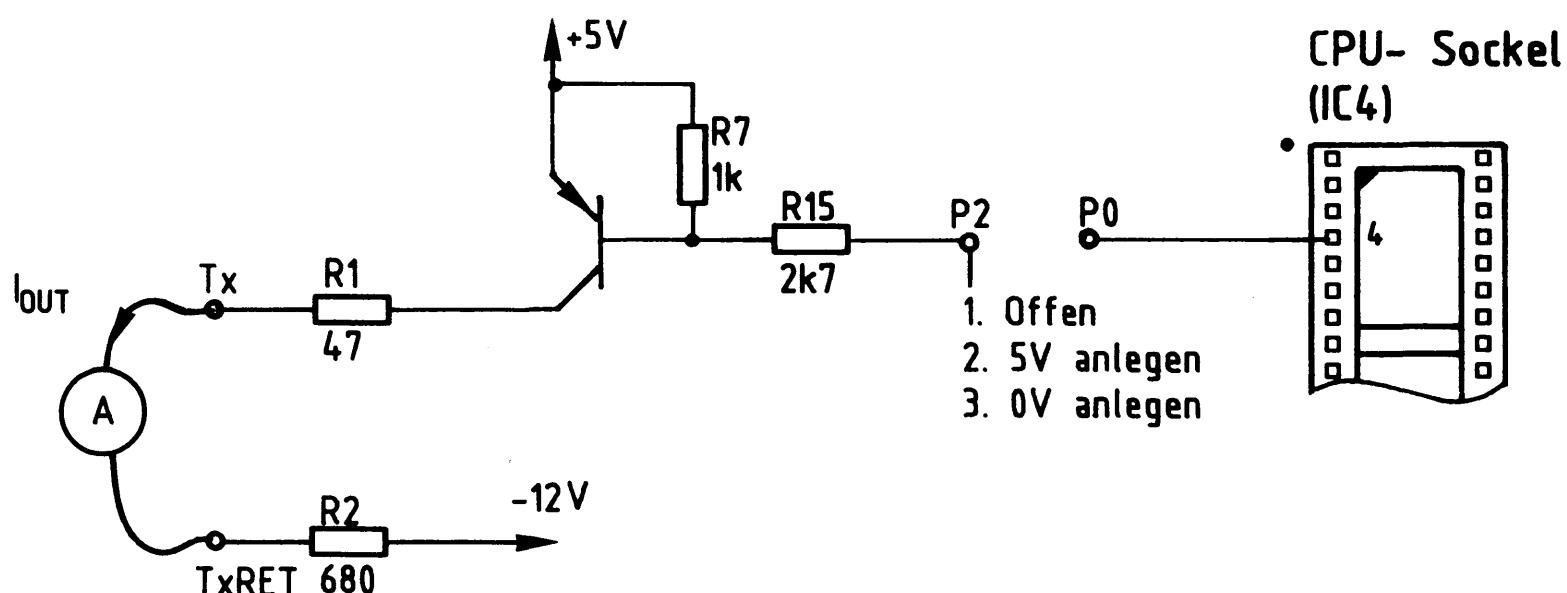
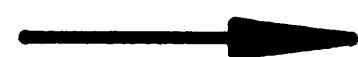


Bild 6.4: 20-mA- Schnittstelle, Senden

Überprüfen Sie den Ausgangsstrom  $I_{OUT}$  für die in Bild 6.4 angegebenen Eingangsbedingungen.

Versuchen Sie, sich die Funktion der Schaltung zu erklären.

Eingangsbedingung für P2	Ausgangsstrom $I_{OUT}$
Offen	0 A
5V angelegt	0 A
0V angelegt	22 - 24 mA



Name:

Prozessor 8085

Datum:

A6.5

Prüfen der 20-mA-Schnittstelle, Empfangen

Bereiten Sie den in Bild 6.5 dargestellten Meßaufbau vor.

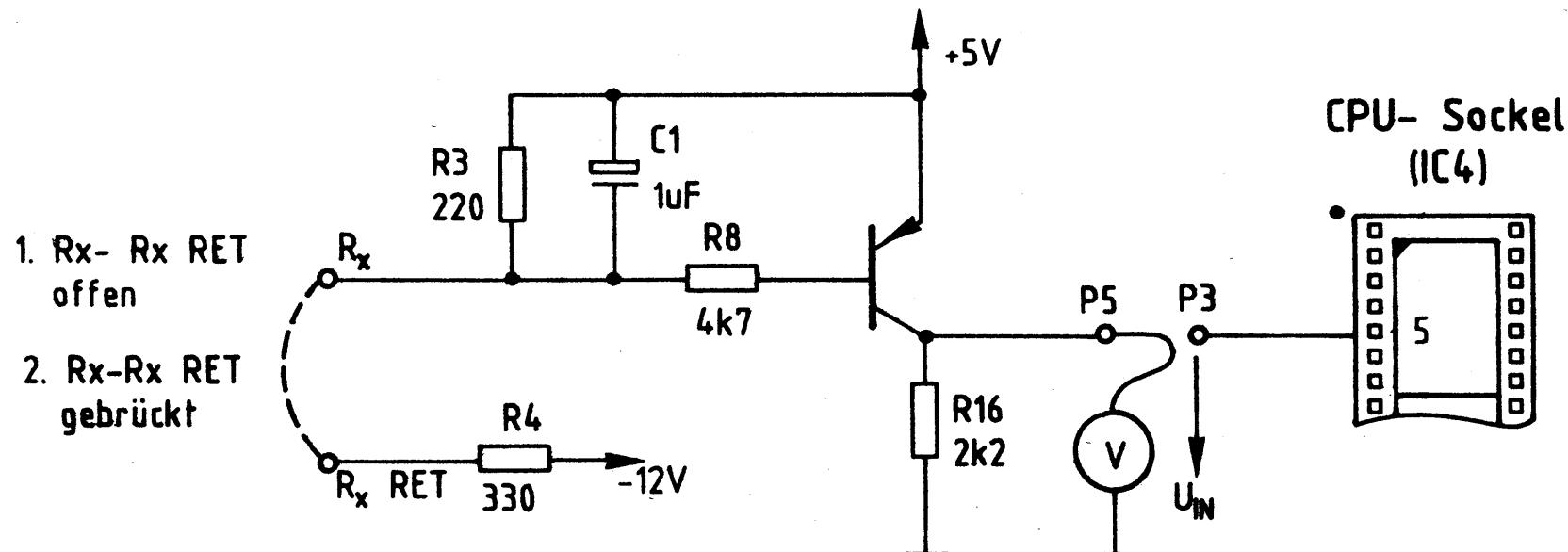
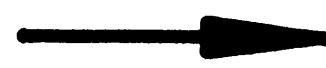


Bild 6.5: 20-mA - Schnittstelle, Empfangen

Überprüfen Sie die Spannung  $U_{IN}$  für die in Bild 6.5 dargestellten Eingangsbedingungen.

Wie funktioniert die Schaltung?

Eingangsanschlüsse Rx- Rx RET	Spannung $U_{IN}$
Offen	0V
gebrückt	5V



Name:

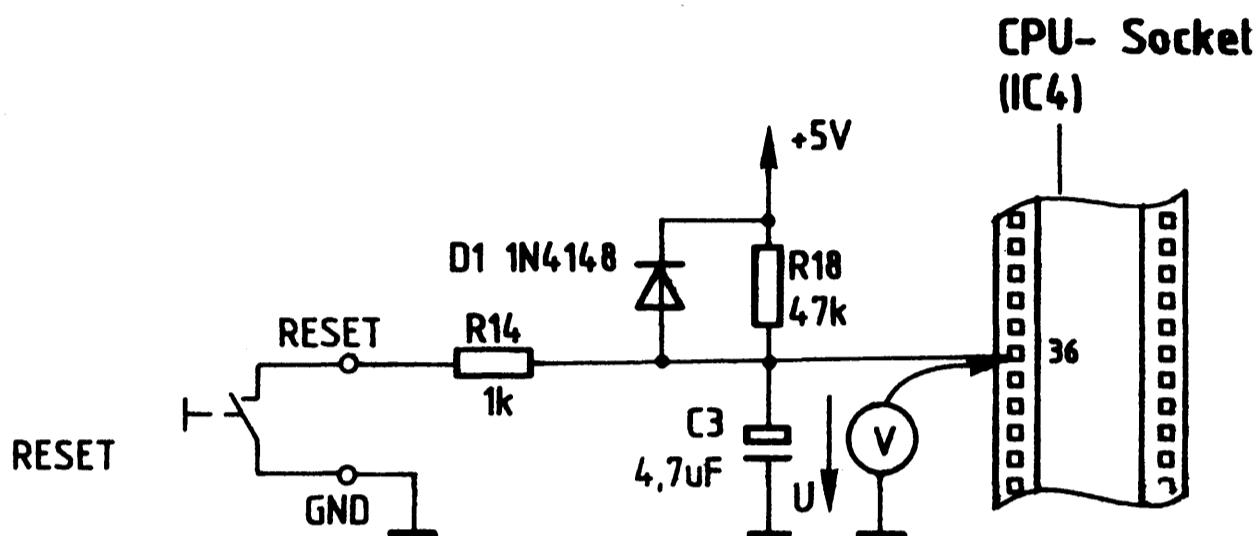
Prozessor 8085

Datum:

Prüfen der RESET-IN-Funktion

A6.6

Bereiten Sie den in Bild 6.6 dargestellten Meßaufbau vor.

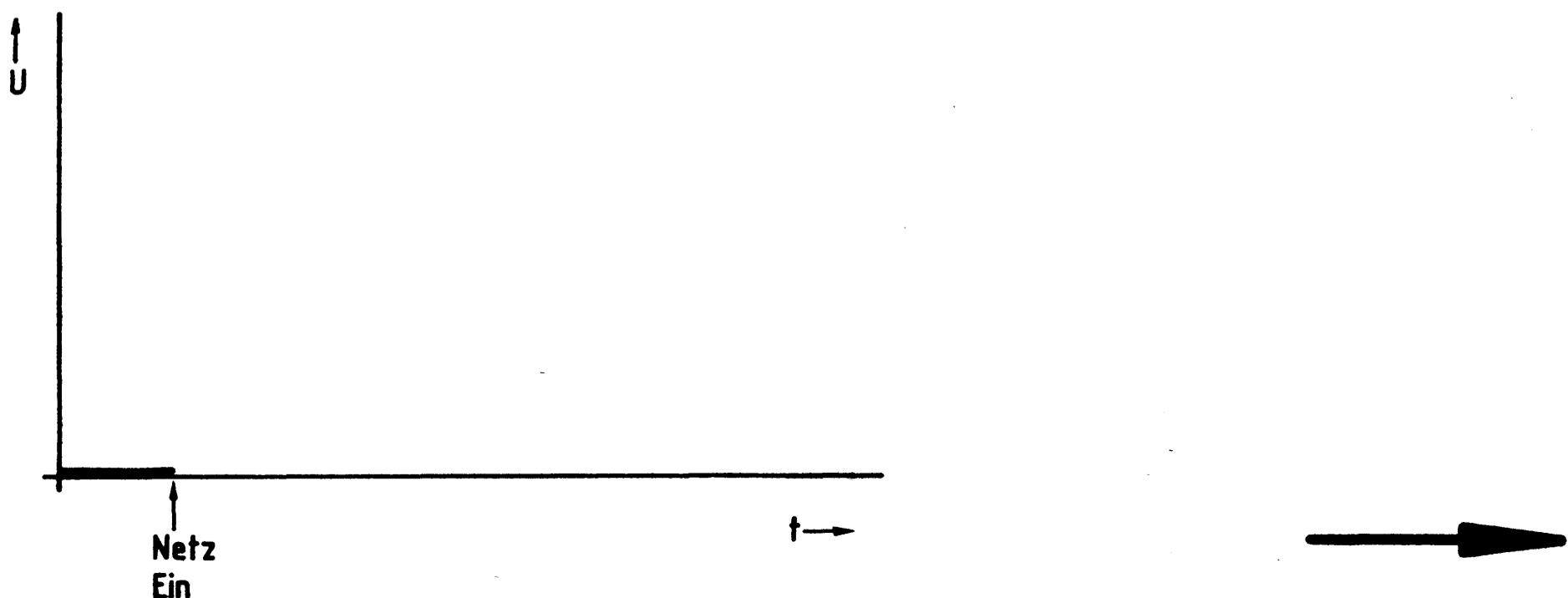
Bild 6.6: RESET-IN- Meßaufbau

Überprüfen Sie die Spannung U für folgende Betriebszustände:

1. RESET-Taste betätigt
2. RESET-Taste nicht betätigt

RESET - Taste	U
betätigt	0,1 V
nicht betätigt	5 V

Skizzieren Sie den prinzipiellen Verlauf der Spannung U nach dem Einschalten der Betriebsspannung.



Name:

Prozessor 8085

Datum:

Prüfen der Pegel an den CPU-Eingängen TRAP, HOLD, READY, INTR  
und RST5.5 bis RST7.5

**A6.7**

IC3 und IC6 zusätzlich eingesteckt.

Überlegen Sie sich, welche Pegel an den oben genannten CPU-Eingängen anliegen müssen (Soll-Pegel).

Tragen Sie diese Werte in die vorbereitete Tabelle ein und überprüfen Sie Ihre Überlegungen durch entsprechende Messungen.

Eingang	IC4 Pin ...	Soll - Pegel	Gemessener Pegel
TRAP			
HOLD			
READY			
INTR			
RST 5.5			
RST 6.5			
RST 7.5			



Name:

Prozessor 8085

Datum:

Prüfen der Quarzfrequenz und des Systemtaktes

A6.8

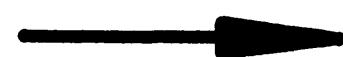
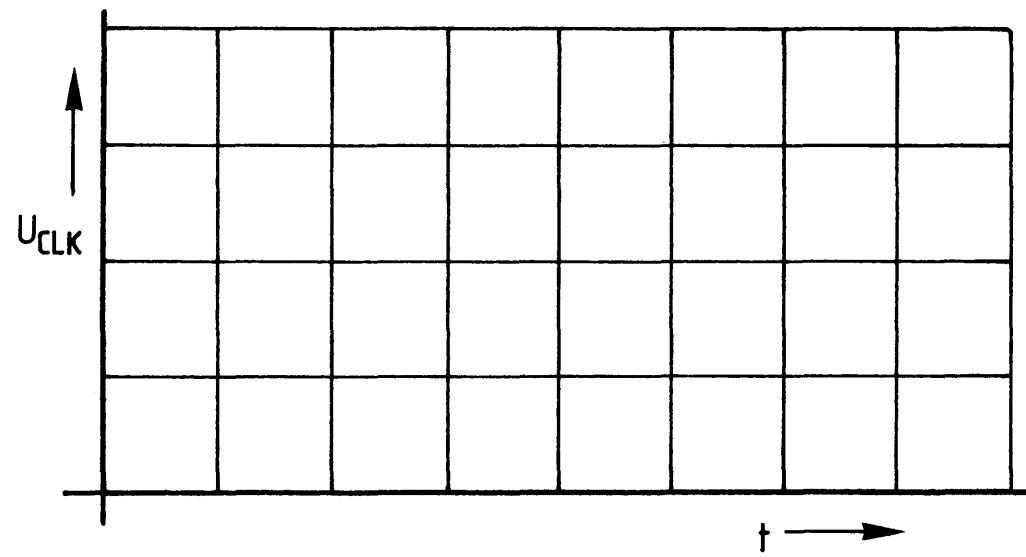
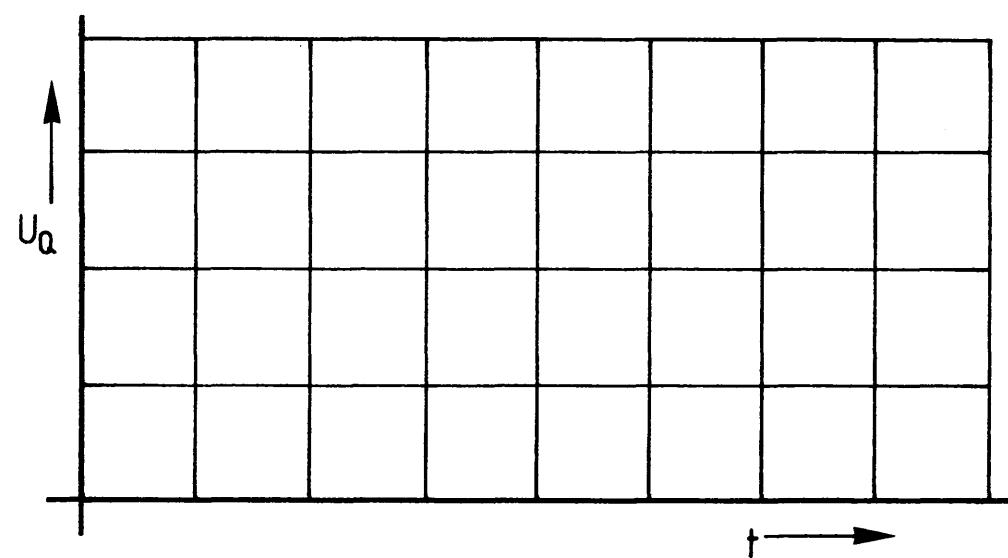
IC4 (CPU) zusätzlich eingesteckt.

Messen Sie mit einem Oszilloskop die Quarzfrequenz am Pin 1 der CPU und die Frequenz des Systemtaktes am Pin 37.

Tragen Sie Ihre Meßwerte in die folgende Tabelle ein.

	Quarzfrequenz	Systemfrequenz
Ihre Meßwerte		
Kontroll - Werte	4 MHz	2 MHz

Skizzieren Sie den Verlauf der beiden Spannungen in zeitlichem Zusammenhang.



Name:

Prozessor 8085

Datum:

## Einfache dynamische Prüfung der Baugruppe

**A6.9**

IC5, IC7 bis IC11 zusätzlich eingesteckt;  
verbinden Sie (am besten auf der Adapterkarte) die Busleitungen  
10c (MEMR) und 7c (D7).

Zusätzlich Baugruppe "Bus-Signalanzeige" eingesteckt,

Schalter RUN-HLT auf "RUN",  
Schalter ADDR.-STOP auf "OFF".

Anweisungen	Anzeigen; Bemerkungen
Betriebsspannung Ein	<p>Alle Leuchtpunkte der ADDRESS-Anzeige des Bus-Signalgebers leuchten; dies ist ein Zeichen dafür, daß sich die Signalzustände auf den Adreß-Leitungen ständig ändern, und daß die CPU grundsätzlich arbeitet.</p> <p>LED's MEMR und INSTR leuchten; die CPU liest "Daten" und interpretiert diese als Befehl.</p> <p>Alle Leuchtpunkte der DATA-Anzeige leuchten; die Datenwerte ändern sich ständig.</p>
Schalter RUN-HLT auf HLT	CPU bleibt stehen, die ADDRESS-Anzeige zeigt eine "feste" Adresse an; ihr Wert hängt vom Zufall ab.
Mehrmals STEP betätigen	ADDRESS-Anzeige "zählt" bei jedem STEP um einen Hex-Wert weiter.
RESET betätigen.	ADDRESS-Anzeige springt auf 0000; die RESET-Funktion der CPU arbeitet richtig.



Name:

Prozessor 8085

Datum:

Einfache dynamische Prüfung der Baugruppe (Forts.)

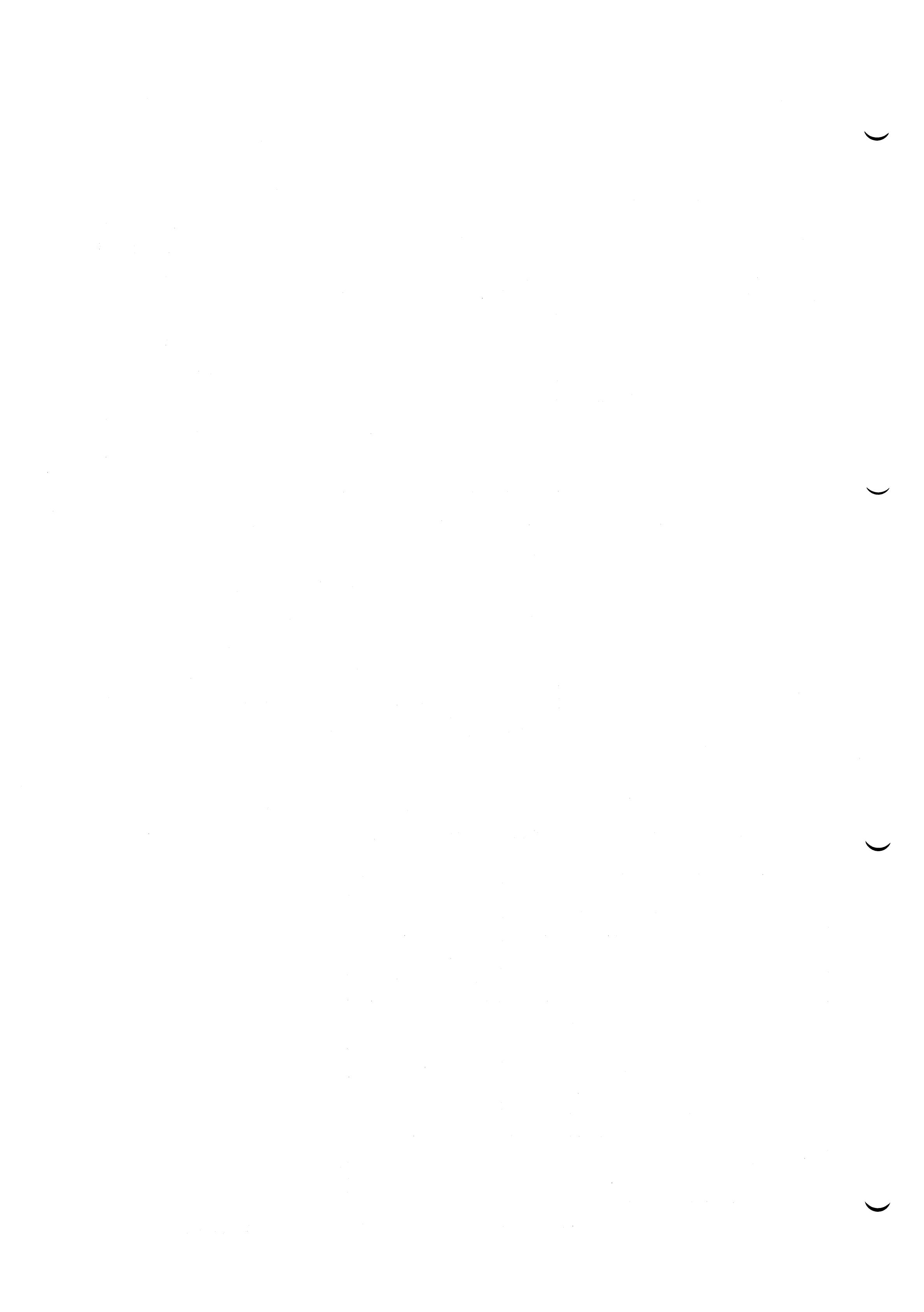
A6.10

Anweisungen	Anzeigen; Bemerkungen
RUN-HLT-Schalter auf RUN, Eingang READY (35) kurzzeitig mit 0 V verbinden.	ADDRESS-Anzeige bleibt auf einem Zufalls-wert stehen, solange READY auf L-Pegel liegt; die CPU wird durch diesen L-Pegel "angehal-ten" und legt Wartezyklen ein bis READY wie-der auf H-Pegel geht.
0 V an Eingang <u>HOLD</u> (28a)	ADDRESS- und DATA-Anzeige zeigen FFFF bzw. FF an, alle LED's sind dunkel; durch <u>HOLD</u> = L (oder HOLD = H) werden alle Bus-Treiber in den hochohmigen Zustand ge-schaltet und sind vom System-Bus getrennt. Durch den Bus-Abschluß liegen alle Adreß-, Daten- und die Steuerleitungen <u>MEMR</u> , <u>MEMW</u> , <u>I0/R</u> und <u>I0/W</u> auf H-Pegel.

Messen Sie mit einem Oszilloskop die Periodendauer der Spannungen an den Adreßleitungen A0 bis A13. Rechnen Sie diese dann in die jeweilige Frequenz um.

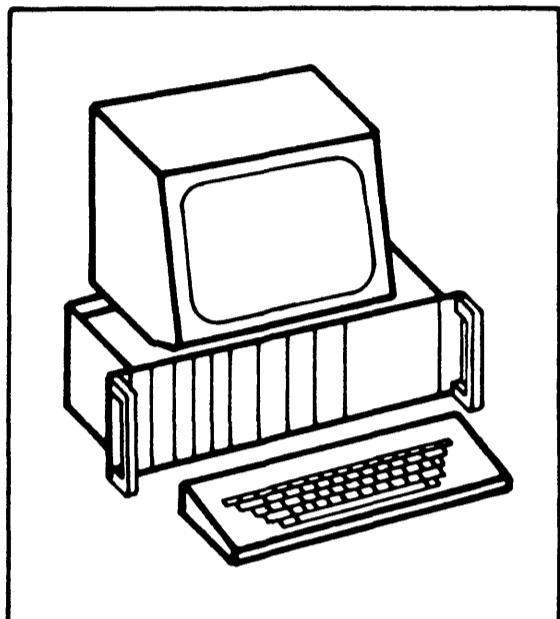
Adreßleitung	T	f
A0		
A1		
A2		
A3		
A4		
A5		
A6		
A7		
A8		
A9		
A10		
A11		
A12		
A13		

3 ←



# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER-TECHNIK



8-K-RAM/EPROM

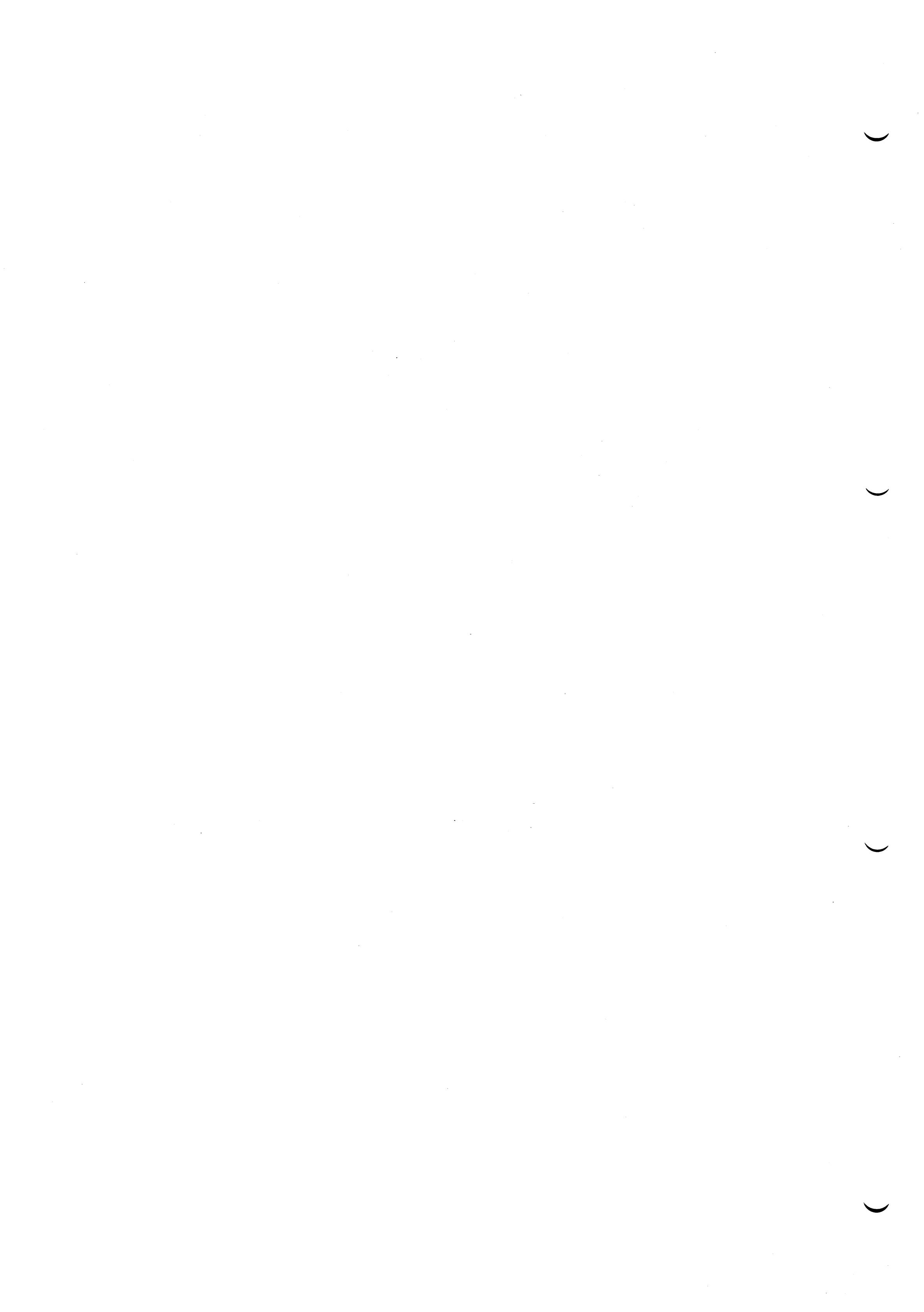
BFZ/MFA 3.1.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---



## 8-K-RAM/EPROM

### 1. Einleitung

Die Speicherbausteine sind neben dem Mikroprozessor (CPU) die wichtigsten Bausteine zum Aufbau eines Mikroprozessorsystems. In ihnen sind die Daten und Befehle, die der Mikroprozessor verarbeiten soll, enthalten, oder sie können dort abgelegt werden.

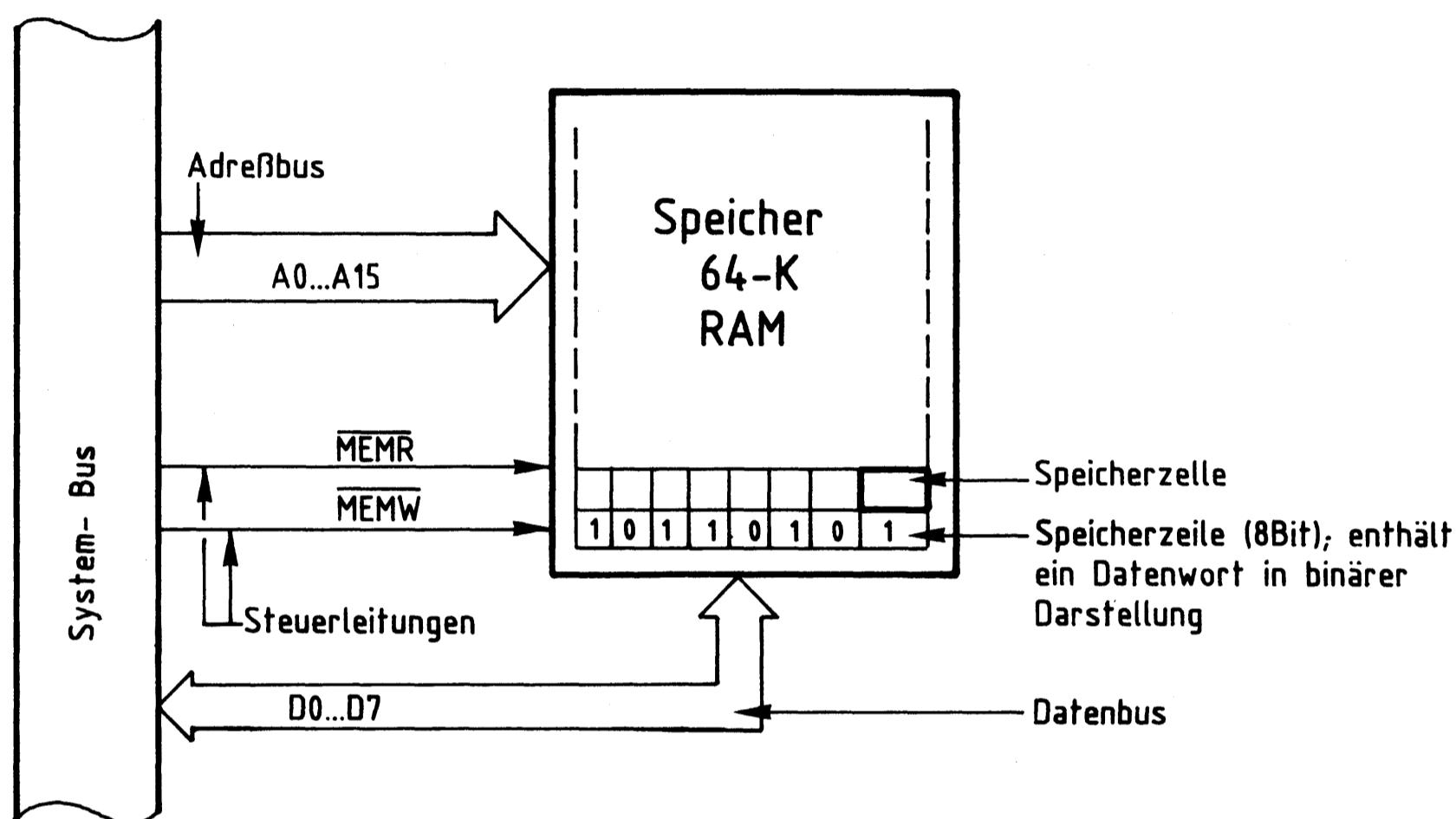
Zum Ausführen eines Programmes benötigt der Mikroprozessor unterschiedliche Speichertypen. Daten, die verändert werden sollen und die vom Anwender eingegeben werden, speichert man in "Schreib-Lese-Speichern" ab. Solche Speicher nennt man auch "RAM's"; die Abkürzung steht für "random access memory" und bedeutet soviel wie "Speichersystem mit beliebigem Zugriff". Programme, die nicht mehr geändert werden sollen, werden in "Nur-Lese-Speichern" oder "ROM's" abgespeichert. Hier steht die Abkürzung für "read only memory", was soviel bedeutet wie "Speichersystem mit Lese- aber ohne Schreibmöglichkeit". Die Programme in diesen Speichern werden vom Hersteller der ROM's im Verlauf der Fertigung in die Speicherzellen geladen. Will man als Anwender solche Programme selber in Speicher laden, so muß man ROM's verwenden, die sich elektrisch programmieren lassen. Speicher dieser Art nennt man "EPROM's". Die Abkürzung steht für "erasable programmable read only memory" und bedeutet etwa "Löscherbarer aber programmierbarer Festwertspeicher". Die Informationen in einem EPROM sind durch Bestrahlung mit UV-Licht löscherbar, programmiert werden sie durch elektrische Impulse.

Ein weiteres Merkmal der genannten Speichertypen ist ihr Verhalten bezüglich ihres Informationsinhaltes nach Abschalten der Betriebsspannung. ROM- und EPROM-Speicher behalten ihren Inhalt nach Abschalten der Betriebsspannung, während er bei RAM-Speichern verloren geht.

Um das MC-Baugruppensystem erweiterbar und flexibel zu machen, werden alle Speicherbausteine auf einer eigenen Baugruppe angeordnet. Diese Baugruppe kann entweder mit RAM- oder mit EPROM (ROM)- Speichern bestückt werden. Die hierzu nötige Umschaltung erfolgt durch Einlöten einiger Drahtbrücken. Speichererweiterungen sind einfach durch Verwendung mehrerer Baugruppen möglich. Im folgenden wird zunächst erklärt, was beim Aufbau solcher Baugruppen zu beachten ist. Anschließend wird die Funktion der 8-K-RAM/EPROM-Baugruppe beschrieben.

## 2. Prinzip eines Speichers

Bild 1 zeigt das Prinzip eines Speichers und die zum Lesen und Beschreiben nötigen Anschlüsse.



**Bild 1: Prinzip eines Speichers**

Alle Informationen im Speicher sind in binärer Form gespeichert. Ein "Datenwort" besteht aus acht Bit und ist in einer Speicherzeile gespeichert - die ihrerseits aus acht Speicherzellen besteht.

Der Transport der Datenworte in den oder aus dem Speicher erfolgt über acht Datenleitungen, den Datenbus. Mit Hilfe der Bitkombination auf den 16 Adreßleitungen - dem Adreßbus - wird bestimmt, in welche Speicherzeile ein Datenwort gelangen soll oder aus welcher Zeile es gelesen werden soll. Die Anzahl der im Speicher ansprechbaren Speicherzeilen wird begrenzt durch die Zahl der zu ihrer Adressierung vorhandenen Adreßleitungen. Mit  $n$  Adreßleitungen lassen sich  $2^n$  Speicherzeilen adressieren. Mit den 16 Adreßleitungen eines 8-Bit-Mikroprozessors kann man  $2^{16} = 65536$  Speicherzeilen ansprechen. Einen Speicher mit dieser Anzahl von Speicherzeilen nennt man 64-K-Speicher. Hier steht K für 1024 ( $=2^{10}$ ) Speicherzeilen.

Mit den beiden Leitungen MEMR und MEMW - den Steuerleitungen - wird bestimmt, ob ein Datenwort in die adressierte Speicherzeile geschrieben werden soll (MEMW = L) oder ob es aus ihr gelesen werden soll (MEMR = L). MEMW steht für

## 8-K-RAM/EPROM

"Memory write", Speicher beschreiben und MEMR für "Memory read", Speicher lesen. Die Überstreichung bedeutet, daß diese Signale bei L-Pegel wirksam (aktiv) werden.

## 2.1. Aufbau eines Speichers aus einzelnen Speicherblöcken

Der in Bild 1 dargestellte Speicher hat neben dem Vorteil des einfachen Aufbaus den großen Nachteil, daß er die gemischte Verwendung von RAM- und ROM- oder EPROM-Bausteinen nicht zuläßt, weil er die Höchstzahl von Speicherzeilen besitzt, die in 8-Bit-MC-Systemen möglich ist. Diesen Nachteil kann man vermeiden, indem man den Speicher aus kleineren "Speicherblöcken" aufbaut. Bild 2 zeigt eine mögliche Lösung, bei der ein 64-K-Speicher aus acht 8-K-Blöcken aufgebaut ist.

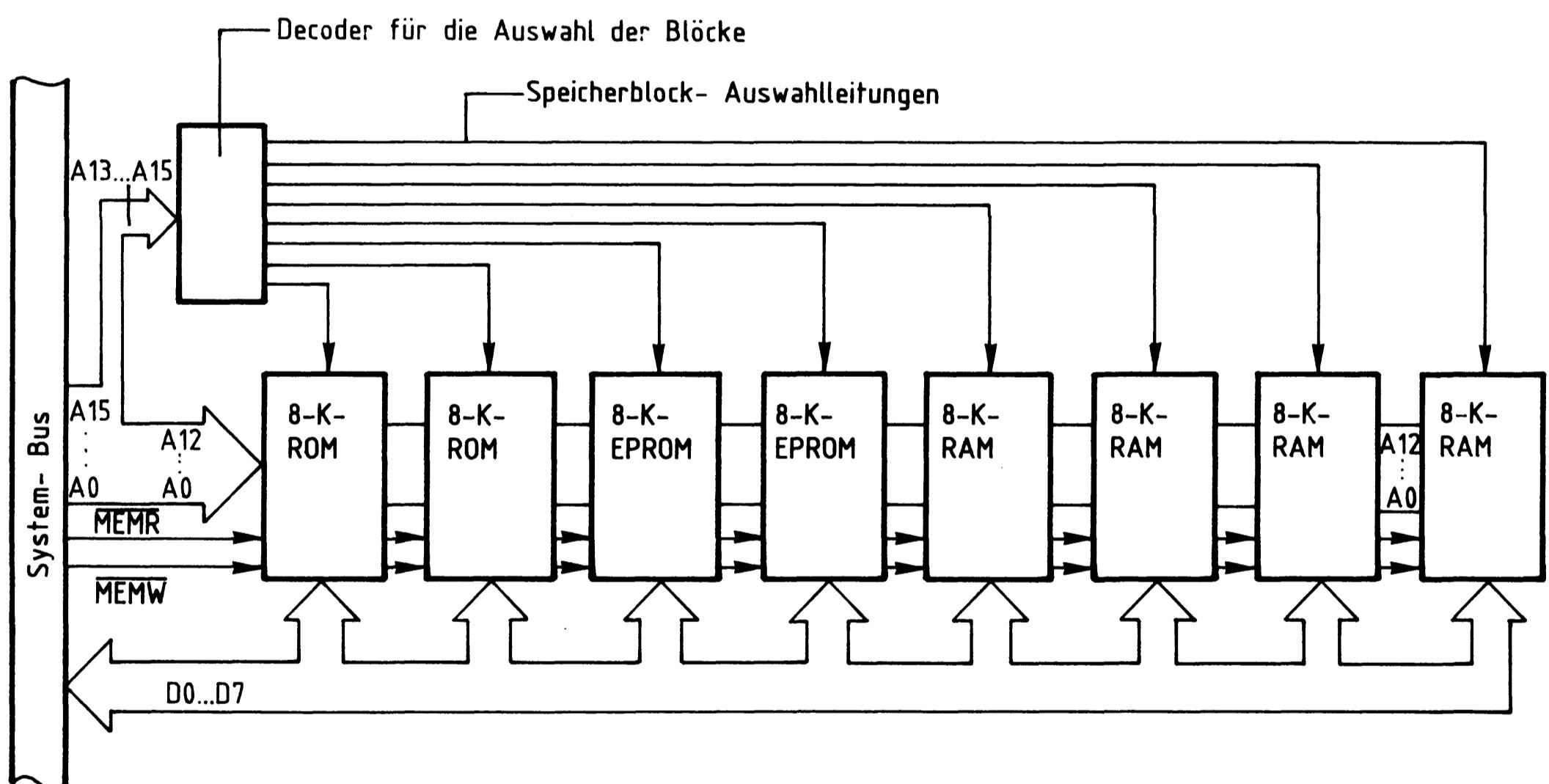


Bild 2: 64-K- Speicher, aufgebaut aus acht 8-K-Blöcken

Jeder einzelne Block kann jetzt aus RAM-, ROM- oder EPROM-Speicherbausteinen bestehen. Außerdem kann man auch mit kleineren Speichersystemen arbeiten, wenn die Aufgabenstellung keinen Speicher mit 64-K-Speicherzeilen erfordert.

Da jeder der 8-K-Speicherblöcke aus  $2^{13}$  Speicherzeilen besteht, benötigt man zu deren Adressierung auch nur 13 Adreßleitungen ( $8K = 8 \times 2^{10} = 2^{13} = 8192$ ). Die 13 Adreßleitungen A0 - A12 führt man zu jedem der 8-K-Blöcke. Eine Decodierschaltung sorgt dafür, daß nicht die Inhalte von mehreren Speicherzeilen gleichzeitig auf den Datenbus geschaltet werden. Man kennzeichnet dazu die Speicherblöcke

## 8-K-RAM/EPROM

durch 3-stellige Adressen, die auf den Adreßleitungen A13, A14 und A15 ausgesandt werden. Die Decodierschaltung steuert dann entsprechend der 8 möglichen Bitkombinationen ( $2^3 = 8$ ) auf diesen Leitungen einen Speicherblock an. Über die vorhandenen 16 Adreßleitungen kann man auf diese Weise jede Speicherzeile eines 64-K-Speichers, der aus acht 8-K-Blöcken aufgebaut ist, ansprechen. Die beiden Steuerleitungen MEMR und MEMW werden jedem Speicherblock zugeführt. Da das MEMW-Signal auf ROM- und EPROM-Blöcken nicht benötigt wird, kann diese Steuerleitung vom Speicherblock getrennt werden.

## 2.2. Die Blockauswahl durch Adreßvergleicher

Aus Platzgründen kann man die acht 8-K-Blöcke eines Speichers, wie ihn Bild 2 zeigt, nicht auf einer Leiterplatte anordnen. Es stellt sich deshalb die Frage, wo man den Decoder zur Speicherblockauswahl einbauen soll. Wünscht man gleichartig aufgebaute und untereinander austauschbare Baugruppen, so muß man die Speicherblockauswahl auf jeder Baugruppe vorsehen.

Bild 3 zeigt das Blockschaltbild einer Baugruppe, bei der dies durchgeführt ist.

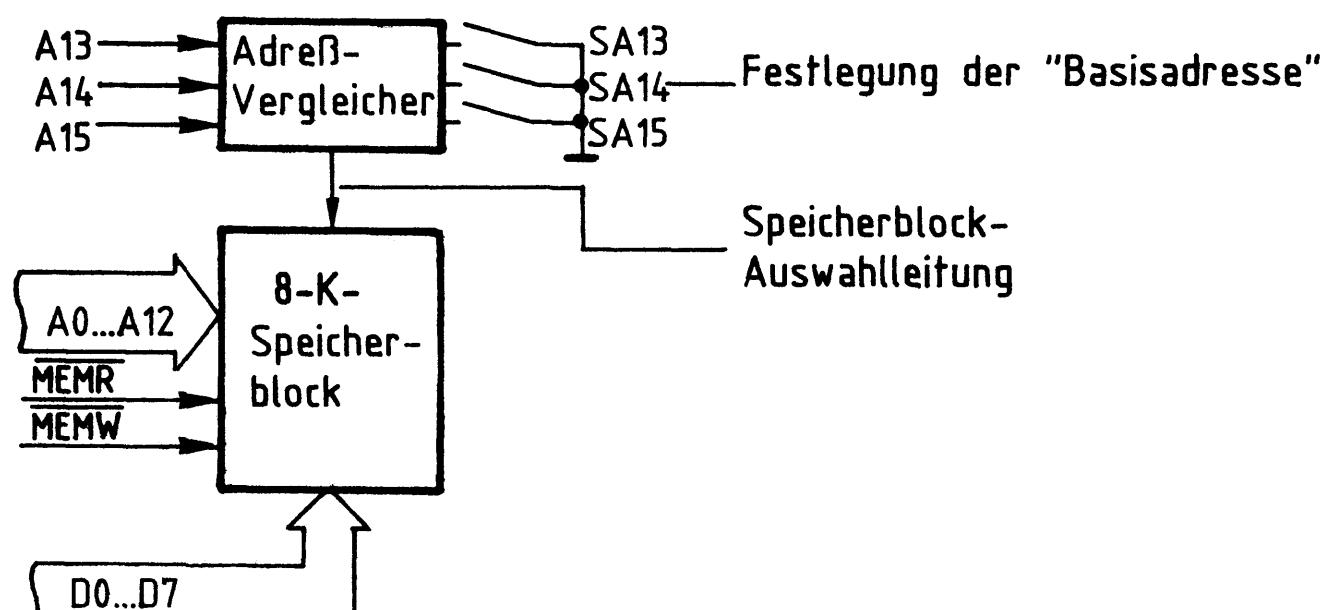


Bild 3: Speicherblock- Auswahl mit einem Adreßvergleicher

## 8-K-RAM/EPROM

Ist die Bitkombination auf den Adreßleitungen A13 - A15 gleich derjenigen, die mit den Schaltern SA13, SA14 und SA15 eingestellt wurde, so erfolgt die Auswahl des entsprechenden Speicherblocks. Mit den drei Schaltern lassen sich acht verschiedene Speicherblöcke auswählen. Die niedrigste Adresse einer Speicherzeile eines jeden Speicherblocks nennt man "Basisadresse", sie wird durch die gewählte Schalterstellungskombination festgelegt.

Bild 4 zeigt den Aufbau eines 64-K-Speichers aus acht 8-K-Blöcken. Jeder Block ist eine eigene Baugruppe mit eigener Blockauswahl.

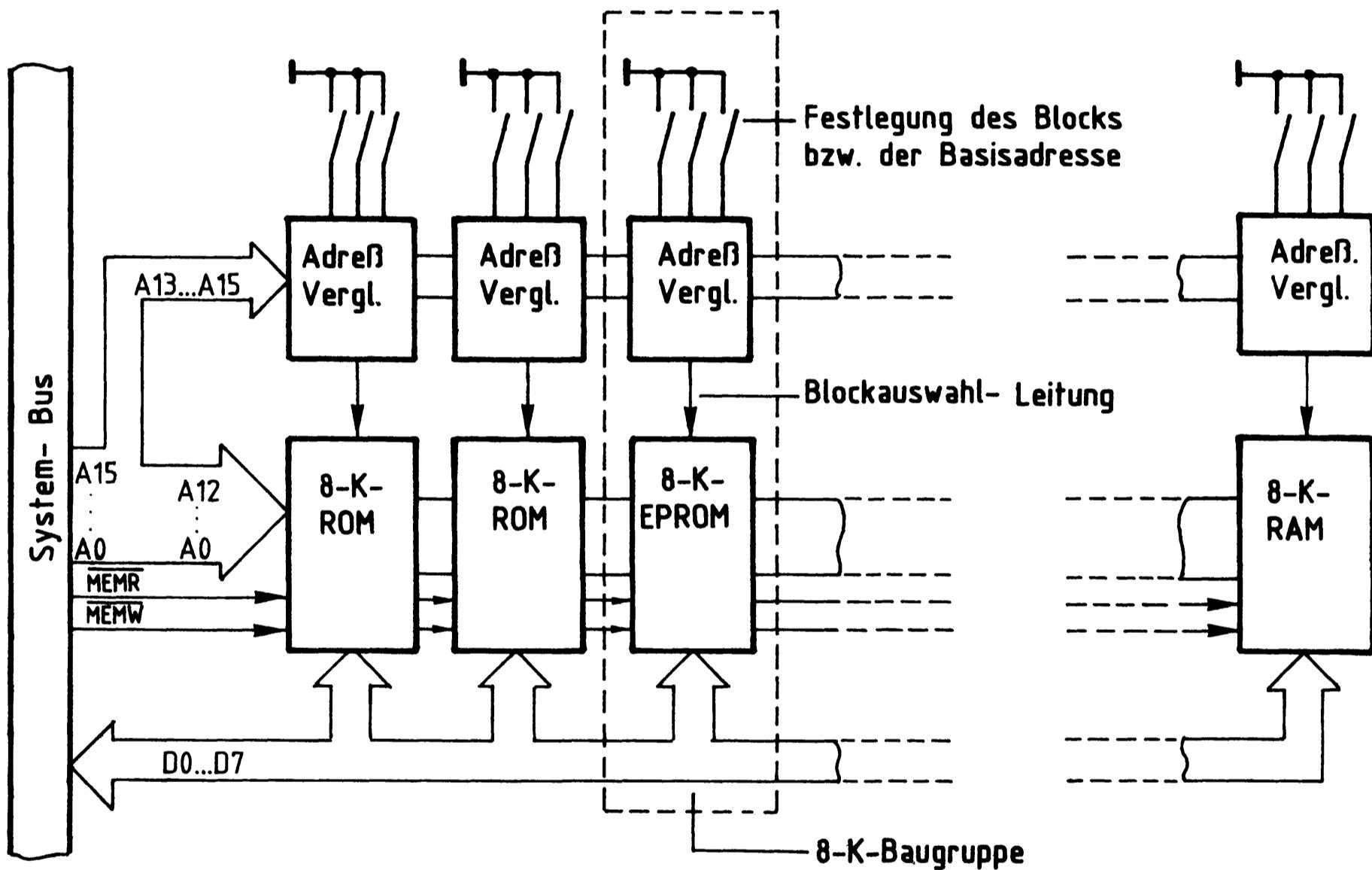


Bild 4: 64-K- Speicher, aufgebaut aus acht 8-K- Speicherbaugruppen mit eigener Blockauswahl

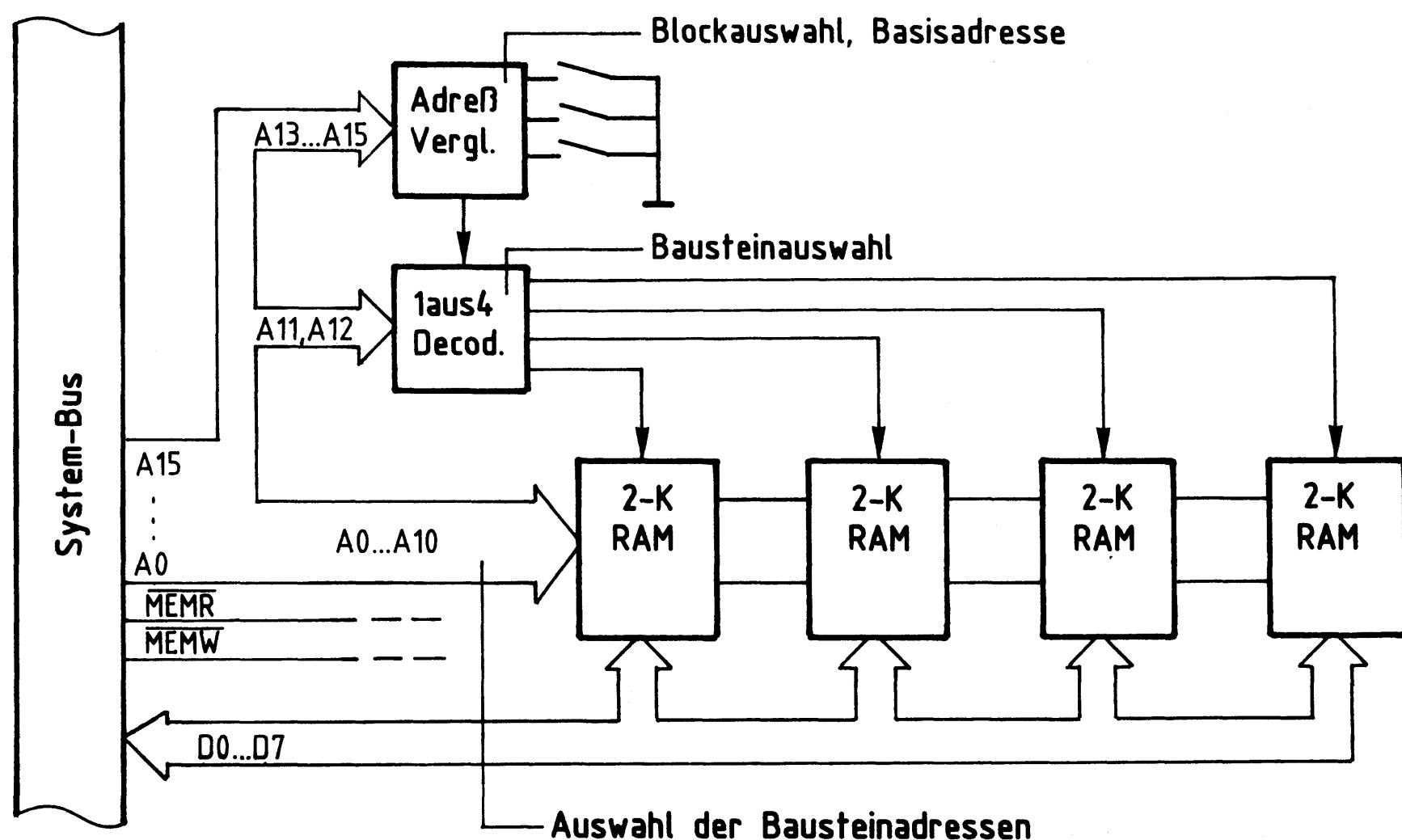
Jede dieser Baugruppen ist an allen Bus-Leitungen angeschlossen; die Baugruppen sind deshalb beliebig innerhalb eines Baugruppensystems austauschbar. Mit der Festlegung der Basisadresse durch die Schalterstellung am Adreßvergleicher auf den Baugruppen ist der Adreßbereich einer Baugruppe eindeutig festgelegt. Damit keine Überschneidungen bezüglich der Adressen auftreten, dürfen keine gleichen Schalterstellungen auf verschiedenen Baugruppen (oder 8-K-Blöcken) eingestellt werden!

### 2.3. Aufbau eines 8-K-Speicherblocks aus 2-K-Speicherbausteinen

Der Aufbau eines 8-K-Speicherblocks ist im wesentlichen bestimmt durch die Wahl der im Handel erhältlichen Speicherbausteine. Leitungsführung und weitere Decodierschaltungen hängen z.B. davon ab, ob man den Block aus acht 1-K-Speicherbausteinen oder aus vier 2-K-Speicherbausteinen aufbaut. Weiter sollte man beachten, daß es RAM- und EPROM-Bausteine mit der gleichen Anschlußbelegung gibt.

Man braucht dann nur einen Typ von Leiterplatten zu entwerfen, den man wahlweise für verschiedene Aufgaben einsetzen kann.

Bild 5 zeigt das Blockschaltbild einer 8-K-Speicherbaugruppe, die aus vier 2-K-Speicherbausteinen aufgebaut ist. Die Schreib- und Lesesteuerung ist hier nicht eingezeichnet.



**Bild 5:** 8-K- Speicherbaugruppe, aufgebaut aus 2-K- Speicherbausteinen  
(Bestückung mit RAM,ROM,EPROM möglich)

Mit den 11 Adreßleitungen A0 - A10 lassen sich die in jedem Speicherbaustein vorhandenen 2048 ( $2^{11}$ ) Speicherzeilen adressieren. Für die eindeutige Adressierung der vier 2-K-Speicherbausteine sorgt ein 1 aus 4 Decoder. Er sucht aus den vier möglichen Bitkombinationen auf den Adreßleitungen A11 und A12 jeweils nur eine aus und steuert den entsprechenden Speicherbaustein an.

## 8-K-RAM/EPROM

Die Adreßleitungen A13 bis A15 liefern wie bereits beschrieben das Blockauswahl-Signal. Der Adreßvergleicher gibt den 1 aus 4 Decoder nur dann frei, wenn sich die Gesamtadresse (aus A0 - A15) im Bereich der für den Block gültigen 8-K-Speicherzeilen befindet.

Beim Aufbau der Baugruppe aus acht 1-K-Speichern müßte der 1 aus 4 Decoder durch einen 1 aus 8 Decoder ersetzt werden; den Speichern würden dann nur die Adreßleitungen A0 - A9 ( $2^{10} = 1024$ ) zugeführt, und der Decoder erhielte eine Adreßleitung mehr ( $2^3 = 8$ ), weil er dann acht Bausteine anzuwählen hätte.

## 3. Blockschaltbild der 8-K-RAM/EPROM-Baugruppe

Bild 6 zeigt das Blockschaltbild dieser Baugruppe. Zunächst wird die Funktion erklärt, Schaltungsdetails werden anschließend beschrieben.

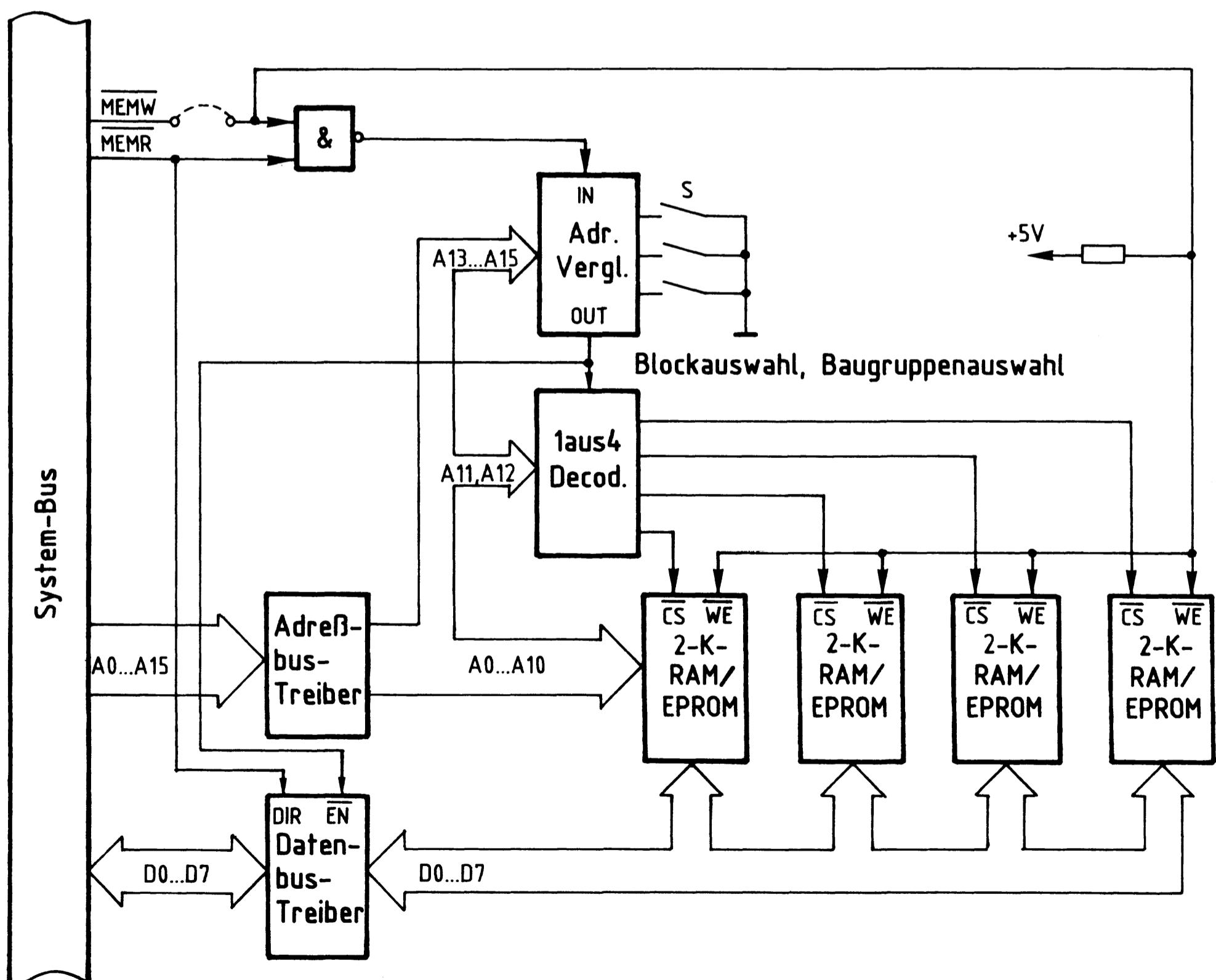


Bild 6: Blockschaltbild der 8-K-RAM/EPROM-Baugruppe

## 8-K-RAM/EPROM

Zwischen dem System-Bus und den internen Busleitungen auf der Baugruppe befinden sich Bustreiber zur Entlastung der Ausgänge der CPU (Mikroprozessor). Eine auf den Adreßleitungen A0 - A15 anstehende Adresse (Bitkombination) gelangt über den Adreßbus-Treiber auf den internen Bus. Der Adreßvergleicher wählt aus dem möglichen 64-K-Speicherbereich zunächst einen 8-K-Block aus. Die Baugruppe wird immer dann angesprochen, wenn

- die Bitkombination auf den Leitungen A13 - A15 mit der an den Schaltern S eingestellten übereinstimmt und
- der Adreßvergleicher über seinen "IN-Eingang" freigegeben ist.

Diese Freigabe erfolgt, wenn eines der beiden Steuersignale  $\overline{\text{MEMR}}$  oder  $\overline{\text{MEMW}}$  aktiv ist. Der Ausgang "OUT" des Adreßvergleichers gibt dann den "1 aus 4 Decoder" frei. Durch die Bitkombination auf den Adreßleitungen A11 und A12 wählt dieser Decoder einen der vier Speicherbausteine aus und bereitet ihn für Datenverkehr vor. Über die Adreßleitungen A0 - A10 wird schließlich eine Zeile innerhalb des 2-K-Speicherbereiches angewählt.

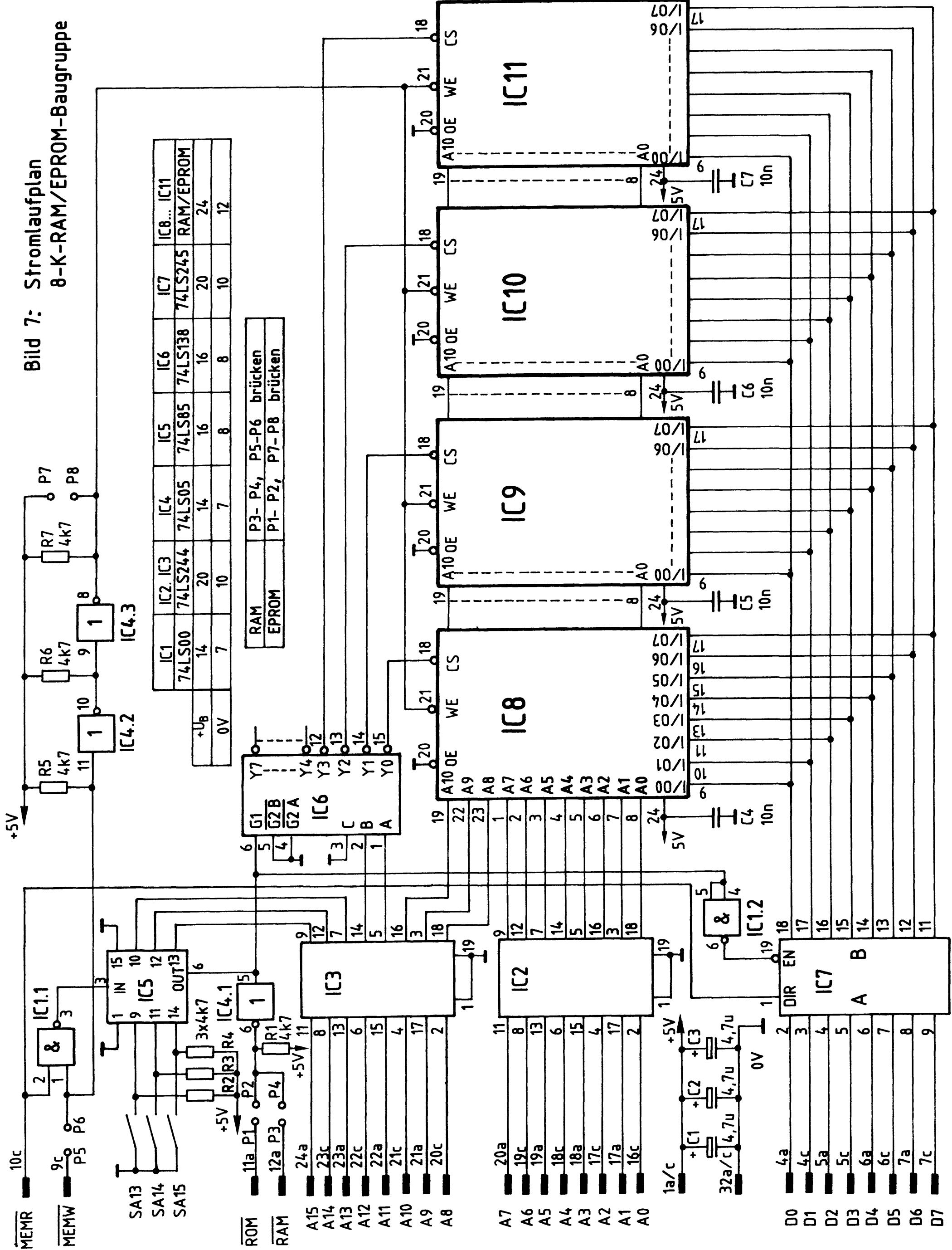
- Ist die Baugruppe mit EPROM-Speicherbausteinen bestückt, so gelangt bei einem  $\overline{\text{MEMR}}$ -Signal das Datenwort der adressierten Speicherzeile auf den internen Datenbus und von dort über den Datenbus-Treiber auf den System-Bus.
- Ist die Baugruppe mit RAM-Bausteinen bestückt, hängt der Datentransport davon ab, ob Daten aus dem Speicher gelesen, oder in den Speicher geschrieben werden sollen. Die Durchlaßrichtung des Datenbus-Treibers ist aus diesen Gründen umschaltbar, gesteuert wird sie mit dem  $\overline{\text{MEMR}}$ -Signal über den "DIR-Eingang" (Direction = Richtung, Umsteuerung) des Treibers.

Bei einem Lesevorgang gelangt das Datenwort der adressierten Speicherzeile genau wie beim EPROM auf den System-Bus. Der Datenbus-Treiber ist in Richtung System-Bus leitend.

Bei einem Schreibvorgang ist der Datenbus-Treiber in Richtung Baugruppe leitend. Ein Datenwort, das sich auf den Datenleitungen D0 - D7 des System-Busses befindet, gelangt über den Treiber auf den internen Datenbus der Baugruppe und von dort in die adressierte Speicherzeile. Übernommen wird es durch den entsprechenden Pegel auf der  $\overline{\text{MEMW}}$ -Leitung, die an alle Speicher zu einem  $\overline{\text{WE}}$ -Eingang (write-enable = Schreib-Freigabe) geführt ist.

Über einen zweiten Steuereingang, den Eingang  $\overline{\text{EN}}$  (enable = freigeben), wird der Datenbus-Treiber vom Adreßvergleicher in einen hochohmigen Zustand geschaltet, wenn die Baugruppe nicht angewählt ist. Bild 7 zeigt den Stromlaufplan der Baugruppe, der zu allen folgenden Schaltungserklärungen mitbenutzt werden sollte.

## 8-K-RAM/EPROM



## 8-K-RAM/EPROM

## 3.1. Der Adreßbus-Treiber (IC2, IC3)

Bild 8 zeigt einen Ausschnitt aus der Innenschaltung des Adreßbus-Treibers, die zugehörige Funktionstabelle und die äußere Beschaltung.

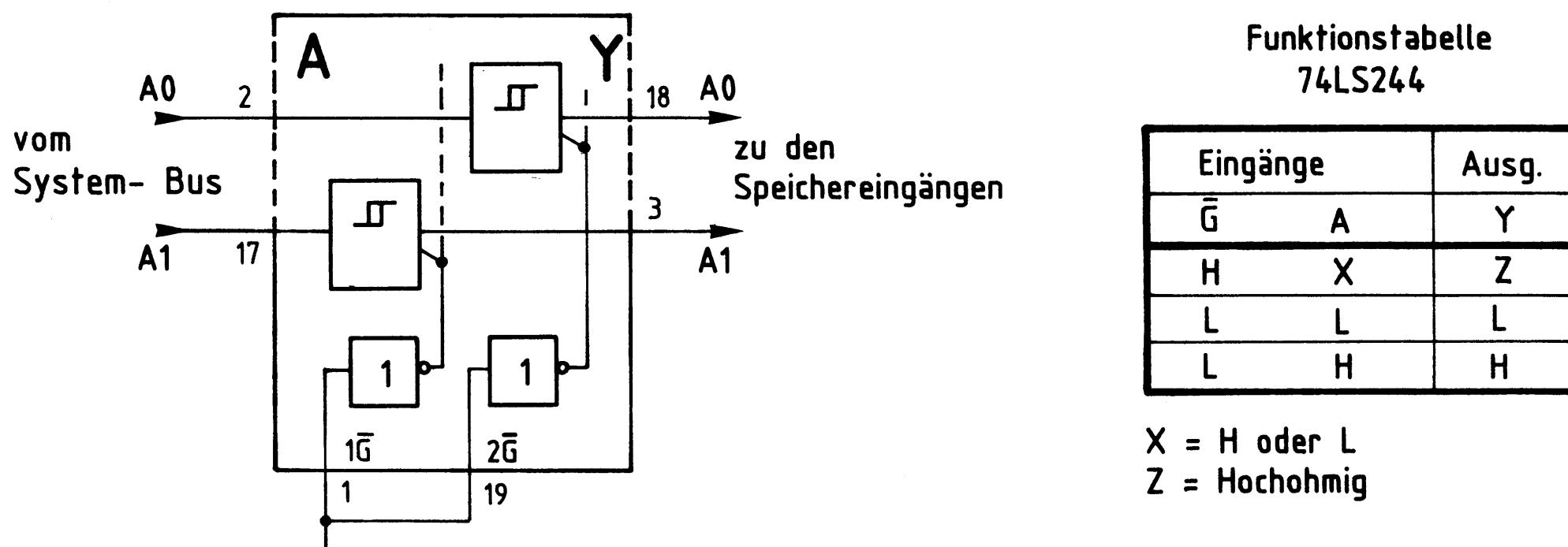


Bild 8: Innenschaltung (Ausschnitt) und Funktionstabelle des Adreßbus- Treibers.

Die internen Treiber, sie sind in einem IC achtmal vorhanden, haben einen Schmitt-Trigger-Eingang. Dadurch wird die Flankensteilheit der Ausgangssignale verbessert.

Die Eingänge der beiden Steuerinverter ( $1\bar{G}$  und  $2\bar{G}$ ) sind mit Masse verbunden, weil der hochohmige Ausgangszustand bei einem Adreßbus-Treiber nicht benötigt wird. Jeder Signalzustand der System-Bus-Adreßleitungen wird damit direkt über den Treiber auf die Adreßeingänge der Speicher übertragen.

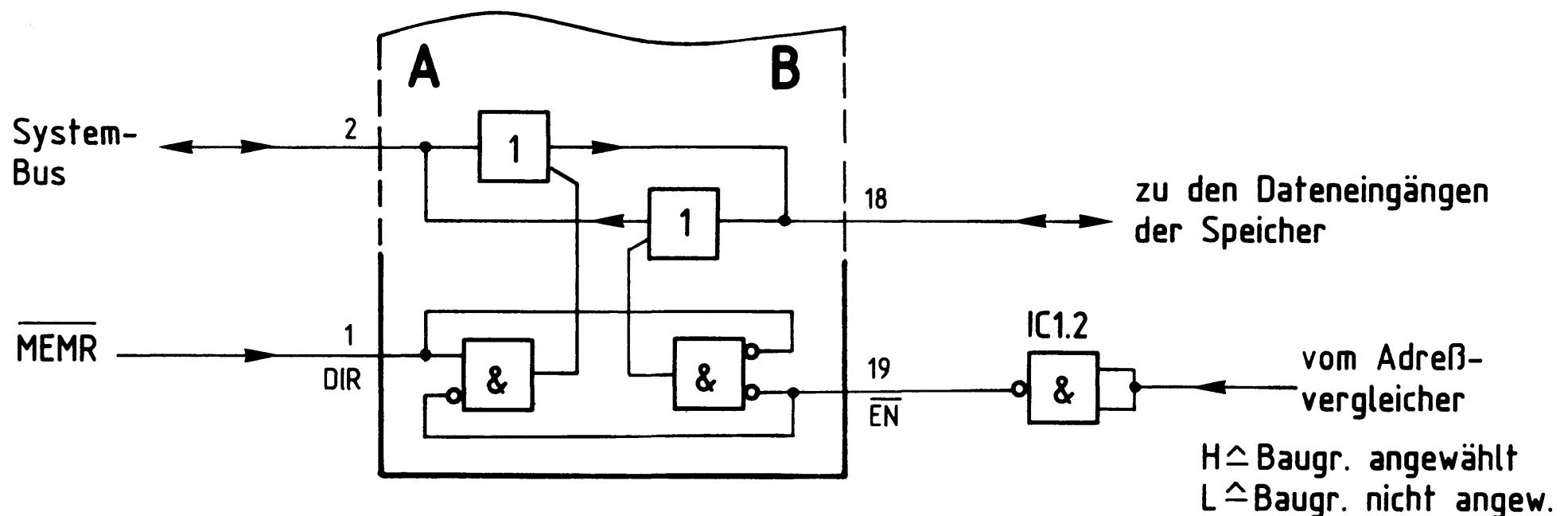
## 3.2. Der Datenbus-Treiber (IC7)

Bild 9 zeigt einen Ausschnitt aus der Innenschaltung des Datenbus-Treibers, die zugehörige Funktionstabelle und seine äußere Beschaltung.

Die internen Datentreiber werden durch die Pegel an ihren Steuereingängen durchlässig oder hochohmig geschaltet: L-Pegel bringt sie in den hochohmigen, H-Pegel in den leitenden Zustand. Geliefert werden diese Pegel von den beiden UND-Gattern, die ihrerseits die Signale des "Datenrichtung-Eingangs DIR" und des "Datenfreigabe-Eingangs  $\bar{EN}$ " miteinander verknüpfen. Der DIR-Eingang ist direkt mit dem Steuersignal  $\overline{MEMR}$  verbunden, der  $\bar{EN}$ -Eingang mit dem invertierten Signal der Baugruppenauswahl-Leitung. Wird die Baugruppe nicht angewählt, so führt diese Leitung L-Pegel, der  $\bar{EN}$ -Eingang erhält also H-Pegel, und alle Datentreiber sind

## 8-K-RAM/EPROM

hochohmig. Bei einem L-Pegel am  $\overline{EN}$ -Eingang wird die Datenflußrichtung vom Pegel des MEMR-Signals bestimmt. Ist es aktiv (L), so können Daten vom Speicher zum System-Bus gelangen, andernfalls vom System-Bus zum internen Bus der Baugruppe. Sie liegen dann an den Dateneingängen der Speicher zur Übernahme in die Speicherzeile bereit.



Funktionstabelle 74LS245

$\overline{EN}$	DIR ( <u>MEMR</u> )	Funktion	Wirkung auf der Baugruppe
L	L	Daten von B $\rightarrow$ A	Lesen
L	H	Daten von A $\rightarrow$ B	Einschreiben
H	L	Ausgänge hochohmig	Baugruppe nicht angewählt
H	H	Ausgänge hochohmig	Baugruppe nicht angewählt

Bild 9: Innenschaltung (Ausschnitt) und Funktionstabelle des Datenbus-Treibers

## 3.3. Die Baugruppenauswahl (IC5)

Bild 10 zeigt den Schaltungsteil, der für die Block- oder Baugruppenauswahl benötigt wird.

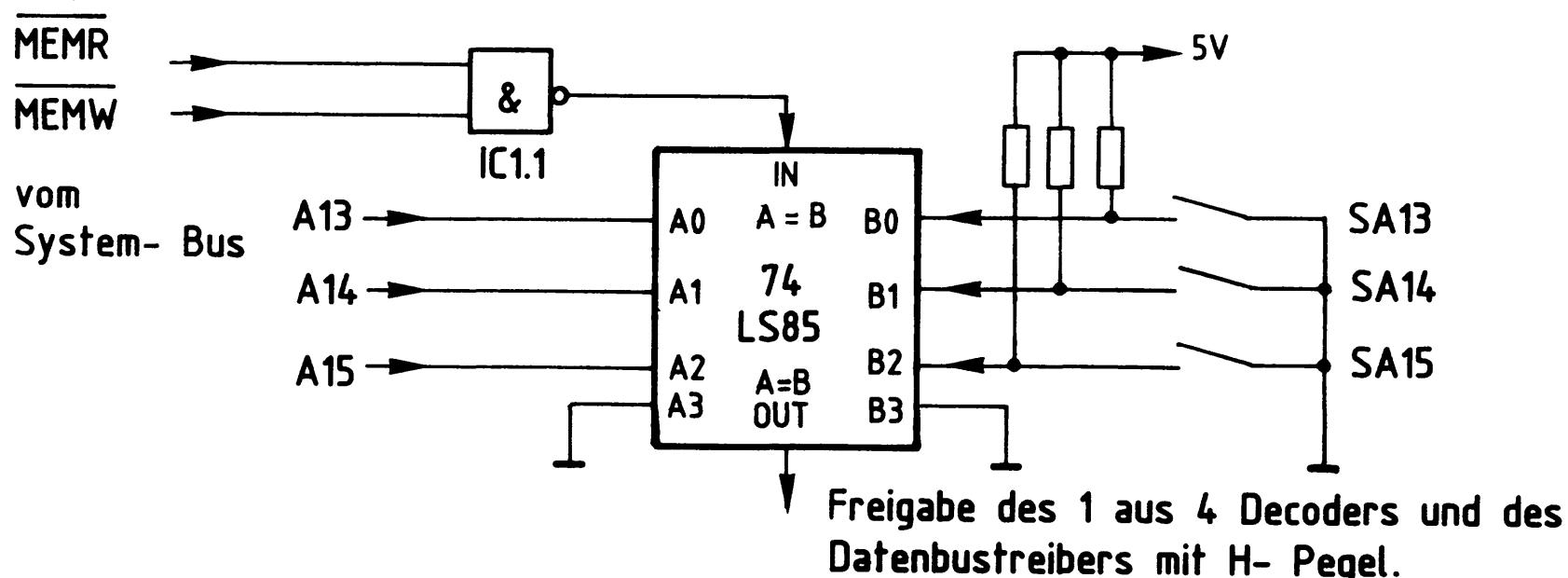


Bild 10: Baugruppenauswahl

## 8-K-RAM/EPROM

Die Baugruppe ist angewählt, wenn der Ausgang des 4-Bit-Vergleichers H-Pegel führt. Ein solches Freigabesignal kommt nur zustande, wenn

- die Bitkombination der Adreßleitungen A13...A15 gleich der Bitkombination ist, die mit den Schaltern SA13 - SA15 eingestellt wurde. Ein offener Schalter erzeugt H-Pegel am B-Eingang, ein geschlossener L-Pegel.
- MEMR oder MEMW aktiv ist, d.h., L-Pegel führt. Der IN-Eingang erhält dann H-Pegel.

Da die Bitkombination der Adreßleitungen A13 - A15, die zur Auswahl der Baugruppe führt, von der Stellung der Schalter abhängt, bestimmt man mit diesen Schaltern auch den Adreßbereich des 8-K-Speichers. Die niedrigste Adresse eines jeden Bereiches ist seine Basis-Adresse. Bild 11 zeigt eine Tabelle, in die alle möglichen Schalterstellungen und die zugehörigen Adreßbereiche eingetragen sind.

Schalterwertigkeit	8 SA15	4 SA14	2 SA13	Hex Zahl	Adreßbereich (H) von                      bis
Schalter offen $\triangleleft$ H	L	L	L	0	0000 - 1FFF
Schalter zu $\triangleleft$ L	L	L	H	2	2000 - 3FFF
	L	H	L	4	4000 - 5FFF
	L	H	H	6	6000 - 7FFF
	H	L	L	8	8000 - 9FFF
	H	L	H	A	A000 - BFFF
	H	H	L	C	C000 - DFFF
	H	H	H	E	E000 - FFFF

↑                      ↗

Summe der Wertigkeiten für H-Pegel      Basis-Adressen

Bild 11: Adreßbereichstabelle

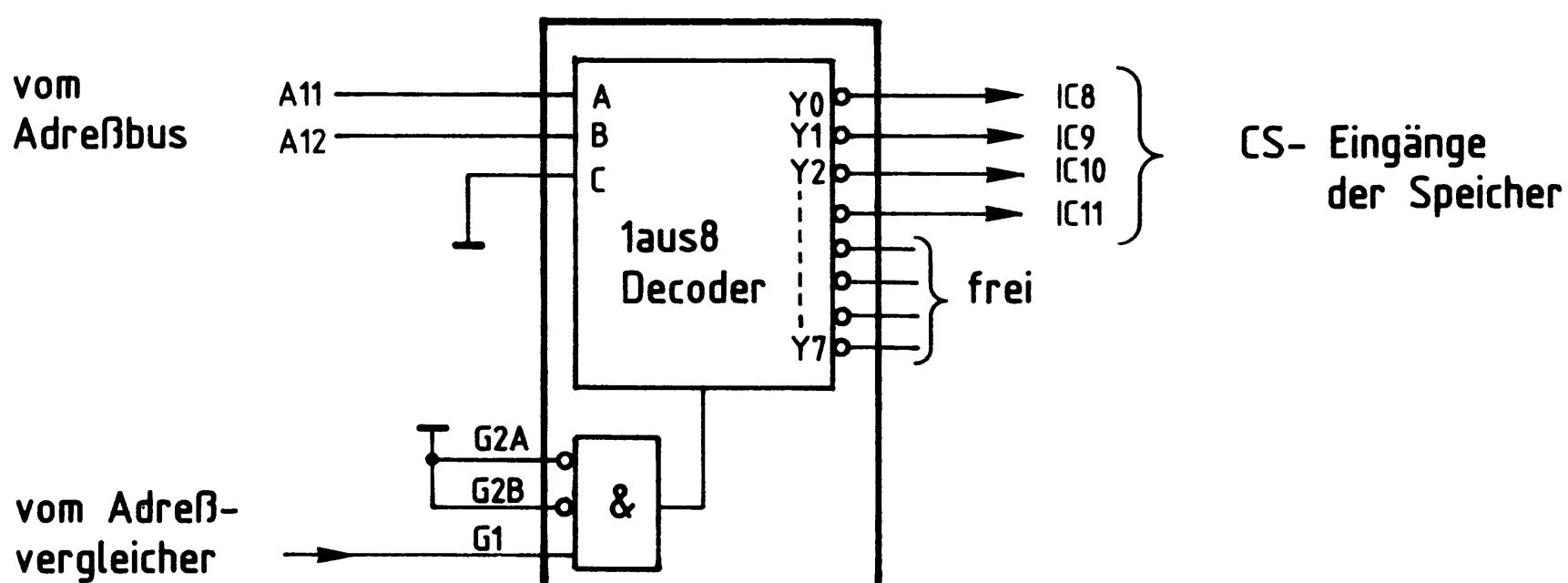
Die Basis-Adresse lässt sich leicht bestimmen, indem man die Wertigkeiten der Schalter addiert, die H-Pegel liefern, die also offen sind. An die hexadezimale Summe hängt man dann noch drei Nullen an.

Die höchste Adresse eines Adreßbereiches erhält man durch Addition von 1FFF zur Basis-Adresse.

## 8-K-RAM/EPROM

## 3.4. Bausteinauswahl (IC6)

Bild 12 zeigt den Schaltungsteil, in dem bei einer anliegenden Adresse auf dem Adreßbus einer der vier Speicherbausteine ausgewählt wird.



Funktionstabelle 74LS138(Ausschnitt)

Eingänge			Ausgänge			
G1	G2 *	C B A	Y0	Y1	Y2	Y3
L	X	X X X	H	H	H	H
H	L	L L L	L	H	H	H
H	L	L L H	H	L	H	H
H	L	L H L	H	H	L	H
H	L	L H H	H	H	H	L

\*  $G2 = G2A \wedge G2B$   
 $X \triangleq H \text{ oder } L$

Bild 12: Schaltungsteil Bausteinauswahl

Da auf der Speicherbaugruppe nur vier 2-K-Speicherbausteine vorhanden sind, werden nicht alle 8 Ausgänge und entsprechend auch nicht alle drei Eingänge des IC's benutzt. Der Funktionstabelle ist zu entnehmen, daß Eingang C auf L-Potential gelegt werden muß. Die verbleibenden beiden Eingänge A und B ermöglichen eine Unterscheidung von vier verschiedenen Bitkombinationen auf den Adreßleitungen A11 und A12. Mit den entsprechenden L-Pegeln auf den Ausgängen Y0 bis Y3 wird jeweils ein 2-K-Speicherbaustein angesprochen.

Über die Steuereingänge G1,  $\overline{G2A}$  und  $\overline{G2B}$  kann der 1 aus 8 Decoder gesperrt werden.  $\overline{G2A}$  und  $\overline{G2B}$  sind auf L-Pegel gelegt und damit wirkungslos, über G1 wird der Decoder immer dann mit H-Pegel freigegeben, wenn die Baugruppe angesprochen wird.

## 8-K-RAM/EPROM

Mit Hilfe der vier möglichen Bitkombinationen auf den Adreßleitungen A11 und A12 lässt sich der Adreßbereich der Speicherbausteine ermitteln. In Bild 13 sind diese Adreßbereiche für alle vier Speicher zusammengestellt.

A15 8	A14 4	A13 2	A12	A11	A10 — A0	Adreßbereich	IC- Nr.
für alle 4 Bit-kombinationen gleiche Pegel (8- K-Bereich)			L	L	alle L — alle H —	(x) 000 — (x) 7FF	IC8
			L	H	"	(x) 800 — (x) FFF	IC9
			H	L	"	(x+1)000 — (x+1)7FF	IC10
			H	H	"	(x+1)800 — (x+1)FFF	IC11
diese Bitkombination wird jeweils durch die Stellung von SA13- SA15 bestimmt.			alle vier möglichen Bitkombin.		hiermit werden 2048 Speicherzeilen adressiert, niedrigste Adr. alle L höchste Adr. alle H		

Bild 13: Tabelle zur Bestimmung des Adreßbereichs der vier 2- K- Speicherbausteine

Für den Buchstaben "X" ist jeweils die hexadezimale Summe der Schalterwertigkeiten (SA13 - SA15) für diejenigen Schalter, die H-Pegel liefern, einzusetzen. Siehe hierzu auch Bild 11.

Beispiel:

Auf einer Baugruppe sind alle Schalter offen, liefern also H-Pegel an den Adreßvergleicher.

$$X = 8 + 4 + 2 = E \text{ (Hexadezimal)}$$

Baustein-Adreßbereich:

IC8 : E000	E7FF	8K
IC9 : E800	EFFF	
IC10 : F000	F7FF	
IC11 : F800	FFFF	

2K

## 8-K-RAM/EPROM

## 3.5. RAM-EPROM-Umschaltung

Siehe hierzu Bild 7

Wenn die Baugruppe mit EPROM-Speichern bestückt wird, müssen die Lötpunkte P1-P2 und P7-P8 mit Drahtbrücken auf der Baugruppe gebrückt werden (sie sind gekennzeichnet).

- Über die Verbindung P1-P2 wird L-Pegel auf die Busleitung 11a geschaltet, sobald die Baugruppe angesprochen wird. Das Signal an 11a kann dazu genutzt werden, diesen Zustand in einem MC-Modell sichtbar zu machen.
- Die Verbindung P7-P8 bringt +5 V an die EPROM-Stifte 21. Diese Spannung fordert der EPROM-Hersteller an diesem Anschluß, ein H-Pegel genügt nicht. Es ist darauf zu achten, daß die Brücke P5-P6 auf keinen Fall bei EPROM-Betrieb eingebaut sein darf, weil sonst bei einem Schreibsignal ( $\overline{\text{MEMW}}$ ) über P7-P8 und IC4.3 ein Kurzschluß geschaltet wird.

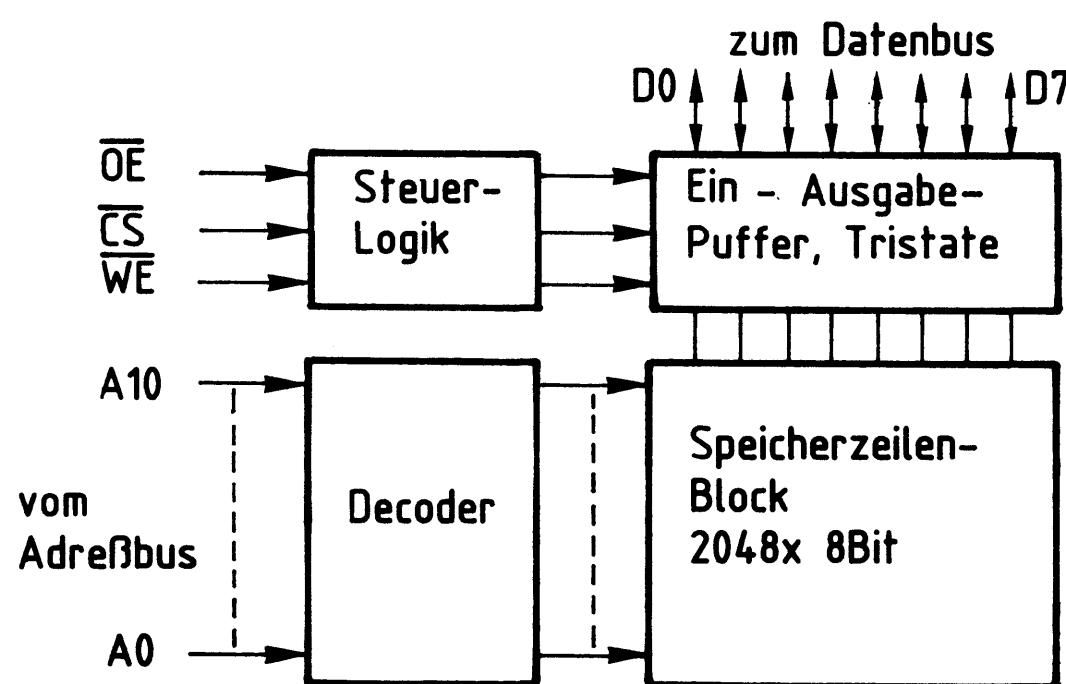
Wenn die Baugruppe mit RAM-Speichern bestückt wird, sind die Lötpunkte P3-P4 und P5-P6 zu brücken.

- Die Verbindung P3-P4 schaltet L-Pegel auf die Busleitung 12a, sobald die Baugruppe angewählt wird. Mit diesem Pegel kann der Zustand "Baugruppe RAM angewählt" in einem MC-Modell angezeigt werden.
- Die Verbindung P5-P6 führt das Steuersignal  $\overline{\text{MEMW}}$  (Speicher einschreiben) auf die IC's 1.1 und 4.2.  
Mit einem L-Pegel an diesem Steuersignal wird über IC4.2 und IC4.3 der Schreibvorgang in den RAM-Speichern ausgelöst.

## 8-K-RAM/EPROM

## 3.6. Blockaufbau eines RAM-Bausteins (IC8-IC11)

Bild 14 zeigt den Blockaufbau des RAM's 6116P-3 (auch 8725). Bei diesem RAM handelt es sich um ein 2-K-Byte-RAM.



Funktionstabelle 6116P- 3

CS	OE	WE	Daten
H	X	X	hochohm.
L	X	L	D Ein
L	L	H	D Aus
L	H	H	hochohm.

X  $\triangleq$  H od. L

Bild 14: Blockaufbau und Funktionstabelle RAM 6116P-3

Da der Steuereingang  $\overline{OE}$  (Ausgangs-Freigabe) auf L-Potential liegt, erfolgt die Steuerung des Datenverkehrs vom und zum Speicher nur über die Steuerleitungen  $\overline{CS}$  (Baustein angewählt) und  $\overline{WE}$  (Schreib-Freigabe).

Wenn die Baugruppe nicht angewählt ist, führt  $\overline{CS}$  H-Pegel und die Ein/Ausgabe-Puffer im RAM sind hochohmig. Bei angewählter Baugruppe und angesprochenem RAM führt der  $\overline{CS}$ -Eingang L-Pegel. Der Datenverkehr hängt nun vom Pegel auf der  $\overline{WE}$ -Leitung ab. Mit einem L-Pegel auf diesem Eingang werden Daten in den Speicher geschrieben, mit einem H-Pegel gelangen Daten aus dem Speicher auf den Datenbus.

Der Decoder im RAM erzeugt aus der Bitkombination der Adreßleitungen A0 bis A10 ein Signal zur Freigabe der adressierten Speicherzeilen innerhalb des Speicherzeilen-Blocks.

## 8-K-RAM/EPROM

## 3.7. Blockaufbau des EPROM-Bausteins (IC8-IC11)

Bild 15 zeigt den Blockaufbau des EPROM's 2716. Dieses EPROM ist ein 2-K-Byte-EPROM, es ist anschlußkompatibel zum o.g. RAM 6116P-3 bis auf den Steueranschluß  $\overline{WE}$ .

Da ein EPROM nicht beschrieben werden muß, fehlt dieser Steuereingang. Der Anschlußstift muß im Betrieb auf +5 V gelegt werden. Will man das EPROM programmieren, dient dieser Anschluß als Eingang für eine Programmierspannung.

Die Steuerung des Datenverkehrs kann der Funktionstabelle aus Bild 15 entnommen werden.

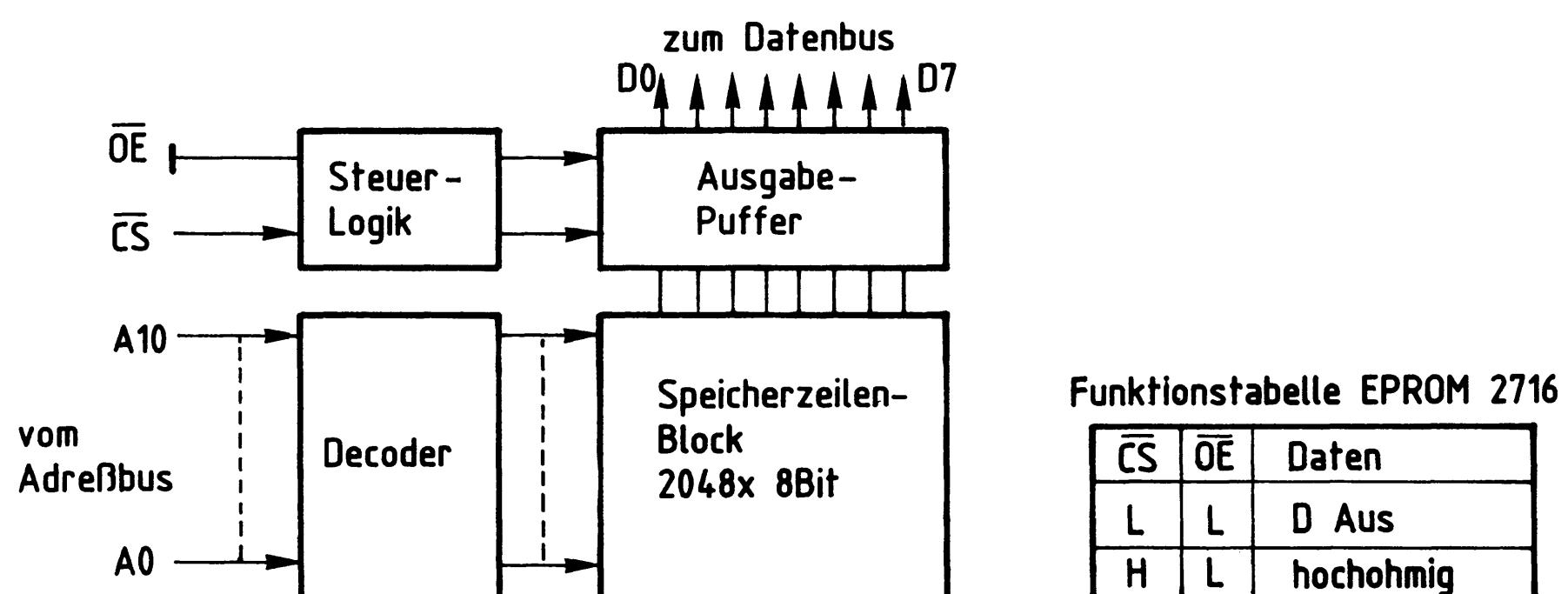
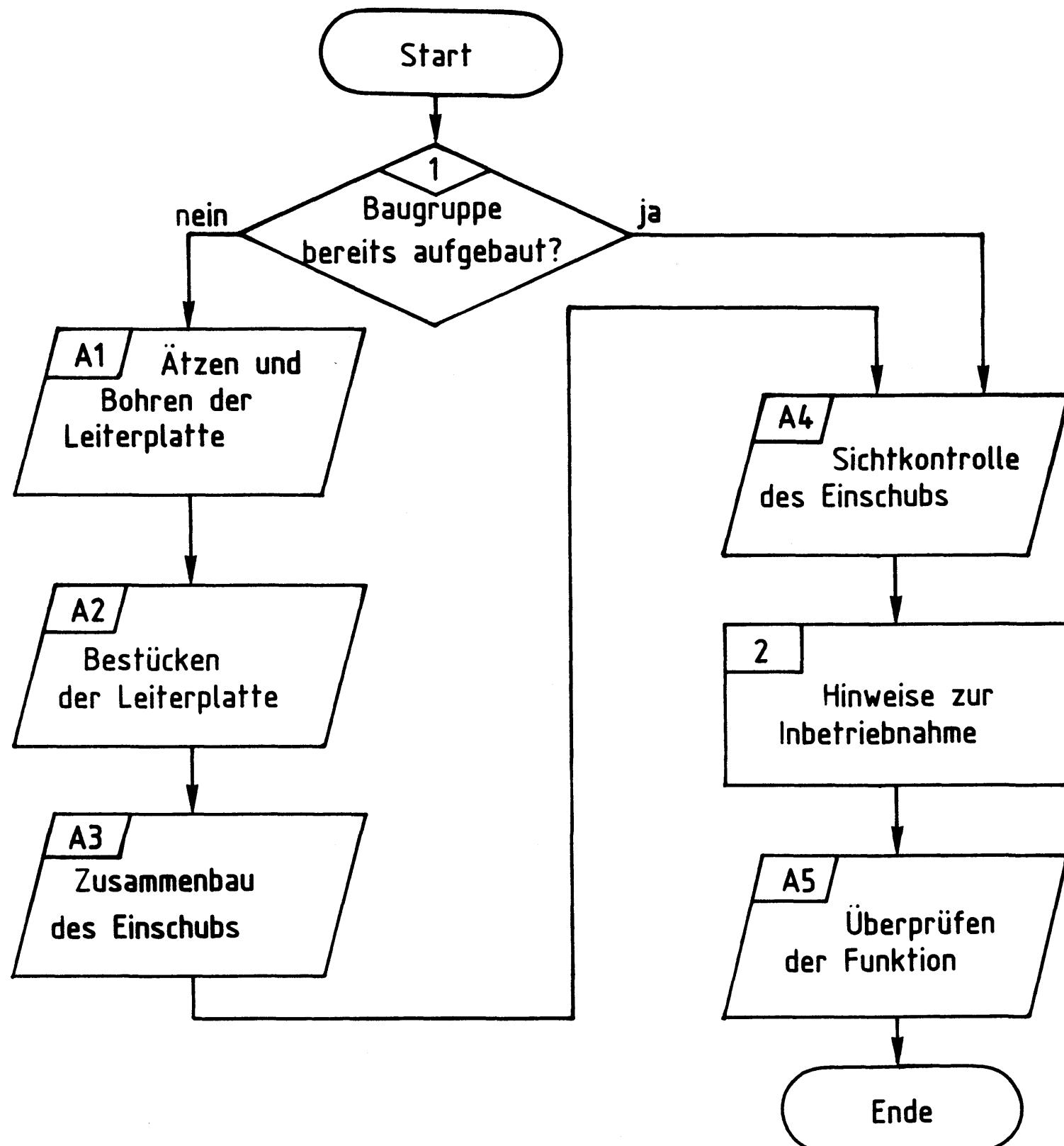


Bild 15: Blockaufbau und Funktionstabelle EPROM 2716



## 8-K-RAM/EPROM

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 3.1.L und 3.1.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- od. Neg.-Film
1	Frontplatte, Teilung L-C 05, Alu, 2 mm dick, Breite: 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff komplett mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
5	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
4	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
1	Miniaturschiebeschalter 3polig, DIL	als Codierschalter
7	Widerstand 4,7 kΩ	0,25 W/ $\pm$ 5 % Tol.
3	Tantal-E1ko 4,7 µF/25 V oder 35 V	Tropfenform
4	Kondensator 10 nF	Keramik
1	IC 74 LS 00, Vier NAND mit je 2 Eingängen	
1	IC 74 LS 05, Sechs Inverter o.K.	
1	IC 74 LS 85, 4-Bit-Vergleicher	
1	IC 74 LS 138, 3-Bit-Binärdecoder	
2	IC 74 LS 244, Acht Bus-Treiber	
1	IC 74 LS 245, Acht Bus-Treiber, bidirektional	
1	RAM-Baustein 2-K x 8-Bit, statisch, mind. 350 ns, pinkompatibel mit 2716; z.B. 6116P-3, 8725 P	entfällt für EPROM-Baugruppe
4	EPROM-Baustein 2-K x 8-Bit, mind. 350 ns, INTEL-kompatibel; z.B. 2716	entfällt für RAM-Baugruppe *

## 8-K-RAM/EPROM

Stckz.	Benennung/Daten	Bemerkung
1	IC-Fassung, 6polig, DIL	siehe Anmerkung
2	IC-Fassung, 14polig, DIL	siehe Anmerkung
2	IC-Fassung, 16polig, DIL	siehe Anmerkung
3	IC-Fassung, 20polig, DIL	siehe Anmerkung
4	IC-Fassung, 24polig, DIL	siehe Anmerkung
n.B.	Lötdraht	
n.B.	Lötlack	
n.B.	Schaltdraht Ø 0,5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften der Frontplatte
n.B.	Plastikspray	zum Besprühen der Frontplatte

\* Die vier EPROM'S müssen mit dem Betriebsprogramm "MAT 85 Version 1.8" programmiert sein.

## Anmerkung:

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden:

Ist die Leiterplatte durchkontakteert, können Sie gewöhnliche IC-Fassungen verwenden.

Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbare sind. Hierzu eignen sich sehr gut die sog. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen.

Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 570 mm.

## 8-K-RAM/EPROM

Zur Inbetriebnahme der Baugruppe "8-K-RAM/EPROM" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Bus-Signalgeber BFZ/MFA 1.2.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	

Zusammengebaut und  
geprüft nach FPÜ  
BFZ/MFA 1.2.  
(Arbeitsblatt A7)

komplett aufgebaut  
und geprüft

komplett aufgebaut  
und geprüft

## 8-K-RAM/EPROM

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "8-K-RAM/EPROM" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen.

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen

→ A1

Überprüfen des fertigen Einschubs und  
Inbetriebnahme

→ A4

In den folgenden Arbeitsschritten wird die Baugruppe "8-K-RAM/EPROM" in Betrieb genommen und ihre Funktion geprüft.

Dazu benötigen Sie:

- 1 Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.
- 1 Bus-Anschluß BFZ/MFA 0.2.
- 1 Trafo-Einschub BFZ/MFA 1.1.
- 1 Spannungsregelung BFZ/MFA 1.2.
- 1 Bus-Signalgeber BFZ/MFA 5.1.
- 1 Bus-Signalanzeige BFZ/MFA 5.2.
- 1 Adapterkarte 64polig BFZ/MFA 5.3.

Alle aufgeführten Teile komplett aufgebaut und geprüft.

Darüberhinaus sollten Sie den Stromlaufplan und den Bestückungsplan der Übung "8-K-RAM/EPROM" bereithalten.

Alle zur Inbetriebnahme der Baugruppe vorgegebenen Arbeitsblätter enthalten:

- Angaben über den Sinn der jeweiligen Messung
- Angaben über einzustellende Bedingungen (z.B. Schalterstellungen)
- Aufgabenstellungen, ggf. mit Hinweisen zu möglichen Fehlern

Wenn Sie bei der Lösung der Aufgaben Schwierigkeiten haben, sollten Sie das entsprechende Kapitel der Funktionsbeschreibung noch einmal durcharbeiten.

→ A5

Name:

8-K-RAM/EPROM

Datum:

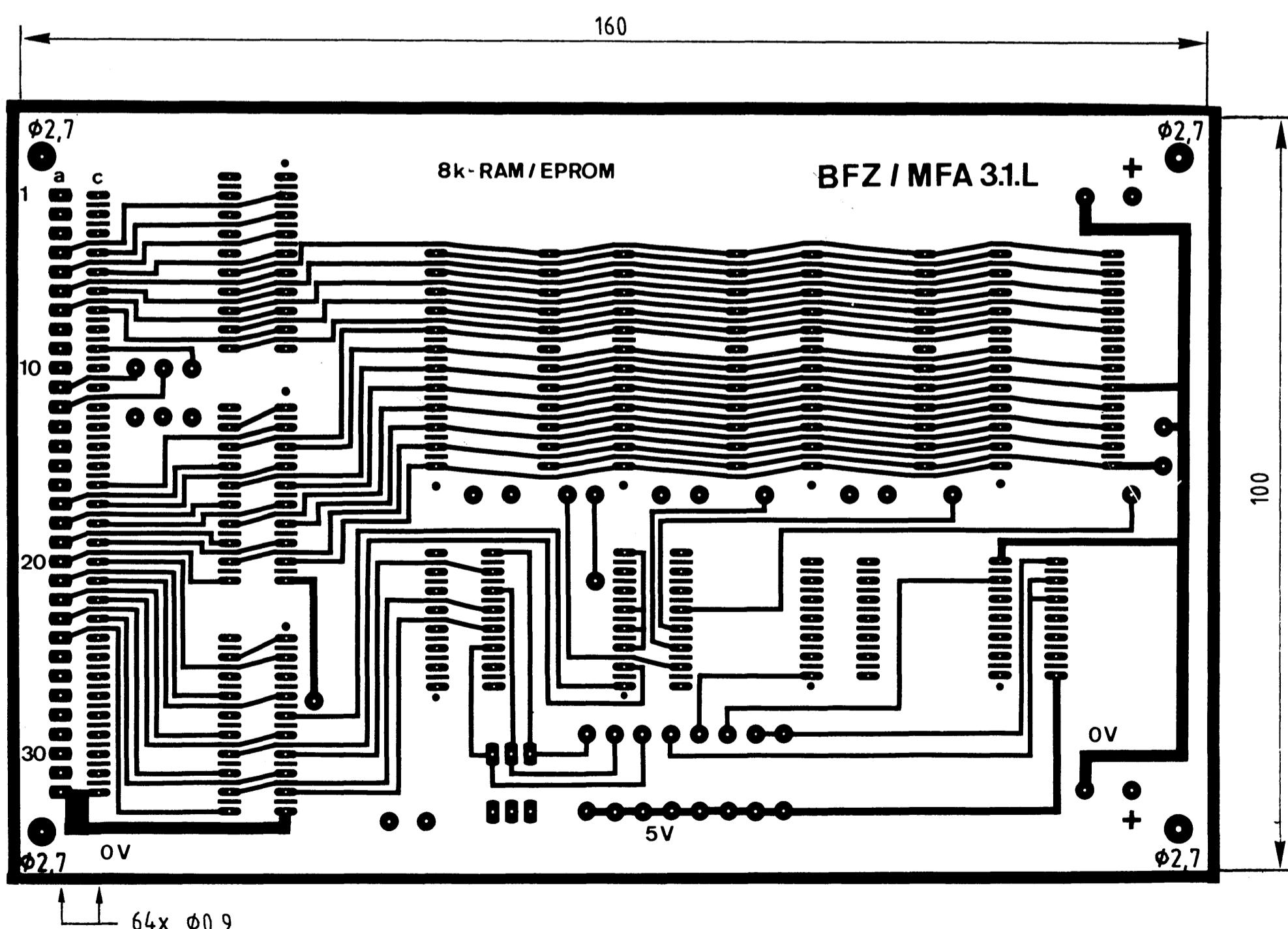
Für die Baugruppe "8-K-RAM/EPROM" muß eine zweiseitig-kupferkaschierte Leiterplatte geätzt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlagen BFZ/MFA 3.1.L und 3.1.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. auf Maß (100x160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

#### Bohrplan (Leiterbahnseite)



Alle nicht bemaßten Bohrungen  $\phi 0,8$  mm  
Benötigte Bohrer: 0,8 - 0,9 - 2,7 mm

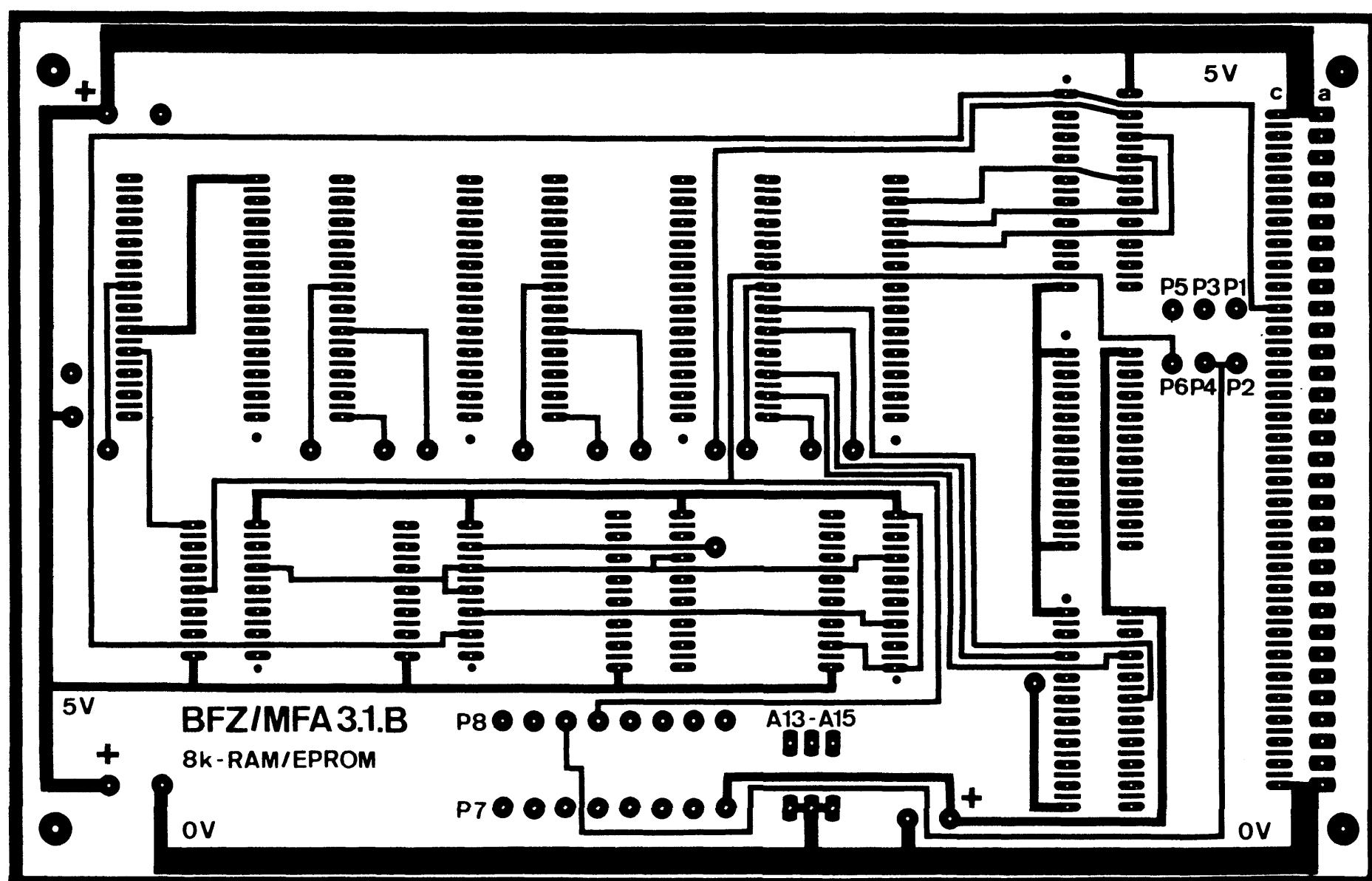
Name:

8-K-RAM/EPROM

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite.

A1.2



→ A2

Name:

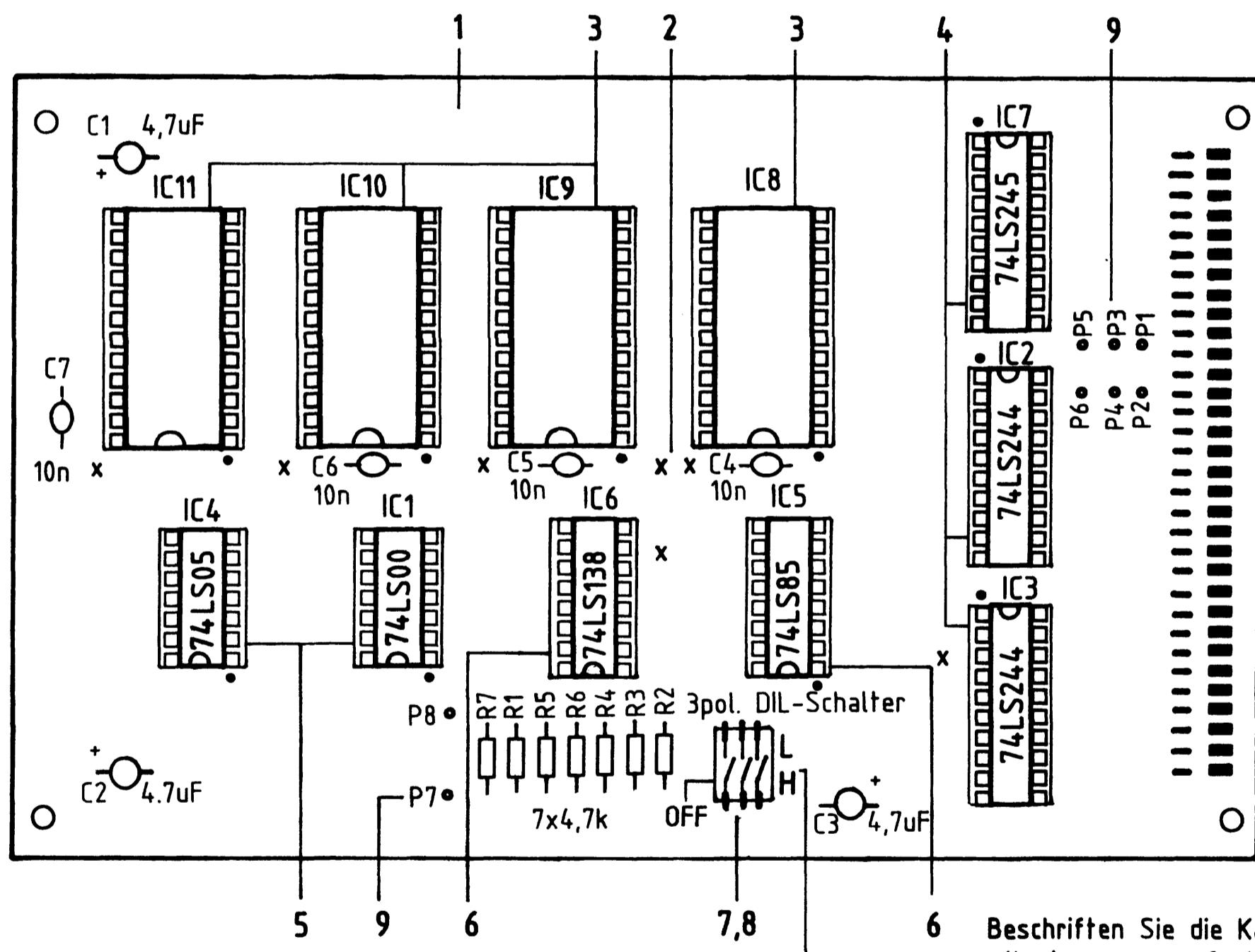
8-K-RAM/EPROM

Datum:

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

A2.1

## Bestückungsplan Leiterplatte



Beschriften Sie die Karte hier  
mit einem wasserfesten Stift



Name:

8-K-RAM/EPROM

Datum:

## Stückliste Leiterplatte

A2.2

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 3.1.	
2	7	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei nicht galvanisch durchkontakteiter Leiterplatte
3	4	IC-Fassung 24polig	
4	3	IC-Fassung 20polig	
5	2	IC-Fassung 14polig	
6	2	IC-Fassung 16polig	
7	1	IC-Fassung 6polig	
8	1	Miniatur-Schiebeschalter 3polig	
9	2	Lötbrücke nach Bedarf hergestellt aus Schaltdraht 0,5 mm Cu-Ag	EPROM: P1-P2 u. P7-P8 RAM : P3-P4 u. P5-P6

Name:

8-K-RAM/EPROM

Datum:

## Bauteilliste Leiterplatte

A2.3

Kennz.	Benennung/Daten	Bemerkung
R1...R7	Widerstand 4,7 kΩ	
C1...C3	Tantal-Elko 4,7 µF/25 V oder 35 V	
C4...C7	Keramik-Kondensator 10 nF	
IC1	Vier NAND 74 LS 00	
IC2, IC3	Acht Bus-Treiber 74 LS 244	
IC4	Sechs Inverter 74 LS 05	offener Kollektor
IC5	4-Bit-Vergleicher 74 LS 85	
IC6	3-Bit-Binärdecoder 74 LS 138	
IC7	Acht Bus-Treiber 74 LS 245	bidirektional
IC8...IC11	RAM-Baustein, 2-K x 8 Bit, 6116P-3	entfällt für EPROM-Baugruppe 1)
IC8...IC11	EPROM-Baustein, 2-K x 8-Bit, 2716 programmiert mit Betriebsprogramm "MAT 85 Vers. 1.8."	entfällt für RAM-Baugruppe; 2) stecken Sie die EPROM'S noch nicht in die Sockel

1) Wenn nur 1 RAM-Baustein zur Verfügung steht, ist dieser in Sockel IC11 zu stecken.

2) Die vier EPROM'S sind entsprechend der folgenden Tabelle zu stecken:

Sockel:	IC11	IC10	IC9	IC8
beschriftet mit:	V1.8 IV	V1.8 III	V1.8 II	V1.8 I

## Anmerkung

Alle IC's werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontakteert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötzbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakte bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

→ A3

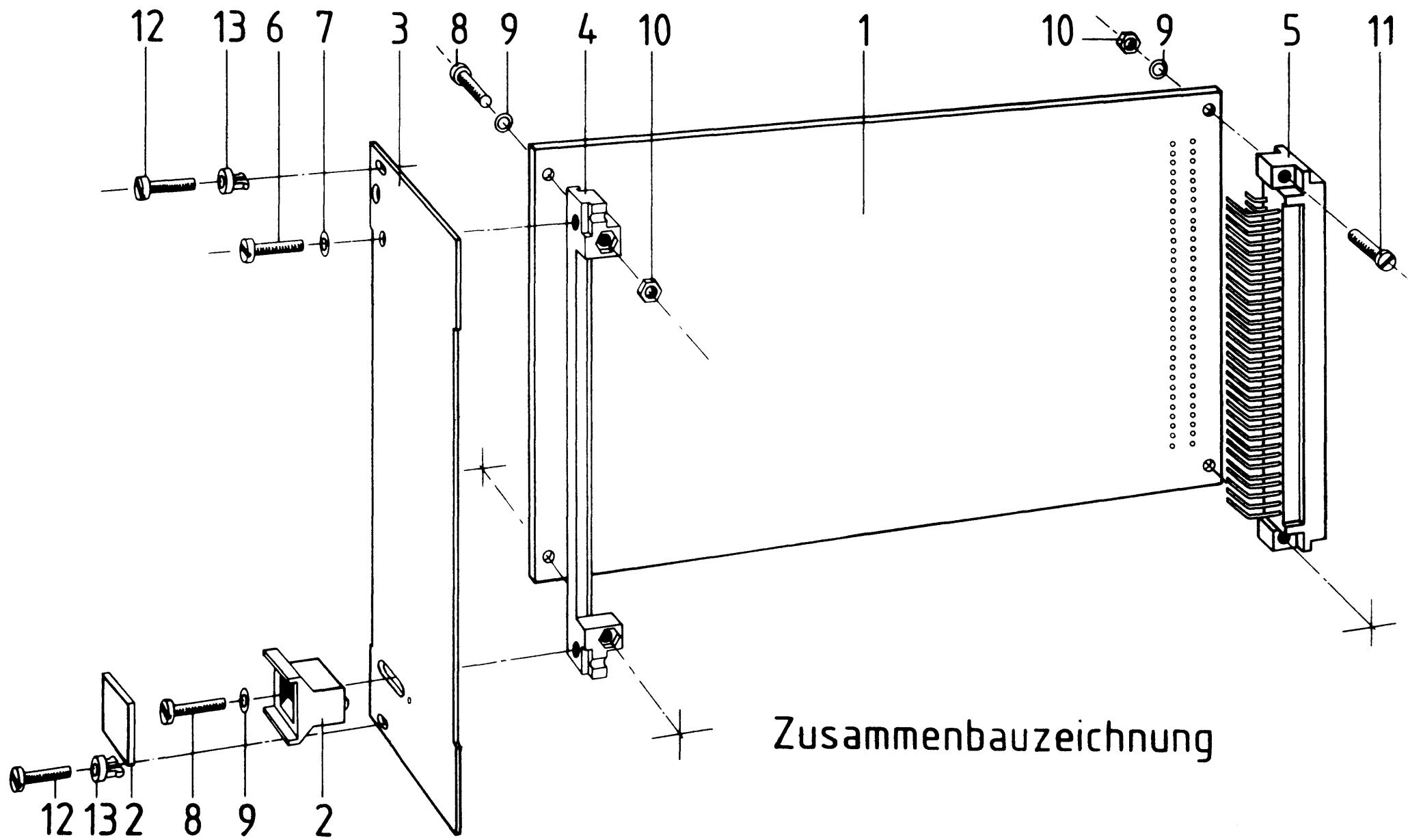
Name:

8-K-RAM/EPROM

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen.

A3



## Stückliste für den Zusammenbau

Pos.	Stck.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 3.1.	bestückt
2	1	Griff komplett	
3	1	Frontplatte	
4	1	Frontverbinder	
5	1	Messerleiste 64polig DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft, BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

A4

Name:

8-K-RAM/EPROM

Datum:

## Sichtkontrolle

A4

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch.  
Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen.  
Beheben Sie erkannte Fehler und Mängel.

## Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?

Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.

Bei galvanisch nicht durchkontakteerten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilan schlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontakteierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstückchen durchkontakteert sein.

## Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind alle IC's richtig eingesteckt?
- Ist der DIL-Schalter eingesetzt? (Beschriftung "OFF" zum Rand)
- Sind die Brücken für den Einsatz der Baugruppe als RAM- bzw. EPROM-Speicher richtig eingelötet?

## Gesamtaufbau

Kontrollieren Sie auch die Montage der Frontplatte.

2 ←

Name:

8-K-RAM/EPROM

Datum:

Zuerst muß die Spannungsversorgung aller IC's an den entsprechenden IC-Stiften gemessen werden.

**A5.1**

Baugruppe über Adapter am System-Bus.

Betriebsspannung eingeschaltet.

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

\	IC1	IC2	IC3	IC4	IC5	IC6
Typ	74LS00					
+UB-Pin	14					
0V-Pin	7					
UB	5V					

\	IC7	IC8	IC9	IC10	IC11
Typ					
+UB-Pin					
0V-Pin					
UB					



Name:

8-K-RAM/EPROM

Datum:

Prüfen des Adreßbus-Treibers (IC2 und IC3)

**A5.2**

Die erforderlichen Adreßsignale werden vom Bus-Signalgeber geliefert.

Die entsprechenden Adreßpegel werden am letzten Speicherbaustein (Sicht vom Adreßbus-Treiber) IC11 gemessen. Wenn sie dort den Pegeln entsprechen, die auf dem System-Bus vorhanden sind, kann man davon ausgehen, daß die Treiber funktionieren und die Leiterbahnhührung zu den Speichern in Ordnung ist. Das gleiche gilt sinngemäß auch für alle Adreßleitungen, die nicht zu Speichern geführt sind.

Überlegen Sie sich, welche Pegel die Adreßleitungen jeweils für die angegebenen Schalterstellungen des Bus-Signalgebers führen müssen.

Diese Pegel müssen auch an den Bausteinen meßbar sein, zu denen die Adreßleitungen hingeführt sind. Überprüfen Sie Ihre Überlegungen durch Messungen.

Adr. Leitung	A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
an IC...	5	5	5	6	6	11	11	11	11	11	11	11	11	11	11	
Pin -Nr....																

Stellung = Address = Adress	5555	Soll- Pegel													
		Ist- Pegel													
AAAA		Soll- Pegel													
		Ist- Pegel													



Name:

8-K-RAM/EPROM

Datum:

Prüfen der "Baugruppenauswahl" bei den acht möglichen Basisadressen

# A5.3

Die nötigen Adreß- und Steuersignale liefert der Bus-Signalgeber.

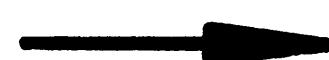
Für die Einstellung der Basisadressen ist nur der linke der vier Adreßschalter nötig (A12...A15)! Auf der Speicher-Baugruppe wird die Basisadresse mit den DIL-Schaltern SA13, SA14 u. SA15 eingestellt.

Überlegen Sie sich, welche Pegel auf den Adreßleitungen A13 bis A15 anliegen müssen, wenn die jeweils in der Tabelle angegebenen Basisadressen eingestellt sind.

Welchen Pegel muß das "IN-Signal" des Adreßvergleichers (IC5) haben, damit die Freigabe der "Bausteinauswahl" erfolgen kann; welchen Pegel hat dann dieses Freigabesignal (OUT) ?

Tragen Sie die Pegel in die folgende Tabelle ein und überprüfen Sie Ihre Überlegungen durch entsprechende Messungen.

Basis-Adresse	Pegel der Adreß-Leitungen			<u>MEMR</u> oder <u>MEMW</u> damit "IN" richtig für Freigabe	"OUT" für Freigabe der Bausteinauswahl
	A15	A14	A13		
0000					
2000					
4000					
6000					
8000					
A000					
C000					
E000					



Name:

8-K-RAM/EPROM

Datum:

## Prüfen der Bausteinauswahl

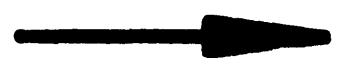
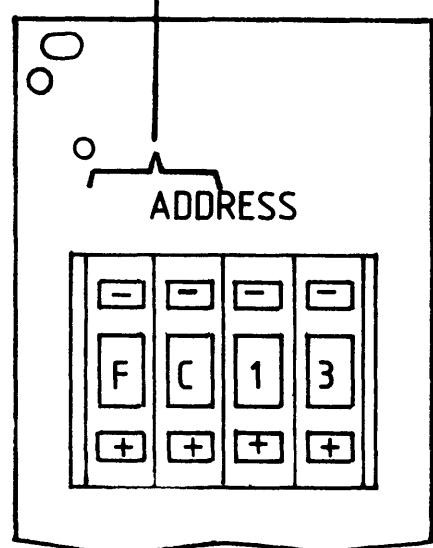
A5.4

Die Prüfung wird bei der Basisadresse 0000 durchgeführt. Die möglichen Pegelkombinationen der Adreßleitungen A11 und A12 werden mit dem Bus-Signalgeber erzeugt. Die Pegel der Bausteinauswahl-Leitungen (CS) werden an den betreffenden Speicherbausteinen überprüft.

Welche Pegel müssen jeweils an den CS-Eingängen der Speicher-Bausteine vorhanden sein, wenn der Bus-Signalgeber die in der Tabelle angegebenen Adreßpegel A11...A15 liefert. Tragen Sie die Pegelwerte in die folgende Tabelle ein und überprüfen Sie Ihre Überlegungen durch entsprechende Messungen.

HEX	HEX	A15	A14	A13	A12	A11	A10	A9	A8	<u>MEMR</u> oder <u>MEMW</u>	IC8 <u>CS</u>	IC9 <u>CS</u>	IC10 <u>CS</u>	IC11 <u>CS</u>
		L	L	L	L	L	L	L	L					
		L	L	L	L	H	L	L	L					
		L	L	L	H	L	L	L	L					
		L	L	L	H	H	L	L	L					

Wichtig für Basisadresse      Wichtig für Baustein-auswahl      Sind willkürlich zu L gewählt



Name:

8-K-RAM/EPROM

Datum:

## Prüfen des Datenbus-Treibers

**A5.5**

Die mit dem Bus-Signalgeber ausgegebenen Datensignale müssen an den entsprechenden Eingängen der Speicher-Bausteine nachmeßbar sein. Dazu muß der Datenbus-Treiber allerdings freigegeben sein und Daten müssen vom System-Bus zu den Speichern übertragen werden. Beim Lesen von Daten aus dem Speicher werden die vom Bus-Signalgeber vor dem Lesen ausgegebenen Datensignale durch die gelesenen Daten überschrieben. Mit der Bus-Signalanzeige kann dieses Überschreiben beobachtet werden.

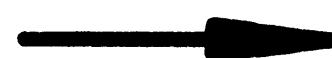
Das Überprüfen des Datenbus-Treibers soll bei der Basisadresse 0000 durchgeführt werden. Überlegen Sie sich, welche Pegel die Datenleitungen jeweils für die angegebenen Schalterstellungen des Bus-Signalgebers führen müssen. Messen Sie diese Pegel zur Überprüfung Ihrer Überlegungen an den Anschlüssen des Speichers IC11 nach. Zunächst wird das "Schreiben" überprüft.

"DATA" Bus-Signal- geber	Daten- Leitung : an IC Pin- Nr.	D7	D6	D5	D4	D3	D2	D1	D0	MEMR	MEMW
		11									
55	Soll- Pegel										
	Ist- Pegel										
AA	Soll- Pegel										
	Ist- Pegel										

Zum Prüfen des "Lesens" (Signalfluß vom Speicher zum System-Bus) stellen Sie am Bus-Signalgeber mit Schalter "DATA" eine 55 ein. Die "Bus-Signalanzeige" wird diesen Datenwert anzeigen. Wenn Sie nun das Steuersignal MEMR erzeugen, wird die Anzeige der Daten überschrieben.

Prüfen Sie diesen Vorgang!

Aus der Anzeige 55 wird die Anzeige:
--------------------------------------



Name:

8-K-RAM/EPROM

Datum:

Prüfen des Einschreibens und Lesens von Daten in die  
RAM-Baugruppe

A5.6

Bei dieser Prüfung soll in die jeweils erste und letzte Speicherzeile eines jeden bestückten RAM'S auf der Karte ein Datenwort eingeschrieben und anschließend ausgelesen werden. Die Basisadresse der Baugruppe soll E000 sein.

Überlegen Sie sich welche niedrigste (NA) und höchste Adresse (HA) jeder Baustein bei der Basisadresse E000 hat. Tragen Sie die Werte in die Tabelle ein. Schreiben Sie dann in diese Speicherzeilen das Datenwort 55 ein. Notieren Sie zur Kontrolle den Datenwert, der vor dem Einschreiben von 55 in den Zeilen vorhanden war.  
Lesen Sie anschließend die Inhalte der beschriebenen Zeilen.

Einschreiben :

RAM-Baustein	—	Wert der Adressen	Datenwert vor dem Schreiben	Schreiben von ...
IC8	NA	E000		55
	HA	E7FF		55
IC9	NA			55
	HA			55
IC10	NA			55
	HA			55
IC11	NA			55
	HA			55

Lesen der zuvor geschriebene Daten:

RAM-Baustein	—	Wert der Adressen	Gelesener
IC8	NA		
	HA		
IC9	NA		
	HA		
IC10	NA		
	HA		
IC11	NA		
	HA		



Name: \_\_\_\_\_

8-K-RAM/EPROM

Datum: \_\_\_\_\_

## Lesen von Daten aus der EPROM-Baugruppe

**A5.7**

Bei dieser Prüfung sollen aus jedem der vier EPROM-Bausteine einige Zeileninhalte gelesen werden. Die Basisadresse der Baugruppe soll 0000 sein.

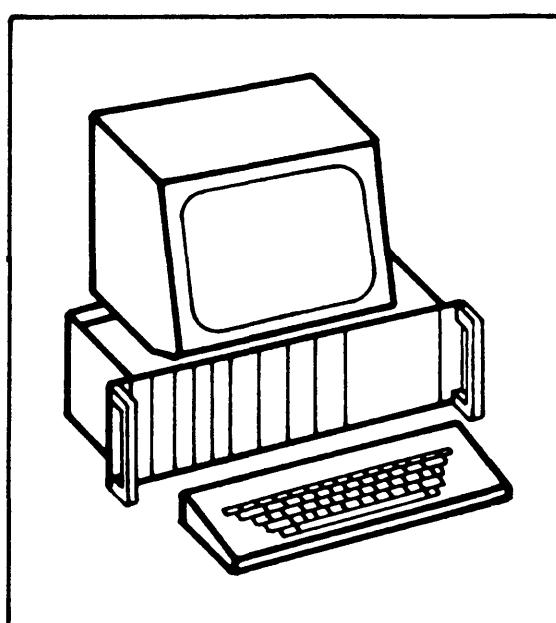
Stellen Sie mit dem Bus-Signalgeber die in der folgenden Tabelle angegebenen Adressen ein und lesen Sie die Inhalte der entsprechenden Speicherzeilen. Wenn die gelesenen Inhalte den angegebenen Vergleichswerten entsprechen, ist sichergestellt, daß die EPROM'S in den richtigen Sockeln stecken (überprüfen Sie das einmal durch Vertauschen zweier EPROM'S).

EPROM-Baustein	Adresse	Gelesener Inhalt	Vergleichs-Inhalt
IC8	0002		01
	0302		2A
	07FE		32
IC9	0805		87
	0B05		C5
	0FFB		2A
IC10	I007		44
	1407		FC
	17FC		56
IC11	1804		56
	1C0A		08
	1FFE		23

Damit ist die Übung beendet!

# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER-TECHNIK



8-Bit-Parallel-Ausgabe

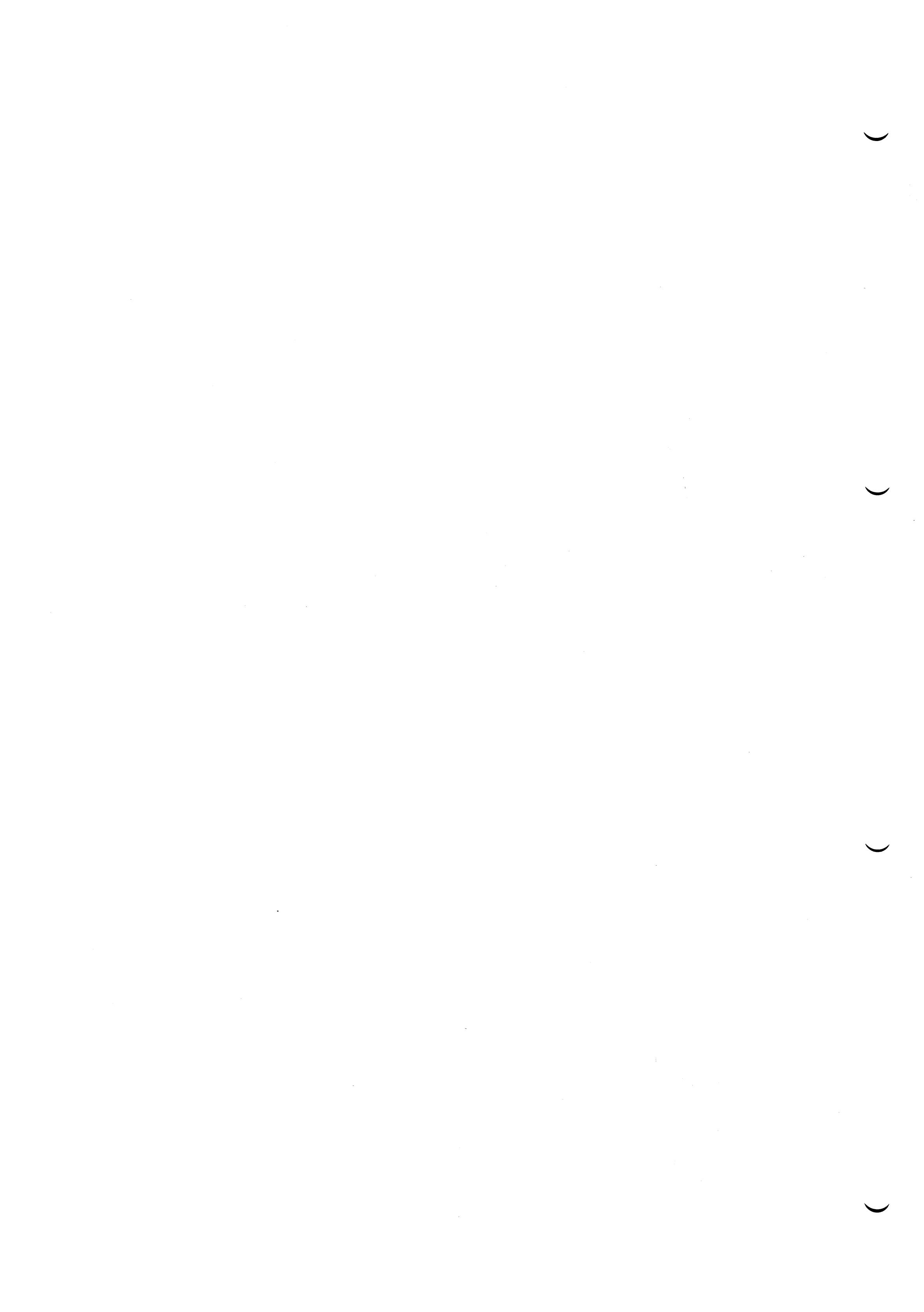
BFZ/MFA 4.1.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---



## 8-Bit-Parallel-Ausgabe

## 1. Einführung

Ein Mikrocomputer benötigt neben der Zentraleinheit (CPU) und den verschiedenen Speicherbaugruppen Ein- und Ausgabeeinheiten, über die der Austausch von Daten zwischen dem Prozessor und Geräten außerhalb des Mikrocomputer-Systems stattfindet. Die zu verarbeitenden Daten können dabei entweder seriell oder parallel übertragen werden.

Bei der seriellen Datenübertragung werden die Bit's eines Datenwortes zeitlich nacheinander über eine Informationsleitung übertragen. Zur Übertragung jedes einzelnen Bits wird eine bestimmte Zeit, die Taktzeit  $T$  benötigt. Bei 8-Bit-Mikroprozessoren haben die Datenworte eine Länge von 8 Bit, so daß ein Datenwort innerhalb von acht Takten übertragen werden kann.

Bei der parallelen Datenübertragung wird das gesamte Datenwort während eines Taktes über acht Informationsleitungen übertragen. Innerhalb von einer Taktzeit lassen sich daher acht Datenworte transportieren, die parallele Datenübertragung ist also schneller.

Bild 1 zeigt das Prinzip der beiden Übertragungsverfahren.

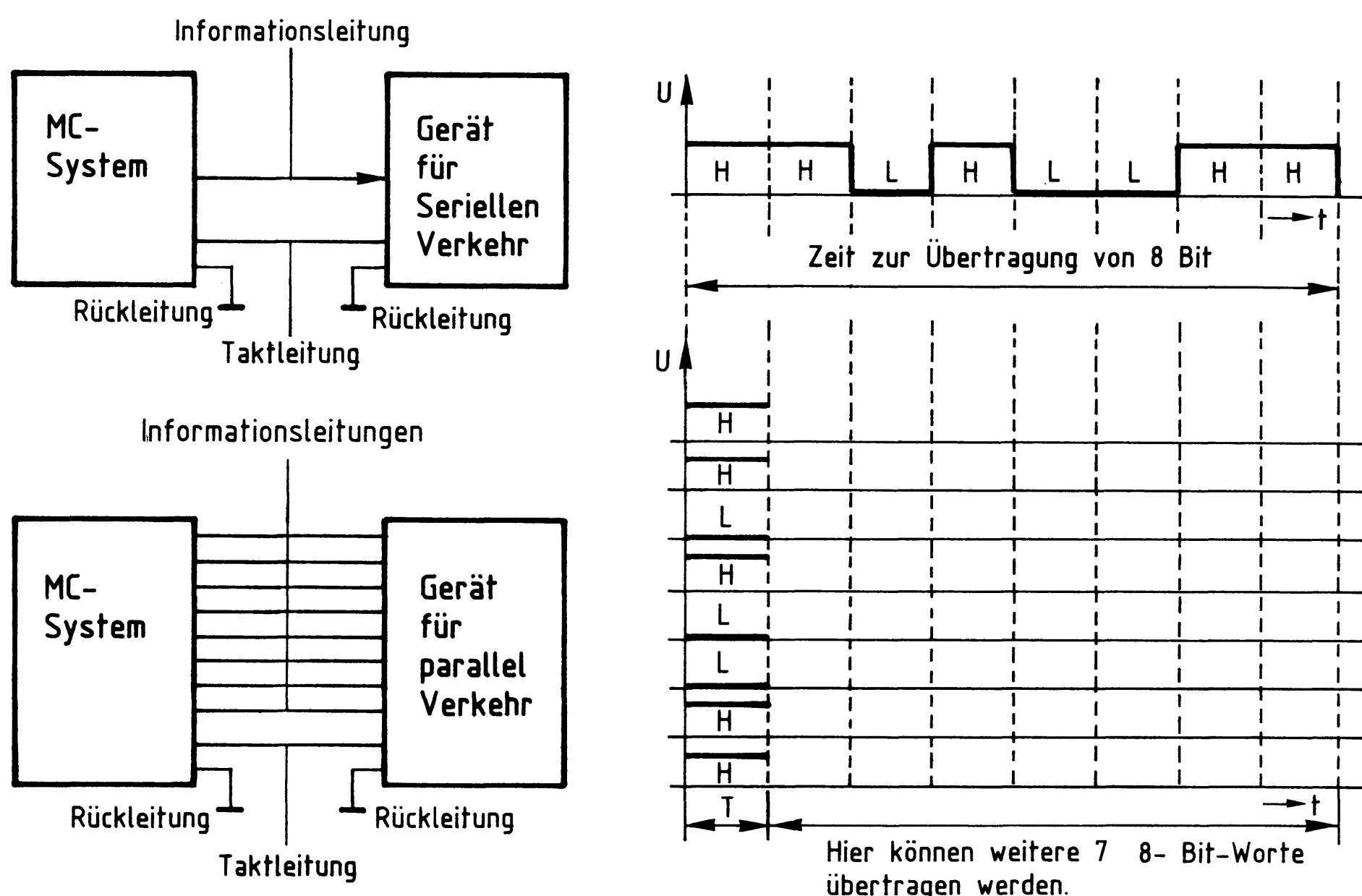


Bild 1: Prinzip der seriellen und parallelen Datenübertragung

## 8-Bit-Parallel-Ausgabe

## 2. Blockschaltbild der 8-Bit-Parallel-Ausgabe-Baugruppe

Bild 2 zeigt das Blockschaltbild dieser Baugruppe. Sie besteht aus den Schaltungsteilen "Adreßvergleicher", "Ausgabespeicher" und "Ausgabepuffer mit Anzeige".

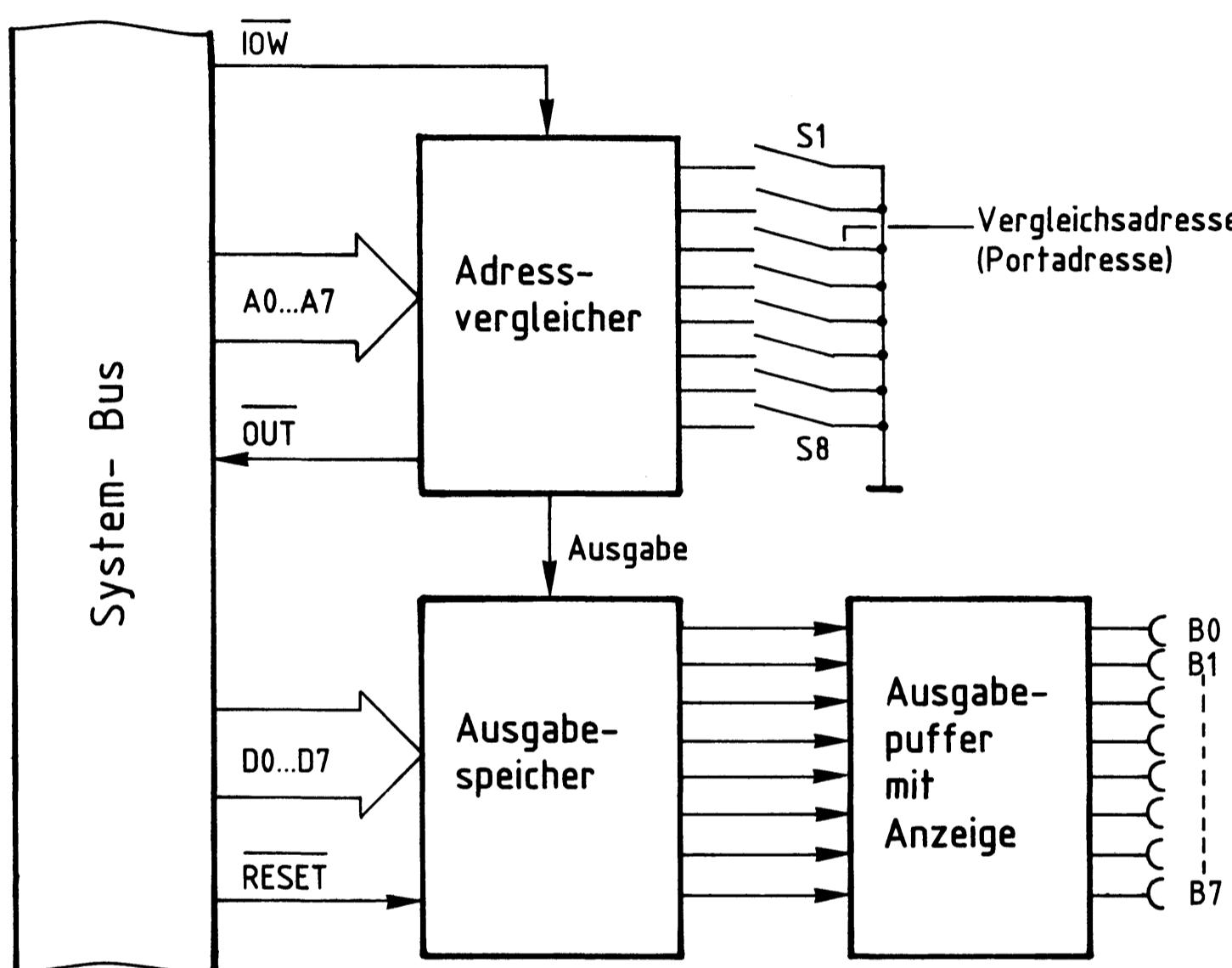


Bild 2: Blockschaltbild der Baugruppe  
8- Bit- Parallel- Ausgabe.

Ein Datenwort, das über die Buchsen B0 - B7 ausgegeben werden soll, schaltet der Mikrocomputer auf die Datenleitungen D0 - D7, es steht am Eingang des Ausgabespeichers zur Verfügung.

Wenn das Signal "Ausgabe" erfolgt, übernimmt der Ausgabespeicher dieses Datenwort und sendet es gleichzeitig über den Ausgabepuffer zu den Ausgangsbuchsen.

Das Signal "Ausgabe" liefert der Adreßvergleicher, der folgende Aufgabe und Wirkung hat:

In einem Mikrocomputer-System sind häufig mehrere Ausgabebaugruppen vorhanden, über die verschiedene Anlagenteile und Geräte mit Daten versorgt werden müssen. Damit jeder Anlagenteil nur die Daten erhält, die er zu seinem Betrieb braucht,

8-Bit-Parallel-Ausgabe

---

werden die Ausgabespeicher der Reihe nach mit den entsprechenden Daten geladen. Erst wenn der Datenverkehr mit einer Ausgabebaugruppe beendet ist, wird die folgende bedient.

Zur Steuerung des Datentransports verwendet der Mikroprozessor das Signal  $\overline{IOW}$  (IN/OUT-Write = Eingabe/Ausgabe-schreiben) und die acht Adreßleitungen A0 bis A7. Der Adreßvergleicher steuert mit Hilfe dieser Signale den Ausgabespeicher. Das Signal "Ausgabe" kommt nur dann zustande, wenn:

- das Steuersignal  $\overline{IOW}$  L-Pegel führt, der Prozessor also Daten ausgeben will und
- die Bitkombination der Adreßleitungen A0 bis A7 mit der durch die Schalter S1 bis S8 eingestellten Bitkombination übereinstimmt, wenn also die Baugruppe adressiert ist.

Mit den acht Schaltern lassen sich  $2^8 = 256$  verschiedene Bitkombinationen oder Adressen einstellen. Diese Adressen nennt man auch "Port-Adressen" (port = Tor). Beim Einsatz mehrerer Ausgabebaugruppen müssen die Portadressen alle verschieden sein.

Mit dem Pegel auf der Leitung  $\overline{OUT}$  kann in einem Mikrocomputer-Demonstrationsmodell angezeigt werden, daß eine Ausgabebaugruppe angesprochen ist.

Bild 3 zeigt den Stromlaufplan der Baugruppe.

Sie sollten ihn zu allen folgenden Erläuterungen und zur Inbetriebnahme der Baugruppe mitbenutzen.

## 8-Bit-Parallel-Ausgabe

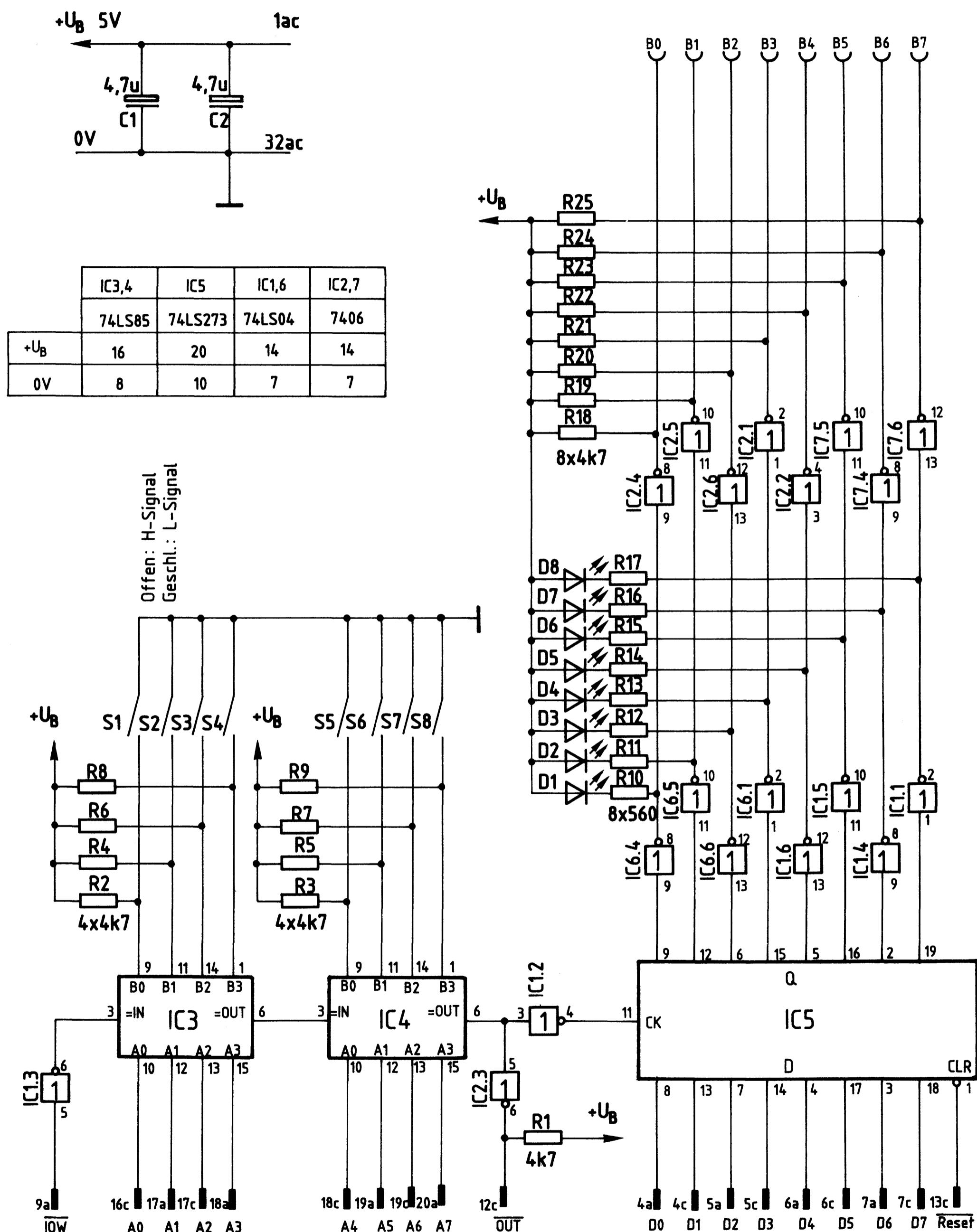


Bild 3: Stromlaufplan "8-Bit-Parallel-Ausgabe"

## 8-Bit-Parallel-Ausgabe

## 2.1. Der Adreßvergleicher

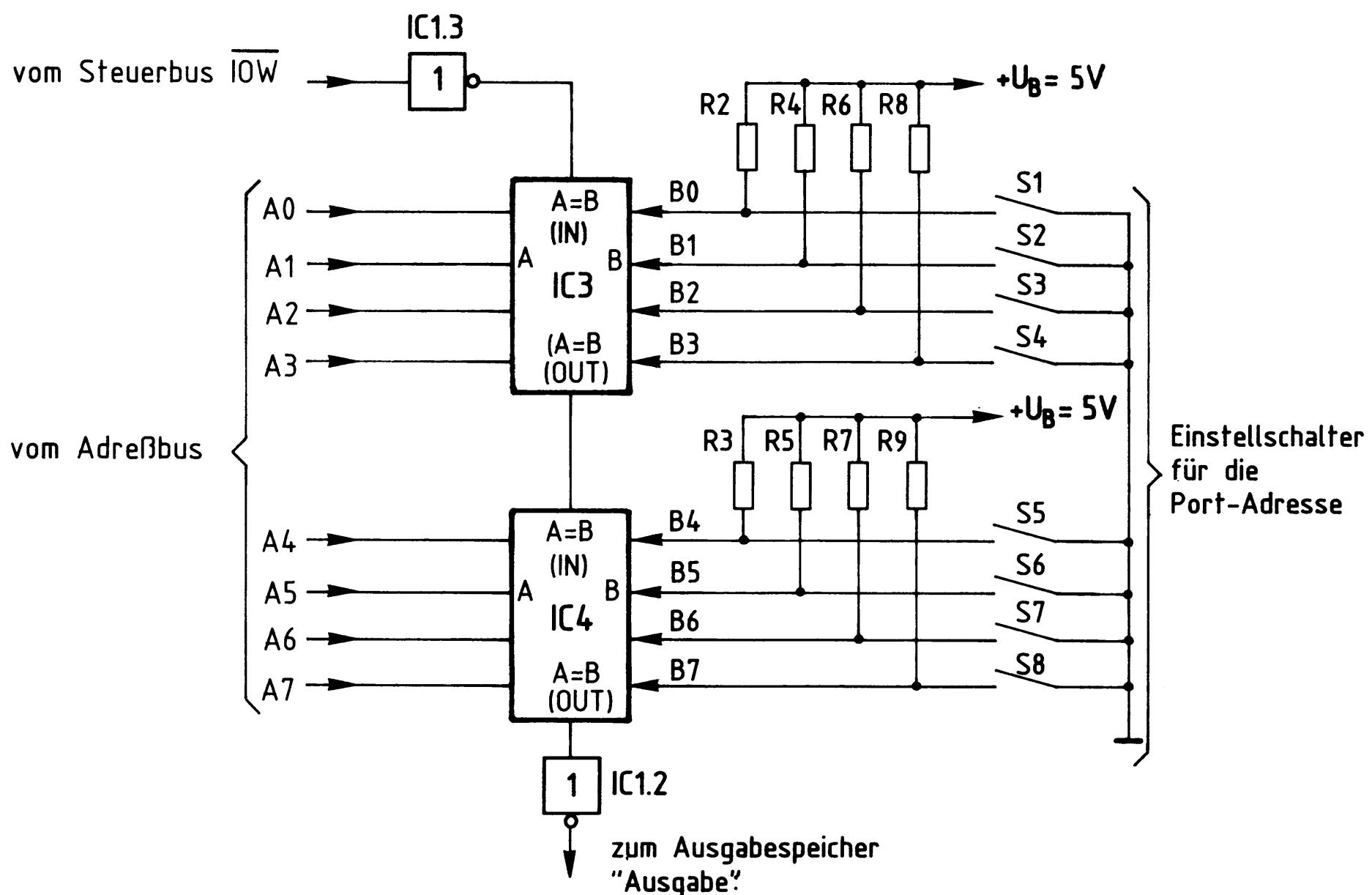


Bild 4: Stromlaufplan Adreßvergleicher

Der jeweilige Ausgang der beiden hintereinandergeschalteten 4-Bit-Vergleicher ( $A = B$  OUT) führt nur dann H-Pegel, wenn die folgenden beiden Bedingungen erfüllt sind:

- Der Eingang "A = B IN" muß H-Pegel führen
- die logischen Signale der Eingägne A und B müssen paarweise gleich sein, also  $A_0 = B_0, A_1 = B_1$  usw..

Zum Schreiben von Daten in eine Ausgabebaugruppe steuert der Mikroprozessor das Signal  $\overline{IOW}$  auf L-Pegel und schaltet außerdem die Adresse der gewünschten Ausgabebaugruppe auf die Adreßleitungen A0 bis A7.

Das L-Signal von  $\overline{IOW}$  wird vom Inverter IC1.3 invertiert, so daß der Eingang "A = B IN" von IC3 H-Pegel erhält. Wenn nun die Pegel der vier Adressenpaare A0, B0 bis A3, B3 übereinstimmen, sind beide o.g. Bedingungen erfüllt, und IC3 gibt an seinem Ausgang "A = B OUT" ein H-Signal ab. Hiermit wird der zweite 4-Bit-Vergleicher IC4 an seinem Eingang "A = B IN" angesteuert. Sind nun auch

## 8-Bit-Parallel-Ausgabe

die Pegel der vier Adressenpaare A4, B4 bis A7, B7 gleich, erscheint am Ausgang "A = B OUT" von IC4 ebenfalls ein H-Signal. Es wird von IC1.2 invertiert und löst mit seinem L-Pegel die Übernahme eines Datenwortes in den Ausgabespeicher aus.

Die Widerstände R2 bis R9 (Bild 4) erzeugen bei offenen Schaltern S1 bis S8 an den Eingängen B0 bis B7 H-Pegel. Je nach Schalterstellung kann mit den Schaltern eine Port-Adresse zwischen 00000000 (Binär) und 11111111 (Binär) eingestellt werden, die dann mit der Adresse auf den Leitungen A0 bis A7 verglichen wird. Es können also damit  $2^8 = 256$  verschiedene Ausgabebaugruppen eingesetzt werden.

In hexadezimaler Schreibweise liegen die Port-Adressen zwischen 00 und FF.

## 2.2. Der Ausgabespeicher

Bild 5 zeigt einen Ausschnitt aus der Innenschaltung des Ausgabespeichers und die zugehörige Funktionstabelle.

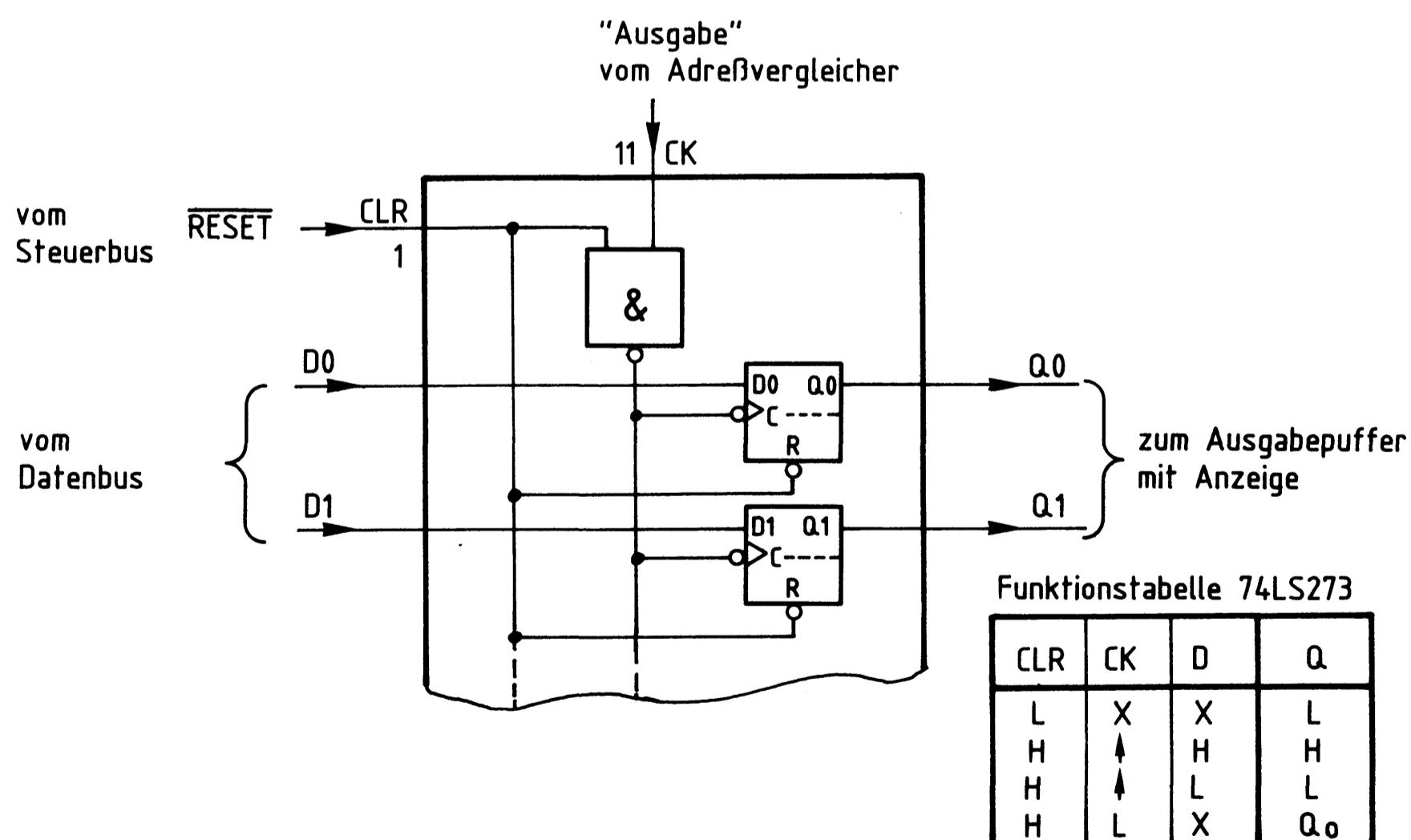


Bild 5: Ausgabespeicher 74LS273

## 8-Bit-Parallel-Ausgabe

Der Speicherbaustein 74LS273 enthält acht D-Flipflops. Die Vorbereitungseingänge dieser D-Flipflops D0 bis D7 sind direkt mit den entsprechenden Datenbusleitungen verbunden. Signale, die an diesen Eingängen anliegen, werden von den Flipflops nur dann übernommen und zu den Q-Ausgängen geleitet, wenn:

- der Löscheingang CLR (clear = Löschen) auf H-Pegel liegt und
- das Signal am Takteingang CK (clock = Takt) von L- auf H-Pegel springt.

Der L-H-Sprung an CK kommt zustande, wenn der Adreßvergleicher das Signal "Ausgabe" abgibt, d.h., wenn die Baugruppe adressiert ist und  $\overline{IOW}$  L-Pegel führt.

Der Löscheingang CLR liegt während des Normalbetriebs des Mikrocomputer-Systems auf H-Pegel. Hier erscheint nur dann ein L-Impuls, wenn das MC-System eingeschaltet wird oder wenn der Benutzer des Systems durch Betätigen der "RESET-Taste" (reset = zurücksetzen) auf der CPU-Baugruppe den Mikroprozessor veranlaßt, sein Programm neu zu starten. Ohne Rücksicht auf die Pegel an den Eingängen D und CK werden dadurch die Q-Ausgänge aller D-Flipflops auf L-Pegel gebracht. Hierdurch wird verhindert, daß Geräte und Anlagenteile z.B. beim Einschalten des MC-Systems undefinierte Betriebszustände annehmen.

### 2.3. Der Ausgabepuffer mit Anzeige

Bild 6 zeigt diesen Schaltungsteil für eine Datenleitung. Insgesamt ist diese Schaltung achtmal auf der Baugruppe vorhanden.

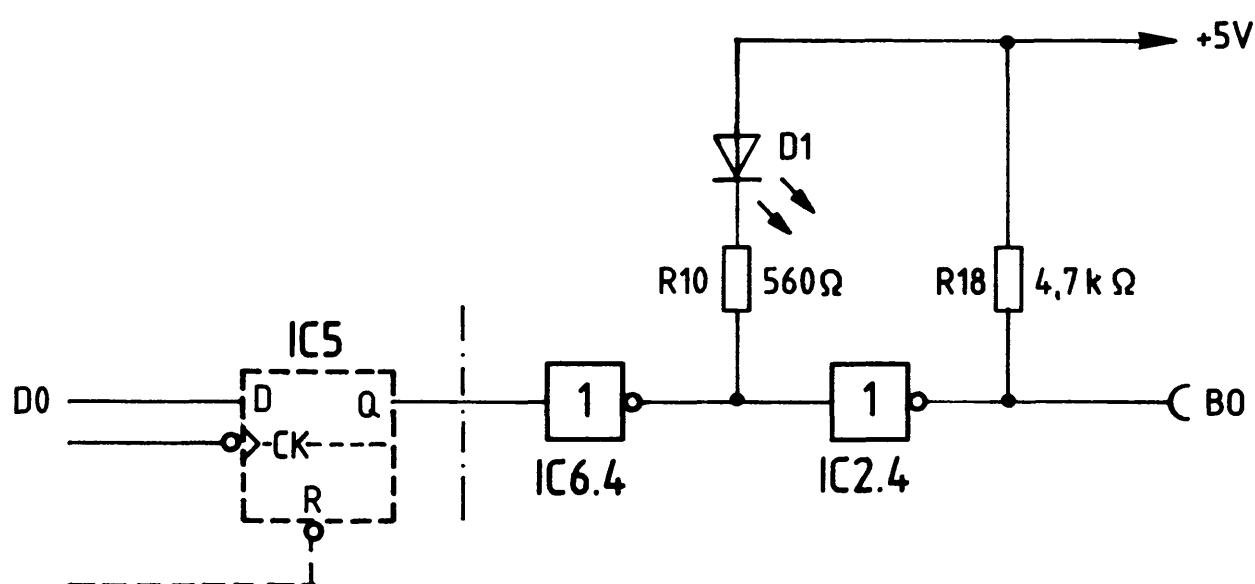


Bild 6: Ausgabepuffer mit Anzeige

## 8-Bit-Parallel-Ausgabe

Ein H-Pegel am Ausgang des D-Flipflops (Bild 6) bewirkt einen L-Pegel am Ausgang des Anzeigetreibers IC6.4 und H-Pegel am Ausgang des Inverters IC2.4 und damit an der Ausgangsbuchse B0.

Die LED D1 leuchtet und zeigt diesen H-Pegel an der Ausgangsbuchse an.

Der Inverter IC2.4 ist ein Treiber mit offenem Kollektor und folgenden Grenzdaten:

$$U_{CE} = 30 \text{ V}, \quad I_C = 40 \text{ mA}$$

Der Widerstand R18 dient hier als interner Lastwiderstand für den Treiber.

Beim Anschluß externer Lastwiderstände an die Ausgangsbuchsen muß darauf geachtet werden, daß ihre Widerstandswerte einen Mindestohmwert nicht unterschreiten.

## 2.3.1. Anschluß ohm'scher Lastwiderstände, Versorgung mit 5 V (siehe Bild 7)

Der kleinste Widerstandswert errechnet sich zu:

$$R_{L\min} = \frac{5V}{39mA} = 128\Omega$$

2.3.2. Anschluß ohm'scher Lastwiderstände, Versorgung mit  $U > 5$  V (siehe Bild 7)

Bei Versorgungsspannungen  $U_{\text{Vers.}}$ , die größer als 5 V sind, müssen die entsprechenden 4K7-Kollektorwiderstände auf der Baugruppe einseitig ausgelötet werden.

Der kleinste Lastwiderstand errechnet sich dann aus:

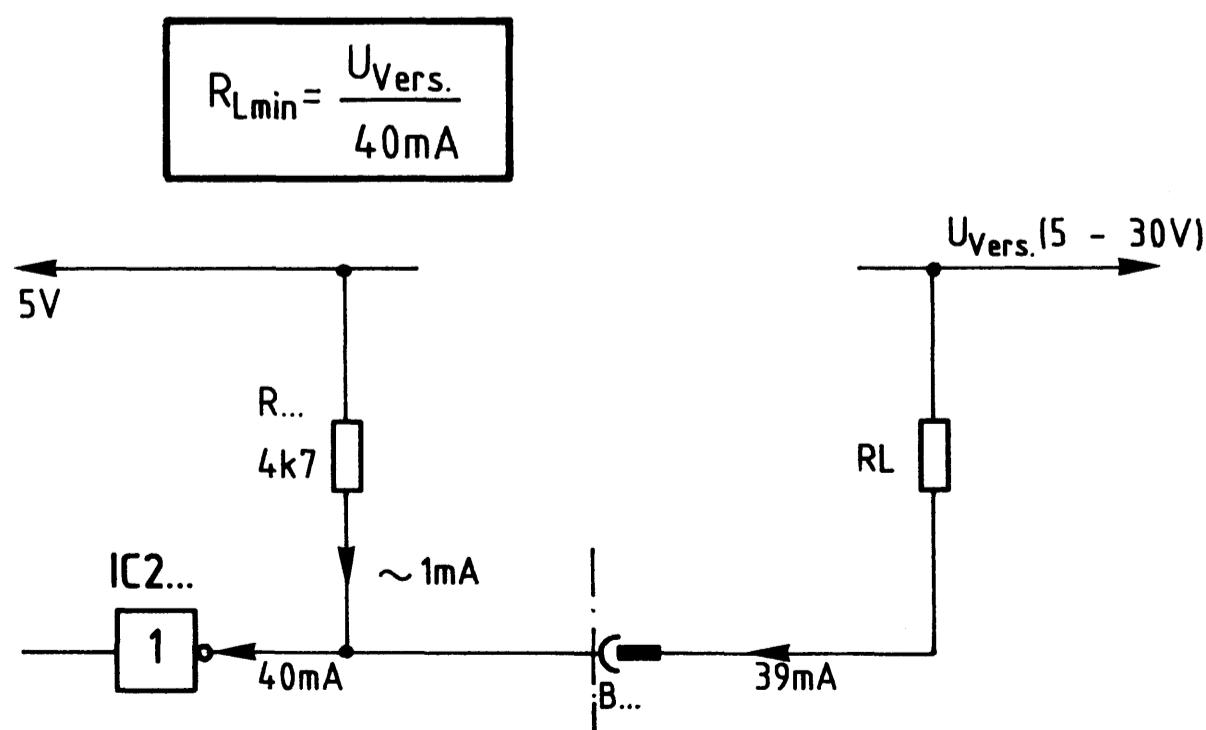


Bild 7: Anschluß von RL, Versorgung mit 5V.

## 8-Bit-Parallel-Ausgabe

## 2.3.3. Anschluß induktiver Lasten

Beim Anschluß von Relais und Spulen ist parallel zur Induktivität eine Freilaufdiode zu schalten (siehe Bild 8)

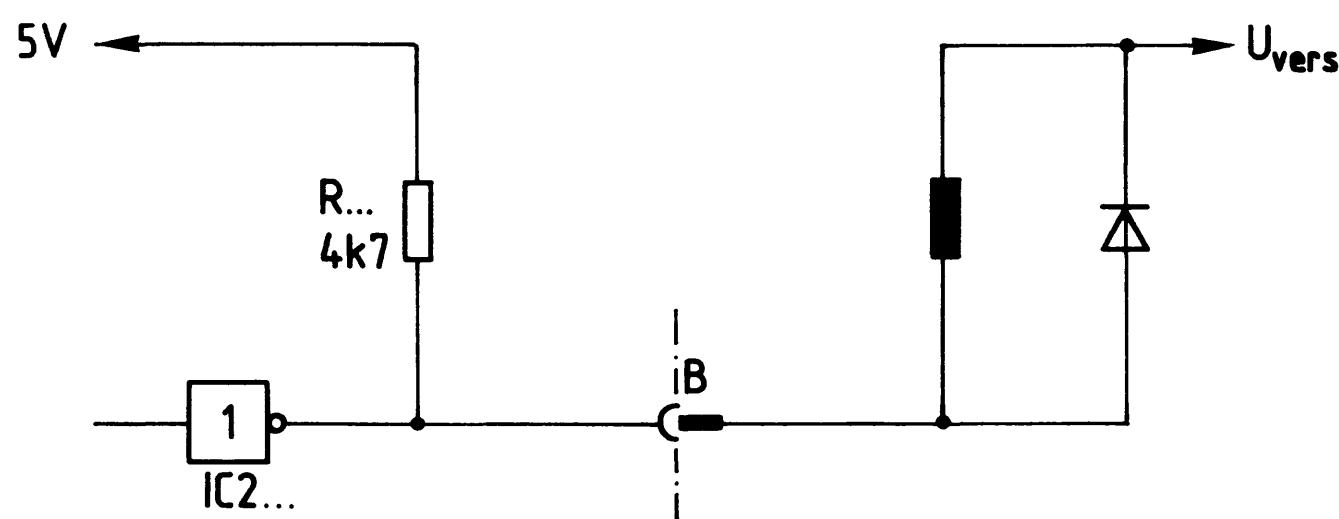
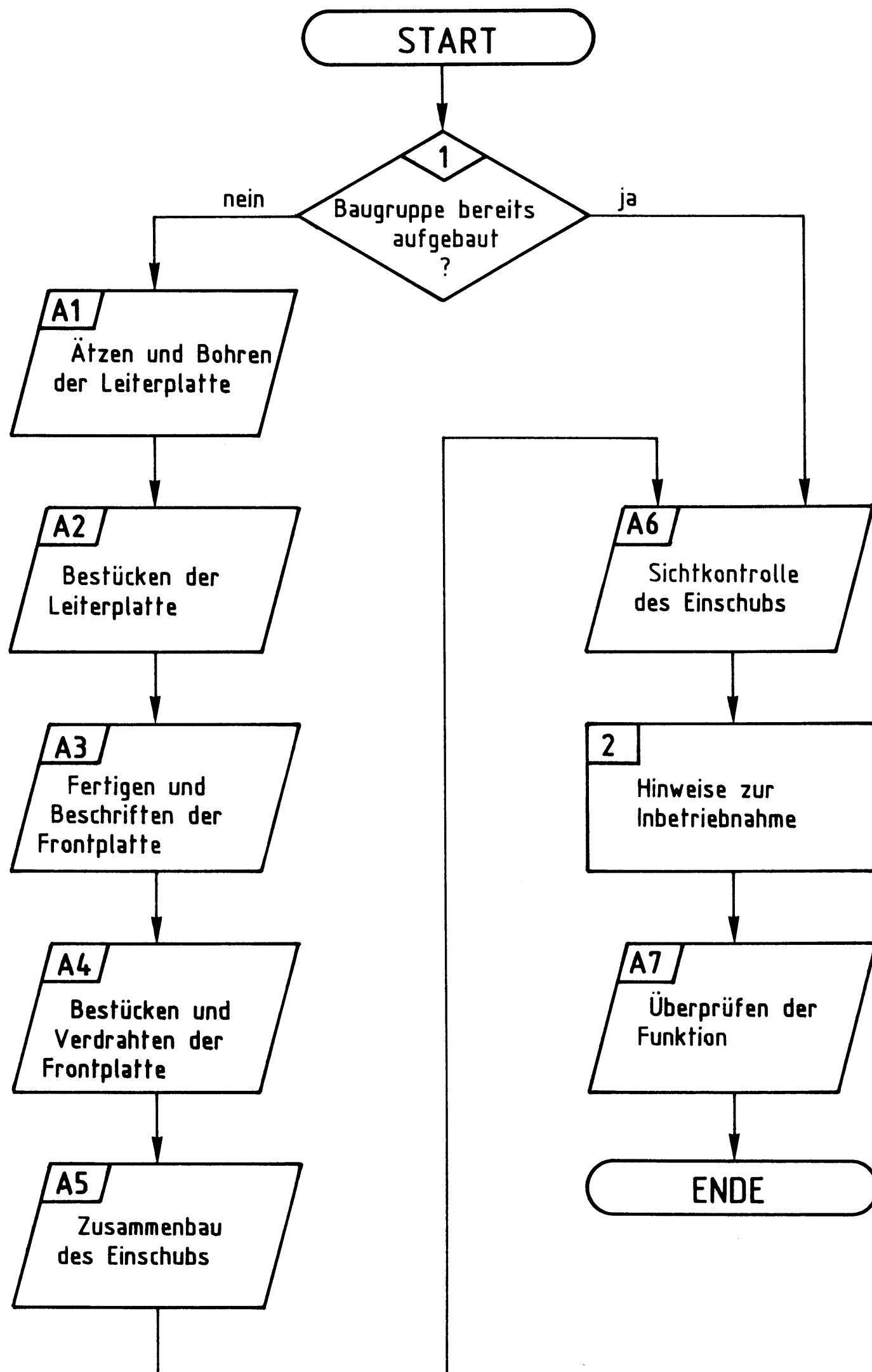


Bild 8: Anschluß induktiver Verbraucher

## Flußdiagramm für den Arbeitsablauf



## 8-Bit-Parallel-Ausgabe

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 um) u. mit Fotolack be- schichtet
je 1	Filmvorlage BFZ/MFA 4.1. L u. 4.1. B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C 10 Alu, 2 mm dick, Breite: 50,5 mm	z.B. Intermas Nr. 409-017670
1	Griff kompl. mit Abdeckung T03	z.B. Intermas Nr. 409-017927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024830
1	Messerleiste 64pol., DIN 41612	z.B. Erni STV-P-364a/c Best.-Nr.: 9722.333.401
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM 2,5x10/5 DIN 84	
5	Federscheibe A 2,7 DIN 137	
1	Federring B 2,5 DIN 127	
4	Sechskantmutter M 2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026748
8	Steckbuchse, Vollkunststoff mit Löt- Steckanschluß 6,3x0,8 mm, Einbau- Ø 8 mm, gelb	z.B. Typ Ebi 41 F
8	LED, Ø 5 mm, rot	
8	Befestigungshülse für LED, sw	Einbau-Ø 6 mm
8	Befestigungsring für LED, sw	
1	Miniatur-Schiebeschalter 8polig, DIL	als Codierschalter
8	Widerstand 560Ω	alle Widerstände 0,25 W / ± 5 % Tol.
17	Widerstand 4,7 kΩ	
2	Tantal-Elko 4,7 uF/35 V	Tropfenform
2	IC 74 LS 04, Sechs Inverter	
2	IC 74 LS 06, Sechs Inverter o.K.	
2	IC 74 LS 85, 4-Bit-Vergleicher	
1	IC 74 LS 273, 8-Bit-D-Register	
1	IC-Fassung 20polig, DIL	siehe Anmerkung
3	IC-Fassung 16polig, DIL	siehe Anmerkung
4	IC-Fassung 14polig, DIL	siehe Anmerkung

## 8-Bit-Parallel-Ausgabe

Stckz.	Benennung/Daten	Bemerkung
n.B.	Lötdraht	
n.B.	Lötłack	
n.B.	Schaltlitze 0,25 mm <sup>2</sup>	braun, gelb, rot
n.B.	Schaltdraht Ø 0,5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften der Frontplatte
n.B.	Klarlackspray	

## Anmerkung:

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden.

Ist die Leiterplatte durchkontakteert, können Sie gewöhnliche IC-Fassungen verwenden. Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbare sind. Hierzu eignen sich sehr gut die sogen. "Carrier-IC-Fassungen, die aus zusammengesetzten Einzelkontakten bestehen. Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 330 mm.

Zur Inbetriebnahme der Baugruppe "8-Bit-Parallel-Ausgabe" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	zusammengebaut und geprüft nach FPÜ BFZ/MFA 1.2., (Arbeitsblatt A7)
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Bus-Signalgeber BFZ/MFA 5.1.	komplett aufgebaut und geprüft
1	Bus-Signalanzeige BFZ/MFA 5.2.	komplett aufgebaut und geprüft
1	Adapterkarte 64polig BFZ/MFA 5.3.	

8-Bit-Parallel-Ausgabe

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "8-Bit-Parallel-Ausgabe" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen.

1

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen

→ A1

Überprüfen des fertigen Einschubs und Inbetriebnahme

→ A6

In den folgenden Arbeitsschritten wird die Baugruppe "8-Bit-Parallel-Ausgabe" in Betrieb genommen und ihre Funktion geprüft.

2

Dazu benötigen Sie:

- 1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Bus-Signalgeber (BFZ/MFA 5.1.)
- 1 Bus-Signalanzeige (BFZ/MFA 5.2.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)

Alle aufgeführten Teile komplett aufgebaut und geprüft.

Darüber hinaus sollten Sie den Stromlaufplan und den Bestückungsplan der Übung "8-Bit-Parallel-Ausgabe" bereithalten.

Alle zur Inbetriebnahme der Baugruppe vorgegebenen Arbeitsblätter enthalten:

- Angaben über den Sinn der jeweiligen Messung
- Angaben über einzustellende Bedingungen (z.B. Schalterstellungen)
- Aufgabenstellungen, ggf. mit Hinweisen zu möglichen Fehlern.

Wenn Sie bei der Lösung der Aufgaben Schwierigkeiten haben, sollten Sie das entsprechende Kapitel der Funktionsbeschreibung noch einmal durcharbeiten.

→ A6

Name:

## 8-Bit-Parallel-Ausgabe

Datum:

Für die Baugruppe "8-Bit-Parallel-Ausgabe" muß eine zweiseitig kupferkaschierte Leiterplatte angefertigt werden.

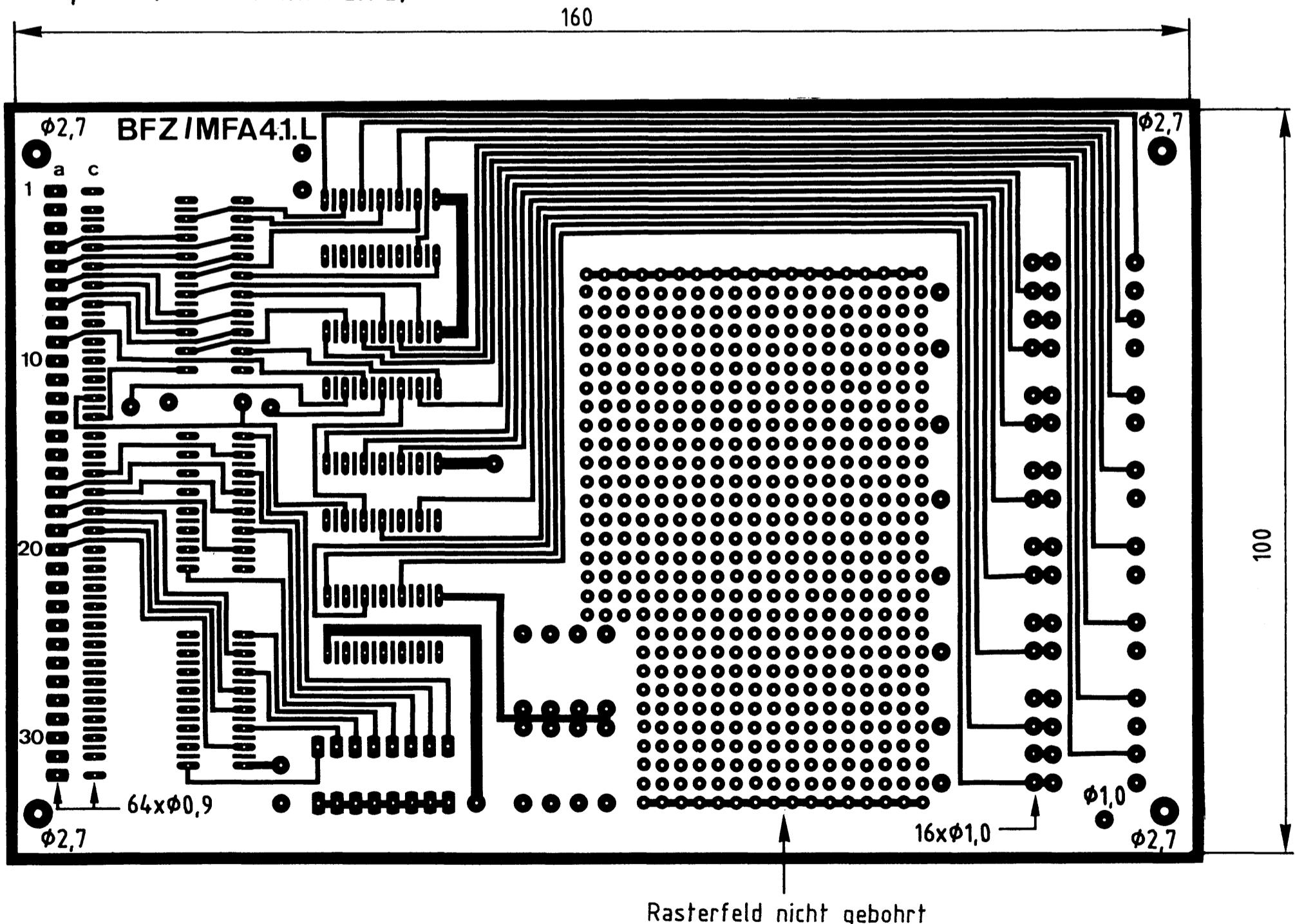
Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlagen BFZ/MFA 4.1.L und 4.1.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. auf Maß (100x160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

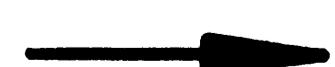
Bohren Sie die Leiterplatte nach folgendem Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

## Bohrplan (Leiterbahnseite)



Alle nicht bemaßten Bohrungen  $\phi 0,8\text{mm}$   
Benötigte Bohrer: 0,8 - 0,9 - 1,0 - 2,7mm

A1.1



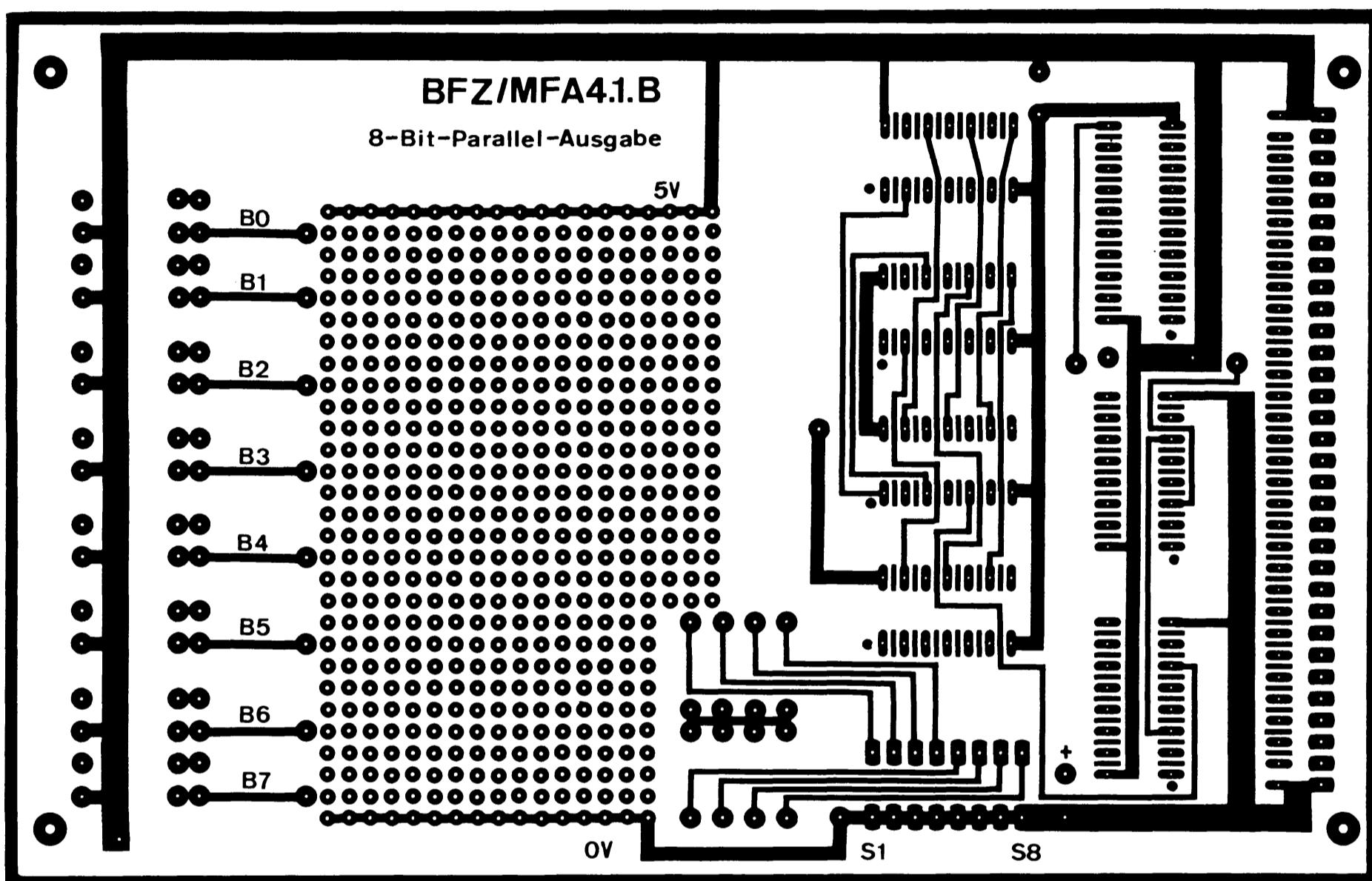
Name:

8-Bit-Parallel-Ausgabe

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite.

A1.2



→ A2

Name:

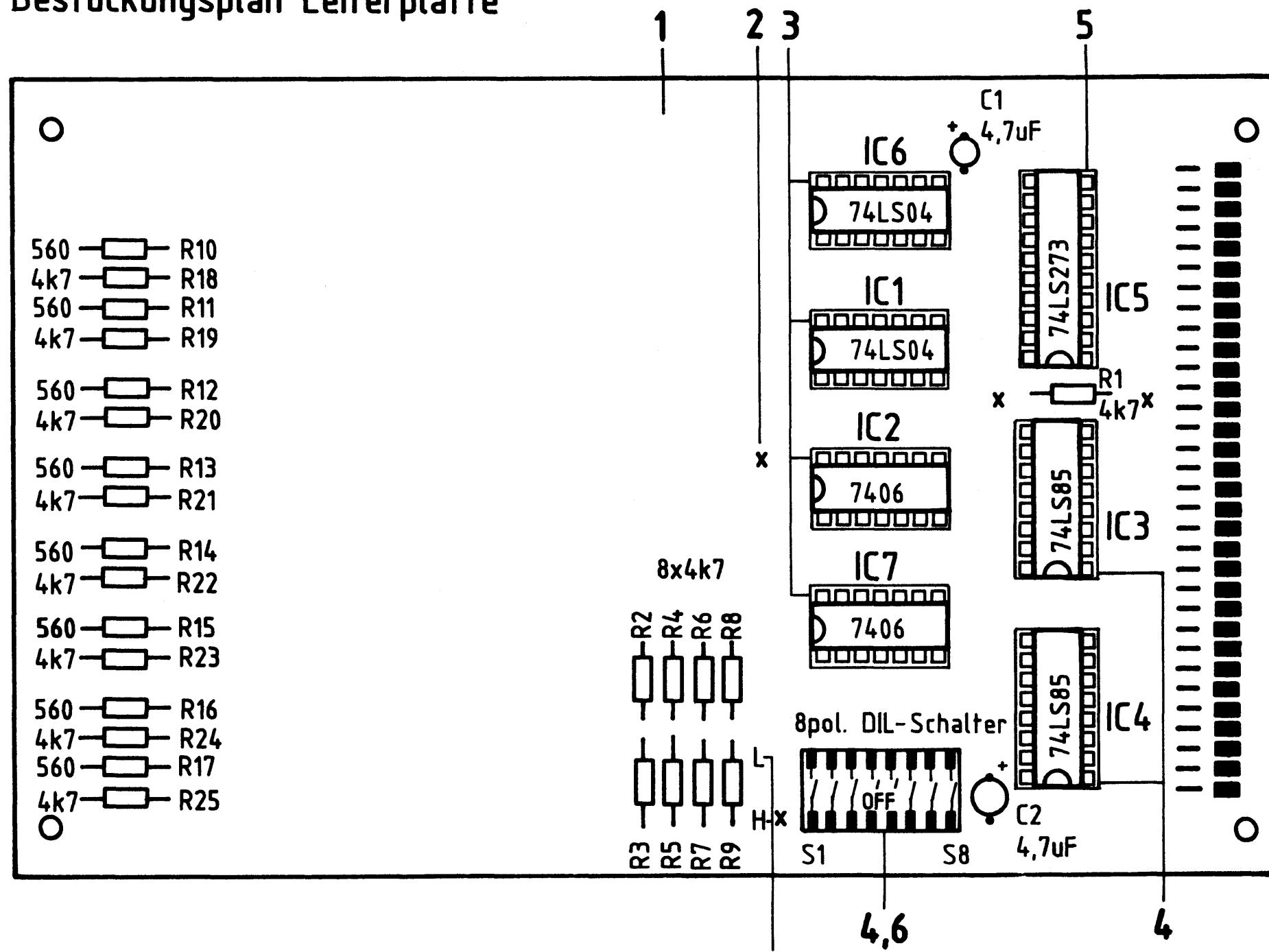
8-Bit-Parallel-Ausgabe

Datum:

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

A2.1

## Bestückungsplan Leiterplatte



Beschriften Sie die Karte mit  
einem wasserfesten Stift

## Stückliste Leiterplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.1.	
2	4	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei nicht galvanisch-durchkontaktierter Leiterplatte
3	4	IC-Fassung 14polig	siehe Anmerkung
4	3	IC-Fassung 16polig	
5	1	IC-Fassung 20polig	
6	1	Miniatur-Schiebeschalter 8pol.	

Name:

8-Bit-Parallel-Ausgabe

Datum:

Bauteilliste Leiterplatte

A2.2

Kennz.	Benennung/Daten	Bemerkung
R1 ... R9	Widerstand 4,7 kΩ	
R10 ... R17	Widerstand 560Ω	
R18 ... R25	Widerstand 4,7 kΩ	
C1, C2	Tantal-E1ko 4,7 uF/25 V	Tropfenform
IC 1, IC 6	Sechs Inverter 74 LS 04	
IC 3, IC 4	4-Bit-Vergleicher 74 LS 85	
IC 5	8-Bit-D-Register 74 LS 273	
IC 2, IC 7	Sechs Inverter 7406	offener Kollektor

Anmerkung:

Alle IC's werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontakteert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbare sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakte bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

→ A3

Name: \_\_\_\_\_

8-Bit-Parallel-Ausgabe

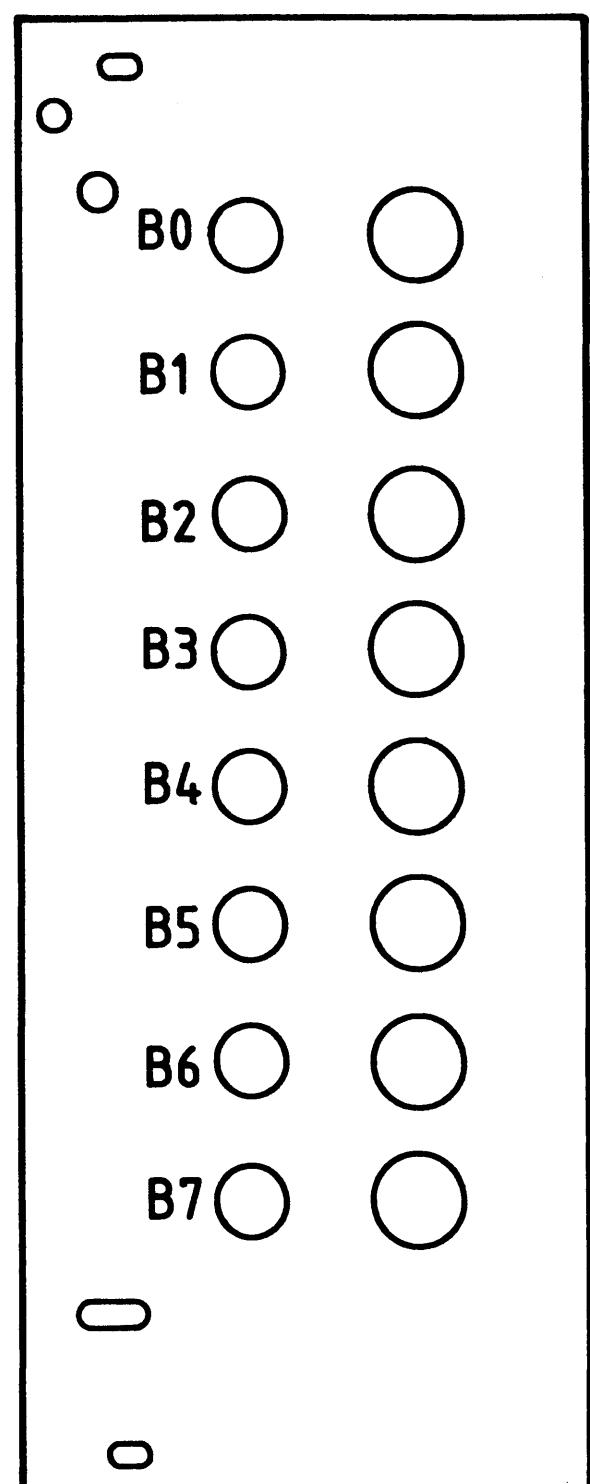
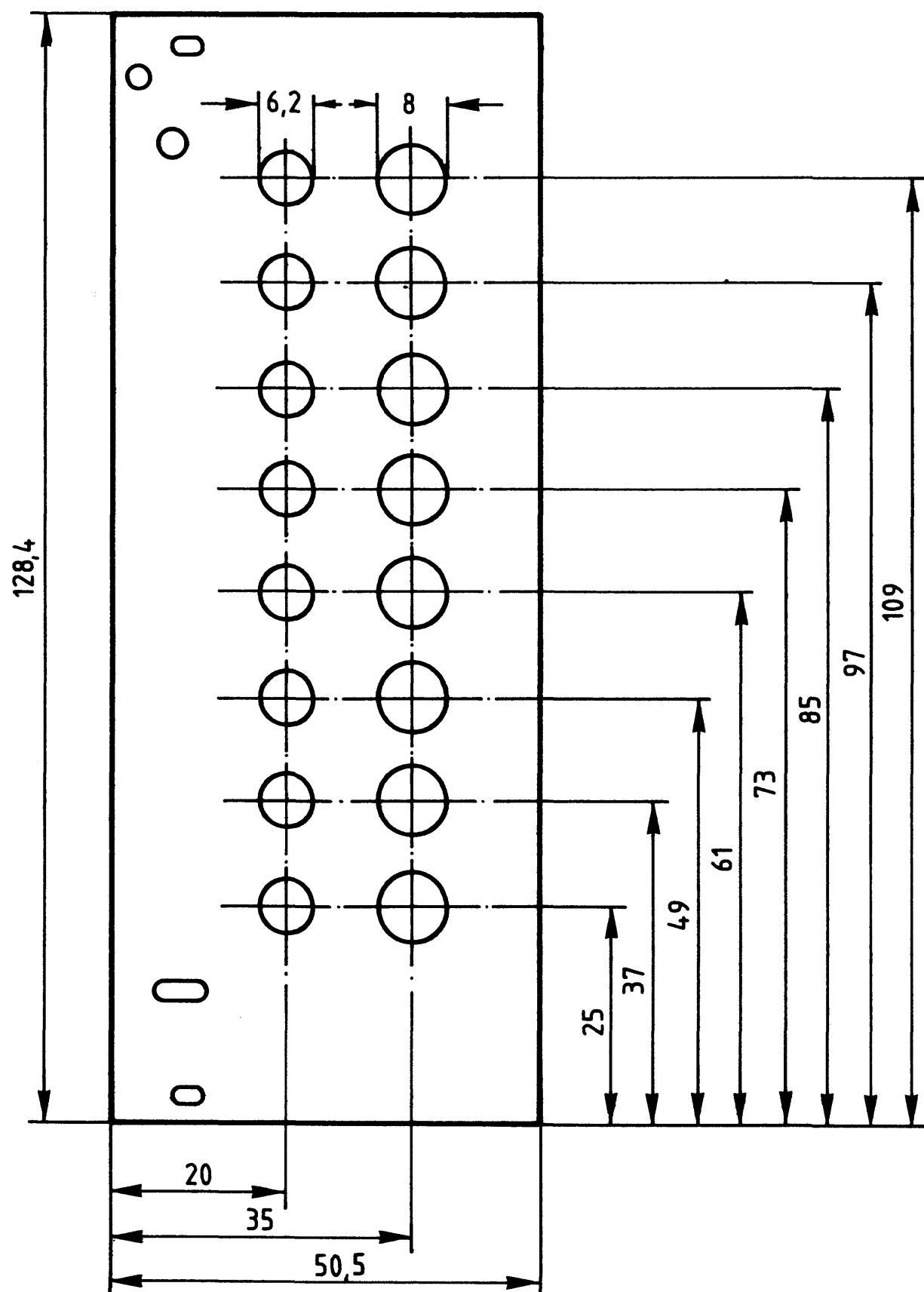
Datum: \_\_\_\_\_

Stellen Sie die Frontplatte nach folgenden Zeichnungen her. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit einem Tuscheschreiber oder Abreibebuchstaben erfolgen. Nach dem Beschriften sollten Sie die Frontplatte mit Plastik-Spray besprühen.

A3

## Bohrplan Frontplatte

## Beschriftungsvorschlag



Schriftgröße 3,5mm

Material: Frontplatte L-C10  
Alu 2mm

→ A4

Name:

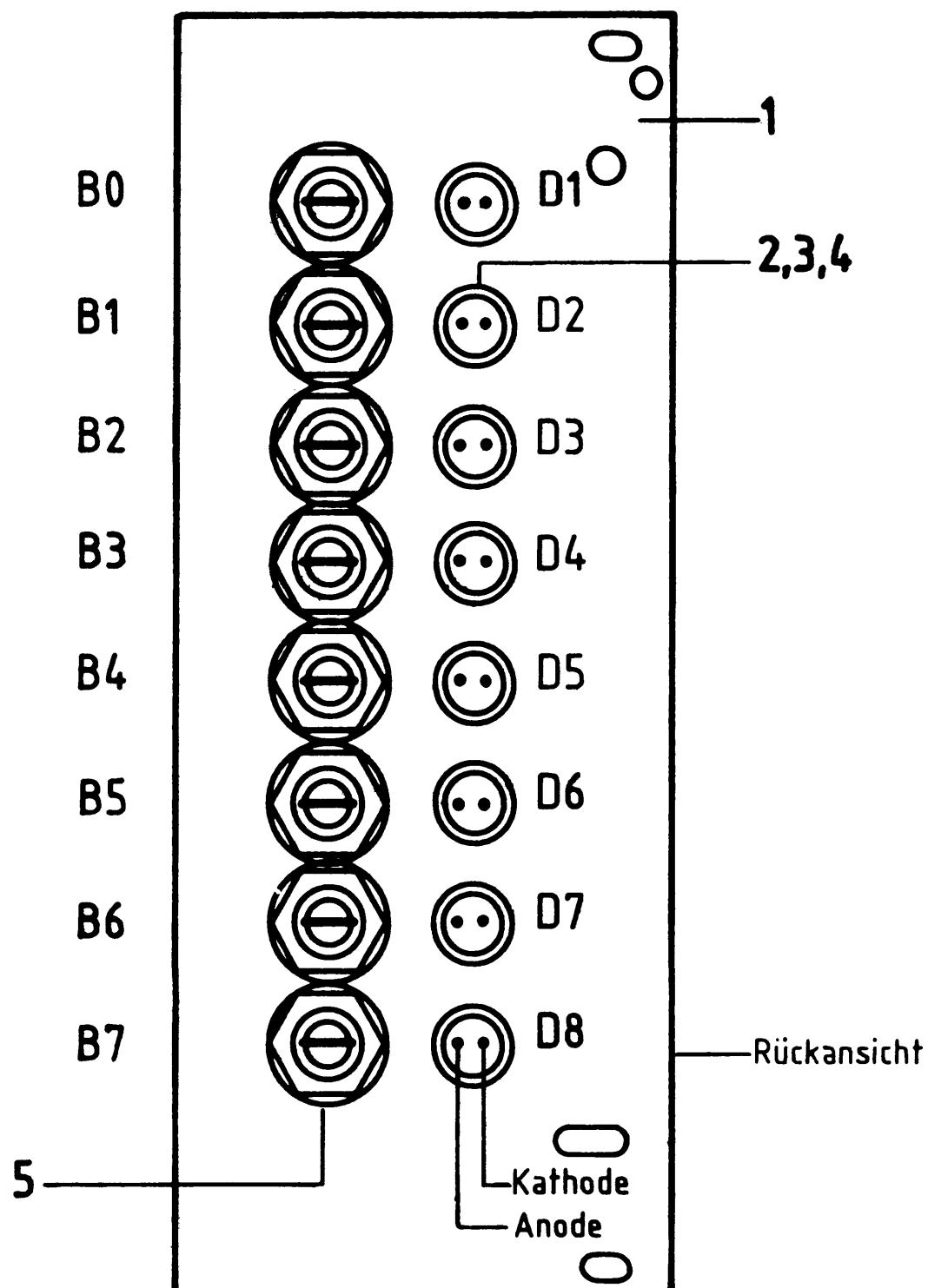
8-Bit-Parallel-Ausgabe

Datum:

Bestücken Sie die Frontplatte nach Bestückungsplan und Stückliste.

A4.1

## Bestückungsplan Frontplatte



## Stückliste Frontplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2,3,4	8	LED 5 mm, rt, mit Befestigungs- hülse und Befestigungsring	D1 ... D8
5	8	Steckbuchse 4 mm, gelb	B0 ... B7



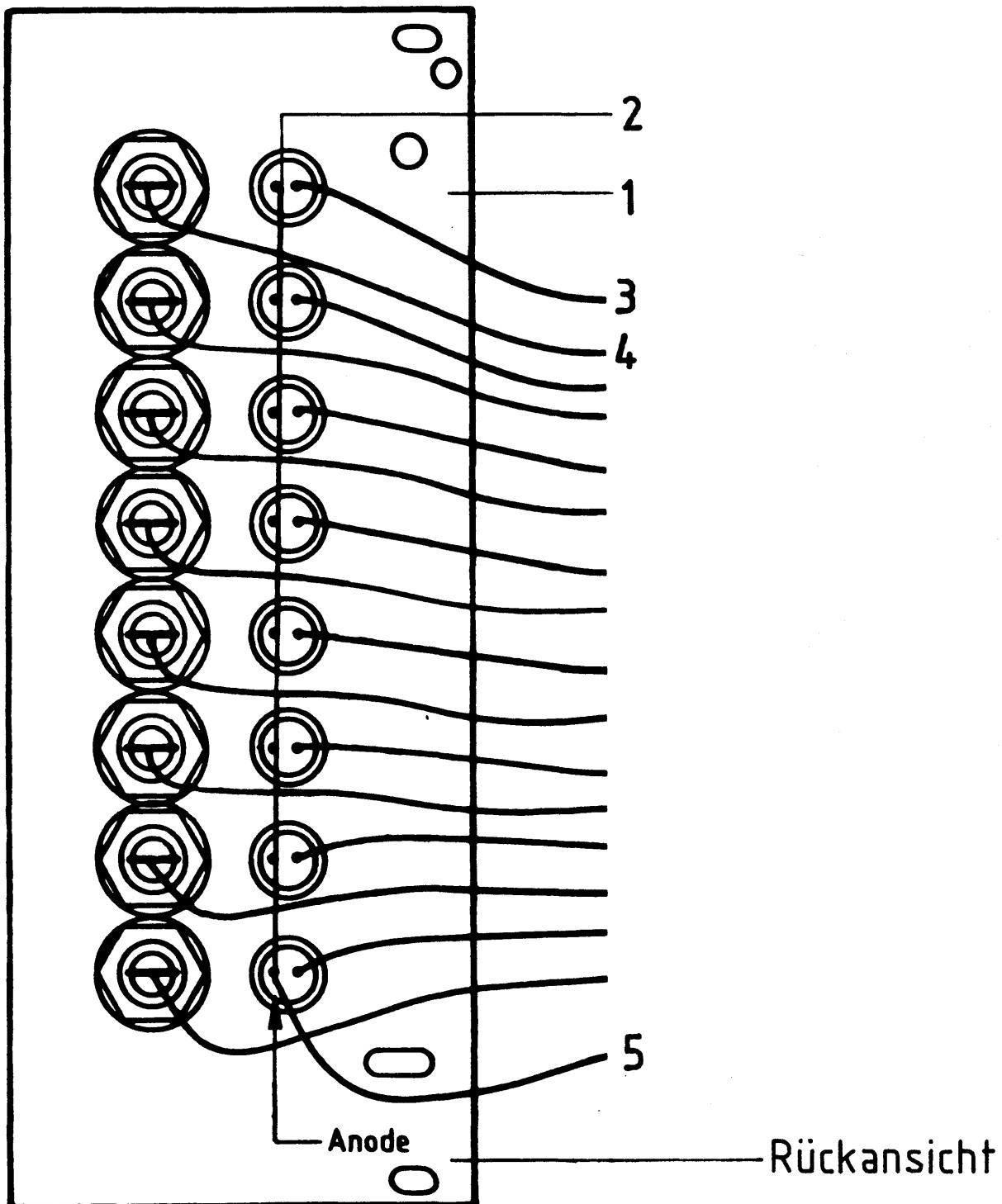
Name:

8-Bit-Parallel-Ausgabe

Datum:

Verdrahten Sie die Frontplatte nach dem Verdrahtungsplan und der Stückliste.

A4.2

**Verdrahtungsplan Frontplatte****Stückliste zum Verdrahtungsplan der Frontplatte**

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte, kompl. bestückt	
2	1	Drahtbrücke Cu-Ag 0,5 mm	Länge angepaßt
3	8	Schaltlitze 0,25 mm <sup>2</sup> , bn, 40 mm lang	freies Ende verzинnt
4	8	Schaltlitze 0,25 mm <sup>2</sup> , ge, 50 mm lang	freies Ende verzинnt
5	1	Schaltlitze 0,25 mm <sup>2</sup> , rt, 40 mm lang	freies Ende verzинnt

→ A5

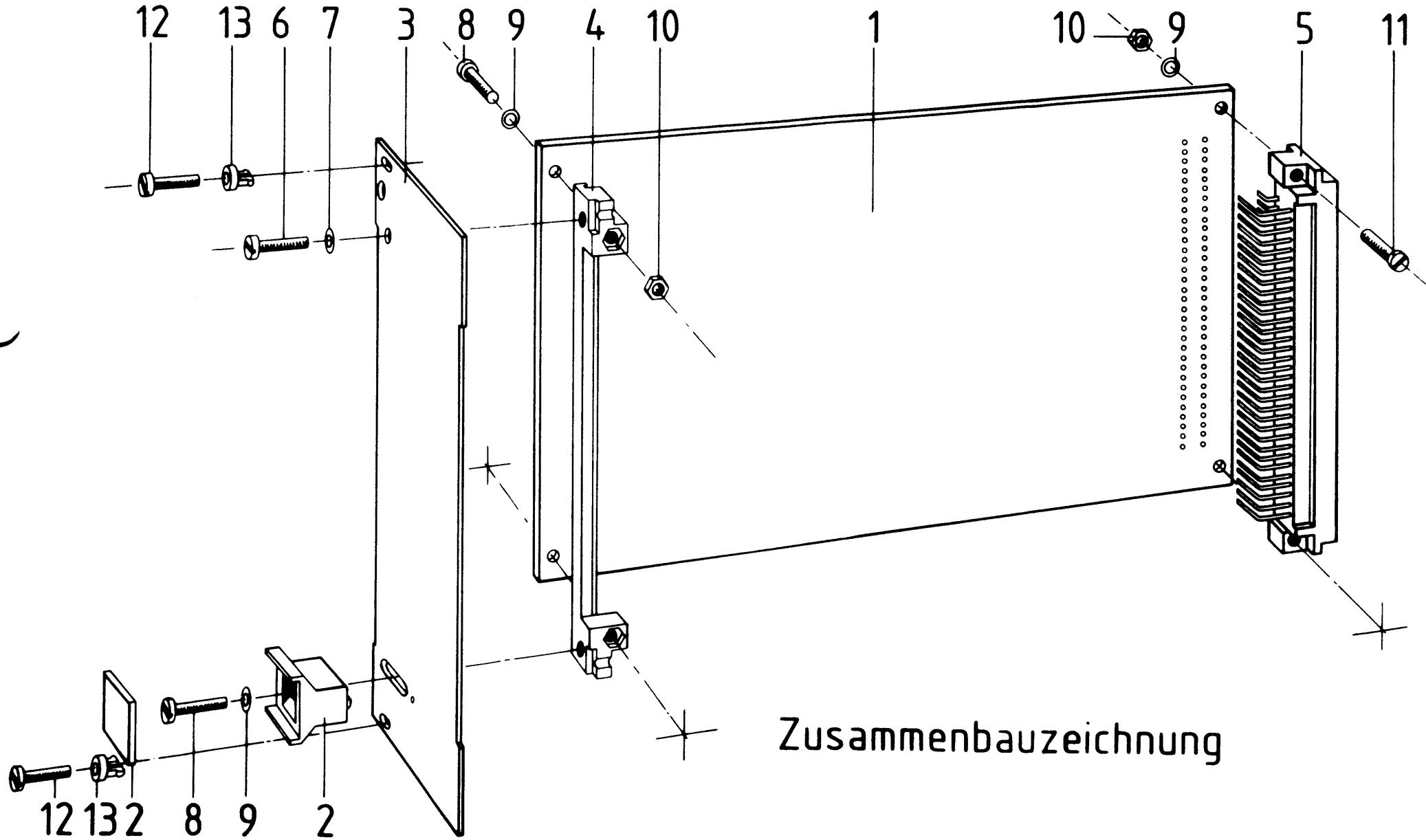
Name:

8-Bit-Parallel-Ausgabe

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.

A5.1



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.1.	kompl. bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt u. verdrahtet
4	1	Verbinder	
5	1	Messerleiste 64polig DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft B M 2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

Name:

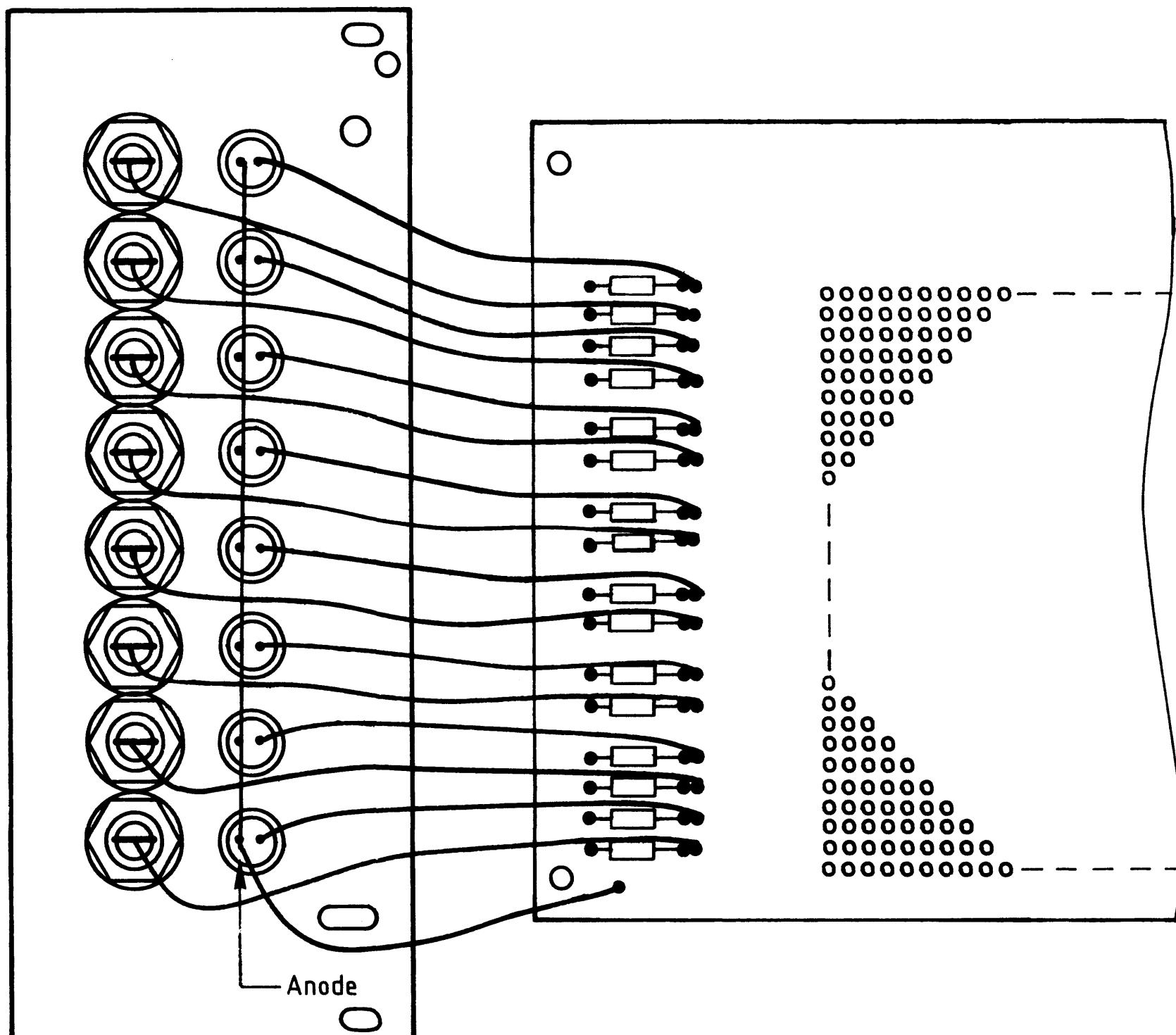
8-Bit-Parallel-Ausgabe

Datum:

Verbinden Sie die Anschlußleitungen der Frontplatte nach folgendem  
Verdrahtungsplan mit der Leiterplatte.

A5.2

Verdrahtungsplan Frontplatte- Leiterplatte



→ A6

Name:

8-Bit-Parallel-Ausgabe

Datum:

**Sichtkontrolle****A6**

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

**Lötstellen**

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?

Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.

Bei galvanisch nicht durchkontakteerten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontakteierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstückchen durchkontakteert sein.

**Bestückung**

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind alle IC's richtig eingesteckt?
- Ist der DIL-Schalter eingesetzt?

**Gesamtaufbau**

Kontrollieren Sie auch die Montage der Bauteile in der Frontplatte sowie die Verdrahtung der Frontplatte und die Verbindungen zwischen Frontplatte und Leiterplatte.

**2 →**

Name:

8-Bit-Parallel-Ausgabe

Datum:

**A7.1**

Prüfen der Betriebsspannung für die IC's.

Baugruppe über Adapter am System-Bus. Betriebsspannung eingeschaltet.

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

	IC1	IC2	IC3	IC4	IC5	IC6	IC7
Typ	74LS04						
U <sub>B</sub> -Pin	14						
0V-Pin	7						
U <sub>B</sub>	5V						



Name:

8-Bit-Parallel-Ausgabe

Datum:

## Prüfen des "Adreßvergleichers"

**A7.2**

Die zu dieser Prüfung benötigten Adresssignale und das Steuersignal  $\overline{IOW}$  liefert der Bus-Signalgeber.

Stellen Sie den DIL-Schalter auf der Baugruppe so ein, daß an den B-Eingängen des Vergleichers die in der Tabelle angegebenen Pegel vorhanden sind. Überlegen Sie sich, welcher Adresse auf den Adreßleitungen A0 ... A7 diese Pegel entsprechen müssen, damit Adressengleichheit besteht.

Welche Pegel müssen an den Ausgängen der beiden 4-Bit-Vergleicher (IC 3, IC 4) und am Steuereingang des Ausgabespeichers (IC 5) anliegen, wenn  $\overline{IOW}$  nicht aktiv bzw. aktiv ist?

Tragen Sie die Pegelwerte in die Tabelle ein und überprüfen Sie Ihre Überlegungen durch entsprechende Messungen.

Schalter	S8	S7	S6	S5	S4	S3	S2	S1
Soll- Pegel	H	L	H	L	H	L	H	L
Adresse (Hex)								
$\overline{IOW}$ H	Pegel IC3.6							
	Pegel IC4.6							
	Pegel IC5.11							
$\overline{IOW}$ L	Pegel IC3.6							
	Pegel IC4.6							
	Pegel IC5.11							



Name:

8-Bit-Parallel-Ausgabe

Datum:

Prüfen des "Ausgabespeichers" und des "Ausgabepuffers mit Anzeige"

**A7.3**

In diesem Prüfschritt wird je ein Datenwort auf den Datenbus geschaltet, bei dem die Datenleitungen D0, D2, D4 usw. bzw. die Datenleitungen D1, D3, D5 usw. H-Pegel führen.

Wenn diese Datenworte bei Adressierung der Ausgabe-Baugruppe in den Ausgabespeicher übernommen werden, müssen die entsprechenden LED's leuchten und ganz bestimmte Pegel an den Ausgangsbuchsen anliegen.

Daten- und Adreßpegel, sowie das Steuersignal  $\overline{IOW}$  liefert der "Bus-Signalgeber". Zur Kontrolle der Bus-Signale sollte die "Bus-Anzeige" benutzt werden.

Stellen Sie zunächst die Portadresse auf CC (Hex.).

Überlegen Sie nun, welche Pegel an den in der Tabelle eingetragenen IC-Stiften vorhanden sein müssen, wenn die aufgeführten Bedingungen vorliegen. Füllen Sie die Tabelle aus und überprüfen Sie Ihre Überlegungen durch entsprechende Experimente.

Pegel an: (IC... Pin... )							
	IC6.4 8	IC6.5 10	IC6.6 12	IC6.1 2	IC2.2 4	IC7.5 10	IC7.4 8
Nach Übernahme von DATA=55							
Nach Übernahme von DATA=AA							

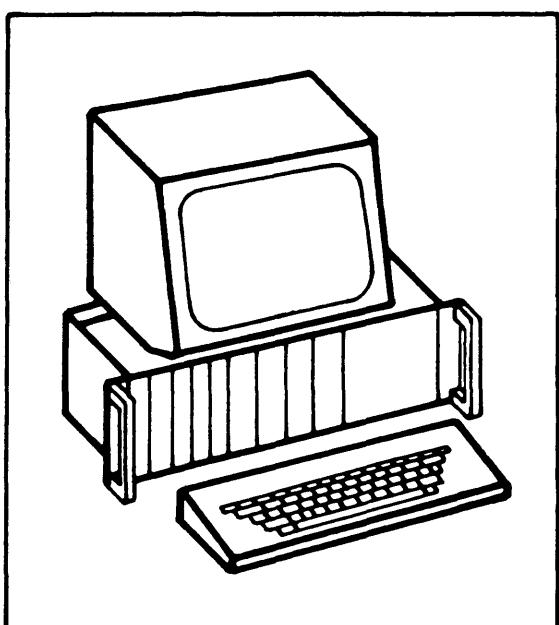
Verstellen Sie das Datenwort, während  $\overline{IOW}$  aktiv ist. Streichen Sie im folgenden Satz den falschen Teil durch!

Wenn sich das Datenwort ändert, während  $\overline{IOW}$  aktiv ist, werden die Ausgangspegel geändert nicht geändert.

Damit ist die Übung beendet.

# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER-TECHNIK



8-Bit-Parallel-Eingabe

BFZ/MFA 4.2.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---

(

)

)

)

## 8-Bit-Parallel-Eingabe

## 1. Einführung

Jeder vollständig aufgebaute Mikrocomputer besitzt neben der Zentraleinheit (CPU) und den verschiedenen Speicherbaugruppen Ein- und Ausgabeeinheiten, über die der Datenfluß zum Prozessor hin und vom Prozessor weg stattfindet. Ein- und Ausgabeeinheiten werden in der Mikrocomputertechnik häufig mit dem englischen Begriff "Port" (Hafen, Öffnung) bezeichnet, sie sind "Nahtstellen" zwischen Geräten und Anlageteilen außerhalb des Mikrocomputers und dem Mikrocomputer-System selbst.

## 2. Blockschaltbild der 8-Bit-Parallel-Eingabe-Baugruppe

Bild 1 zeigt das Blockschaltbild dieser Baugruppe.

Sie besteht aus den Schaltungsteilen "Dateneingabe mit Anzeigeeinheit", "Eingabespeicher" und "Adreßvergleicher".

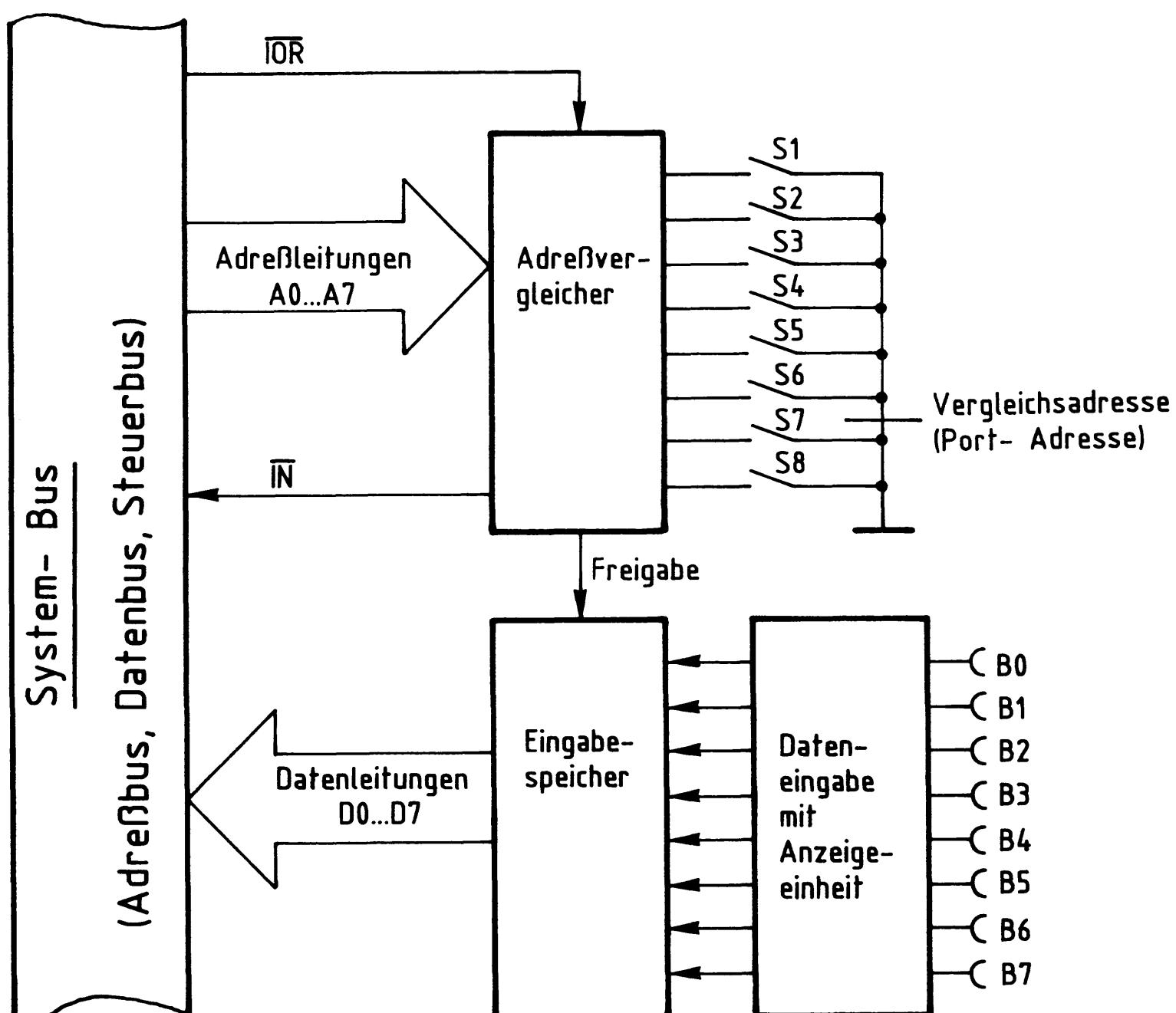


Bild 1: Blockschaltbild der Baugruppe "8-Bit-Parallel-Eingabe"

8-Bit-Parallel-Eingabe

---

Über die Steckbuchsen B<sub>0</sub>...B<sub>7</sub> kann eine Datenquelle an die Eingabebaugruppe angeschlossen werden. Die eingegebene Daten-Bitkombination -das Datenwort- wird im Funktionsblock "Dateneingabe mit Anzeigeeinheit" durch Leuchtdioden angezeigt und an den Eingabespeicher abgegeben. Wenn das Signal "Freigabe" erfolgt, schaltet der Eingabespeicher die acht Datenbits über die Leitungen D<sub>0</sub>...D<sub>7</sub> auf den System-Bus. Das Freigabesignal stammt aus dem Block "Adreßvergleicher", der folgende Aufgabe und Wirkungsweise hat:

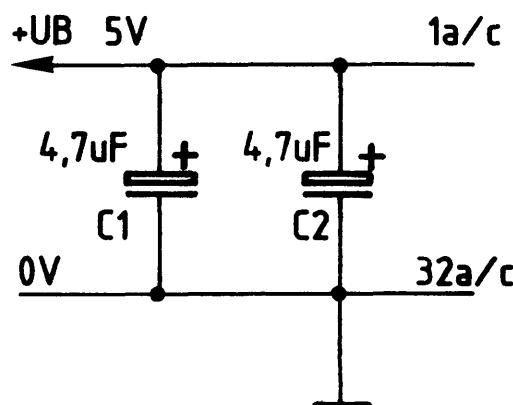
In einem Mikrocomputer sind häufig mehrere Eingabebaugruppen vorhanden, die alle Daten auf den Datenbus geben sollen. Um Kurzschlüsse auf den Datenleitungen zu vermeiden, darf jeweils nur immer eine Datenquelle mit dem System-Bus verbunden sein. Erst wenn deren Daten verarbeitet sind, wird die nächste Baugruppe zur Abgabe ihrer Daten veranlaßt. Zur Steuerung des Datenempfangs verwendet der Mikroprozessor das Signal  $\overline{IOR}$  (In/Out-Read, Eingabe/Ausgabe Lesen) und die acht Adreßleitungen A<sub>0</sub>...A<sub>7</sub>. Aufgabe des Adreßvergleichers ist es nun, mit Hilfe dieser Signale den Eingabespeicher zu steuern. Eine Freigabe des Eingabespeichers erfolgt nur dann, wenn:

- das Signal  $\overline{IOR}$  L-Pegel führt und
- die Bitkombination der Adreßleitungen A<sub>0</sub> bis A<sub>7</sub> mit der durch die Schalter S<sub>1</sub> bis S<sub>8</sub> eingestellten Bitkombination übereinstimmt; man sagt auch, wenn die Baugruppe adressiert ist.

Mit den acht Schaltern lassen sich  $2^8 = 256$  verschiedene Bitkombinationen oder Adressen einstellen. Diese Adressen nennt man auch "Port-Adressen". Beim Einsatz mehrerer Eingabebaugruppen ist beim Einstellen der Port-Adressen (mit S<sub>1</sub>...S<sub>8</sub>) darauf zu achten, daß jeder Baugruppe eine andere Adresse zugeordnet wird. Mit dem Pegel auf der Leitung  $\overline{IN}$  kann man in einem Mikrocomputer-Demonstrationsmodell eine Anzeige ansteuern, die kennzeichnet, daß eine Eingabebaugruppe angesprochen ist.

Bild 2 zeigt den Stromlaufplan der Baugruppe "8-Bit-Parallel-Eingabe", der zu allen folgenden Erläuterungen mit herangezogen werden sollte.

## 8-Bit-Parallel-Eingabe



IC1	IC2,3	IC4	IC5,6,7
74LS05	74LS85	74LS373	74LS04
+UB	14	16	20
0V	7	8	10
			14
			7

offen: H-Signal  
geschl.: L-Signal

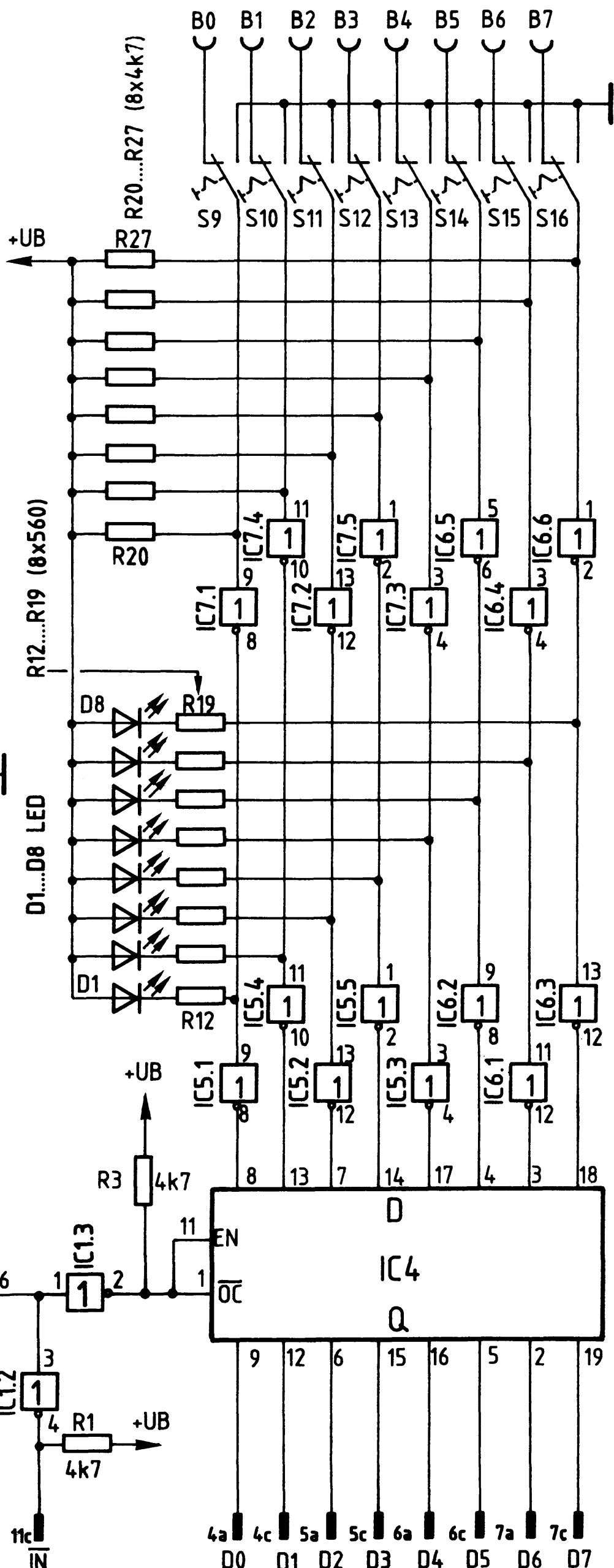
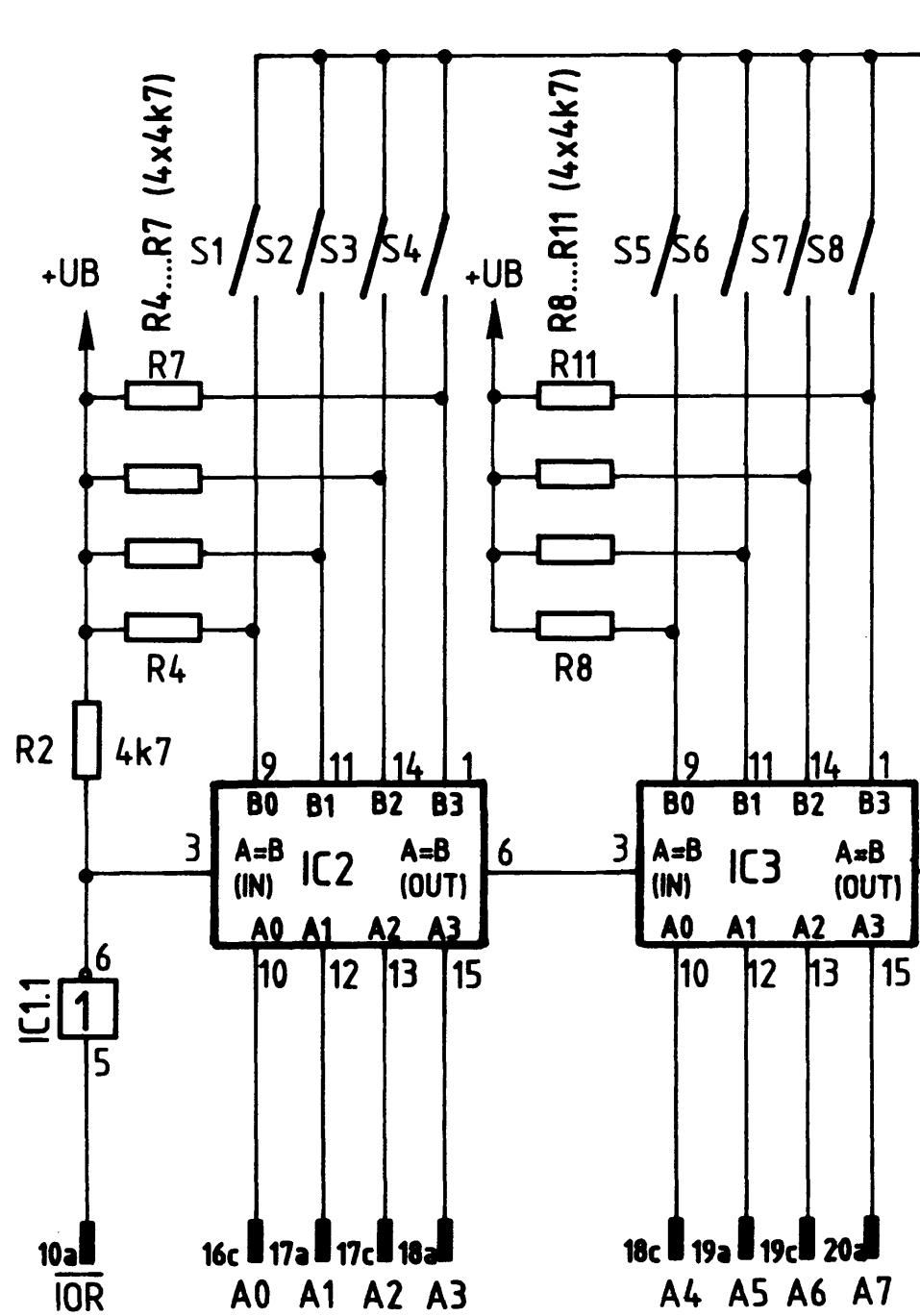


Bild. 2: Stromlaufplan "8 Bit-Parallel-Eingabe"

## 8-Bit-Parallel-Eingabe

## 2.1. Dateneingabe mit Anzeigeeinheit

Bild 3 zeigt den Stromlaufplan der "Dateneingabe mit Anzeigeeinheit", allerdings nur für ein Bit. Diese Schaltung ist insgesamt 8mal vorhanden, dargestellt ist sie lediglich für das niederwertigste Bit  $B_0$ .

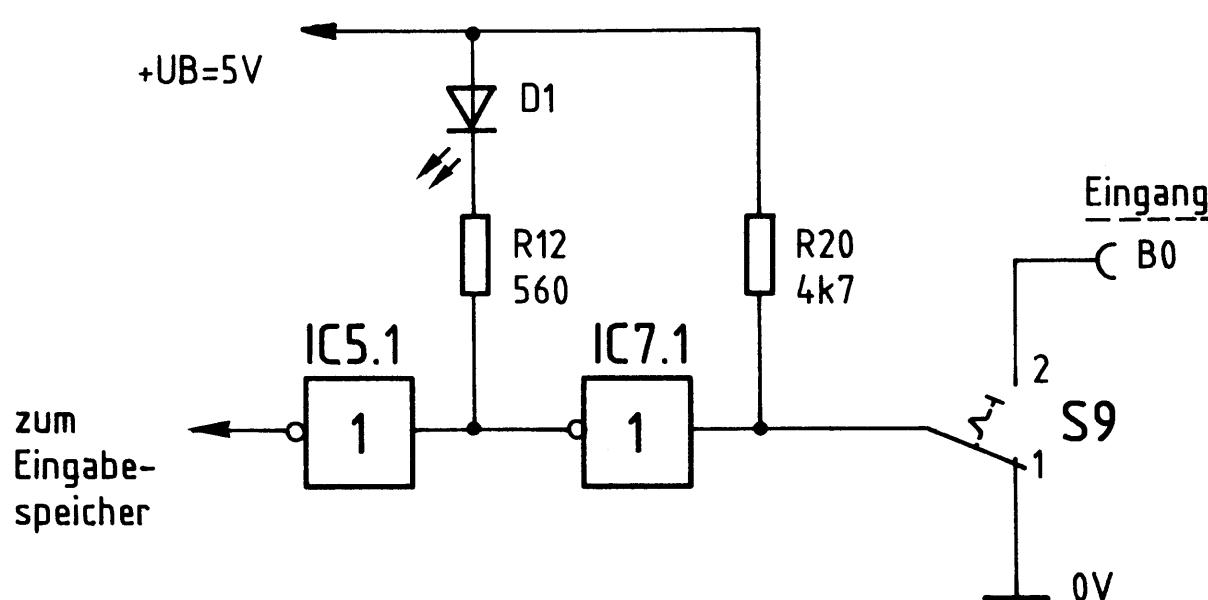


Bild 3: Dateneingabe mit Anzeigeeinheit

In der gezeichneten Schalterstellung von S9 (Bild 3) ist die Eingangsbuchse  $B_0$  abgeschaltet und der Eingang von IC 7.1. liegt auf L-Potential ( $\emptyset$  V). Hierdurch führt der Ausgang dieses Inverters ein H-Signal und die LED D1 leuchtet nicht. IC 5.1 wird mit dem H-Signal angesteuert, invertiert nochmals und gibt ein L-Signal an den Eingabespeicher ab.

Wenn S9 in die Schalterstellung 2 umgeschaltet wird, ist  $B_0$  angeschlossen. Hierbei müssen zwei Betriebsfälle unterschieden werden: Offener Eingang, d.h. kein Anschluß einer externen Datenquelle und Anschluß einer Datenquelle an  $B_0$ .

Bei offener Eingangsbuchse erhält der Eingang von IC 7.1. über R20 H-Pegel.

Hierdurch führt der Ausgang ein L-Signal und D1 leuchtet. IC 5.1 invertiert nochmals und gibt ein H-Signal an den Eingabespeicher ab.

Bei Anschluß einer Datenquelle an  $B_0$  sind folgende Punkte zu beachten:

1. Der Pegel an den Eingangsbuchsen muß zwischen  $\emptyset$  V und +5 V liegen, also TTL-Pegel entsprechen.
2. Die externe Datenquelle muß bei einem L-Signal an  $B_0$  einen Strom aufnehmen bzw. nach Masse durchschalten können, der sich aus dem Eingangsstrom von IC 7.1. und dem Strom durch R20 ergibt. Zusammen beträgt dieser Strom etwa 1,5 ... 2 mA, somit entspricht eine Eingangsbuchse lastmäßig zwei TTL-Gatter-Eingängen.

8-Bit-Parallel-Eingabe

---

3. Viele Datenquellen besitzen einen sogenannten "Tri-state-Ausgang". Bei einem solchen Ausgang gibt es neben den Signalzuständen H und L noch einen dritten Zustand, der oft mit "High-Z" bezeichnet wird. High-Z bedeutet, daß der Ausgang hochohmig geschaltet ist. Das aber entspricht einer "offenen Eingangsbuchse" und wird als H-Pegel bewertet.

4. An die Eingangsbuchsen der Baugruppe können sowohl gewöhnliche, als auch "Open-Collektor-Schaltkreise" angeschlossen werden, da der erforderliche Kollektorschaltwiderstand innerhalb der Eingabekarte vorhanden ist.

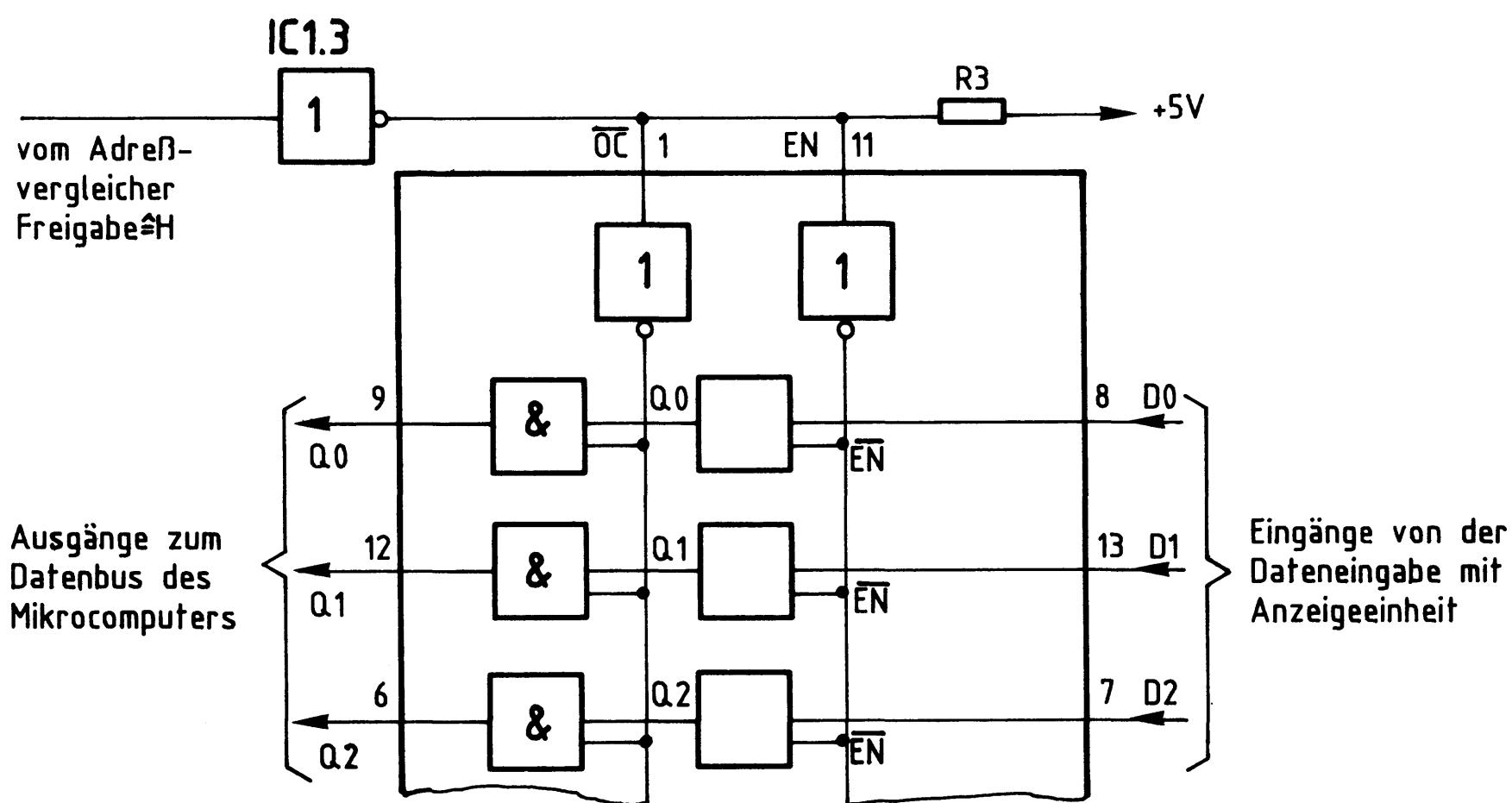
Durch das Hintereinanderschalten der beiden Inverter IC 7.1. und IC 5.1.

(Bild 3) wird das Eingangssignal phasenrichtig an den Eingabespeicher abgegeben. IC 7.1. dient dabei als LED-Treiber, damit der LED-Strom von ca. 8 mA nicht direkt am Eingang geschaltet werden muß. IC 5.1. hebt die Signalamkehr, die durch IC 7.1. erfolgt, wieder auf.

## 2.2. Eingabespeicher

Die mit den Schaltern oder über die Eingangsbuchsen eingegebenen Daten werden in einem Eingabespeicher (Bild 1) gespeichert, bis der Mikrocomputer die Daten abruft. Bild 4 zeigt einen Schaltungsauszug des Eingabespeichers und die dazugehörige Funktionstabelle.

## 8-Bit-Parallel-Eingabe



Funktionstabelle 74LS373

$\overline{OC}$	EN	D	Q
L	H	H	H
L	H	L	L
L	L	X	Q0
H	X	X	Hi Z

X  $\leq$  H oder L

Bild 4: Eingabespeicher und Funktionstabelle 74LS373

Der Schaltkreis 74 LS 373 (Bild 4) enthält acht zustandsgesteuerte D-Flipflops mit getrennten Eingängen  $D_0 \dots D_7$  und getrennten Ausgängen  $Q_0 \dots Q_7$ , aber gemeinsamen Steuereingängen  $\overline{OC}$  und EN. Die Steuereingänge  $\overline{OC}$  und EN besitzen folgende Wirkungsweise:

$\overline{OC}$  ist eine Abkürzung der Worte "Output-Control" und bedeutet "Steueranschluß für die Ausgänge der Flipflops ( $Q_0 \dots Q_7$ )". Wenn  $\overline{OC}$  L-Signal erhält, sind die Ausgänge der D-Flipflops ( $Q_0 \dots Q_7$ ) mit den entsprechenden IC-Anschlüssen ( $Q_0 \dots Q_7$ ) verbunden. Die Daten der Flipflops gelangen dann zum Datenbus des Mikrocomputers. Der Betriebszustand "L-Signal an  $\overline{OC}$ " tritt aber nur dann ein, wenn der Mikroprozessor die Daten der Baugruppe liest; dieser Betriebszustand wird vom Prozessor gesteuert. In allen anderen Fällen erhält der Anschluß  $\overline{OC}$

8-Bit-Parallel-Eingabe

---

ein H-Signal, und die acht Flipflop-Ausgänge sind innerhalb des IC's vom Datenbus getrennt. Sie befinden sich dann im dritten Signalzustand "High-Z", da der Baustein "Tri-State-Ausgänge" besitzt.

EN ist eine Abkürzung des Wortes "enable" und bedeutet "Steueranschluß für die Eingänge der Flipflops". Wörtlich übersetzt heißt enable "ermöglichen". Aus diesen Zusammenhängen kann die Wirkungsweise des Anschlusses EN abgeleitet werden: Bei einem H-Signal an EN werden die Daten der Eingänge D<sub>0</sub>...D<sub>7</sub> von den Flipflops zustandsgesteuert übernommen, während bei L-Signal an EN die Eingänge der Flipflops abgeschaltet sind. Zustandsgesteuert bedeutet, daß der Zustand H oder L an den Eingängen der Flipflops sogleich angenommen bzw. gespeichert wird, ohne daß eine bestimmte Taktflanke eintreffen muß.

In dieser Baugruppe sind die beiden Steueranschlüsse  $\overline{OC}$  und EN miteinander verbunden und werden über IC 1.3 vom Adreßvergleicher angesteuert. Dadurch ergeben sich folgende Betriebszustände:

1. H-Signal an  $\overline{OC}/EN$  (Baugruppe nicht adressiert bzw. gelesen)

Die Eingänge der acht Flipflops sind aktiviert und die Daten von D<sub>0</sub>...D<sub>7</sub> werden übernommen und gespeichert. Wenn sich die Eingangssignale ändern, wird auch der Inhalt der Flipflops verändert. Die Ausgänge Q<sub>0</sub>...Q<sub>7</sub> der Flipflops sind jedoch vom Datenbus getrennt. Der Prozessor erhält keine Daten von der Baugruppe, in ihren D-Flipflops stehen jedoch immer aktuelle Daten zur Verfügung.

2. L-Signal an  $\overline{OC}/EN$  (Baugruppe adressiert und gelesen)

Die Ausgänge der acht Flipflops sind zum Datenbus des Mikroprozessors durchgeschaltet, die Eingänge jedoch abgetrennt. Der Mikroprozessor liest die Daten der Baugruppe und verhindert durch gleichzeitige Eingangsblockade, daß sich die Daten beim Lesen noch ändern können. Durch das Lesen werden die Daten der Flipflops nicht gelöscht.

Bei einem erneuten H-Signal an  $\overline{OC}/EN$  werden von den Flipflops stets die aktuellen Eingangsdaten übernommen und damit die alten Daten überschrieben.

## 8-Bit-Paralle-Eingabe

## 2.3. Adreßvergleicher

Bild 5 zeigt den Stromlaufplan des Adreßvergleichers.

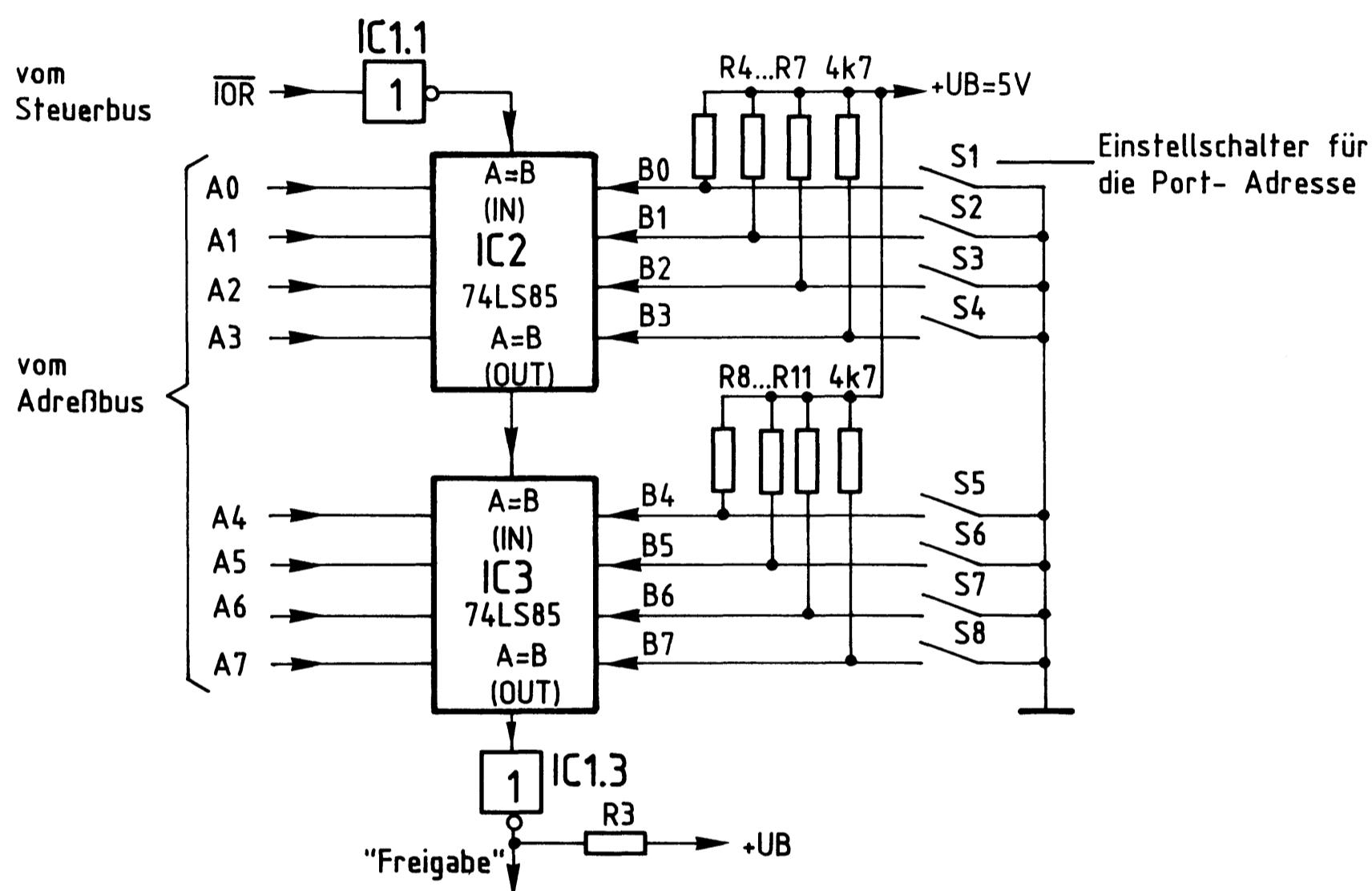


Bild 5: Adreßvergleicher

Der jeweilige Ausgang der beiden hintereinandergeschalteten 4-Bit-Vergleicher ( $A=B$  OUT) führt nur dann H-Pegel, wenn die folgenden beiden Bedingungen erfüllt sind:

- Der Eingang "A=B IN" muß H-Signal führen,
- die logischen Signale der Eingänge A und B müssen paarweise gleich sein, also  $A_0 = B_0, A_1 = B_1$  usw..

Zum Lesen der Daten einer Eingabebaugruppe steuert der Mikroprozessor das Signal  $\overline{IOR}$  auf L-Pegel und schaltet außerdem die Adresse der gewünschten Eingabe-

8-Bit-Parallel-Eingabe

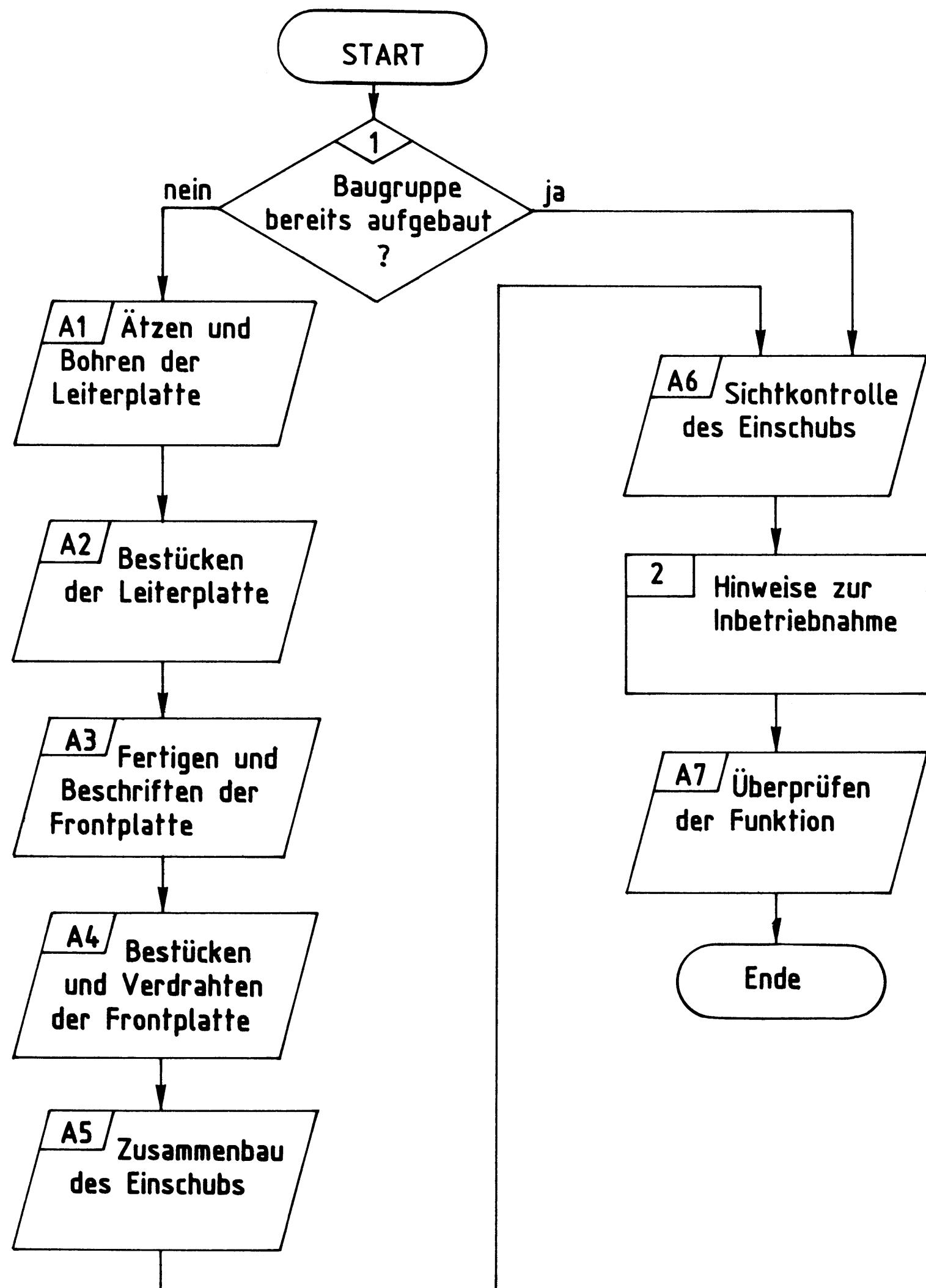
---

baugruppe auf die Adreßleitungen A<sub>0</sub> bis A<sub>7</sub>. Das L-Signal, das dann an  $\overline{IOR}$  auftritt, wird von IC 1.1 invertiert und der Eingang "A=B IN" von IC 2 erhält H-Pegel. Wenn jetzt die Pegel der vier Adressenpaare A<sub>0</sub>-B<sub>0</sub>, A<sub>1</sub>-B<sub>1</sub>, A<sub>2</sub>-B<sub>2</sub> und A<sub>3</sub>-B<sub>3</sub> übereinstimmen, sind beide o.g. Bedingungen erfüllt und IC 2 gibt an seinem Ausgang "A=B OUT" ein H-Signal ab. Hiermit wird der Eingang "A=B IN" von IC 3 angesteuert. Wenn die Pegel der vier Adressenpaare A<sub>4</sub>-B<sub>4</sub>, A<sub>5</sub>-B<sub>5</sub>, A<sub>6</sub>-B<sub>6</sub> und A<sub>7</sub>-B<sub>7</sub> ebenfalls übereinstimmen, erscheint auch am Ausgang "A=B OUT" von IC 3 ein H-Signal. Es wird von IC 1.3 invertiert und löst mit L-Pegel die Freigabe des Eingabespeichers aus.

Die acht Widerstände R4 ... R11 erzeugen bei geöffneten Schaltern S1...S8 H-Pegel an den Eingängen B<sub>0</sub>...B<sub>7</sub>. Je nach Schalterstellung kann somit eine Vergleichs- oder Port-Adresse zwischen 00000000 (Binär) und 11111111 (Binär) eingestellt werden, die mit der Adresse von A<sub>0</sub>...A<sub>7</sub> verglichen wird. Bei Gleichheit wird, wenn die Leitung  $\overline{IOR}$  L-Pegel führt, das Freigabe-Signal ausgelöst. Drückt man die Port-Adresse nicht binär, sondern hexadezimal aus, so kann sie mit den Schaltern zwischen 00 und FF eingestellt werden. Das Hintereinanderschalten der beiden 4-Bit-Vergleicher wird häufig "Kaskadierung" genannt, der Eingang "A=B IN" heißt dann "Kaskadierungseingang". Im Prinzip können auf diese Weise beliebig große Adreßvergleicher aufgebaut werden. Außer den "A=B"-Eingangs- und Ausgängen besitzen die IC's vom Typ 74 LS 85 noch Ein- und Ausgänge für "A>B" und "A<B", die in dieser Baugruppe jedoch nicht benutzt werden.

## 8-Bit-Parallel-Eingabe

Flußdiagramm für den Arbeitsablauf



## 8-Bit-Parallel-Eingabe

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 4.2.L u. 4.2.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Filme
1	Frontplatte, Teilung L-C 10, Alu, 2 mm dick, Breite: 50,5 mm	z.B. Intermas Nr. 409-017 670
1	Griff komplett mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder, 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x 8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
5	Federscheibe A2,7 DIN 137	
1	Federring B2,5 DIN 127	
4	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
8	Steckbuchse, Vollkunststoff mit Löt- Steckanschluß 6,3x0,8 mm, Einbau- Ø 8 mm, gelb	z.B. Typ Ebi 41 F
8	LED, Ø 5 mm, rot	
8	Befestigungshülse für LED, sw	Einbau-Ø 6 mm
8	Befestigungsring für LED, sw	
1	Miniaturschiebeschalter 8polig, DIL	als Codierschalter
8	Miniaturkippschalter 1 x UM, Einbau-Ø 6,2 mm	z.B. Knitter MTA 106D
8	Widerstand 560 Ω	alle Widerstände 0,25 W/± 5% Tol.
19	Widerstand 4,7 k Ω	
2	Tantal-Elko 4,7 µF/25 V oder 35 V	Tropfenform
3	IC 74 LS 04, Sechs Inverter	
1	IC 74 LS 05, Sechs Inverter o.K.	
2	IC 74 LS 85, 4-Bit-Vergleicher	
1	IC 74 LS 373, 8-Bit-D-Flipflop	

## 8-Bit-Parallel-Eingabe

Stckz.	Benennung/Daten	Bemerkung
4	IC-Fassung 14polig DIL	siehe Anmerkung
3	IC-Fassung 16polig DIL	siehe Anmerkung
1	IC-Fassung 20polig DIL	siehe Anmerkung
n.B.	Lötdraht	
n.B.	Lötłack	
n.B.	Schaltlitze 0,25 mm <sup>2</sup> , bn, ge, rt, sw	
n.B.	Schaltdraht Ø 0,5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften der Frontplatte
n.B.	Plastikspray	zum Besprühen der Frontplatte

## Anmerkung

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden:

Ist die Leiterplatte durchkontakteert, können Sie gewöhnliche IC-Fassungen verwenden.

Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbare sind. Hierzu eignen sich sehr gut die sogenannten "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen. Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon ungefähr 330 mm.

## 8-Bit-Parallel-Eingabe

Zur Inbetriebnahme der Baugruppe "8-Bit-Parallel-Eingabe" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3	

Zusammengebaut und  
geprüft nach FPÜ  
BFZ/MFA 1.2.  
(Arbeitsblatt A7)

komplett aufgebaut und geprüft  
komplett aufgebaut und geprüft

## 8-Bit-Parallel-Eingabe

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "8-Bit-Parallel-Eingabe" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen.

1

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen  
Einschubs und Inbetriebnahme → A6

2

In den folgenden Arbeitsschritten wird die Baugruppe "8-Bit-Parallel-Eingabe" in Betrieb genommen und ihre Funktion geprüft.

Dazu benötigen Sie

- 1 Baugruppenträger mit Busverdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Bus-Signalgeber (BFZ/MFA 5.1.)
- 1 Bus-Signalanzeige (BFZ/MFA 5.2.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)

Alle aufgeführten Teile komplett aufgebaut und geprüft.

Darüberhinaus sollten Sie den Stromlaufplan und den Bestückungsplan der Übung "8-Bit-Parallel-Eingabe" bereithalten.

Alle zur Inbetriebnahme der Baugruppe vorgegebenen Arbeitsblätter enthalten:

- Angaben über den Sinn der jeweiligen Messung
- Angaben über einzustellende Bedingungen (z.B. Schalterstellungen)
- Aufgabestellungen, ggf. mit Hinweisen zu möglichen Fehlern.

Wenn Sie bei der Lösung der Aufgaben Schwierigkeiten haben, sollten Sie das entsprechende Kapitel der Funktionsbeschreibung noch einmal durcharbeiten.

→ A6

Name:

## 8-Bit-Parallel-Eingabe

Datum:

Für die Baugruppe "8-Bit-Parallel-Eingabe" muß eine zweiseitig-kupferkaschierte Leiterplatte angefertigt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

A1.1

1. Belichten nach Filmvorlagen BFZ/MFA 4.2.L und 4.2.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. auf Maß (100x160 mm) zuschneiden

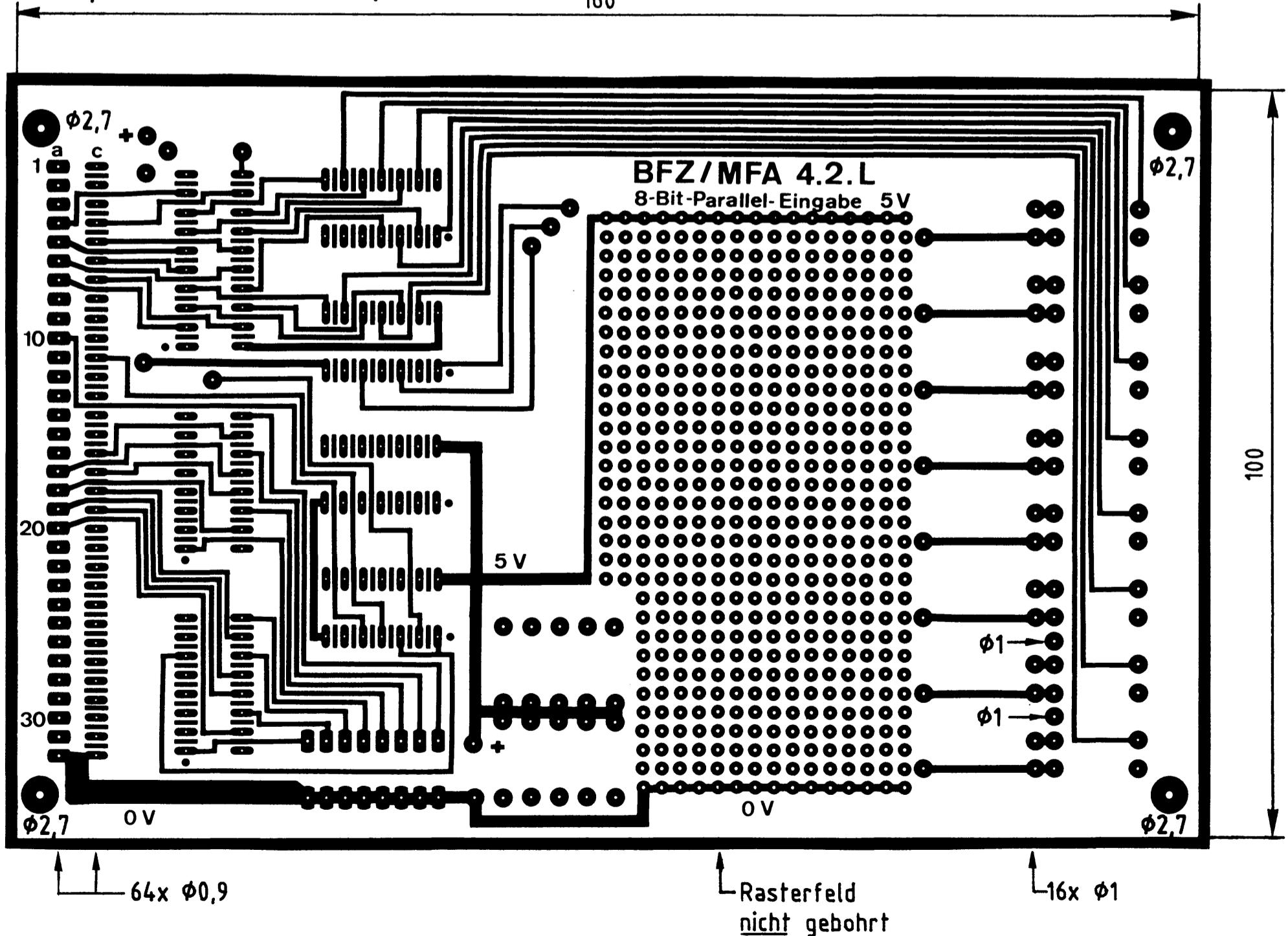
Material: Epoxid-Glashartgewebe 1,5 dick (HWG 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan, anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan (Leiterbahnseite)

160

100



Alle nicht bemaßten Bohrungen  $\phi 0,8$  mm  
Benötigte Bohrer: 0,8 - 0,9 - 1,0 - 2,7 mm

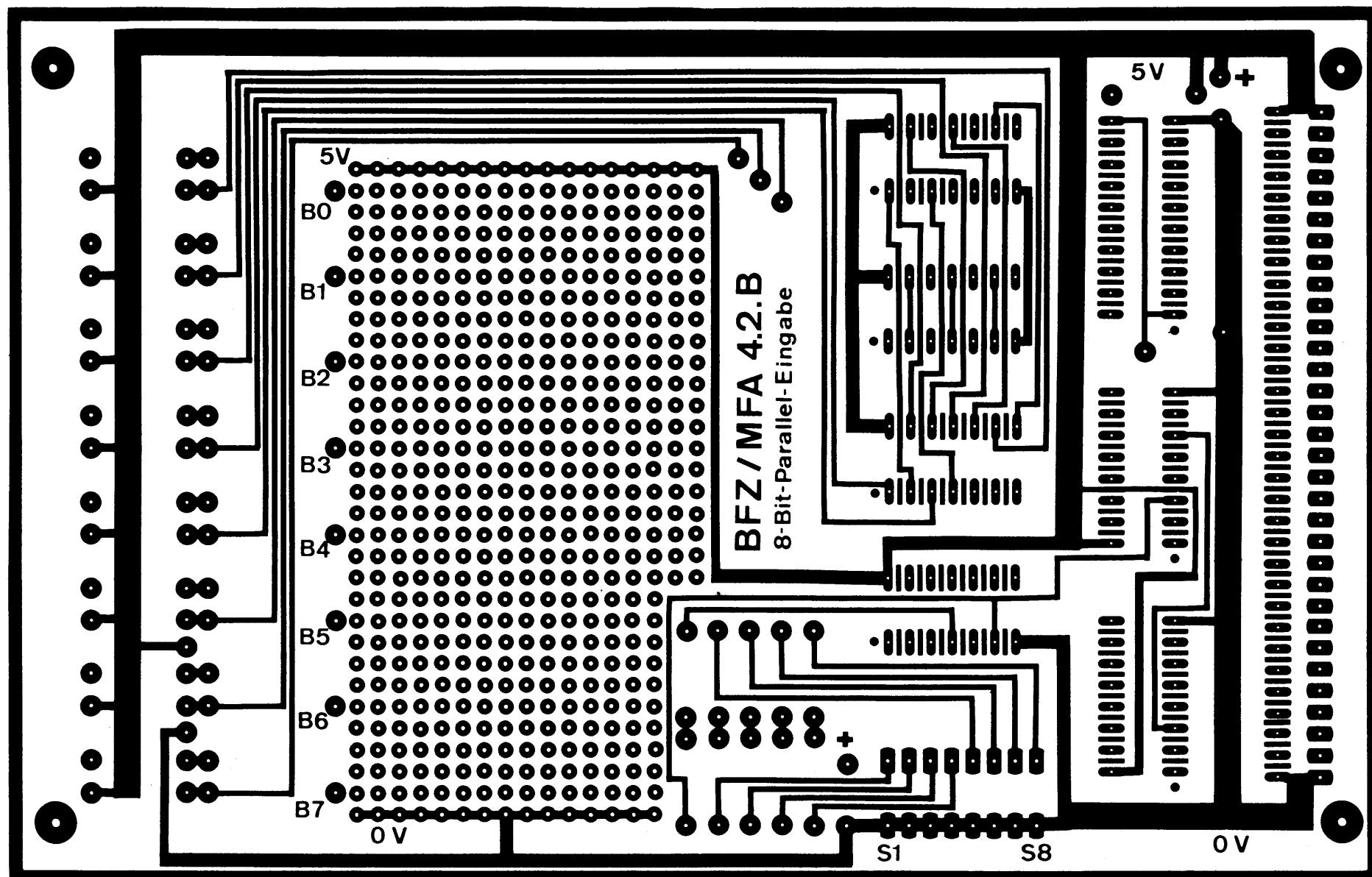
Name:

8-Bit-Parallel-Eingabe

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite.

A1.2



→ A2

Name:

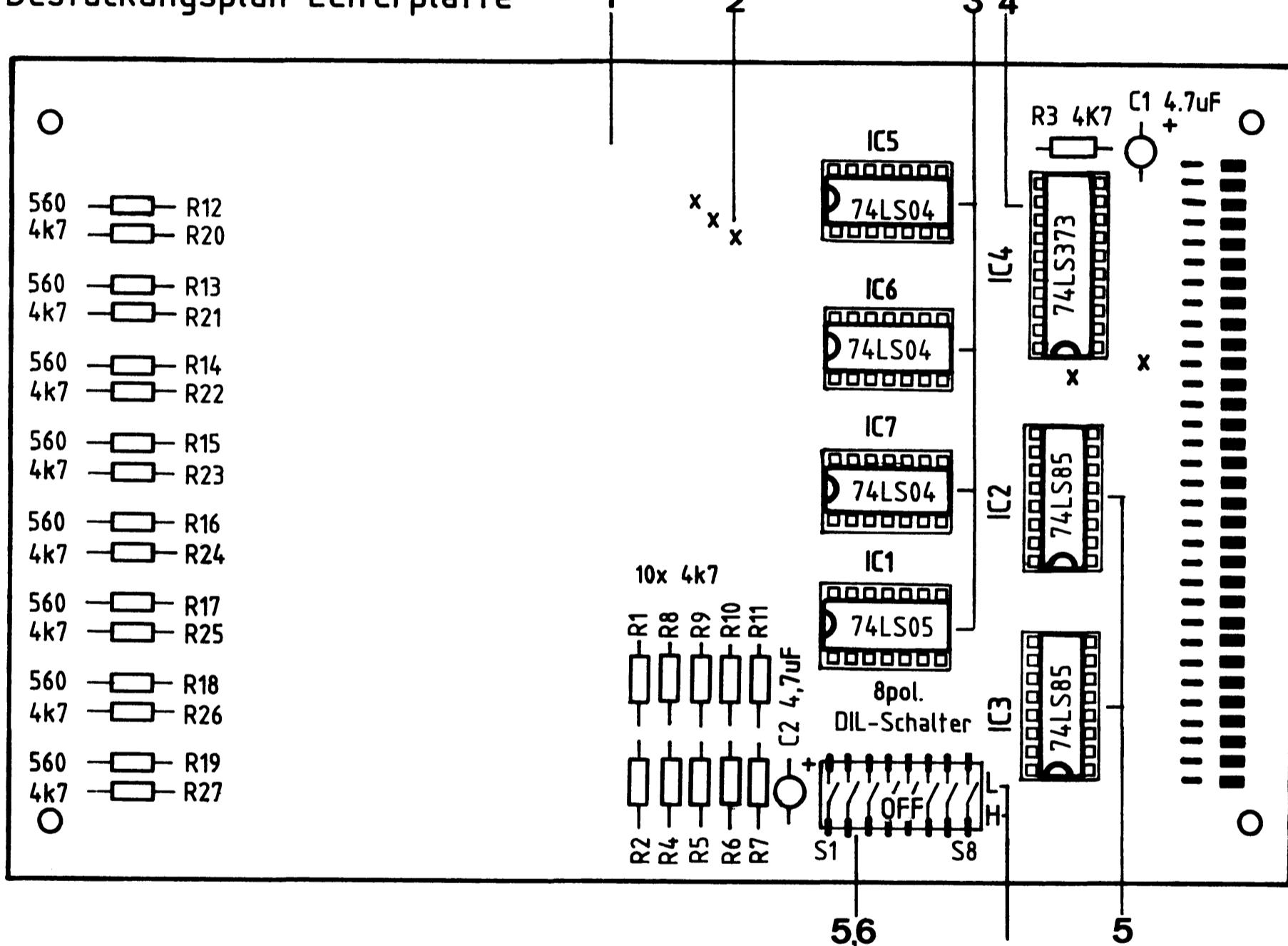
8-Bit-Parallel-Eingabe

Datum:

A2.1

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

Bestückungsplan Leiterplatte



Stückliste Leiterplatte

Beschriften Sie  
die Karte mit einem wasserfesten Stift

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.2.	
2	5	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei nicht galvanisch-durchkontaktierter Leiterplatte
3	4	IC-Fassung 14polig	siehe Anmerkung
4	1	IC-Fassung 20polig	siehe Anmerkung
5	3	IC-Fassung 16polig	siehe Anmerkung
6	1	Miniatur-Schiebeschalter 8polig	

Name:

8-Bit-Parallel-Eingabe

Datum:

## Bauteilliste Leiterplatte

A2.2

Kennz.	Benennung/Daten	Bemerkung
R1...R11	Widerstand 4,7 kΩ	
R12...R19	Widerstand 560 Ω	
R20...R27	Widerstand 4,7 kΩ	
C1, C2	Tantal-Elko 4,7 µF/25 V od. 35 V	Tropfenform
IC1	Sechs Inverter 74 LS 05	offener Kollektor
IC2, IC3	4-Bit-Vergleicher 74 LS 85	
IC4	8-Bit-D-Flipflop 74 LS 373	
IC5...IC7	Sechs Inverter 74 LS 04	

## Anmerkung

Alle IC's werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontakteert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötzbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakte bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

→ A3

Name:

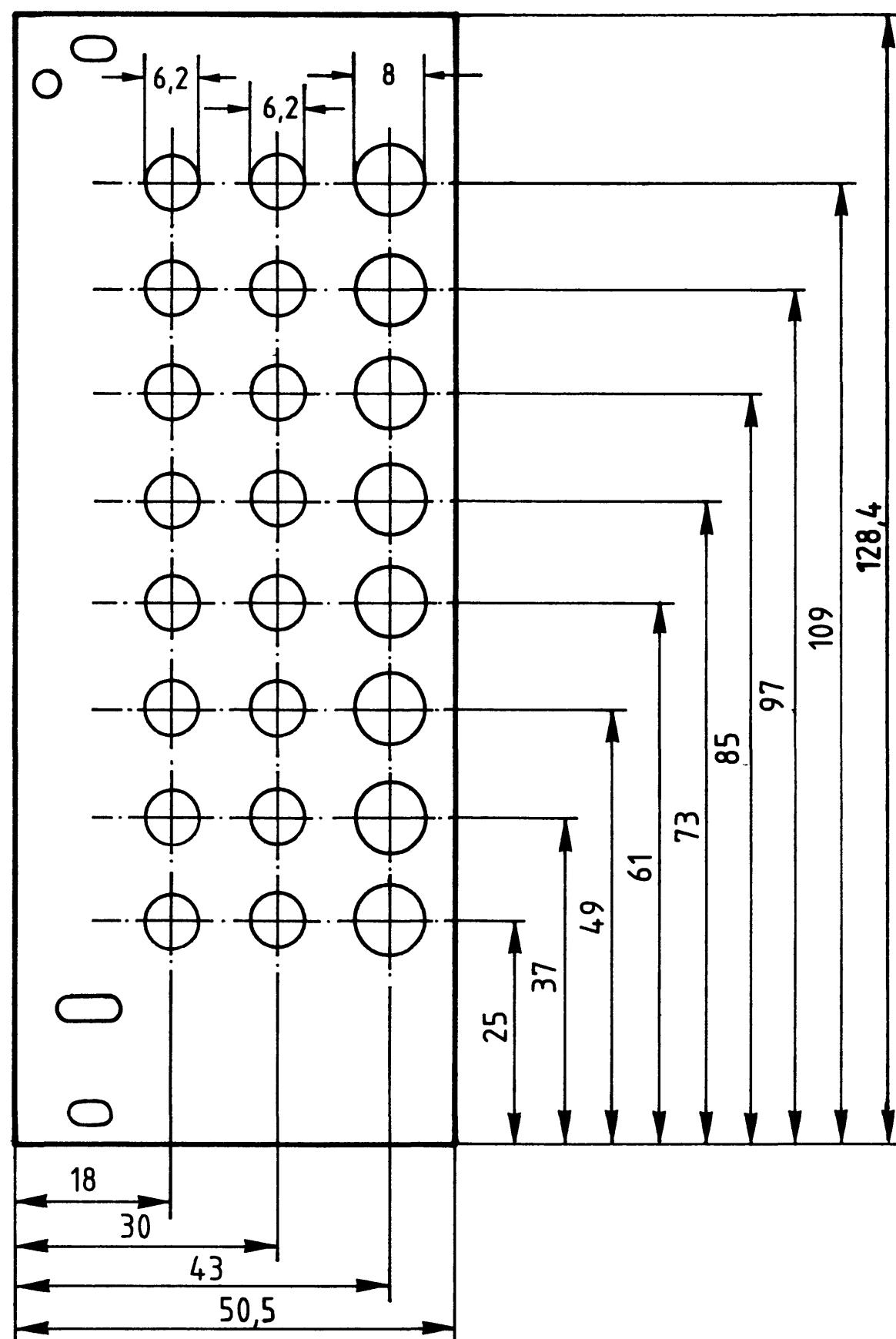
8-Bit-Parallel-Eingabe

Datum:

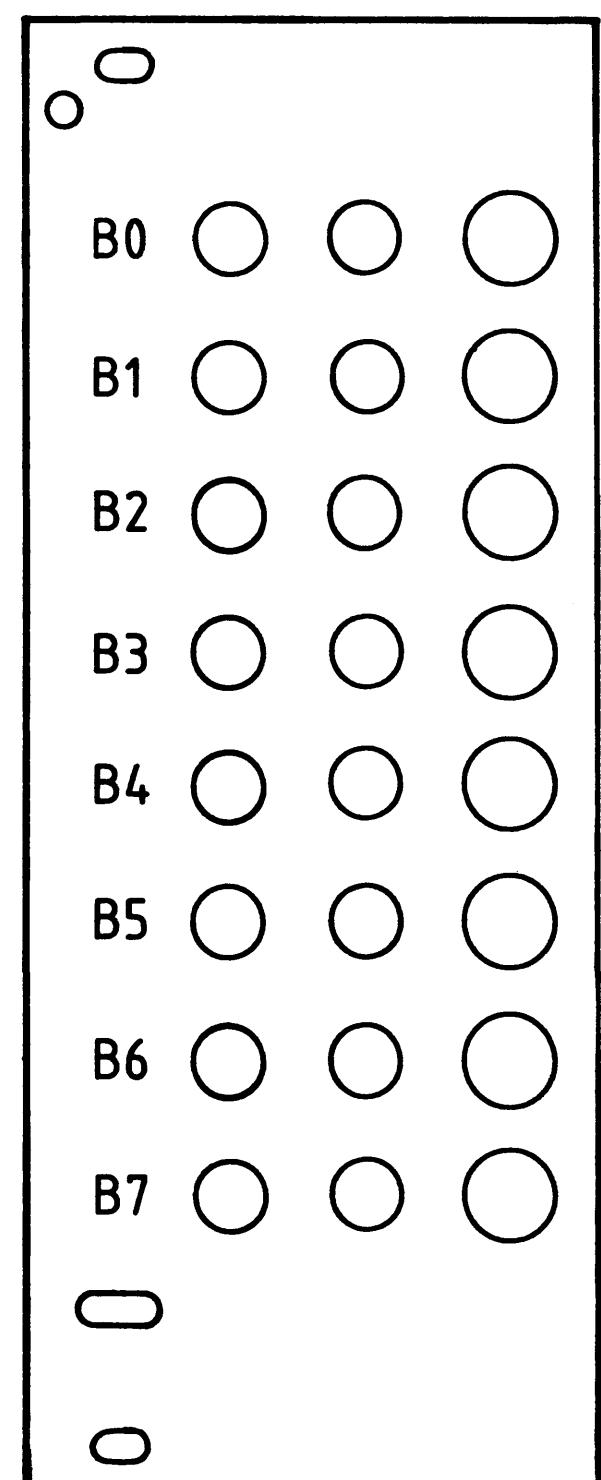
Stellen Sie die Frontplatte nach folgenden Zeichnungen her. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit einem Tuscheschreiber oder Abreibebuchstaben aufgebracht werden. Nach dem Beschriften sollte die Frontplatte mit Plastik-Spray besprüht werden.

A3

Bohrplan Frontplatte



Beschriftungsvorschlag



Schriftgröße 3,5 mm

Material: Frontplatte L - C10 Alu 2 mm dick

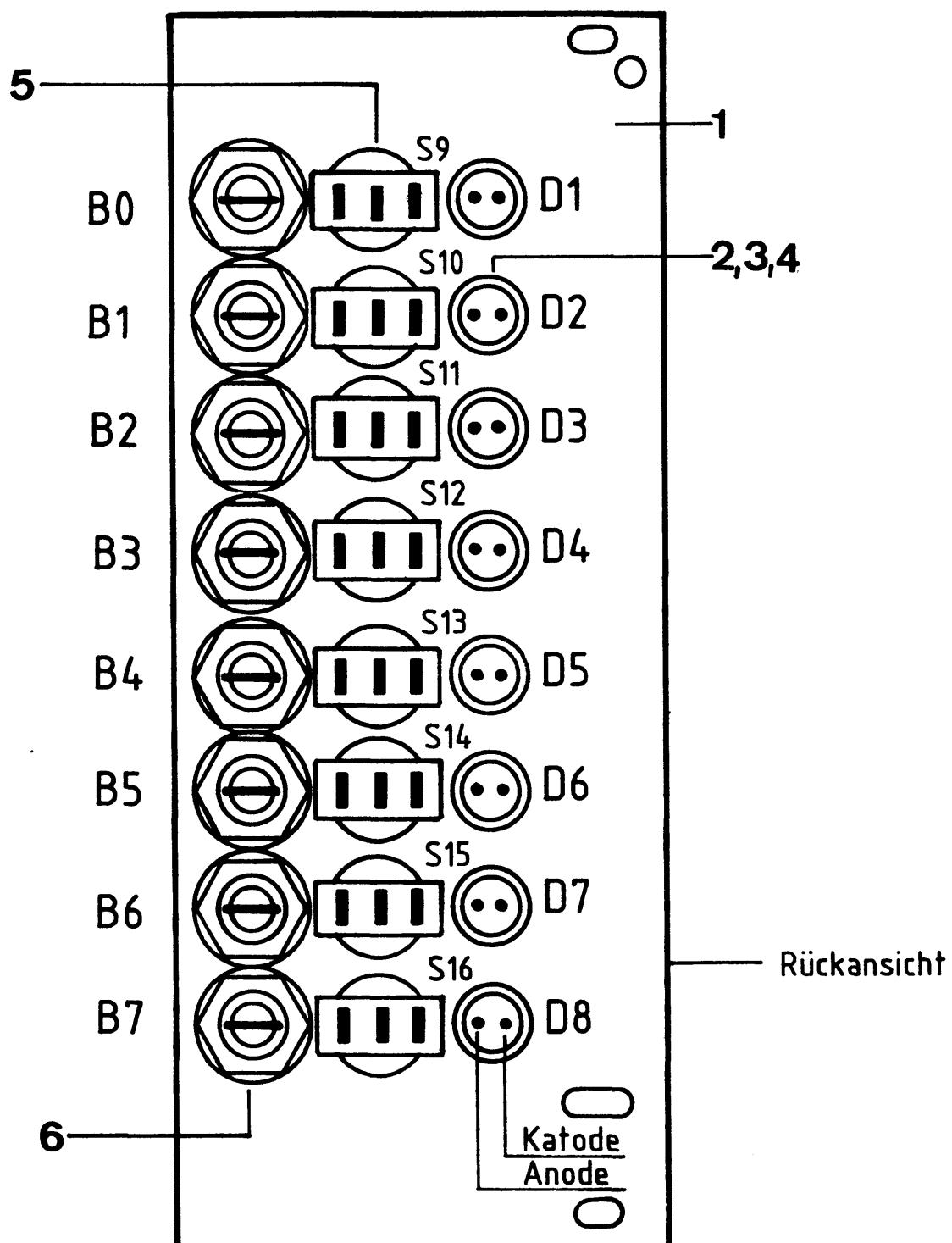
→ A4

Name: \_\_\_\_\_

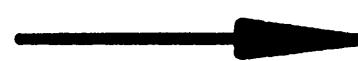
8-Bit-Parallel-Eingabe

Datum: \_\_\_\_\_

Bestücken Sie die Frontplatte nach Bestückungsplan und Stückliste.

**A4.1****Bestückungsplan Frontplatte****Stückliste Frontplatte**

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2,3,4	8	LED 5 mm, rt, mit Befestigungs-hülse u. Befestigungsring	D1...D8
5	8	Miniatirkippschalter 1 x UM (ohne Verdrehenschutz montiert)	S9...S16
6	8	Steckbuchse 4 mm, gelb	BØ...B7



Name:

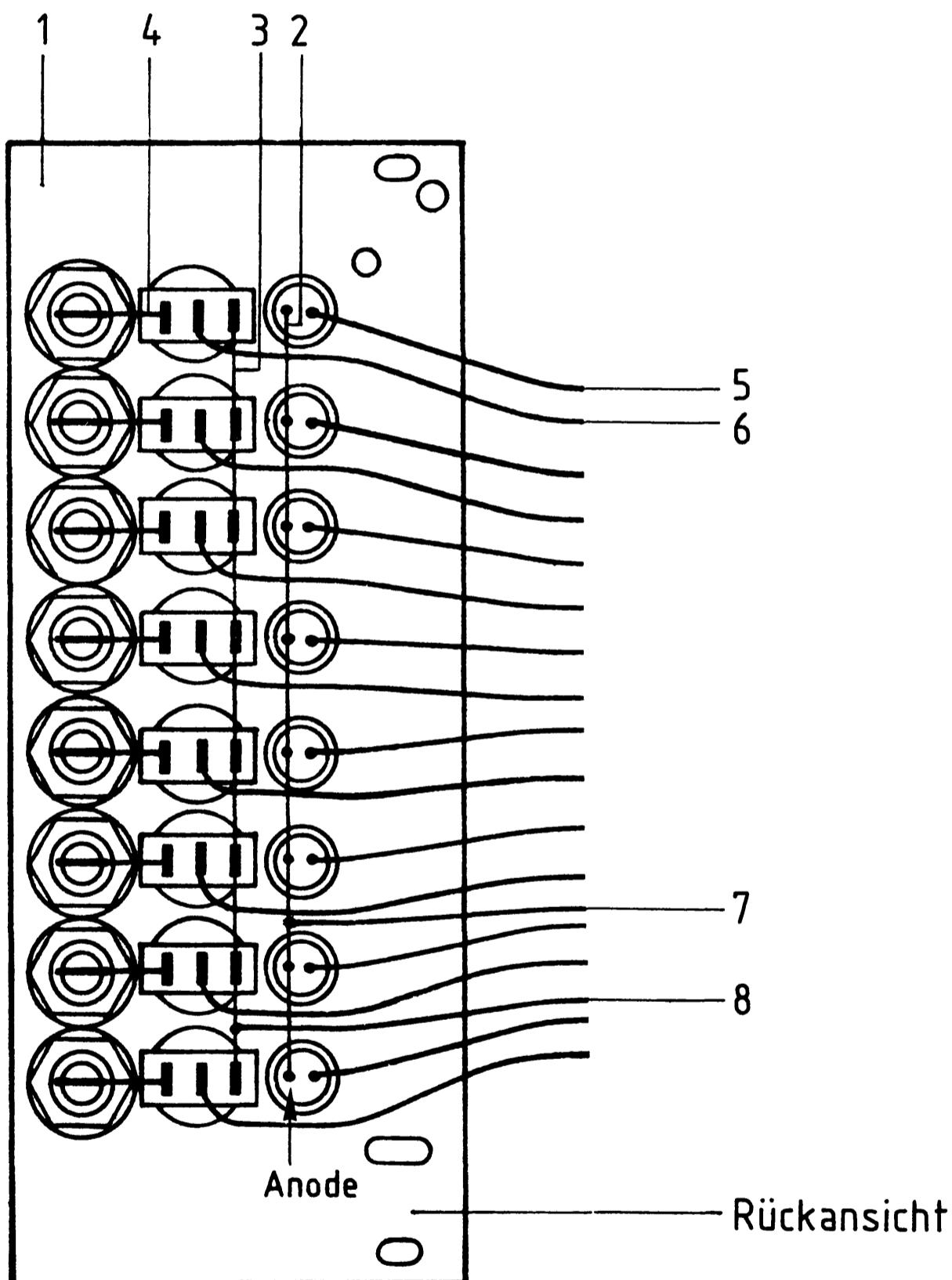
8-Bit-Parallel-Eingabe

Datum:

Verdrahten Sie die Frontplatte nach dem Verdrahtungsplan und der Stückliste.

A4.2

Verdrahtungsplan Frontplatte



Name:

8-Bit-Parallel-Eingabe

Datum:

Stückliste zum Verdrahtungsplan der Frontplatte

A4.3

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte, kompl. bestückt	
2	1	Drahtbrücke Cu-Ag 0,5 mm	Länge angepaßt
3	1	Drahtbrücke Cu-Ag 0,5 mm	Länge angepaßt
4	8	Drahtbrücke Cu-Ag 0,5 mm	Länge angepaßt
5	8	Schaltlitze 0,25 mm <sup>2</sup> , bn, 40 mm lang	freies Ende verzinnt
6	8	Schaltlitze 0,25 mm <sup>2</sup> , ge, 50 mm lang	freies Ende verzinnt
7	1	Schaltlitze 0,25 mm <sup>2</sup> , rt, 40 mm lang	freies Ende verzinnt
8	1	Schaltlitze 0,25 mm <sup>2</sup> , sw, 50 mm lang	freies Ende verzinnt

→ A5

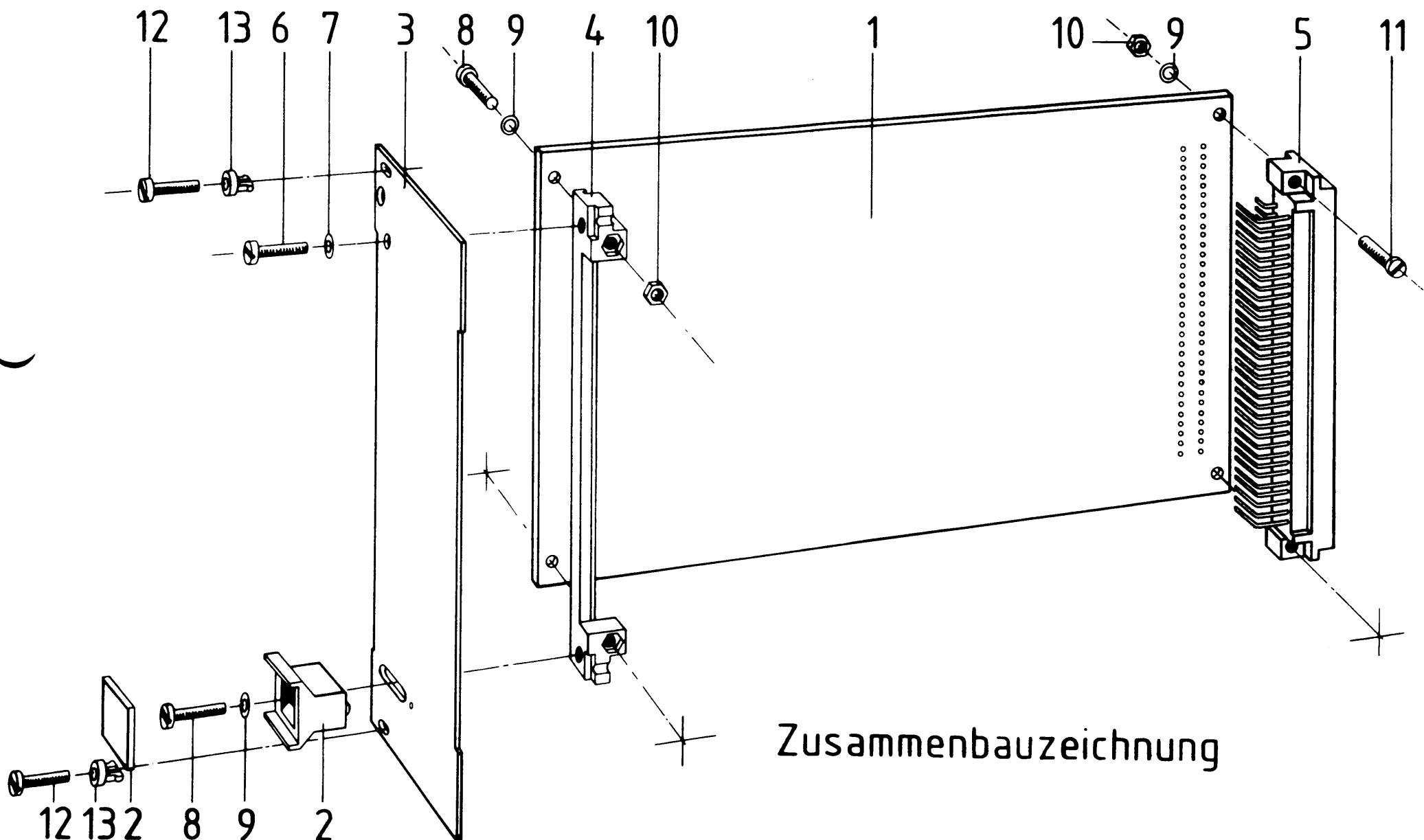
Name:

8-Bit-Parallel-Eingabe

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.

A5.1



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 4.2	bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt u. verdrahtet
4	1	Frontverbinder	
5	1	Messerleiste 64polig DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

Name:

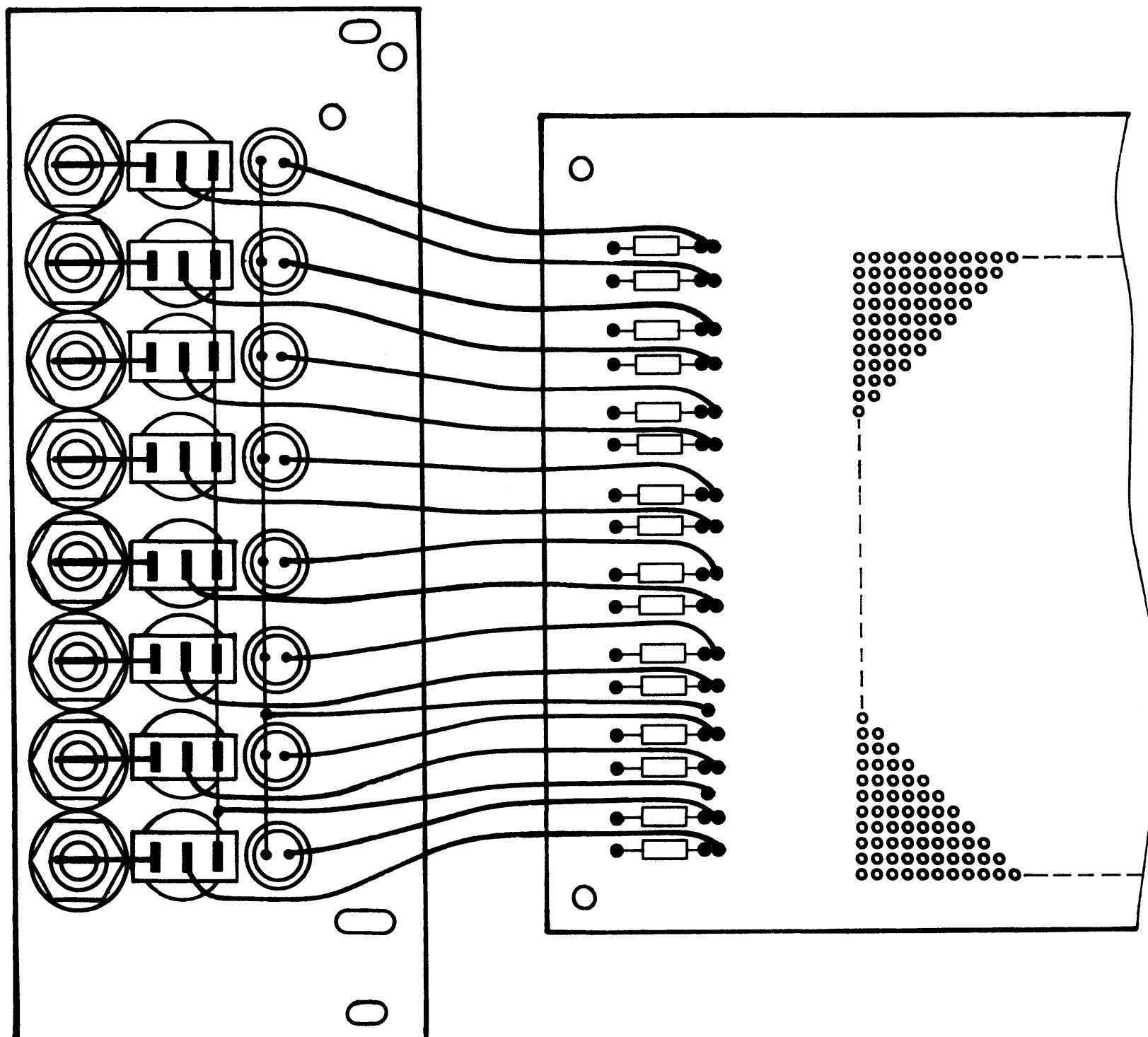
8-Bit-Parallel-Eingabe

Datum:

Verbinden Sie die Anschlußleitungen der Frontplatte nach folgendem Verdrahtungsplan mit der Leiterplatte.

A5.2

Verdrahtungsplan Frontplatte- Leiterplatte



→ A6

Name:

8-Bit-Parallel-Eingabe

Datum:

## Sichtkontrolle

A6

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

## Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?

Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.

Bei galvanisch nicht durchkontakteerten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontakteierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstückchen durchkontakteert sein.

## Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind alle IC's richtig eingesteckt?
- Ist der DIL-Schalter eingesetzt?

## Gesamtaufbau

Kontrollieren Sie auch die Montage der Bauteile in der Frontplatte sowie die Verdrahtung der Frontplatte und die Verbindungen zwischen Frontplatte und Leiterplatte.

2 ←

Name:

8-Bit-Parallel-Eingabe

Datum:

Prüfen der Betriebsspannung für die IC's

**A7.1**

Baugruppe über Adapter am System-Bus.

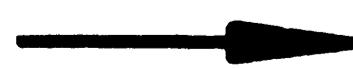
Betriebsspannung eingeschaltet.

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte

heraus;

tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen  
in die Tabelle ein.

	IC1	IC2	IC3	IC4	IC5	IC6	IC7
Typ	74LS05						
U <sub>B</sub> -Pin	14						
0V-Pin	7						
U <sub>B</sub>	5V						



Name:

8-Bit-Parallel-Eingabe

Datum:

## Prüfen des "Adreßvergleichers"

**A7.2**

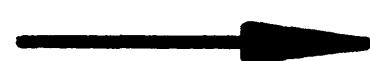
Die zu dieser Prüfung benötigten Adresssignale und das Steuersignal  $\overline{IOR}$  liefert der Bus-Signalgeber.

Stellen Sie den DIL-Schalter auf der Baugruppe so ein, daß an den B-Eingängen des Vergleichers die in der Tabelle angegebenen Pegel vorhanden sind.

Überlegen Sie sich, welcher Adresse auf den Adreßleitungen  $A_0 \dots A_7$  diese Pegel entsprechen müssen, damit Adressengleichheit besteht. Welche Pegel müssen an den Ausgängen der beiden 4-Bit-Vergleicher (IC2, IC3) und am Steuereingang des Eingabespeichers (IC4) anliegen, wenn  $\overline{IOR}$  nicht aktiv bzw. aktiv ist?

Tragen Sie die Pegelwerte in die Tabelle ein und überprüfen Sie Ihre Überlegungen durch entsprechende Messungen.

Schalter	S8	S7	S6	S5	S4	S3	S2	S1
Soll- Pegel	L	H	L	H	L	H	L	H
Adresse (Hex)								
$\overline{IOR}$ H	Pegel IC2.6							
	Pegel IC3.6							
	Pegel IC4.1							
$\overline{IOR}$ L	Pegel IC2.6							
	Pegel IC3.6							
	Pegel IC4.1							



Name: \_\_\_\_\_

8-Bit-Parallel-Eingabe

Datum: \_\_\_\_\_

Prüfen der "Dateneingabe mit Anzeigeeinheit".

**A7.3**

In diesem Arbeitsschritt soll überprüft werden, ob alle Frontplatten-Schalter (S9-S16) und LED's (D1-D8) richtig angeschlossen sind.

Stellen Sie die Schalterknebel der Umschalter S9 bis S16 alle in Richtung LED's.

Jetzt sollten die Buchsen B0 bis B7 mit den Eingängen von IC7.1 bis IC7.5 bzw. IC6.4 bis IC6.6 verbunden sein.

Welche Pegel müssen an den Ausgängen der genannten IC's vorhanden sein?

Welchen Betriebszustand (leuchten, nicht leuchten) müssen die LED's D1 bis D8 anzeigen?

Welche Pegel müssen an den D-Eingängen des Eingabespeichers IC4 vorhanden sein?

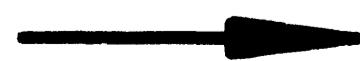
Verbinden Sie nun der Reihe nach die Buchsen B0 bis B7 mit  $\emptyset$  V (↓ vom Netzteil). Überlegen Sie sich, welchen Betriebszustand die jeweilige LED anzeigen - und welcher Pegel am jeweiligen D-Eingang des Eingabespeichers vorhanden sein muß. Tragen Sie die Werte in die Tabelle ein und überprüfen Sie Ihre Überlegungen durch entsprechende Messungen.

0V an Buchse:	B0	B1	B2	B3	B4	B5	B6	B7
Betriebszustand der jeweiligen LED	jeweilige LED muß _____							
Welche LED ?								
an IC4. Pin...	8	13	7	14	17	4	3	18
Welcher Pegel ?								

Stellen Sie die Schalterknebel nun der Reihe nach in Richtung Buchsen.

Die jeweils auf Höhe der Schalter liegende

LED muß?



Name:

8-Bit-Parallel-Eingabe

Datum:

Prüfen des Eingabespeichers

**A7.4**

Hierbei soll geprüft werden, ob Datenworte (8 Bit), die der Baugruppe über die Buchsen B<sub>0</sub> bis B<sub>7</sub> zugeführt werden, auch auf den System-Bus gelangen.

Die Port-Adresse der Baugruppe soll auf 33 (Hex) gestellt werden. Adreßsignale und das Steuersignal IOR liefert der "Bus-Signalgeber"; die jeweiligen Datenworte werden mit der "Bus-Signalanzeige" angezeigt.

Stellen Sie alle Schalter (S9-S16) so ein, daß Signale über die Buchsen (B<sub>0</sub>-B<sub>7</sub>) zugeführt werden können.

Stellen Sie die Adreßsignale (A<sub>0</sub>-A<sub>7</sub>) so ein, daß die Baugruppe angewählt werden kann. Verbinden Sie der Reihe nach die Buchsen B<sub>0</sub> bis B<sub>7</sub> mit Ø V.

Überlegen Sie sich, welches Datenwort jeweils zur Anzeige kommen muß, wenn Sie die Daten lesen. Tragen Sie die Werte in die Tabelle ein und überprüfen Sie Ihre Überlegungen durch praktische Messungen.

0V an Buchse:	B0	B1	B2	B3	B4	B5	B6	B7
Datenwort (Hex) ?								

Damit ist die Übung beendet!

(

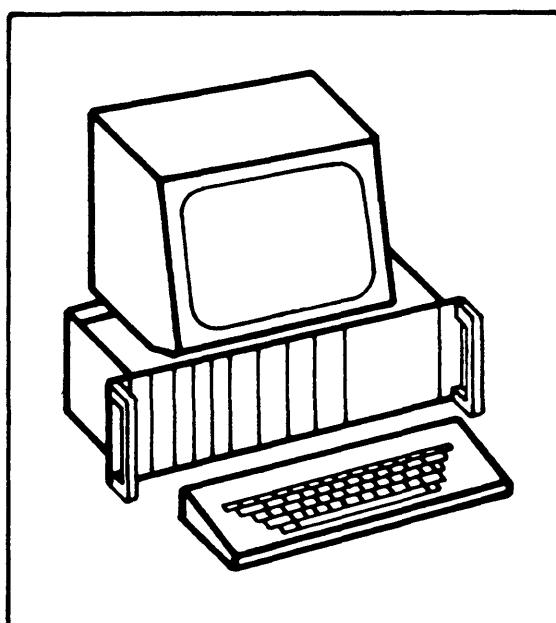
)

)

)

# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER-TECHNIK



Bus-Signalgeber

BFZ/MFA 5.1.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---

(

)

)

)

Bus-Signalgeber

---

1. Einführung

Beim Aufbau des "Mikrocomputer-Baugruppen-Systems", das aus verschiedenen Baugruppen (wie Bus-System, Mikroprozessor, Speicher und Ein-Ausgabe-Schaltungen) besteht, werden die einzelnen Baugruppen nach der Fertigung zunächst getrennt voneinander geprüft und in Betrieb genommen.

Zu solchen Prüf- und Inbetriebnahmearbeiten benötigt man diesen "Bus-Signalgeber", mit dem man Adreß-, Daten- und Steuersignale auf die entsprechenden Leitungen des Prüflings legt und dort ihre Wirkung kontrolliert. So läßt sich relativ leicht feststellen, ob z.B. Bus-Leitungen kurzgeschlossen sind oder ob sich Speicherinhalte lesen oder ändern lassen.

Darüber hinaus kann man mit dem "Bus-Signalgeber" die Arbeitsweise der CPU mit Einschränkungen nachbilden. Dies ist für das Verständnis der Funktionsweise der CPU sowie ihr Zusammenwirken mit anderen Baugruppen hilfreich. Zur Anzeige der Adreß-, Daten- und Steuersignale dient eine weitere Baugruppe, die "Bus-Signalanzeige", die in der FPÜ BFZ/MFA 5.2. beschrieben ist.

## Bus-Signalgeber

## 2. Blockschaltbild, Aufbau und Wirkungsweise

Bild 1 zeigt das Blockschaltbild der Baugruppe "Bus-Signalgeber". Zunächst wird ihre Wirkungsweise anhand dieses Blockschaltbildes erklärt, später erfolgt die Schaltungsbeschreibung der einzelnen Funktionsblöcke.

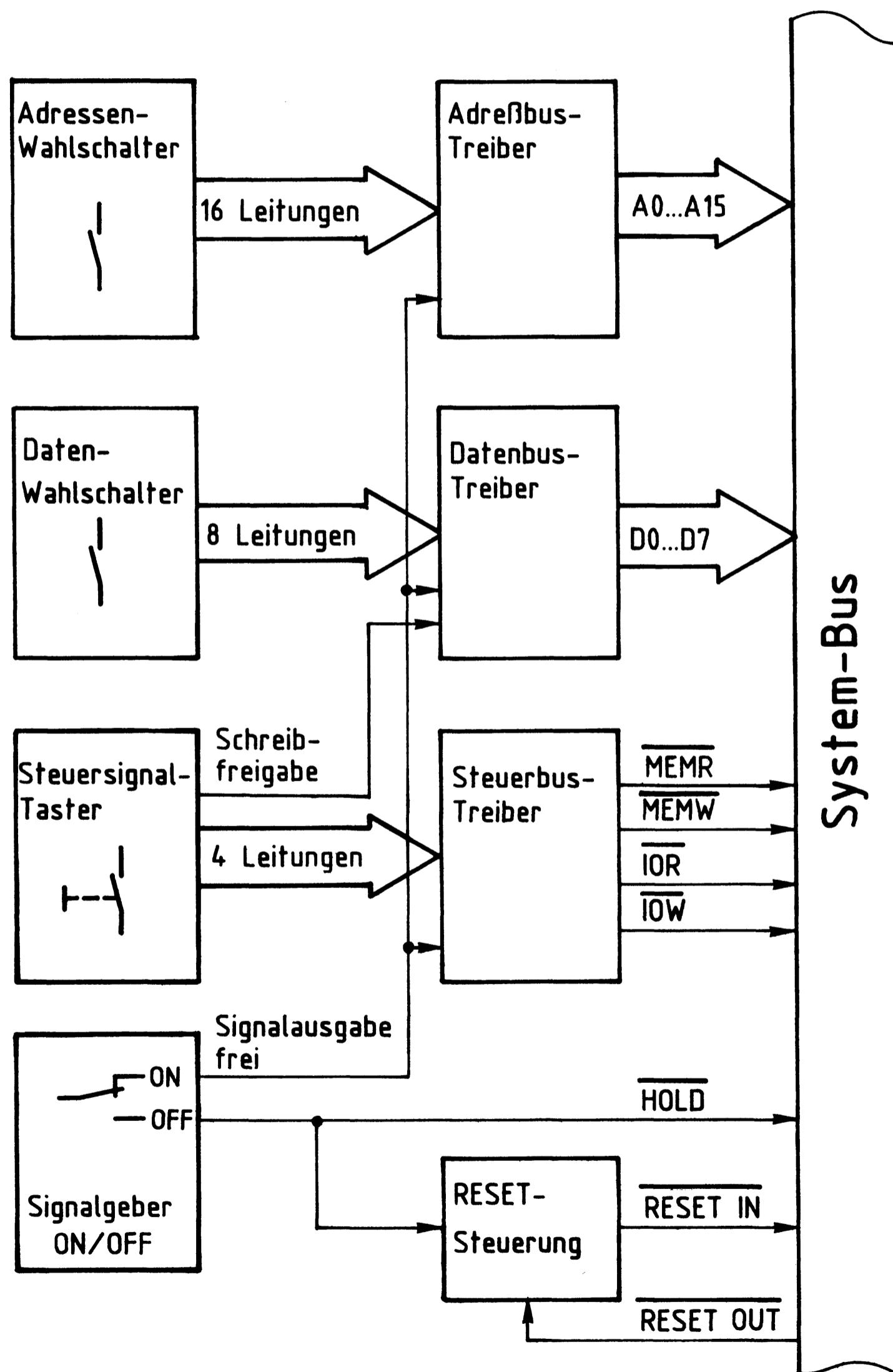


Bild 1: Blockschaltbild Bus- Signalgeber

## Bus-Signalgeber

Wenn der Umschalter "Signalgeber ON/OFF" in Stellung ON steht, sind alle drei Bustreiber für eine Signalabgabe freigeschaltet. Die mit dem Adressen-Wahlschalter eingestellten Adreßsignale stehen auf den 16 Adreßleitungen des System-Busses (A0 ... A15) zur Verfügung. Die mit dem Daten-Wahlschalter eingestellten Datensignale werden jedoch nur dann zum System-Bus durchgelassen, wenn der Datenbus-Treiber zusätzlich über die Leitung "Schreibfreigabe" freigegeben ist. Diese Freigabe liegt immer dann vor, wenn über den Block "Steuersignal-Taster" keine Lesesignale eingegeben werden. Der Block "Steuersignal-Taster" liefert bei Be-tätigung der entsprechenden Tasten Signale zum

- Lesen von Speicherstellen (MEMR)
- Lesen von Eingabe-Baugruppen (IOR)
- Schreiben in Speicherstellen (MEMW)
- Schreiben in Ausgabe-Baugruppen (IOW)

Will man Daten von einer Speicherstelle (MEMR) oder einer Eingabe-Baugruppe (IOR) lesen, wird der Datenbus-Treiber gesperrt, weil durch die "Lese-Steuersignale" andere Baugruppen veranlaßt werden, Daten auf den Systembus zu schalten. Schaltet man den Umschalter "Signalgeber ON/OFF" in Stellung OFF, werden alle drei Bustreiber für eine Signalabgabe gesperrt und eingestellte Adreß-, Daten- und Steuersignale gelangen nicht mehr auf den System-Bus. Bei dieser Schalterstellung ist die CPU-Baugruppe die aktive Baugruppe, sofern sie sich gemeinsam mit dem Bus-Signalgeber im Baugruppenträger befindet. Damit besteht die Möglichkeit, bei Schalterstellung "ON" mit dem Signalgeber kleine Programme in einen Speicher einzugeben und danach durch Umschaltung des Schalters in Stellung "OFF" die CPU zu veranlassen, das eingegebene Programm abzuarbeiten.

Durch das Umschalten wird die CPU in ihren Grundzustand gebracht. Dies wird durch die "RESET-Steuerung" über die CPU-Leitung "RESET IN" veranlaßt. Über die Leitung "RESET OUT" quittiert die CPU den Empfang dieses Signals und setzt die "RESET-Steuerung" in deren definierten Grundzustand zurück. Weitere Informationen über die "RESET-Steuerung" finden Sie in der FPÜ "Prozessor 8085" (BFZ/MFA 2.1.).

Bild 2 zeigt den Stromlaufplan der Baugruppe "Bus-Signalgeber", der zu allen folgenden Schaltungserklärungen mit benutzt werden sollte.

## Bus-Signalgeber

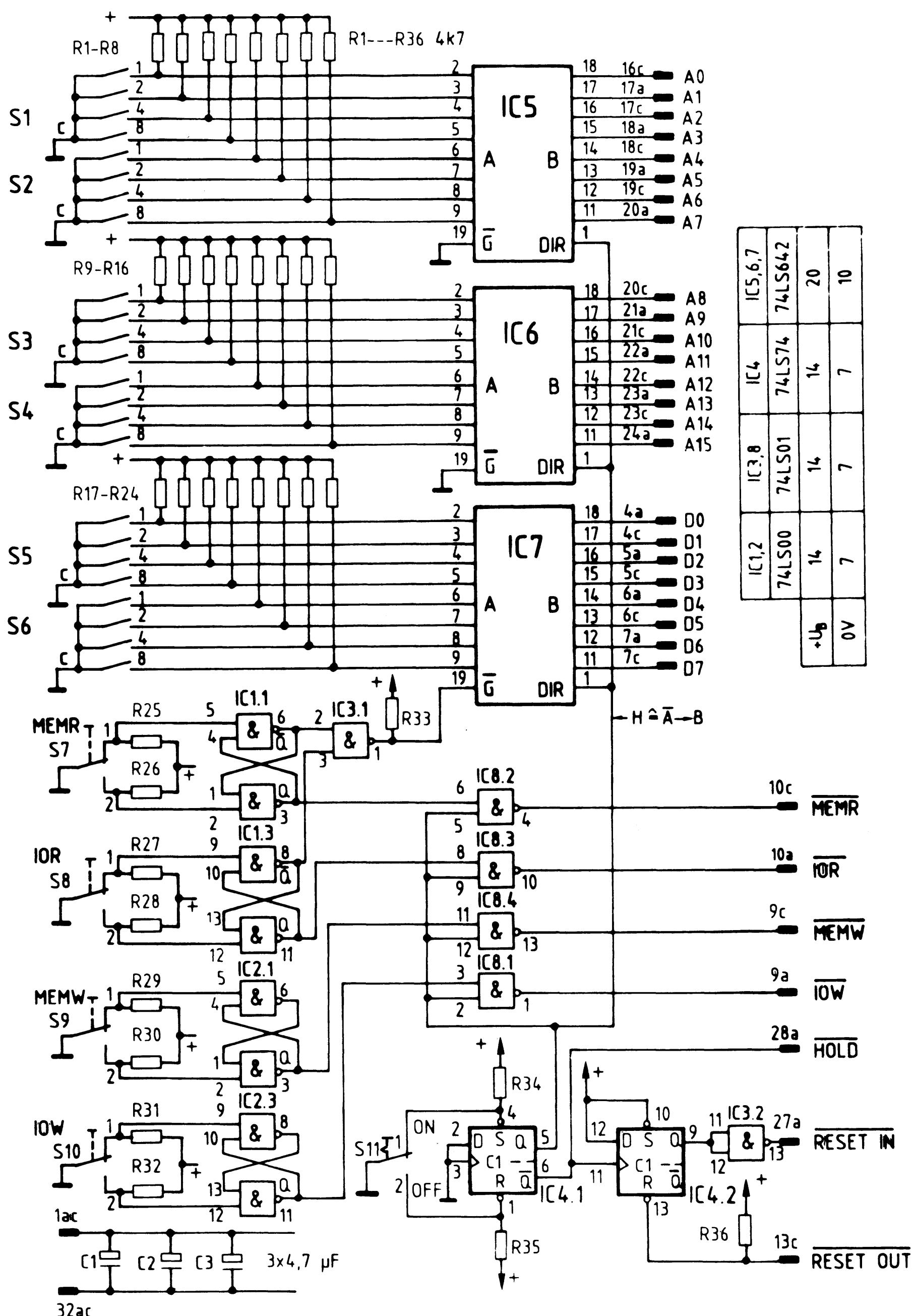


Bild 2: Stromlaufplan "Bus-Signalgeber"

## Bus-Signalgeber

## 2.1. Die Erzeugung der Adreßsignale

Bild 3 zeigt den Stromlaufplan des Adressen-Wahlschalters und des Adreßbus-Treibers nur für die Adreßleitungen A0 bis A7. Die Innenschaltung des Adreßbus-Treibers ist für eine Leitung dargestellt, sie ist im Baustein insgesamt achtmal vorhanden.

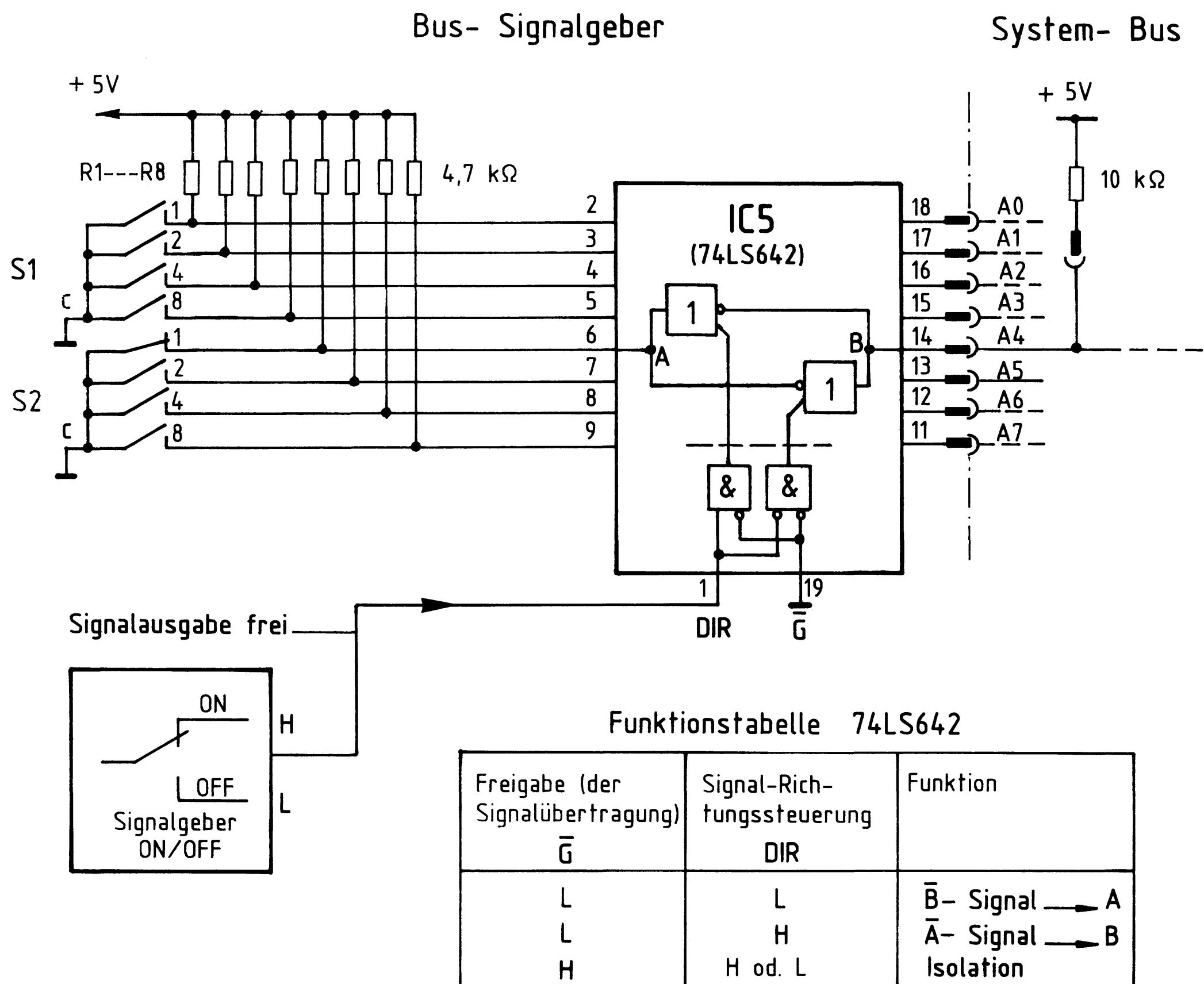


Bild 3: Stromlaufplan "Adressen- Wahlschalter und Adreßbus- treiber für die Adreßleitungen A0 bis A7"

## Bus-Signalgeber

Da der Baustein 74 LS 642 einen Signalfluß von Seite A nach Seite B sowie auch von Seite B nach Seite A ermöglicht und dabei die Signalpegel invertiert, wird er in Datenbüchern als "Acht invertierender Bus-Sende-Empfänger" (Transceiver) bezeichnet. Die internen Inverter sind mit offenen Kollektoren am Ausgang aufgebaut. Die Kollektorwiderstände liegen daher auf beiden Seiten außerhalb des Bausteins. Auf der A-Seite sind es die Widerstände R1 bis R8 (bzw. R9 bis R16 in Bild 2) und auf der B-Seite sind es die 16 10-kΩ-Widerstände (hier nur einer dargestellt) in der Baugruppe Bus-Abschluß (BFZ/MFA 0.2.).

Der "Freigabeeingang für Signalübertragungen"  $\overline{G}$  liegt auf L-Pegel, dadurch ist der Baustein für Signalverkehr freigeschaltet (siehe Funktionstabelle Bild 3). Mit dem zweiten Steuereingang DIR läßt sich nun die Übertragungsrichtung einstellen. Befindet sich der Umschalter "Signalgeber ON/OFF" in Stellung ON, wird dem DIR-Eingang H-Pegel geliefert und der Baustein läßt einen Signalfluß von der A- zur B-Seite zu, wobei die Signalpegel jeweils invertiert werden. Die Pegel auf den Bus-Leitungen sind abhängig von der Stellung der Kontakte der Schalter S1 und S2 sowie S3 und S4. Ein geschlossener Kontakt erzeugt auf dem System-Bus H-Pegel, ein offener L-Pegel.

Ist z.B. von Schalter S2 der Kontakt 1, wie in Bild 3 dargestellt, geschlossen, erhält Eingang Pin 6 L-Pegel und am Ausgang Pin 14 erscheint H-Pegel. Alle anderen Ausgänge führen L-Pegel.

Bei L-Pegel am DIR-Eingang (Umschalter auf OFF, Übertragungsrichtung von der B- zur A-Seite) sind die Pegel auf der Bus-Seite nicht mehr von denen auf der Schalter-Seite abhängig, sie führen alle H-Pegel.

### 2.2. Die Adreß- und Daten-Wahlschalter

Die Angabe von Adressen und Daten erfolgt in der Mikrocomputer-Technik aus Gründen der einfacheren Lesbarkeit in hexadezimaler Schreibweise. Der Mikroprozessor und auch jeder andere Computer verarbeitet jedoch nur binäre Signale als Befehle oder Daten. Solche binären Signale sind die Pegel auf den genannten Adreß- und Datenleitungen. Sie werden mit Hilfe der Kontakte der Schalter S1 bis S4 bzw. S5 und S6 (Bild 2) erzeugt. Die Schalter übernehmen dabei auch die Umcodierung von der hexadezimalen in die binäre Darstellungsweise.

Jeder dieser Schalter stellt in Abhängigkeit von der eingestellten Hexadezimal-Ziffer an seinen Ausgängen vier binäre Signale zur Verfügung. Für die 16 Adreßleitungen werden daher vier Schalter und für die 8 Datenleitungen zwei Schalter benötigt.

## Bus-Signalgeber

Bild 4 zeigt den konstruktiven Aufbau eines solchen Schalters, das zugehörige Schaltbild und das Funktionsprinzip.

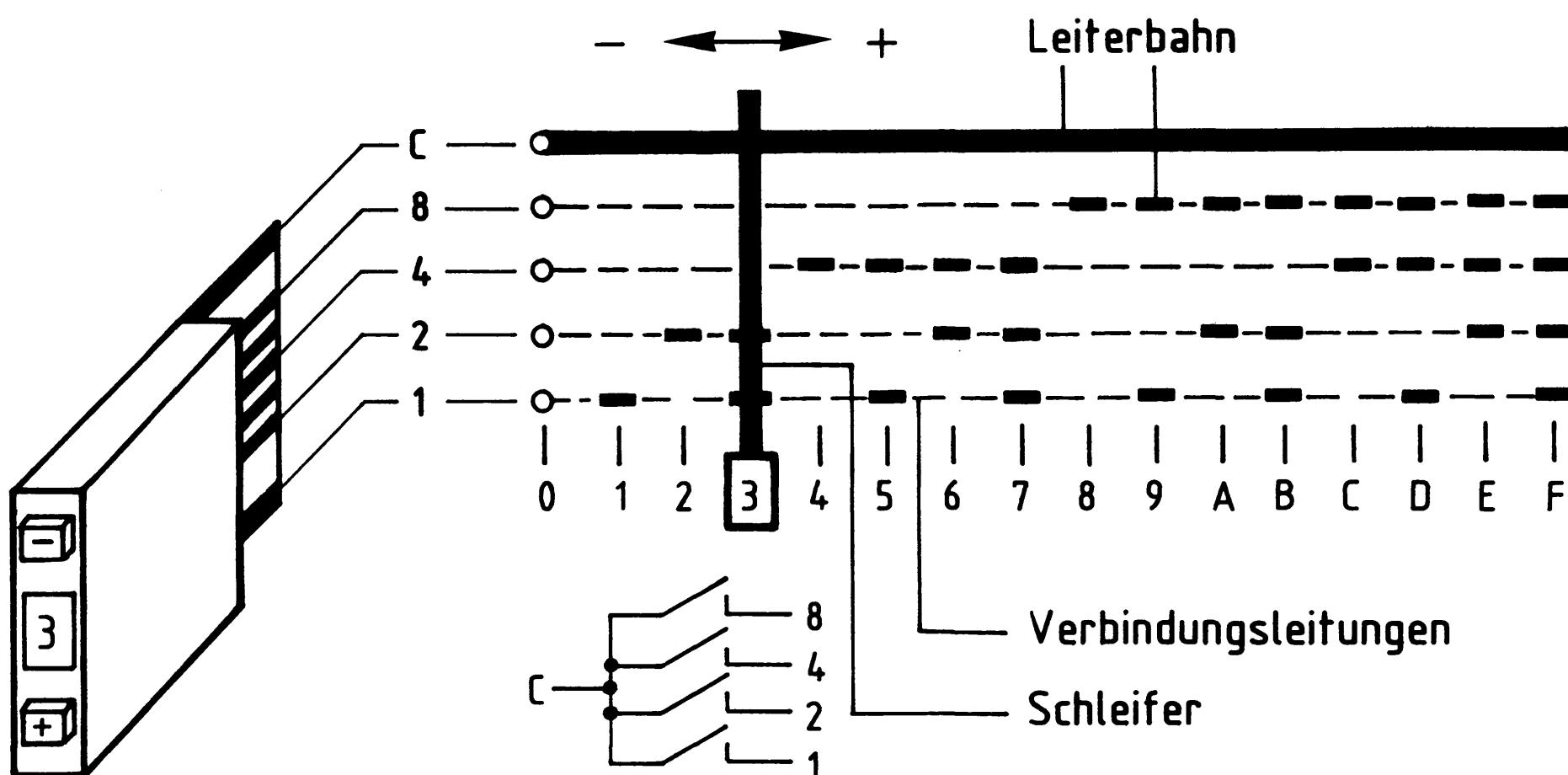


Bild 4: Aufbau, Schaltbild und Funktionsprinzip eines Adreß- bzw. Daten- Wahlschalters

Bei Betätigung der Tasten + oder - wird im Innern des Schalters ein Schleifer bewegt, der den mit C bezeichneten Anschluß je nach eingestellter Ziffer mit den Anschlüssen 8, 4, 2 oder 1 verbindet. In der Stellung "3" z.B. wird C mit 1 und 2 verbunden, in der Stellung D würde C mit 1, 4 und 8 verbunden.

Addiert man die Anschlußbezeichnungen der geschlossenen Kontakte, so erhält man die eingestellte Hexadezimal-Zahl. Sollen z.B. für eine Prüfung die Kontakte 1 und 4 geschlossen sein, so ist die einzustellende Hexadezimal-Zahl 5.

### 2.3. Die Erzeugung der Datensignale

Bild 5 zeigt den Stromlaufplan des Daten-Wahlschalters und des Datenbus-Treibers. Auch hier ist wieder nur ein Leitungsweg dargestellt. Die Schaltung funktioniert, was die Datensignalfreigabe betrifft, genauso, wie die Schaltung für die Adreßsignale. Zusätzlich müssen hier aber die Datensignale gesperrt werden, wenn eine der Steuersignaltaстen MEMR oder IOR betätigt wird, denn beide Steuersignale veranlassen andere Baugruppen (Speicher, Eingabe), ihrerseits Daten auf den System-Bus zu schalten. Würden die Datensignale des Signalgebers nicht gesperrt, so käme es auf dem Datenbus zu Kurzschlüssen. Die Sperrung des Datenbus-Treibers erfolgt dadurch, daß bei Betätigung der MEMR- oder IOR-Taste H-Pegel an seinen Freigabeeingang  $\bar{G}$  gelegt wird. In der dargestellten, nichtbetätigten Stellung der beiden Taster MEMR und IOR (Lesen) führen die  $\bar{Q}$ -Ausgänge der prellfreien Schalter H-Pegel, was am Ausgang des NAND-Gatters den für Signalfreigabe nötigen L-Pegel bewirkt. Sobald eine der beiden Tasten betätigt wird, nimmt der Ausgang von IC 3.1 H-Pegel an und alle Inverter werden gesperrt. Der Signalzustand des Datenbusses wird nun nicht mehr von der Stellung der Daten-Wahl- schalter S5 und S6 bestimmt, sondern von den Datensignalen der gelesenen Speicher- oder Eingabe-Baugruppe.

## Bus-Signalgeber

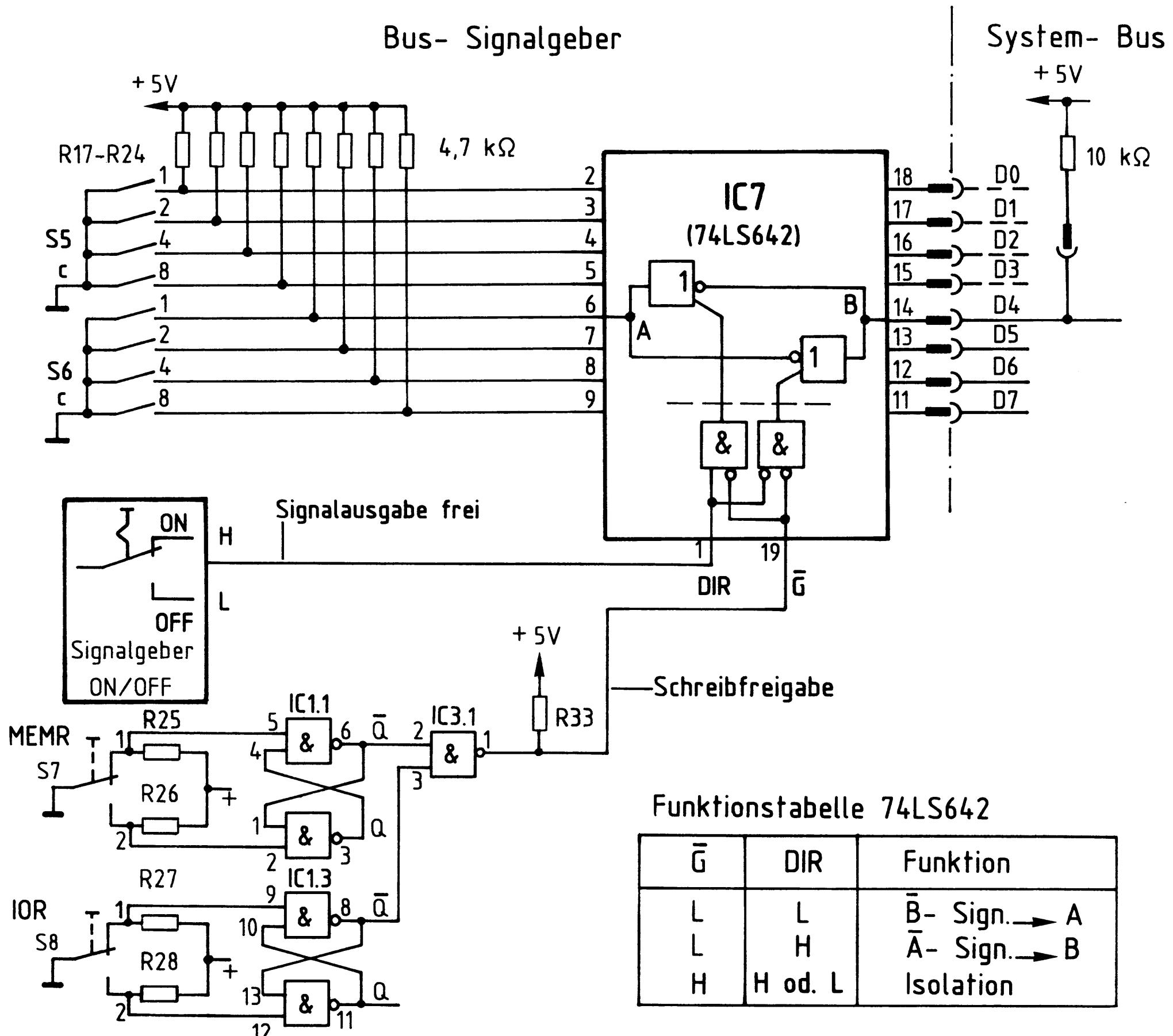


Bild 5: Stromlaufplan "Daten- Wahlschalter und Datenbustreiber"

## Bus-Signalgeber

## 2.4. Die Erzeugung der Steuerbus-Signale

Bild 6 zeigt am Beispiel des Steuersignals MEMW (Speicher schreiben), wie das im MC-Baugrupsensystem benötigte Steuersignal  $\overline{\text{MEMW}}$  erzeugt wird. Alle anderen Steuersignale -  $\overline{\text{MEMR}}$ ,  $\overline{\text{IOR}}$  und  $\overline{\text{IOW}}$  - werden genauso erzeugt.

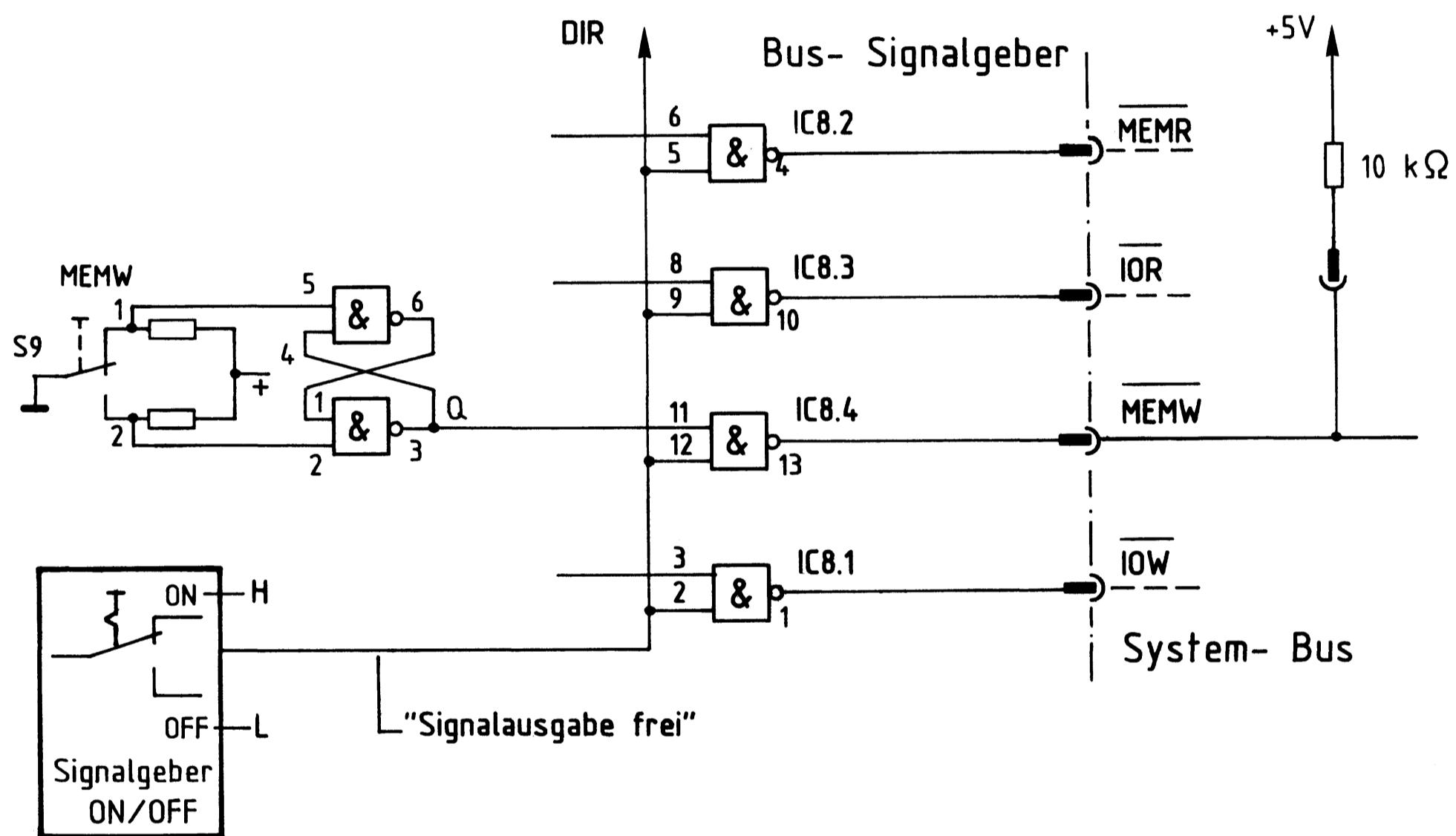


Bild 6: Stromlaufplan "Erzeugung der Steuersignale"

Bei nicht betätigten Steuersignal-Tasten führen die Ausgänge der NAND-Gatter (IC 8.1...4) H-Pegel. Betätigt man eine der Tasten, ändert sich der Pegel des entsprechenden NAND-Gatter-Ausgangs von H auf L und der Lese- oder Schreibvorgang wird ausgeführt. Voraussetzung dafür ist, daß die Gatter mit H-Pegel auf der Leitung "Signalausgabe frei" für Signaldurchgang freigeschaltet sind.

## Bus-Signalgeber

## 2.5. Die Funktions-Blöcke "Signalgeber ON/OFF" und "RESET-Steuerung"

Bild 7 zeigt den Block "RESET-Steuerung" mit dem Block "Signalgeber ON/OFF", der bisher als einfacher Umschalter dargestellt war.

Das D-Flipflop IC 4.1 dient der Entprellung des Schalters S11. In der Schalterstellung ON ist das Flipflop gesetzt und liefert an seinem Q-Ausgang H-Pegel, mit dem die Adreß-, Daten- und Steuerbus-Treiber für eine Signalausgabe freigeschaltet werden. Die von diesem Ausgang abgehende Leitung wurde "Signalausgabe-frei-Leitung" genannt. Nimmt sie in der Schalterstellung OFF L-Pegel an, werden alle Bus-Treiber für eine Signalausgabe gesperrt.

Das Signal vom  $\bar{Q}$ -Ausgang des IC 4.1 wirkt auf das D-Flipflop IC 4.2 im Block "RESET-Steuerung" und wird gleichzeitig über die HOLD-Leitung zur CPU-Baugruppe geführt. Dort bewirkt ein L-Pegel (Signalgeber ON), daß die CPU-Baugruppe vom Systembus getrennt wird.

Schaltet man S11 in Stellung OFF, so bewirkt die L-H-Flanke des HOLD-Signals ( $\bar{Q}$  von IC 4.1), daß der Q-Ausgang des D-Flipflops IC 4.2 H-Pegel und die RESET IN-Leitung L-Pegel annimmt (siehe Bild 8); hierdurch wird die CPU in den Grundzustand gebracht (Befehlszählerstand auf 0). Voraussetzung für einen L-Pegel auf der RESET IN-Leitung ist, daß das D-Flipflop vorher rückgesetzt war, d.h., daß der Q-Ausgang L-Pegel führte. Diese Bedingung wird aber beim Einschalten des MC-Systems automatisch über die Leitung RESET OUT erfüllt.

## Bus-Signalgeber

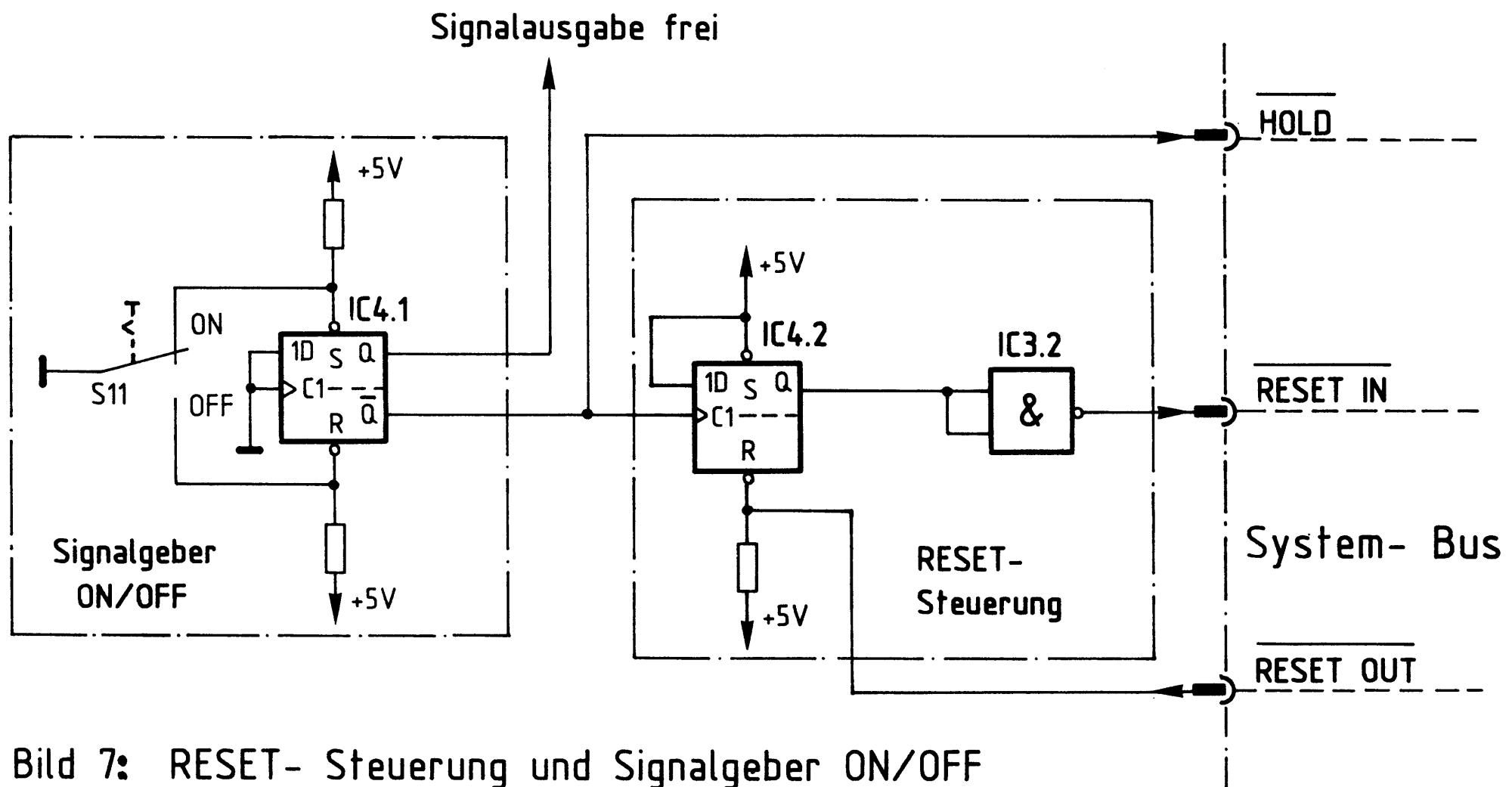


Bild 7: RESET-Steuerung und Signalgeber ON/OFF

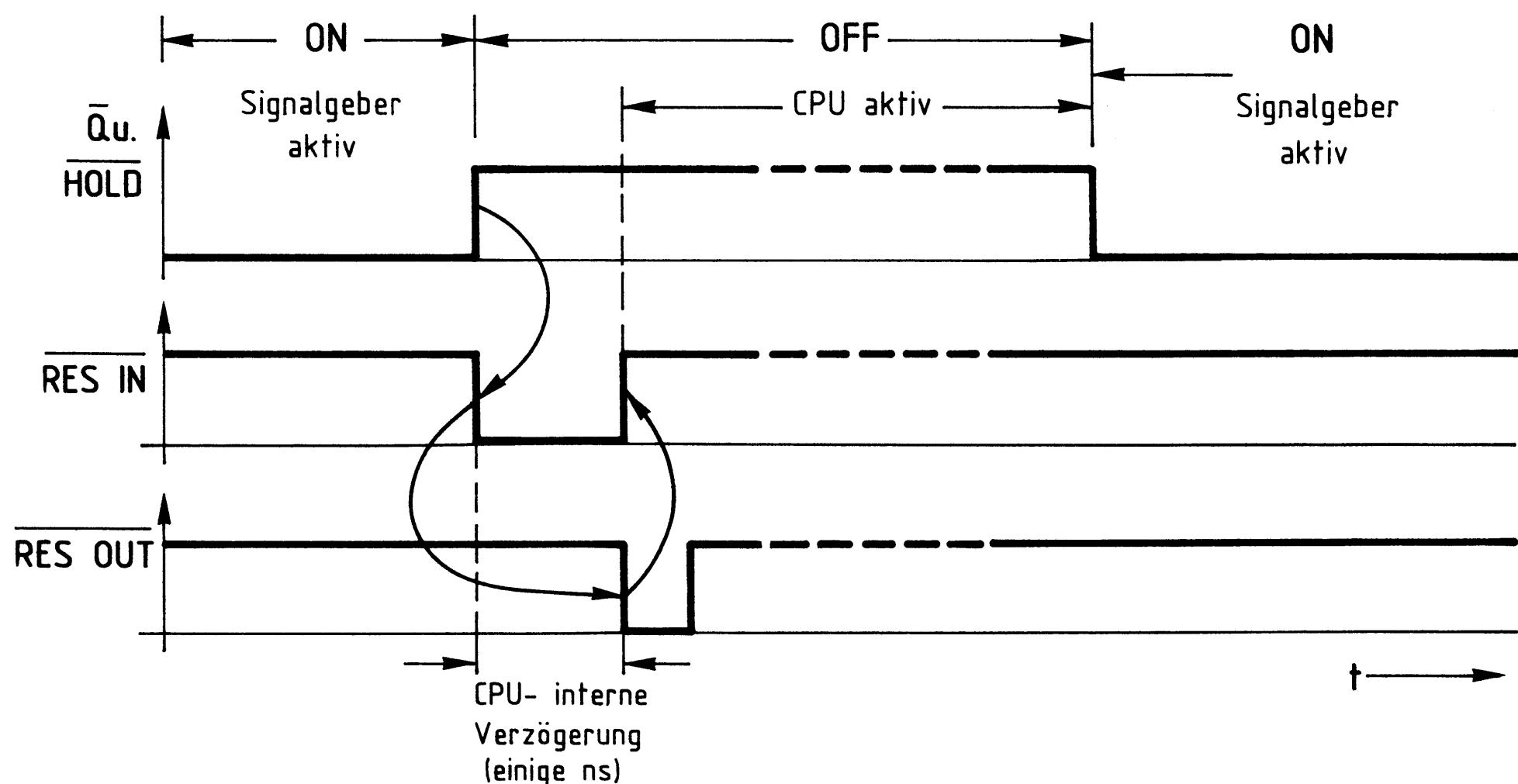
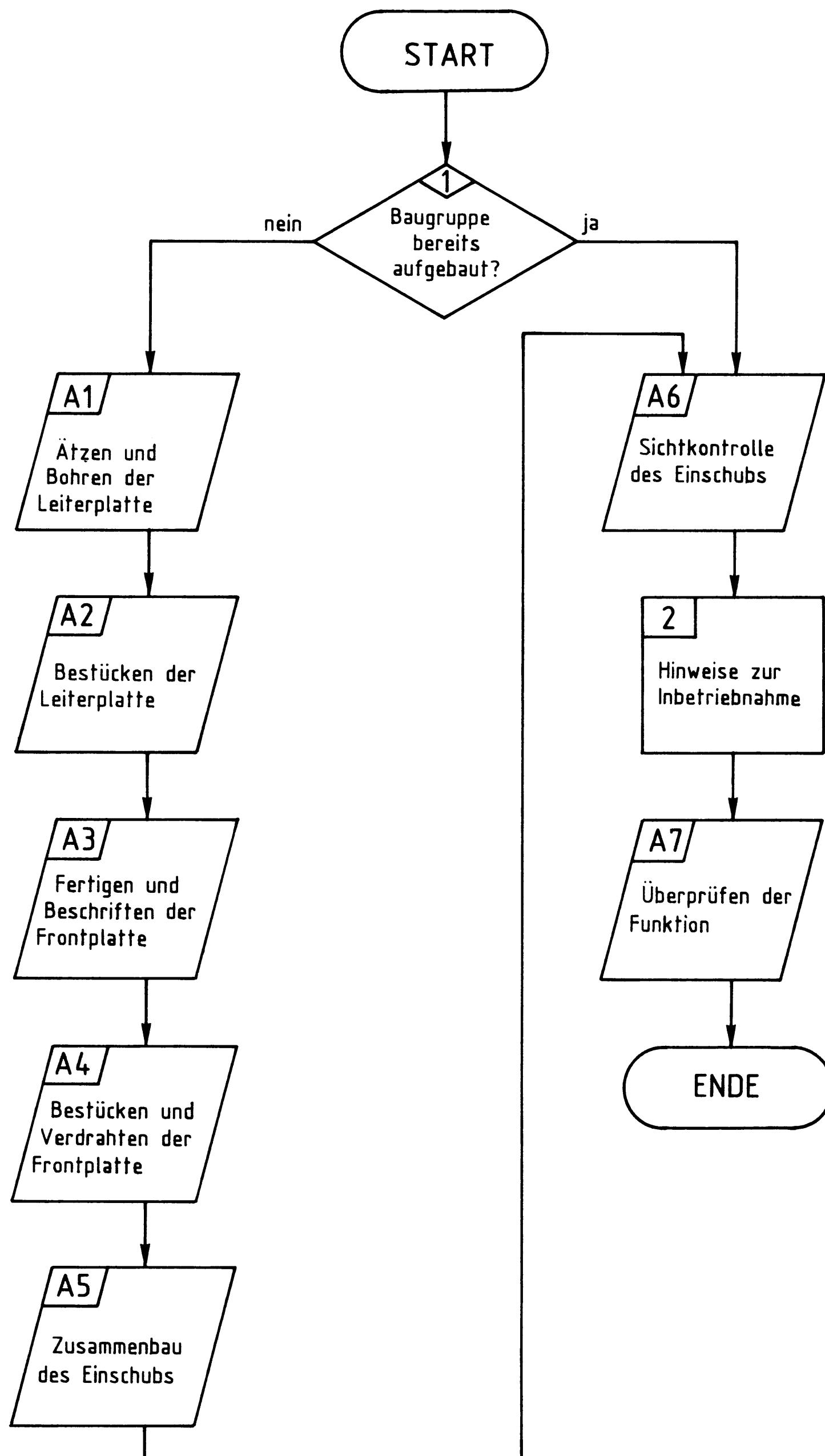


Bild 8: Impulsdiagramm der RESET-Steuerung

## Flußdiagramm für den Arbeitsablauf



## Bus-Signalgeber

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte ca. 110x170 mm Material: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 um), mit Fotolack be- schichtet
je 1	Filmvorlage BFZ/MFA 5.1.B und BFZ/MFA 5.1.L zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C10, Alu, 2 mm dick, Breite: 50,5 mm	z.B. Intermas 409-017670
1	Griff komplett mit Abdeckung T03	z.B. Intermas 409-017927
1	Frontverbinder 1,6 FEE	z.B. Intermas 409-024830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Zylinderschraube M 2,5x8 DIN 84	
2	Zylinderschraube M 2,5x10 DIN 84	
3	Zylinderschraube M 2,5x12 DIN 84	
2	Zylinderschraube mit Schaft B M 2,5x10/5 DIN 84	
5	Federscheibe A 2,7 DIN 137	
1	Federring B 2,5 DIN 127	
4	Sechskantmutter M 2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas 409-026748
6	Codierschalter für Frontplattenmontage (Hex - zu Binärcode)	Cherry T56-13AM
2	Abschlußplatte, links	Cherry 609-0754
2	Abschlußplatte, rechts	Cherry 609-0756
1	Miniatur-Kippschalter, 1 x UM, Einbau Ø 6,2 mm	z.B. Knitter MTA 106 D
4	Kleindrucktaster, 1 Öffner, 1 Schließer, Einbau Ø 9 mm	z.B. RAFI 1.15106.301/02
36	Widerstand 4,7 kΩ	0,25 W / ± 5 % Tol.
3	Elektrolytkondensator 4,7 uF / 25 V	Tantal, Tropfenform
2	IC 74 LS 00, Vier NAND mit je zwei Eing.	
2	IC 74 LS 01, Vier NAND mit je zwei Eing.	offener Kollektor
1	IC 74 LS 74, Zwei D-Flipflop	
3	IC 74 LS642, Acht Bus-Leitungstreiber	
5	IC-Fassung, 14polig, DIL	siehe Anmerkung
3	IC-Fassung, 20polig, DIL	siehe Anmerkung

## Bus-Signalgeber

Stckz.	Benennung/Daten	Bemerkung
n.B.	Schaltlitze 0,25 mm <sup>2</sup>	verschiedene Farben
n.B.	Schaltdraht, Ø 0,5 mm, versilbert	
n.B.	Lötdraht, Lötlack	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften der Frontplatte
n.B.	Klarlackspray	zum Besprühen der Frontplatte

## Anmerkung:

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden.

Ist die Leiterplatte durchkontaktiert, können Sie gewöhnliche IC-Fassungen verwenden.

Bei nicht durchkontaktierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbare sind. Hierzu eignen sich sehr gut die sogen. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakte bestehen. Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 340 mm.

## Für die Inbetriebnahme der Baugruppe benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Bus-Platine BFZ/MFA 0.1.	zusammengebaut und geprüft
1	Bus-Abschluß BFZ/MFA 0.2.	nach FPÜ BFZ/MFA 1.2., Arbeitsblatt A7
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	

Bus-Signalgeber

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Bus-Signalgeber" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen.

1

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen

→ A1

Überprüfen des fertigen Ein-  
schubs und Inbetriebnahme

→ A6

2

In den folgenden Arbeitsschritten wird die Baugruppe "Bus-Signalgeber" in Betrieb genommen und ihre Funktion geprüft.

Dazu benötigen Sie

- 1 Baugruppenträger mit Bus-Verdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)

Alle aufgeführten Teile komplett aufgebaut und geprüft.

Darüber hinaus sollten Sie den Stromlaufplan und den Bestückungsplan der Übung "Bus-Signalgeber" bereithalten.

Alle zur Inbetriebnahme der Baugruppe vorgegebenen Arbeitsblätter enthalten:

- Angaben über den Sinn der jeweiligen Messung
- Angaben über einzustellende Bedingungen (z.B. Schalterstellungen)
- Aufgabenstellungen, ggf. mit Hinweisen zu möglichen Fehlern

Wenn Sie bei der Lösung der Aufgaben Schwierigkeiten haben, sollten Sie das entsprechende Kapitel der Funktionsbeschreibung noch einmal durcharbeiten.

→ A7

Name:

Bus-Signalgeber

Datum:

Für die Baugruppe "Bus-Signalgeber" ist eine zweiseitig kupferkaschierte Leiterplatte anzufertigen.

**A 1.1**

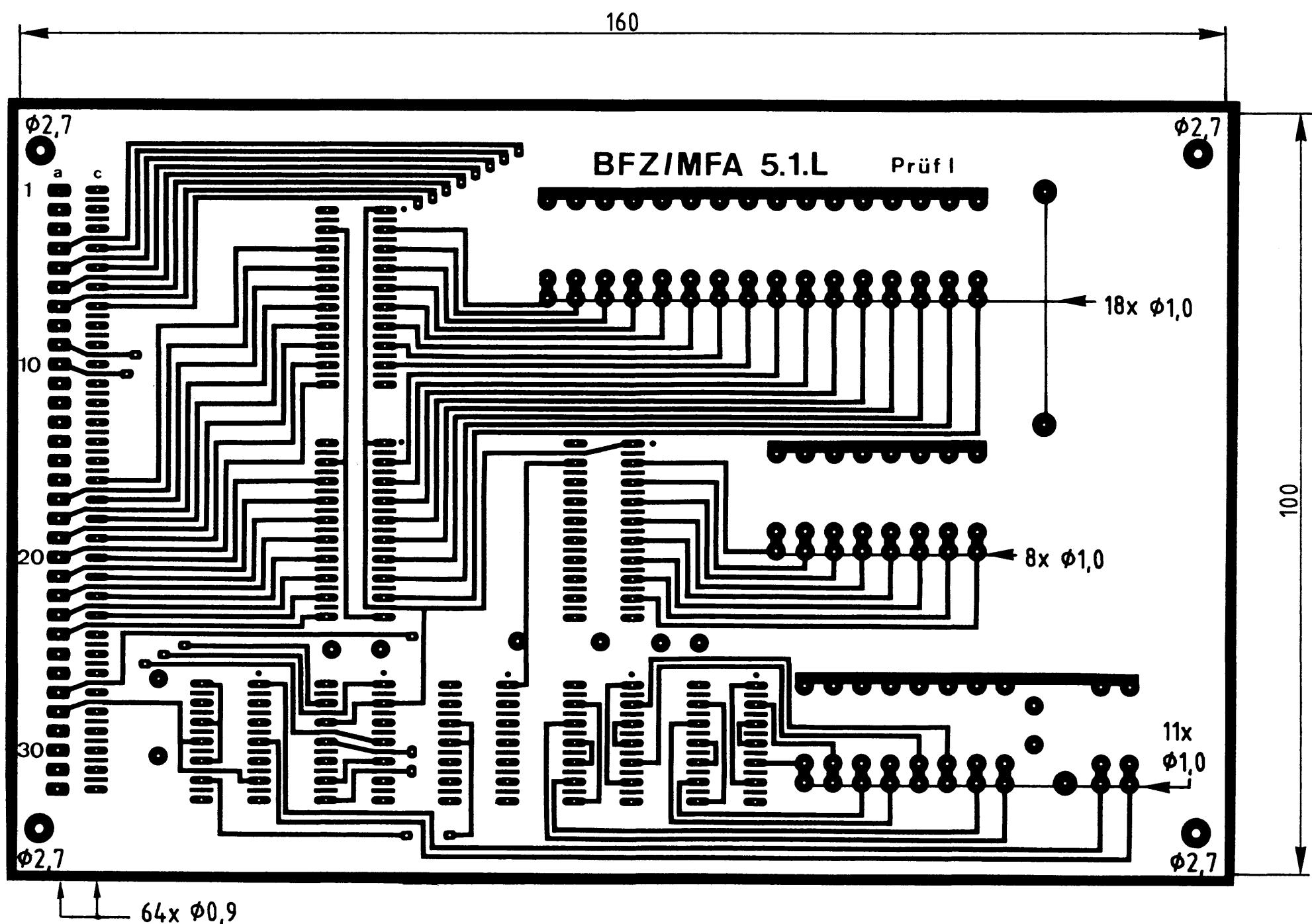
Zur Herstellung der Leiterplatte sind folgende Arbeitsschritte erforderlich.

1. Belichten nach Filmvorlagen BFZ/MFA 5.1.L und 5.1.B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. Auf Maß (100x160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

#### Bohrplan Leiterbahnseite



Alle nicht bemaßten Bohrungen  $\phi 0,8$  mm  
Benötigte Bohrer:  $0,8 - 0,9 - 1,0 - 2,7$  mm



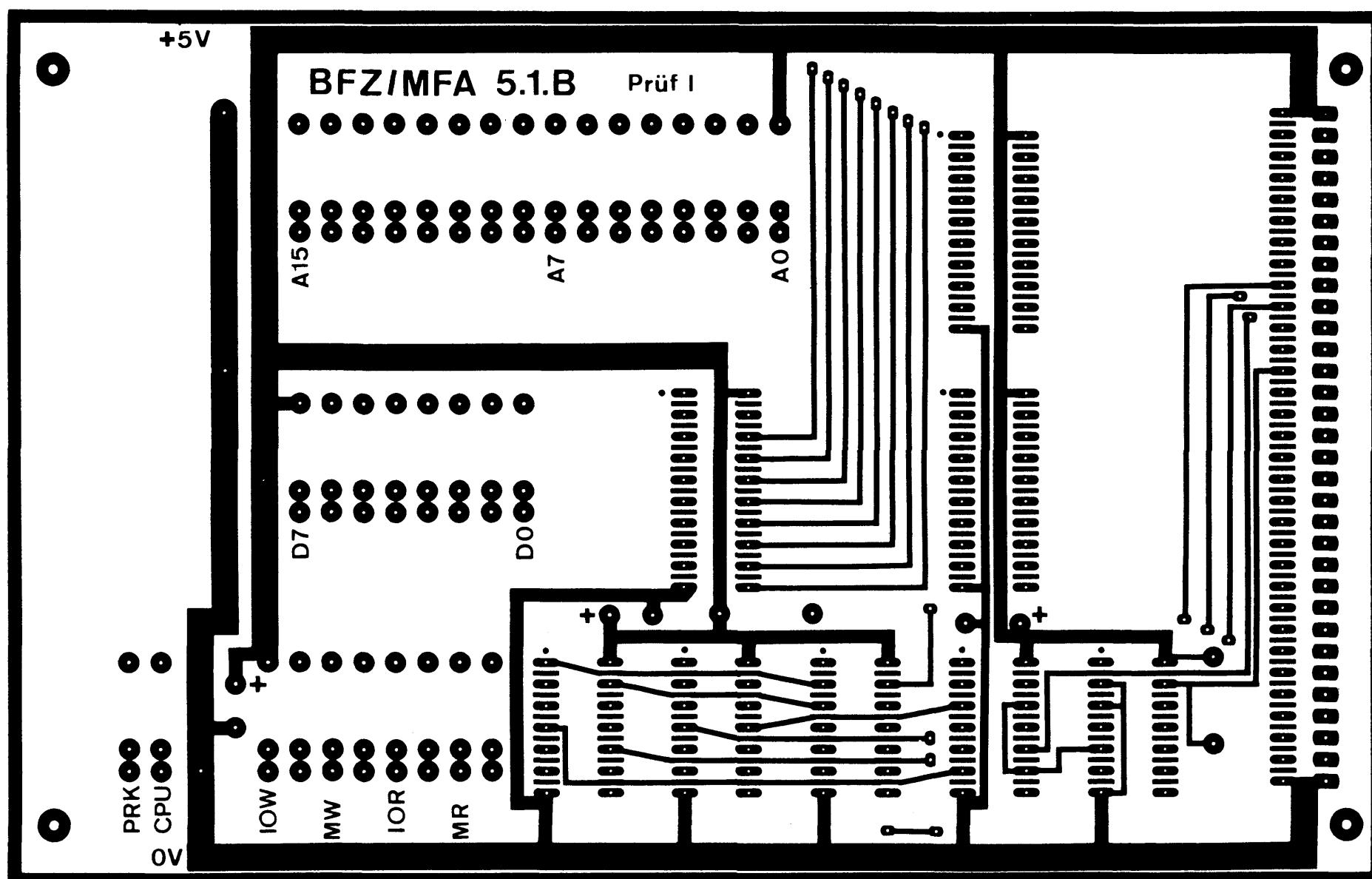
Name:

Bus-Signalgeber

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite.

A1.2



→ A2

Name:

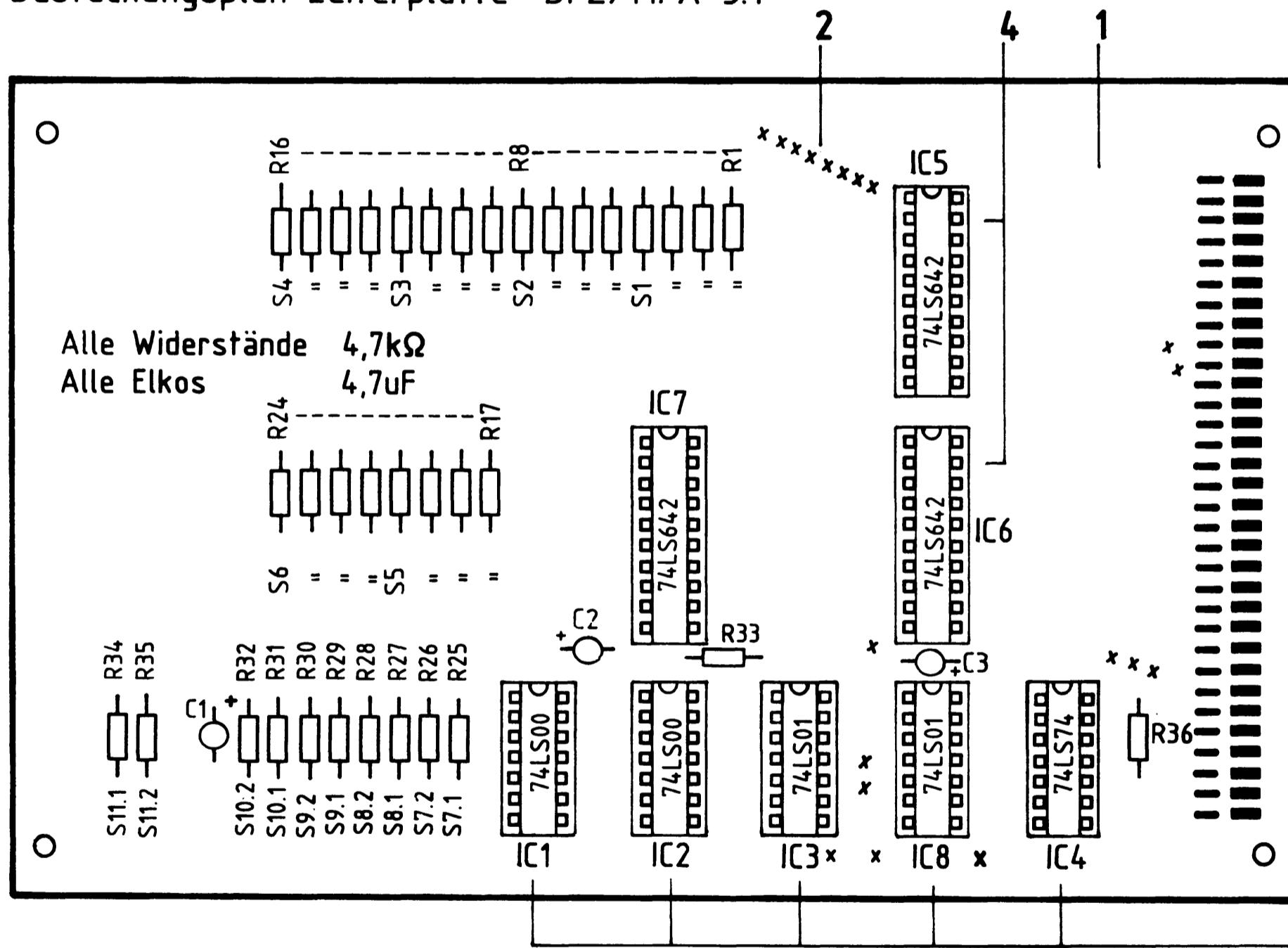
Bus-Signalgeber

Datum:

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteileliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Unterbrechungen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

A2.1

## Bestückungsplan Leiterplatte BFZ/MFA 5.1



## Stückliste Leiterplatte BFZ/MFA 5.1.

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.1.	
2	19	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei galvanisch nicht durchkontaktierter Leiterplatte
3	5	IC-Fassung 14polig, DIL	siehe Anmerkung
4	3	IC-Fassung 20polig, DIL	siehe Anmerkung

Name:

Bus-Signalgeber

Datum:

Bauteilliste Leiterplatte BFZ/MFA 5.1.

A2.2

Kennz.	Benennung/Daten	Bemerkung
R1 ... R36	Widerstand 4,7 kΩ	
C1 ... C3	Elektrolytkondensator 4,7 uF / 25 V	Tantal, Tropfenform
IC 1, IC 2	Vier NAND 74 LS 00	
IC 3, IC 8	Vier NAND 74 LS 01	
IC 4	Zwei D-Flipflop 74 LS 74	
IC 5...IC 7	Acht Bus-Leitungstreiber 74 LS 642	offener Kollektor

Anmerkung:

Alle IC's werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontakteert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbare sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakte bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

→ A3

Name:

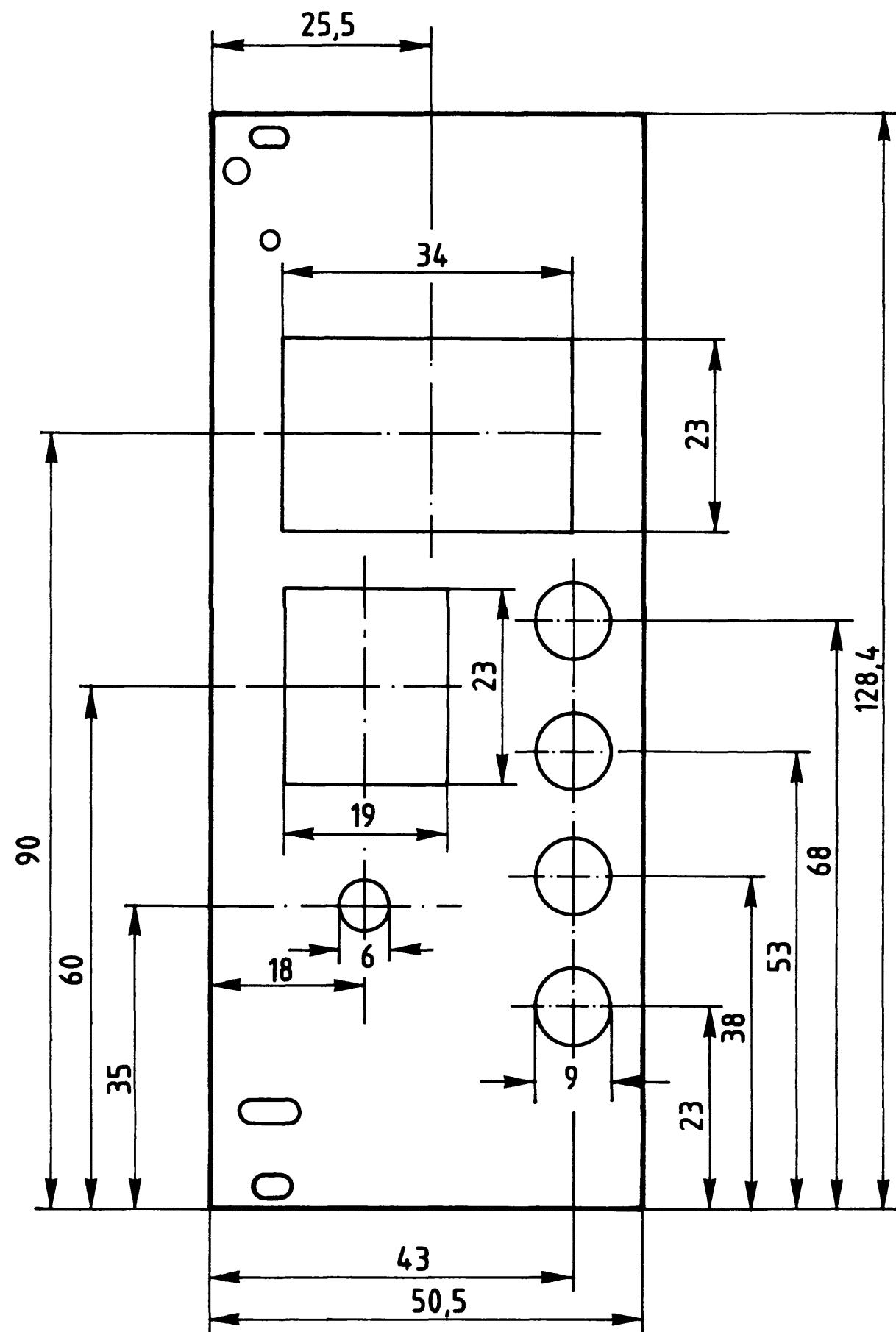
Bus-Signalgeber

Datum:

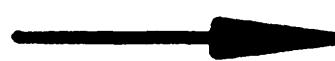
Stellen Sie die Frontplatte entsprechend der folgenden Zeichnung her.

A3.1

Fertigungszeichnung Frontplatte



Material: Frontplatte L-C10  
Alu 2mm



Name: \_\_\_\_\_

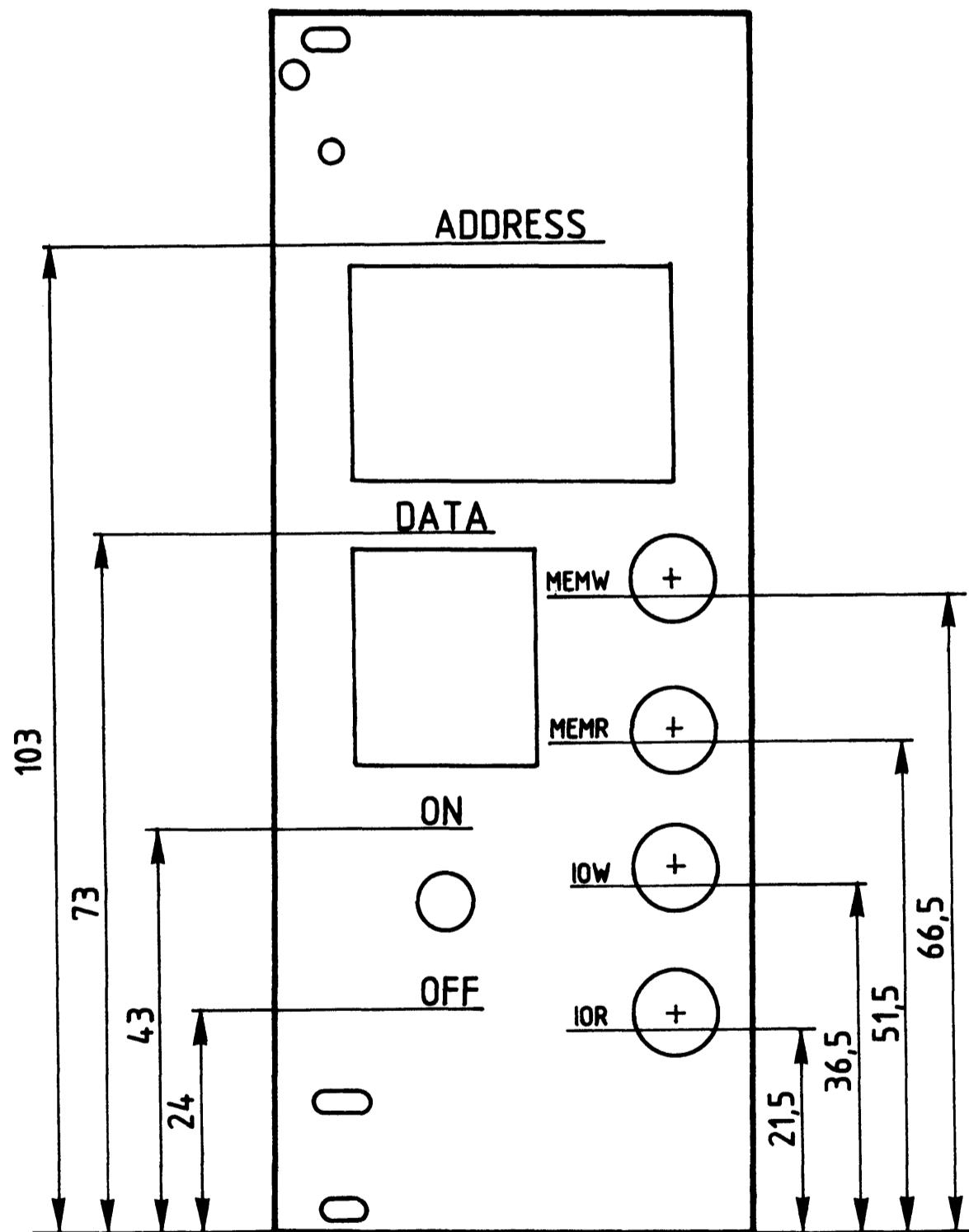
Bus-Signalgeber

Datum: \_\_\_\_\_

Beschriften Sie die Frontplatte nach dem folgenden Beschriftungsvorschlag. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit einem Tuscheschreiber oder Abreibebuchstaben aufgebracht werden. Nach dem Beschriften sollte die Frontplatte mit Plastik-Spray besprüht werden.

A3.2

Beschriftungsvorschlag:



Schriftgröße 3mm/2mm

→ A4

Name:

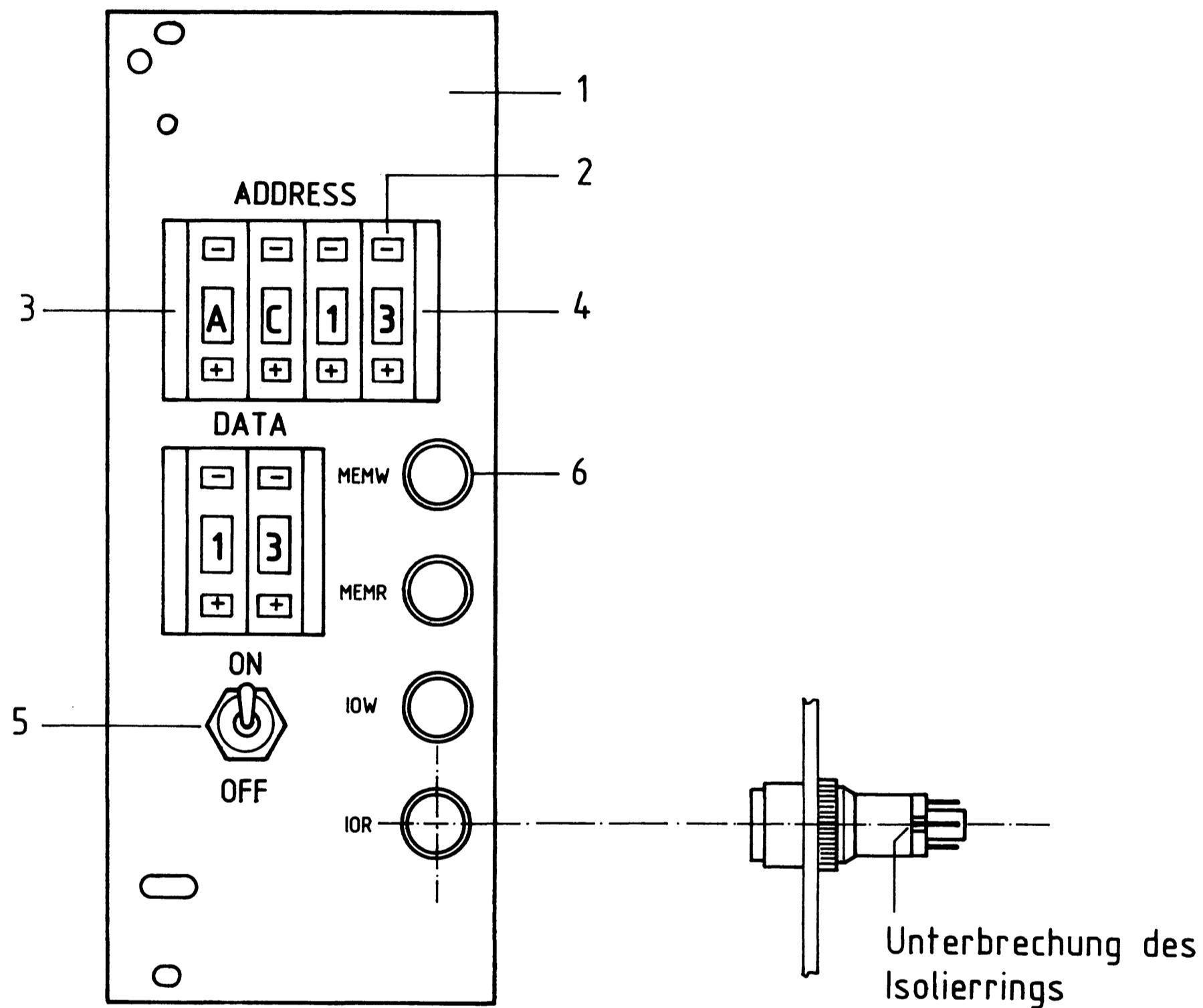
Bus-Signalgeber

Datum:

Bestücken Sie die Frontplatte nach Bestückungsplan und Stückliste.

A4.1

## Bestückungsplan Frontplatte



## Stückliste Frontplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	gebohrt und beschriftet
2	6	Codierschalter	S1 ... S6
3	2	Abschlußplatte, links	
4	2	Abschlußplatte, rechts	
5	1	Miniatur-Kippschalter	S11
6	4	Drucktaster, weiß	S7 ... S10



Name:

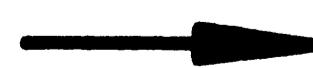
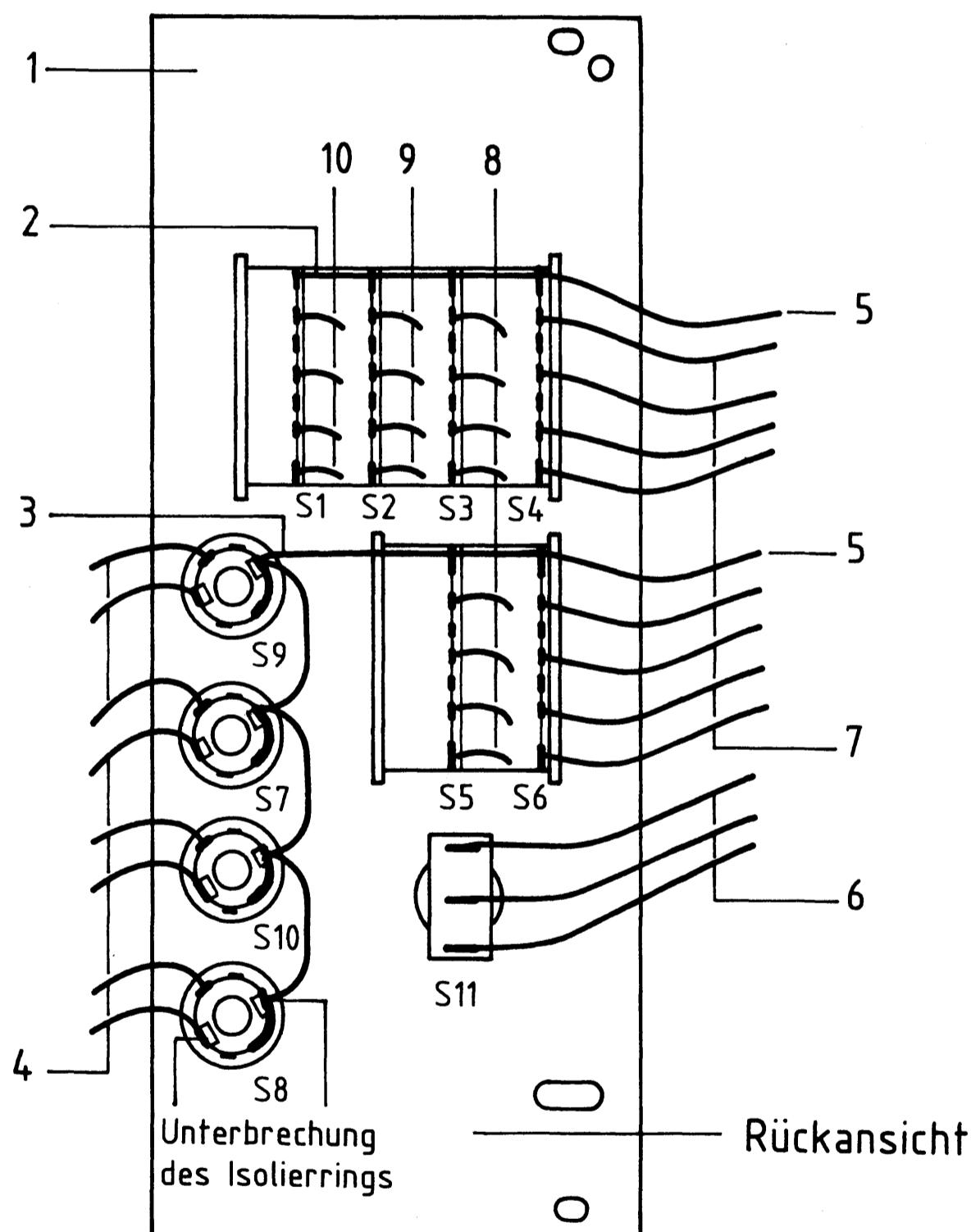
Bus-Signalgeber

Datum:

Verdrahten Sie die Frontplatte nach dem Verdrahtungsplan und der Stückliste.

A4.2

Verdrahtungsplan Frontplatte



Name:

Bus-Signalgeber

Datum:

## Stückliste zum Verdrahtungsplan der Frontplatte

A4.3

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte kompl. bestückt	
2	1	Drahtbrücke Cu-Ag 0,5 mm	Länge angepaßt
3	1	Drahtbrücke Cu-Ag 0,5 mm	Länge angepaßt
4	8	Schaltlitze 0,25 mm <sup>2</sup> , sw, 80 mm lang	freies Ende verzinnt
5	2	Schaltlitze 0,25 mm <sup>2</sup> , sw, 20 mm lang	freies Ende verzinnt
6	3	Schaltlitze 0,25 mm <sup>2</sup> , sw, 30 mm lang	freies Ende verzinnt
7	8	Schaltlitze 0,25 mm <sup>2</sup> , sw, 30 mm lang	freies Ende verzinnt
8	8	Schaltlitze 0,25 mm <sup>2</sup> , sw, 50 mm lang	freies Ende verzinnt
9	4	Schaltlitze 0,25 mm <sup>2</sup> , sw, 70 mm lang	freies Ende verzinnt
10	4	Schaltlitze 0,25 mm <sup>2</sup> , sw, 90 mm lang	freies Ende verzinnt

→ A5

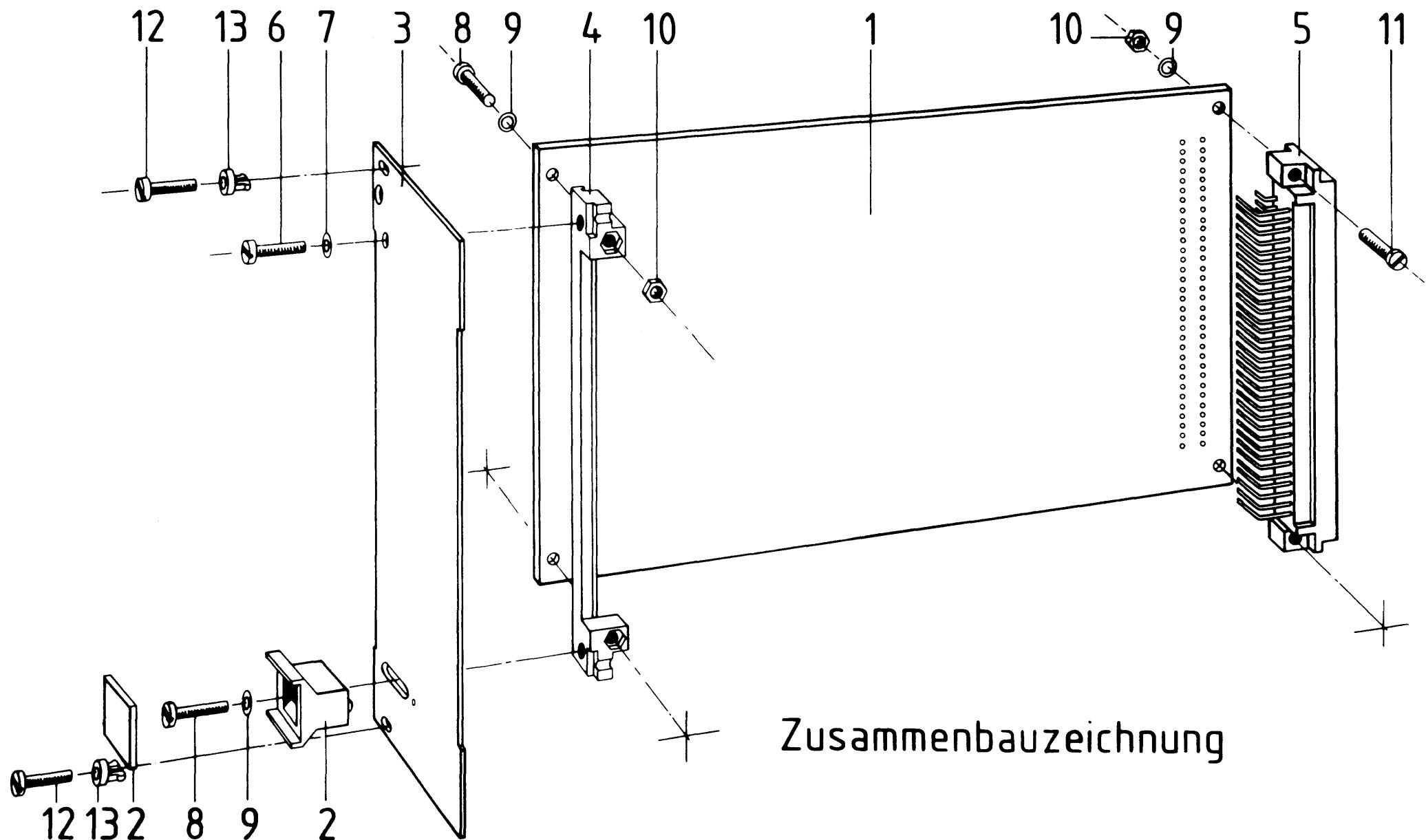
Name:

Bus-Signalgeber

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.

A5.1



## Stückliste

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.1	bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt und verdrahtet
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B 2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A 2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft, B M2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

Name:

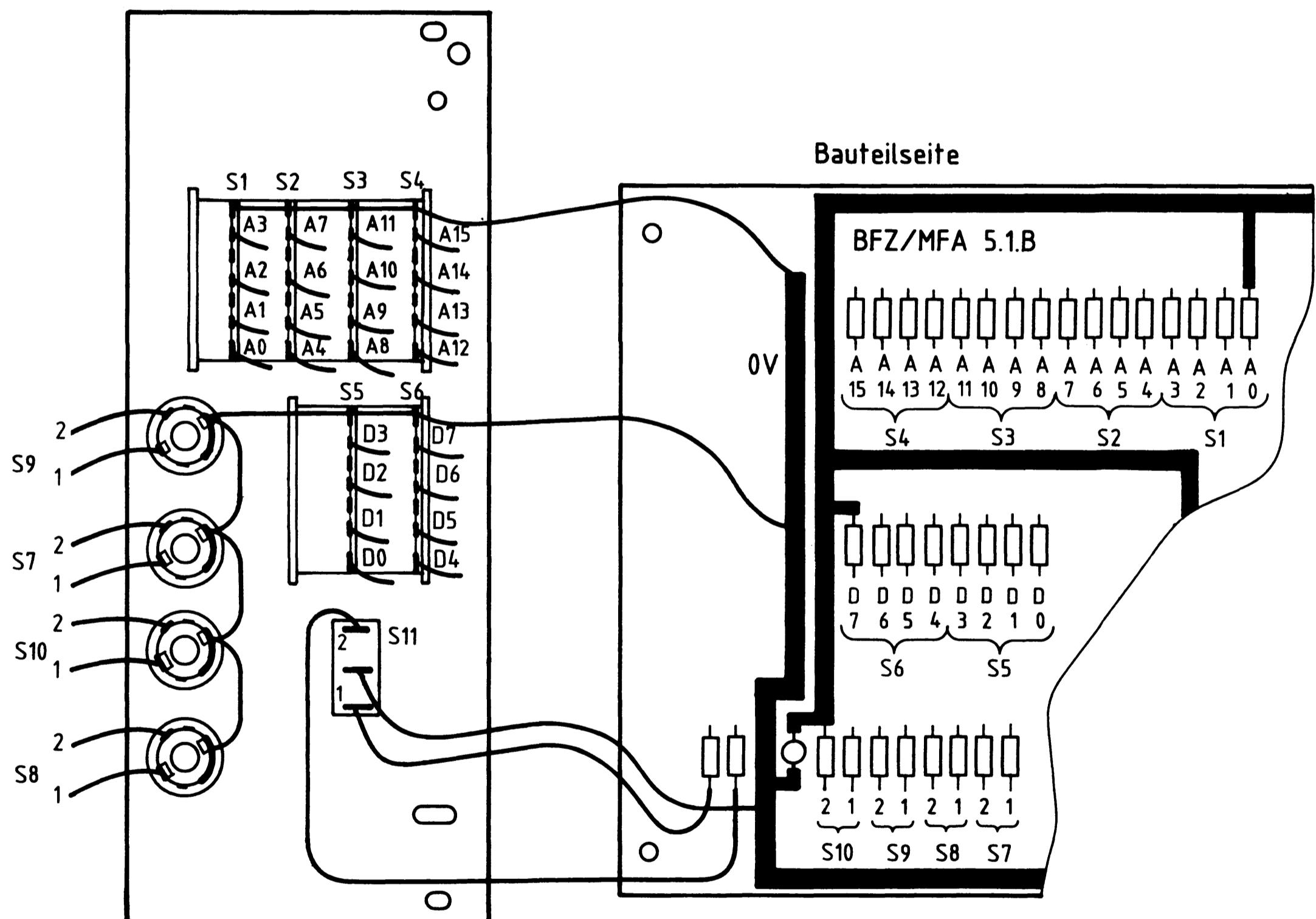
Bus-Signalgeber

Datum:

Verbinden Sie die Anschlußleitungen der Frontplatte nach folgendem Verdrahtungsplan mit der Leiterplatte. Hierbei können Sie sich auch im Stromlaufplan orientieren.

A5.2

## Verdrahtungsplan Frontplatte - Leiterplatte



→ A6

Name:

Bus-Signalgeber

Datum:

Sichtkontrolle

**A6**

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?

Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.

Bei galvanisch nicht durchkontakteerten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontakteierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstückchen durchkontakteert sein.

Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind alle IC's richtig eingesteckt?

Gesamtaufbau

Kontrollieren Sie auch die Montage der Bauteile in der Frontplatte sowie die Verdrahtung d'er Frontplatte und die Verbindungen zwischen Frontplatte und Leiterplatte.

**2 ←**

Name:

Bus-Signalgeber

Datum:

Messen der Spannungsversorgung aller IC's an den entsprechenden IC-Stiften.

A7.1

Baugruppe "Bus-Signalgeber" über Adapter am Systembus; Netz eingeschaltet.

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus;

tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen ( $U_B$ ) in die Tabelle ein (siehe Muster).

	IC1	IC2	IC3	IC4	IC5	IC6	IC7	IC8
Typ	74LS00							
Positive Versorgung an Pin ...	14							
Masse an Pin ...	7							
$U_B$	5V							



Name:

Bus-Signalgeber

Datum:

Prüfen der Schalter- und Tasteranschlüsse und der Funktion der Entprell-Flipflops.

A7.2

Alle Taster zunächst nicht betätigt; Schalter ON/OFF in Stellung ON.

Suchen Sie sich mit Hilfe des Stromlaufplans die entprellten Ausgänge der Taster und des ON/OFF-Schalters und überlegen Sie sich, welche Pegel an diesen Ausgängen für unbetätigten und betätigten Betrieb vorhanden sein müssen.

Tragen Sie die Werte in die Tabelle ein und überprüfen Sie Ihre Überlegung durch entsprechende Messungen (siehe Muster).

Taster/Schalter	MEMW		MEMR		IOW		IOR		ON/OFF	
Betätigungs-zustand	Aus	Ein	Aus	Ein	Aus	Ein	Aus	Ein	ON	OFF
Ausgang	Q	Q	Q	Q	Q	Q	Q	Q	Q	Q
Soll-Pegel (Überlegung)			L	H	H	L				
Ist-Pegel (Gemessen)			L	H	H	L				

Falls zwischen Soll- und Ist-Pegeln Unterschiede auftreten, müssen Sie evtl. die Schalter- und Tasterverdrahtung überprüfen.



Name:

Bus-Signalgeber

Datum:

## Prüfen der Steuersignale

**A7.3**

Alle Taster zunächst nicht betätigt; Schalter ON/OFF in Stellung ON.

Überlegen Sie sich, welchen Pegel die Steuersignale haben müssen, wenn o.g. Voraussetzungen gegeben sind.

Wie ändern sich ihre Pegel, wenn die zugehörigen Taster betätigt werden?

Stellen Sie die Überlegungen dann für den Fall an, daß der ON/OFF-Schalter in Stellung OFF steht.

Füllen Sie die folgende Tabelle aus und überprüfen Sie Ihre Überlegungen durch entsprechende Messungen.

ON/OFF-Schalter ...	ON								OFF							
	MEMR		IOR		MEMW		IOW		MEMR		IOR		MEMW		IOW	
Tasterzustand	n.b.	b.														
Soll-Pegel (Überlegung)																
Ist-Pegel (Gemessen)																

n.b. ≡ nicht betätigt

b. ≡ betätigt



Name:

Bus-Signalgeber

Datum:

Prüfen der Adreßleitungen

**A7.4**

Steuertaster nicht betätigt; ON/OFF-Schalter auf ON.

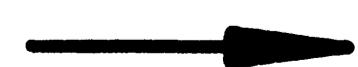
Stellen Sie zunächst alle "ADDRESS-Schalter" auf 0, dann auf F und tragen Sie die Soll-Pegel (Soll) der Adressenleitungen in die Tabelle ein. Überprüfen Sie Ihre Überlegungen durch Messen der entsprechenden Pegel (Ist). Stellen Sie dann die "ADDRESS-Schalter" so ein, daß die in der Tabelle vorgegebenen Soll-Pegel auf den Adreßleitungen vorhanden sind. Überprüfen Sie diese Einstellungen durch Messen der Pegel.

Adreßleitung ADDR-Schalter		A15	A14	A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0
0000	Soll	L	L	L	L	L	L	L	L	L	L	L	L	L	L	L	
	Ist																
FFFF	Soll																
	Ist																
*	Soll	H	L	H	L	H	L	H	L	H	L	H	L	H	L	H	
	Ist																
*	Soll	L	H	L	H	L	H	L	H	L	H	L	H	L	H	H	
	Ist																

\*

Bei dieser Art der Prüfung lassen sich Kurzschlüsse zwischen Adreßleitungen und evtl. falsch angeschlossene Adreßschalter feststellen.

Bei Unterschieden zwischen Soll- und Ist-Pegeln muß die Schalterverdrahtung überprüft und nach evtl. vorhandenen Kurzschläüssen zwischen Leiterbahnen gesucht werden.



Name:

Bus-Signalgeber

Datum:

Prüfen der Datenleitungen

**A7.5**

Steuertaster zunächst nicht betätigt; ON/OFF-Schalter auf ON.

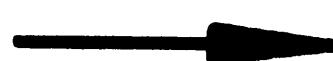
Stellen Sie zunächst alle "DATA-Schalter" auf 0, dann auf F und tragen Sie die Soll-Pegel (Soll) der Datenleitungen in die Tabelle ein.  
Überprüfen Sie Ihre Überlegungen durch Messen der entsprechenden Pegel (Ist).

Stellen Sie dann die "DATA-Schalter" so ein, daß die in der Tabelle vorgegebenen Soll-Pegel auf den Datenleitungen vorhanden sind.  
Überprüfen Sie diese Einstellungen durch Messen der Pegel.

Datenleitung DATA-Schalter		D7	D6	D5	D4	D3	D2	D1	D0
00	Soll								
	Ist								
FF	Soll								
	Ist								
*	Soll	H	L	H	L	H	L	H	L
	Ist								
*	Soll	L	H	L	H	L	H	L	H
	Ist								

\* Siehe A7.4.

Überprüfen Sie in den letzten beiden Einstellungen auch die Wirkung der Steuertasten MEMR und IOR. Wenn eine dieser Tasten betätigt wird, müssen alle Datenleitungen H-Pegel annehmen.



Name:

Bus-Signalgeber

Datum:

## Prüfen der RESET-Steuerung

**A7.6**

Schalter ON/OFF in Stellung ON; kurzzeitig L-Pegel mit Stift 13c (oder entsprechender Seite von R36) verbinden (dadurch wird IC 4.2 in einen definierten Zustand gebracht).

Überlegen Sie sich, welche Pegel nun die HOLD- und die RESET-IN-Leitung führen müssen. Die Werte tragen Sie in die Tabelle ein. Prüfen Sie Ihre Überlegungen durch entsprechende Messungen nach.

Schalten Sie anschließend den ON/OFF-Schalter in Stellung OFF.

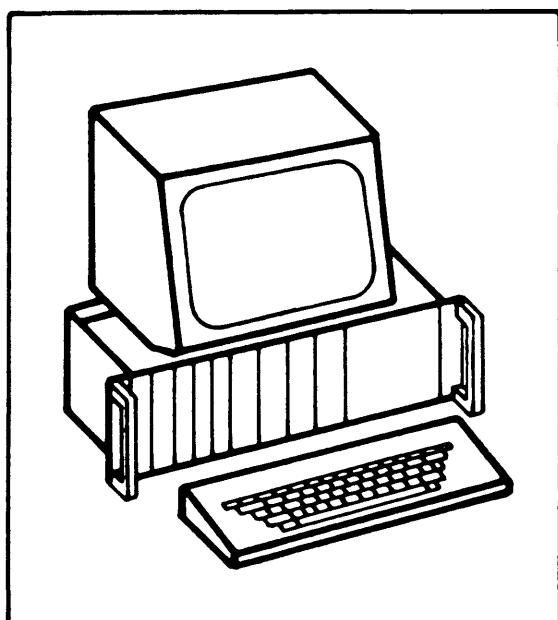
Welche Pegel müssen o.g. Leitungen jetzt führen? Prüfen Sie auch diese Überlegungen nach.

Bei Messungen an der RESET-IN-Leitung ist zu beachten, daß IC 3.2. ein UND-Gatter mit offenem Kollektor ist und daß der zugehörige Kollektowiderstand sich außerhalb dieser Baugruppe befindet.

Schalter ON/OFF		ON	OFF
<u>HOLD</u>	Soll		
	Ist		
<u>RESET IN</u>	Soll		
	Ist		

Damit ist die Übung beendet.

# FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



Bus-Signalanzeige

BFZ/MFA 5.2.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---

(

)

)

)

Bus-Signalanzeige

---

1. Einführung

Die Baugruppe "Bus-Signalanzeige" wird innerhalb des Mikrocomputer-Baugruppen-systems unter anderem für Funktionsprüfungen eingesetzt. Sie dient der Anzeige der auf dem System-Bus anstehenden Adreß-, Daten- und Steuersignale, wobei die Signale der 16 Adreßleitungen als vierstellige, und die der 8 Datenleitungen als zweistellige Hexadezimalzahl angezeigt werden. Die Steuersignale werden direkt durch Leuchtdioden angezeigt.

Die "Bus-Signalanzeige" kann auch zusammen mit dem Mikroprozessor im vollständig aufgebauten System zur Fehlersuche eingesetzt werden. Aufgrund der hohen Arbeitsgeschwindigkeit des Prozessors ändern sich dann allerdings die Signale auf dem Bus so schnell, daß die Anzeige nicht mehr ablesbar ist.

Eine Zusatzschaltung sorgt in diesem Fall dafür, daß die Bus-Signale für eine längere Zeit stabil sind. Der Mikroprozessor wird dazu auf die Betriebsart "Einzelschritt" umgeschaltet und führt dann nur jeweils einen Arbeitsschritt aus, wenn man eine Taste betätigt.

## Bus-Signalanzeige

## 2. Blockschaltbild, Aufbau und Wirkungsweise

Bild 1 zeigt das Blockschaltbild der "Bus-Signalanzeige". Zunächst wird die Wirkungsweise der Baugruppe anhand dieses Blockschaltbildes erklärt, später erfolgt die Schaltungsbeschreibung der einzelnen Funktionsblöcke.

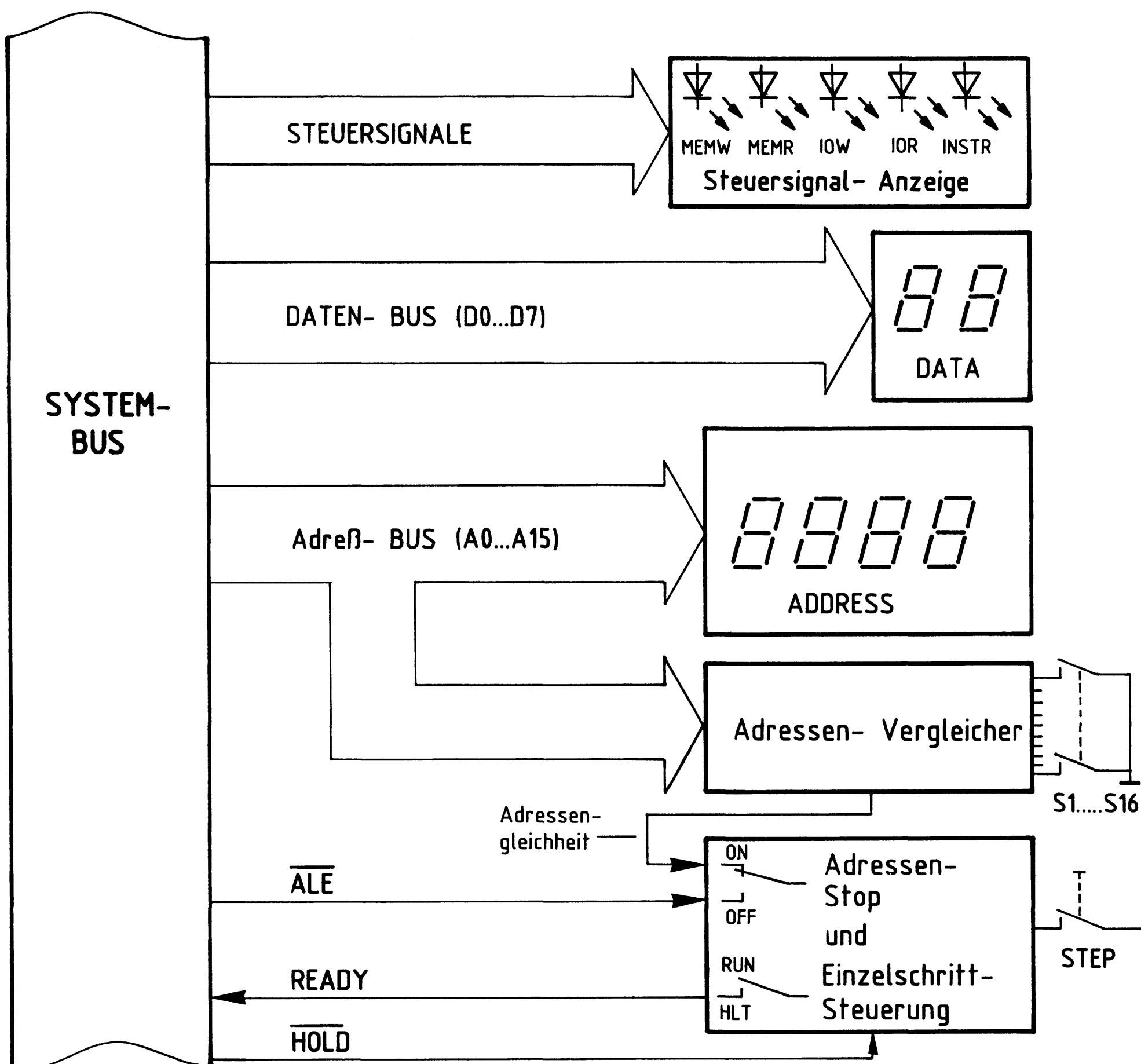


Bild 1: Blockschaltbild Bus- Signalanzeige

## Bus-Signalanzeige

Sobald sich die Baugruppe am System-Bus befindet, wird die auf dem Adreßbus anstehende Adresse und der auf dem Datenbus anstehende Datenwert in hexadezimaler Form angezeigt. Jede hexadezimale Anzeige stellt die Bitkombination von vier Signalleitungen dar. Daher ist die Adreßanzeige vierstellig (16 Bit) und die Datenanzeige zweistellig (8 Bit).

Im Funktionsblock "Steuersignal-Anzeige" werden die Steuersignale

- MEMW (Schreiben in Speicherstellen)
- MEMR (Lesen von Speicherstellen)
- IOW (Schreiben in Ausgabe-Baugruppen)
- IOR (Lesen von Eingabe-Baugruppen)

und - INSTR (Befehlsholphase)

über Leuchtdioden angezeigt, und zwar immer dann, wenn sie aktiv sind, d.h. wenn sie gerade wirken.

Die Einzelschritt-Steuerung hat die Aufgabe, den Prozessor zum schrittweisen Arbeiten zu veranlassen, damit die Signale auf dem System-Bus längere Zeit unverändert bleiben. Dadurch kann man den Funktionsablauf im Mikrocomputer auch ohne Einsatz moderner Meßgeräte (z.B. Logikanalysator) verfolgen.

Um sie zu aktivieren, muß

- der Schalter "Adr. Stop ON/OFF" in Stellung OFF und
- der Schalter "RUN/HLT" in Stellung HLT stehen.

Mit dem Betätigen der "STEP-Taste" wird der Prozessor über die Leitung "READY" freigegeben und beginnt mit der Bearbeitung des aktuellen Programmschrittes.

Nach Abarbeitung dieses Schrittes sendet der Prozessor über die "ALE-Leitung" einen L-Impuls an die "Einzelschritt-Steuerung". Dieser Impuls bringt die "READY-Leitung" auf L-Pegel, wodurch der Prozessor angehalten wird. Bei erneuter Betätigung der STEP-Taste wiederholt sich der Vorgang.

Über die "HOLD-Leitung" kann eine weitere Baugruppe, der Bus-Signalgeber, sofern sie sich mit am System-Bus befindet und aktiv ist, die Wirkung des "READY-Signals" aufheben und ihrerseits den Prozessor anhalten.

Manchmal ist es erforderlich, die Einzelschritt-Steuerung zu aktivieren, wenn auf dem Adreßbus eine ganz bestimmte Bitkombination (Adresse) ansteht. Dazu befindet sich auf dieser Baugruppe der Adreßvergleicher, der den Signalzustand des Adreßbusses mit dem Signalzustand an allen Schaltern S1 bis S16 vergleicht. Bei Übereinstimmung wird über die Leitung "Adressengleichheit" ebenfalls ein Anhalten der CPU bewirkt.

Eine detaillierte Beschreibung der Einzelschritt-Steuerung und der Bedienung finden Sie in den FPÜ "CPU-8085" (BFZ/MFA 2.1.) und "Inbetriebnahme 8085-System" (BFZ/MFA 6.1.).

## Bus-Signalanzeige

Bild 2 zeigt den Stromlaufplan der Baugruppe "Bus-Signalanzeige", der zu allen folgenden Schaltungserklärungen mit benutzt werden sollte.

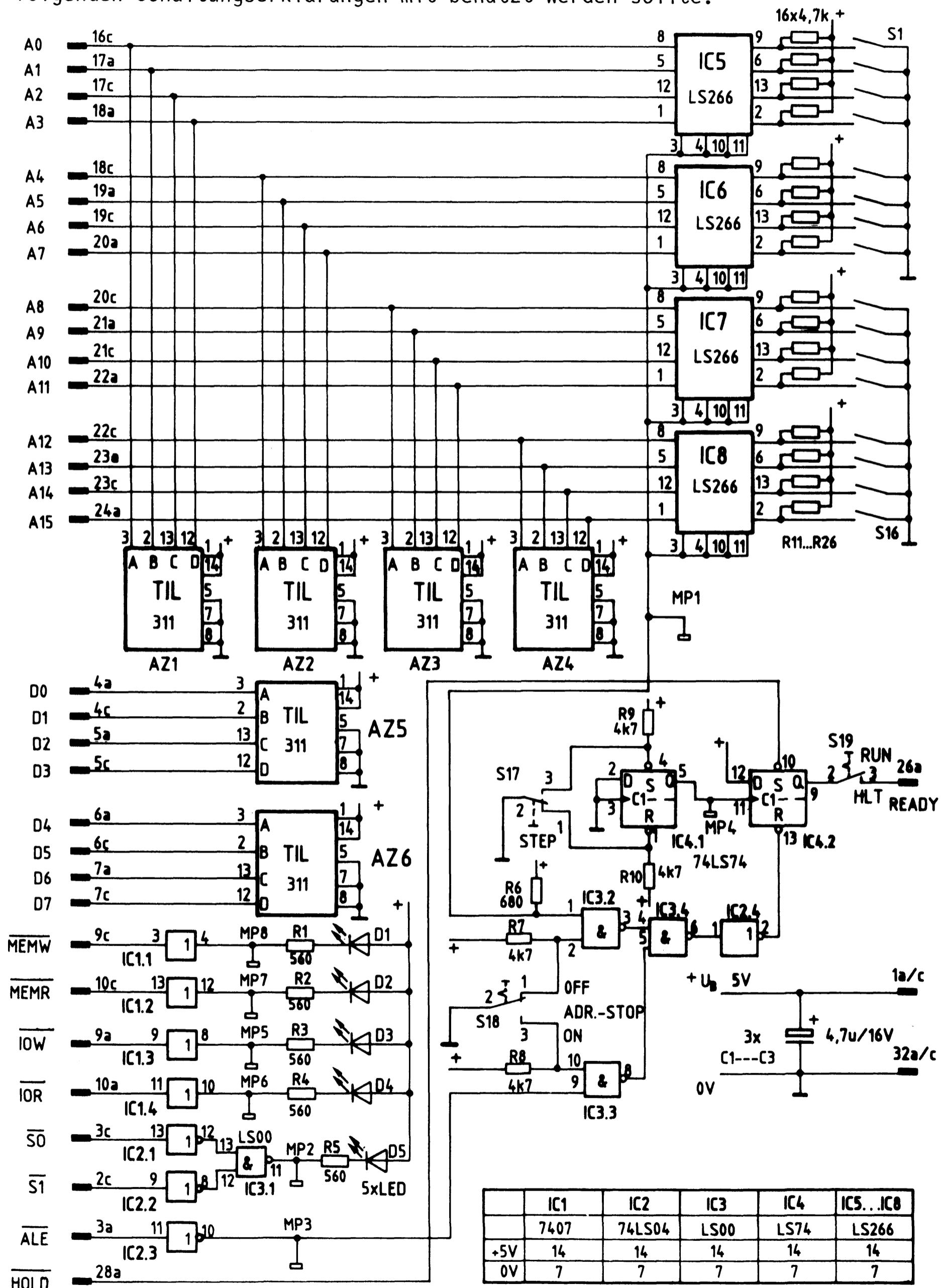


Bild 2 Stromlaufplan Bus-Signalanzeige

## Bus-Signalanzeige

## 2.1. Daten- und Adreß-Anzeige

Die in Bild 2 dargestellten Anzeige-Bausteine AZ 1 bis AZ 4 dienen der Anzeige der Adressen-Signale und die Anzeige-Bausteine AZ 5 und AZ 6 zeigen die Daten-Signale an.

Bild 3 zeigt das Blockschaltbild eines solchen Bausteins und die Pin-Belegung.

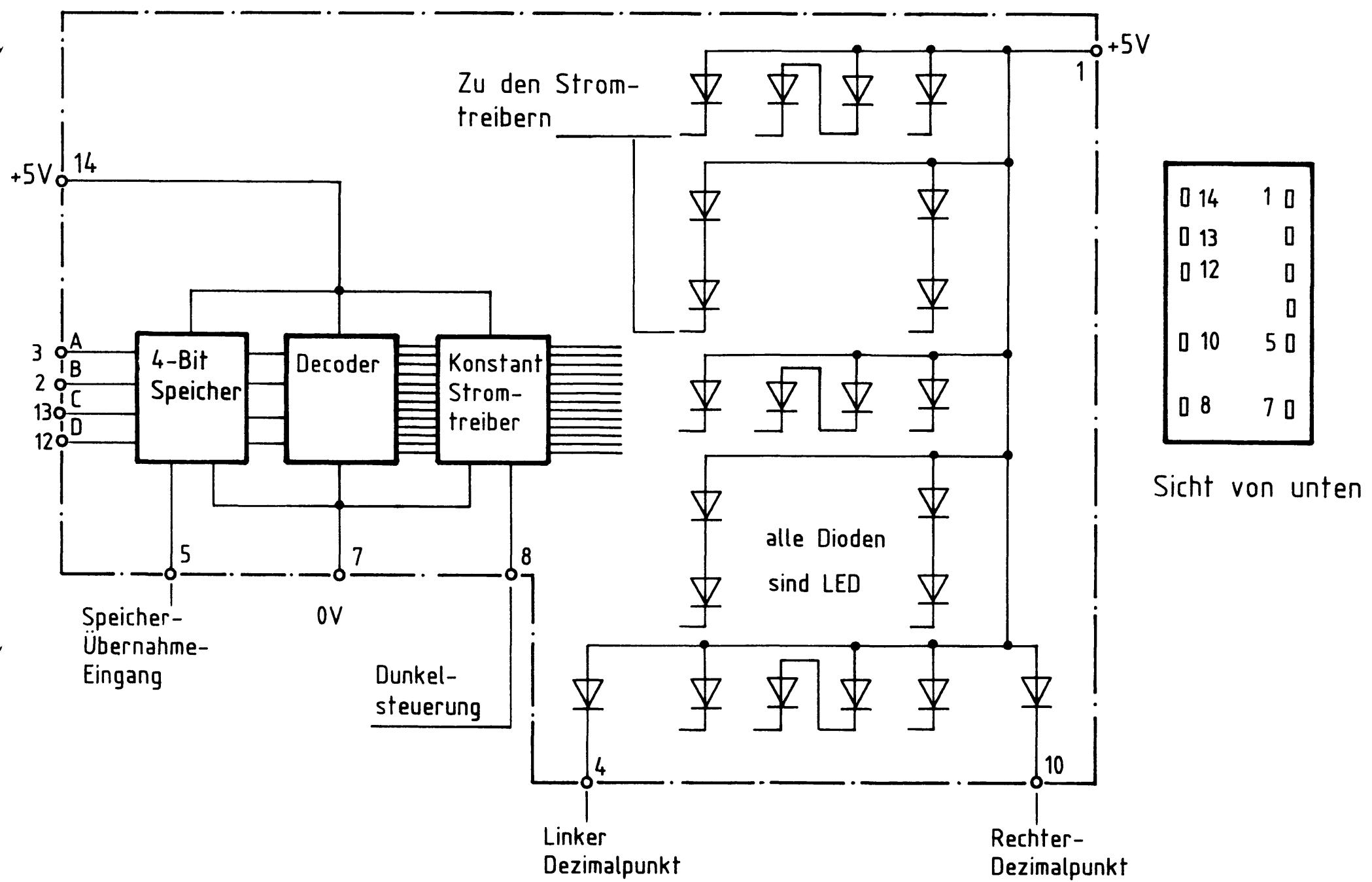


Bild 3: Blockaufbau und Pin- Belegung der Hexadezimal- Anzeige TIL 311

## Bus-Signalanzeige

Die an den Daten-Eingängen A, B, C und D anliegenden Signale werden bei einem L-Pegel am Speicherübernahme-Eingang (5) in den internen 4-Bit-Speicher übernommen und im Decoder decodiert. Der Decoder steuert dann die entsprechenden Leuchtdioden an, die dem Hexadezimalwert des Binärzeichens am Eingang entsprechen. Da in der vorliegenden Anwendung die Dunkelsteuerung (8) nicht verwendet wird - die Anzeige lässt sich mit einem H-Pegel dunkel steuern - liegt dieser Eingang auf L-Pegel. Die Dezimalpunkt-Eingänge 4 und 10 werden ebenfalls nicht verwendet und bleiben deshalb unbeschaltet.

Bild 4 zeigt den Zusammenhang zwischen den Eingangspegeln und der zugehörigen Anzeige im Hexadezimal-Code.

A	L	H	L	H	L	H	L	H	L	H	L	H	L	H	L	H
B	L	L	H	H	L	L	H	H	L	L	H	H	L	H	L	H
C	L	L	L	L	H	H	H	H	L	L	H	H	H	H	L	H
D	L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H
ANZEIGE	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F

Bild 4. Anzeige der Eingangspegel als Hexadezimalzahl

## 2.2. Steuersignal-Anzeige

Bild 5 zeigt die Schaltung zur Anzeige der Steuersignale.

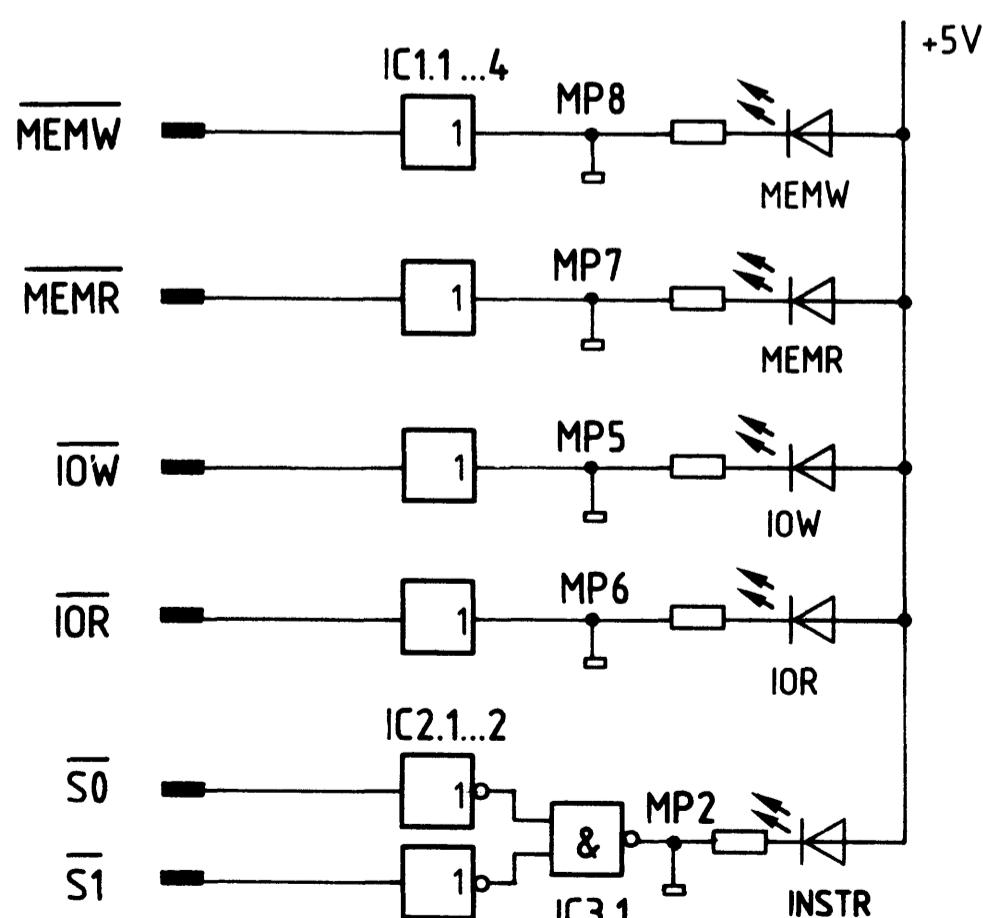


Bild 5: Anzeige der Steuersignale

## Bus-Signalanzeige

Alle Steuersignale werden mit Leuchtdioden angezeigt; die vorgeschalteten IC's dienen als Treiber. Ist z.B. das Signal MEMR aktiv, führt also L-Pegel, so nimmt der Ausgang des IC's IC 1..ebenfalls L-Pegel an und die LED MEMR leuchtet. Die LED INSTR (Befehlsholphase) leuchtet nur dann, wenn die Signale der Leitungen S0 und S1 L-Pegel führen. Das aber ist nur der Fall, wenn sich die CPU-Baugruppe gleichzeitig mit am System-Bus befindet und der Mikroprozessor gerade einen Befehl aus dem Speicher holt.

### 2.3. Der Adressen-Vergleicher

Der Adressen-Vergleicher besteht aus den integrierten Schaltkreisen IC 5 bis IC 8 (siehe Bild 2). Er vergleicht die Pegel der 16 Adreßleitungen mit den Pegeln, die mit den Schaltern S1 bis S16 eingestellt werden können. Nur wenn alle übereinstimmen, Pegel A0 = S1, A1 = S2 usw., liefert der Adreßvergleicher auf der Leitung "Adressengleichheit" ein H-Signal.

Bild 6 zeigt für die Adressenleitungen A0 bis A3 den Stromlaufplan des Adressen-Vergleichers. Da ein IC nur vier Adressenpegel mit den entsprechenden Schalterpegeln vergleichen kann, sind vier solcher IC's erforderlich.

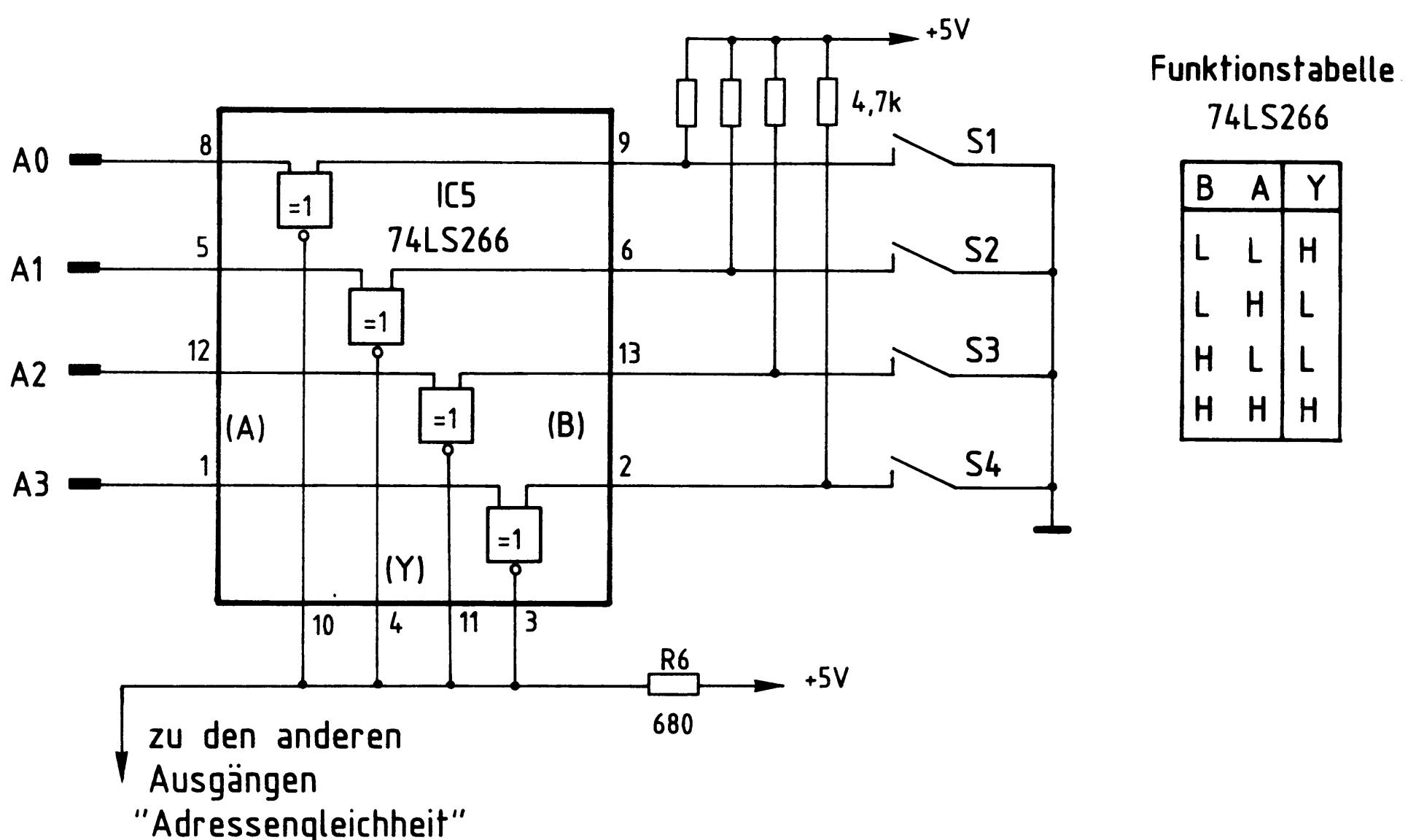


Bild 6: Adressenvergleicher für 4 Adreßleitungen und Funktionstabelle 74LS266

Bus-Signalanzeige

---

Der integrierte Schaltkreis 74 LS 266 enthält vier "Exklusive-NOR-Gatter mit je 2 Eingängen". Jedes der vier Gatter hat einen offenen Kollektorausgang. Der Widerstand R6 ist für alle Ausgänge der gemeinsame Kollektorwiderstand. Die Leitung "Adressengleichheit" kann nur dann H-Pegel annehmen, wenn die Ausgänge aller 16 Gatter (hier nur vier dargestellt) H-Pegel führen. Laut Funktionstabelle für die Gatter müssen dazu die Pegel an den A-Eingängen, die mit den Adreßleitungen verbunden sind, gleich denen an den B-Eingängen sein, die mit den Schaltern verbunden sind. Ungleiche Pegel an den Eingängen ergeben L-Pegel am Y-Ausgang und damit auch auf der Leitung "Adressengleichheit". Offene Schalter erzeugen an den entsprechenden B-Eingängen H-Pegel, geschlossene Schalter L-Pegel. Die in Bild 6 dargestellte Schaltung nennt man auch 4-Bit-Komparator (Vergleicher). Vier solcher Schaltungen bilden dann einen 16-Bit-Komparator. Dabei müssen die Ausgänge aller 16 Gatter miteinander verbunden sein (siehe Bild 2).

## 2.4. Adressenstop und Einzelschritt-Steuerung

Bild 7 zeigt den Stromlaufplan für diesen Teil der Schaltung. Hier soll nur die Wirkungsweise der Schaltung erklärt werden, nicht aber das Zusammenwirken mit der CPU-Baugruppe.

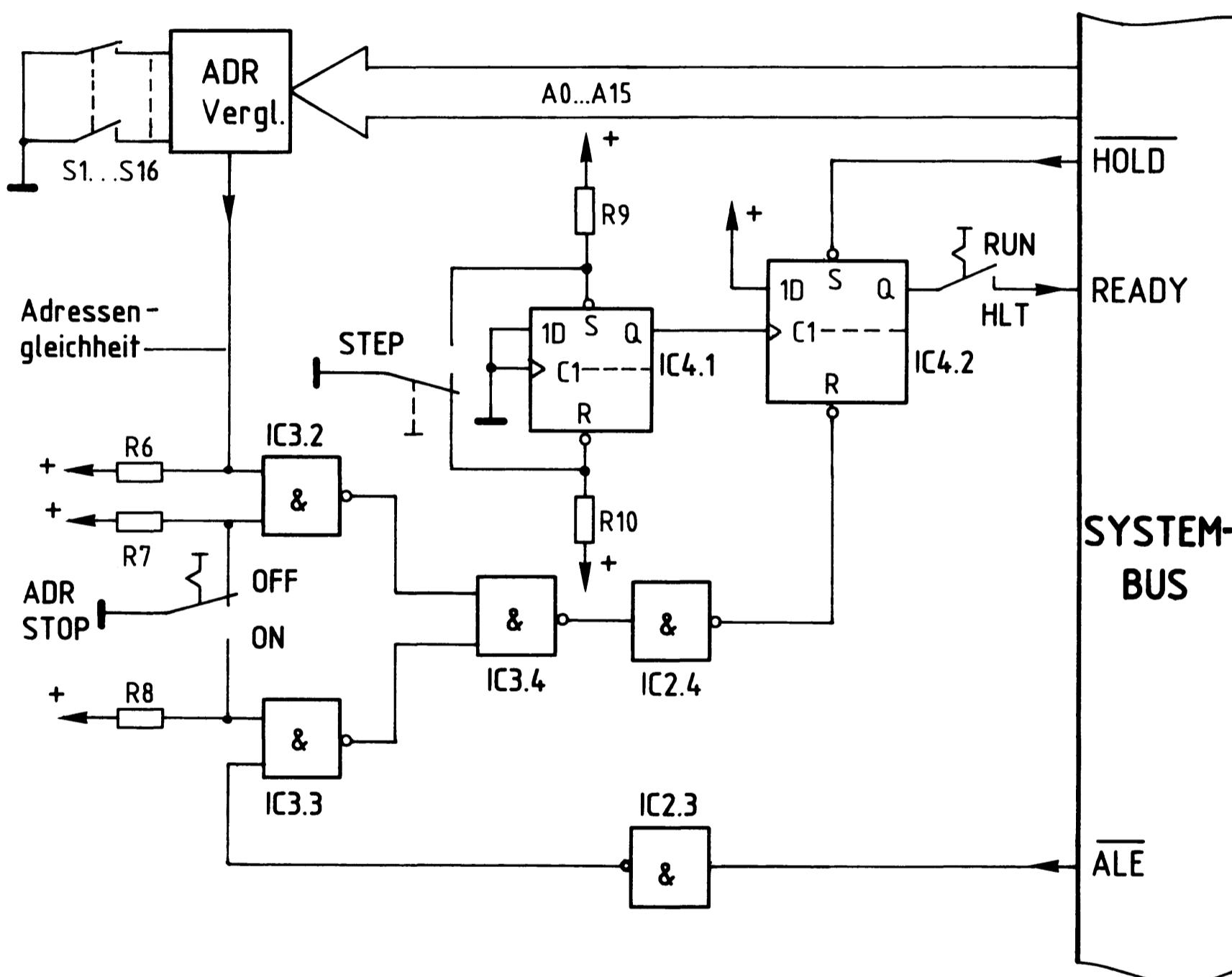


Bild 7: Stromlaufplan für Adressenstop und Einzelschritt- Steuerung

Nach dem Einschalten der Betriebsspannung nimmt der Q-Ausgang von IC 4.2 (D-Flipflop) entweder H- oder L-Pegel (Zufall) an. Ein L-Impuls an **HOLD** setzt das Flipflop, d.h. sein Q-Ausgang nimmt H-Pegel an. Ein L-Impuls am Rücksetz-Eingang R bringt den Ausgang auf L-Pegel. Dieser L-Impuls kann auf zweierlei Weise erzeugt werden:

## Bus-Signalanzeige

1. durch einen L-Impuls auf der Leitung  $\overline{ALE}$ ; der ADR STOP-Schalter muß dann in Stellung OFF stehen, oder
2. durch einen H-Impuls auf der Leitung "Adressengleichheit"; der ADR STOP-Schalter muß dann in Stellung ON stehen.

Ein nun folgender L-H-Sprung am Takteingang C1 von IC 4.2 setzt den Q-Ausgang wieder auf H-Pegel. Erzeugt wird ein solcher L-H-Sprung durch Betätigen der STEP-Taste. Das IC 4.1 übernimmt dabei die Entprellung der Taste. Der oben erklärte Zusammenhang aller Signale ist im Bild 8 noch einmal als Liniendiagramm dargestellt.

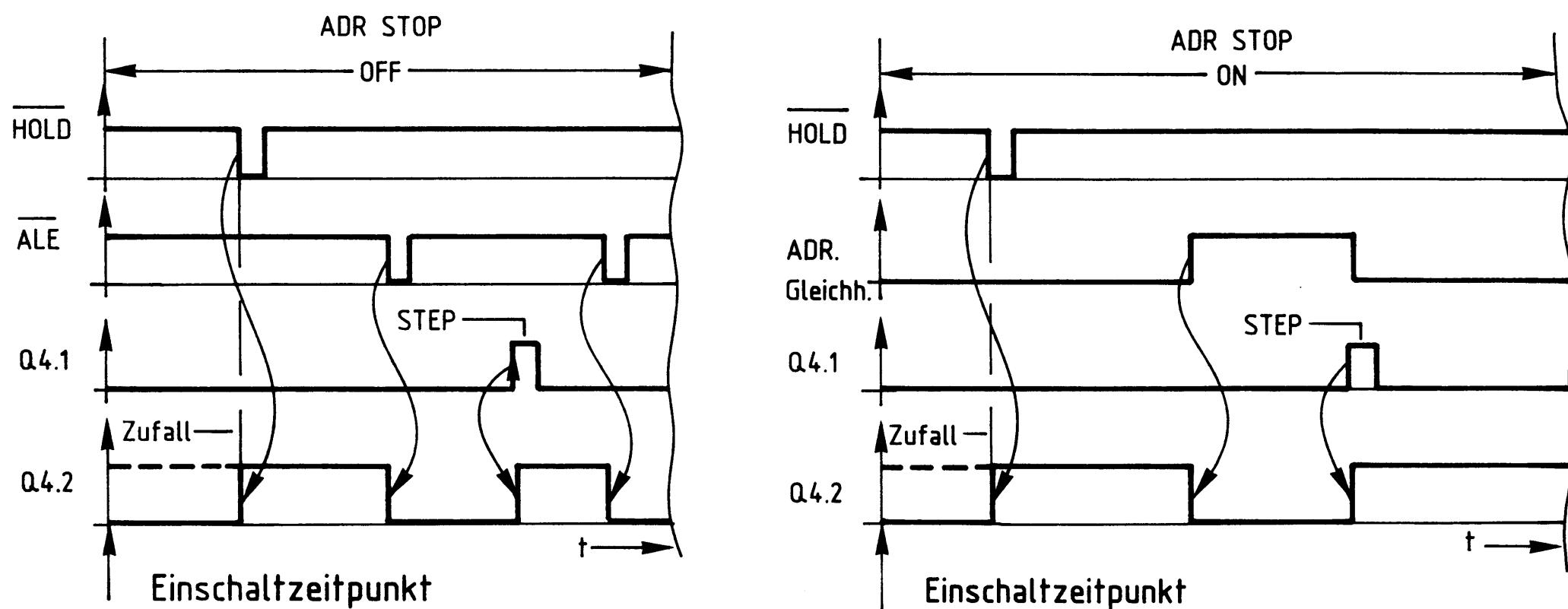
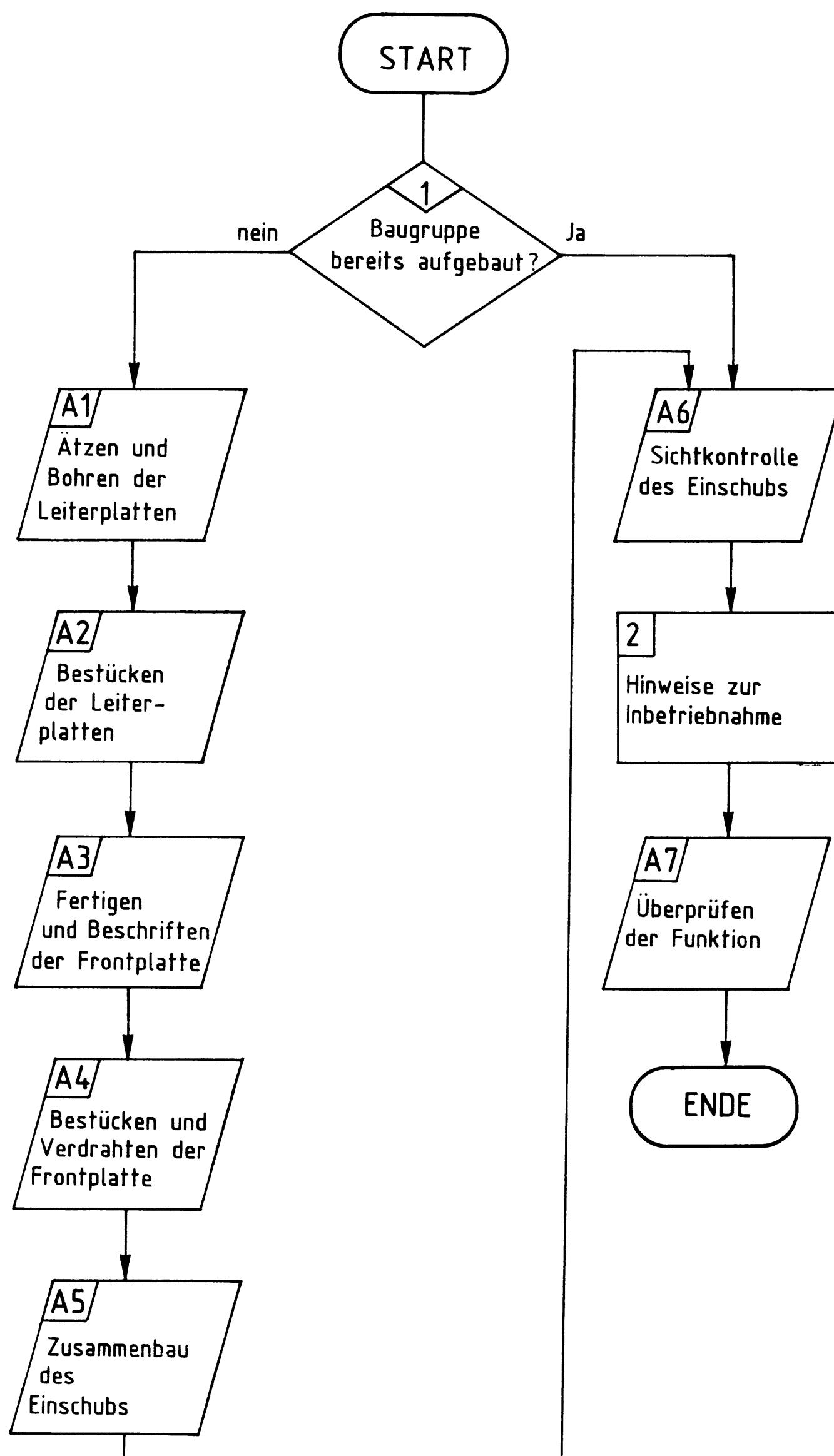


Bild 8: Liniendiagramm der Signale  $\overline{HOLD}$ ,  $\overline{ALE}$ , ADR- Gleichheit, Q4.1 und Q4.2

## Flußdiagramm für den Arbeitsablauf



## Bus-Signalanzeige

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte ca. 110x170 mm Material: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 um) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 5.2.L und 5.2.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Leiterplatte ca. 55x100 mm Material: Epoxid-Glashartgewebe (Hgw 2372)	einseitig Cu-kaschiert, (35 um) u. mit Fotolack beschichtet
1	Filmvorlage BFZ/MFA 5.2.a	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C10 Alu, 2 mm dick, Breite: 50,5 mm	z.B. Intermas Nr. 409-017670
1	Griff mit Abdeckung T03	z.B. Intermas Nr. 409-017927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
1	Zylinderschraube M2,5x8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft B M2,5x10/5 DIN 84	
11	Federscheibe A2,7 DIN 137	
4	Federring B2,5 DIN 127	
13	Sechskantmutter M2,5 DIN 439	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026748
3	Senkschraube M2,5x16 DIN 936	
5	Leuchtdiode, rot, Ø 5 mm	
5	Befestigungshülse für Leuchtdiode, sw	Einbau Ø 6 mm
2	Miniaturschalter 1 x UM Einbau Ø 6,2 mm	z.B. Knitter MTA 106D
1	Kleindrucktaster, 1 Öffner, 1 Schließer, Einbau Ø 9 mm, weiß	z.B. Rafi 1.15106.301/02
6	Hexadezimal-Anzeige TIL 311	
8	Stecklötöse	z.B. Fischer LS 105
20	Widerstand 4,7 kΩ	alle Widerstände
1	Widerstand 680 Ω	± 5 % / 0,25 W
5	Widerstand 560 Ω	
3	Elektrolytkondensator 4,7 uF / 25 V	Tantal, Tropfenform

## Bus-Signalanzeige

Stckz.	Benennung/Daten	Bemerkung
1	IC 74LS00, Vier NAND-Gatter je 2 Eingänge	
1	IC 74LS04, Sechs Inverter	
1	IC 74LS07, Sechs Treiber	offener Kollektor
1	IC 74LS74, Zwei D-Flipflop	
4	IC 74LS266, Vier Exklusive-NOR-Gatter mit je 2 Eingängen	offener Kollektor
2	Miniatur-Schiebeschalter 8pol. DIL	
1	IC-Stecker 40pol. DIL	
1	IC-Fassung 40pol. DIL	siehe Anmerkung
2	IC-Fassung 16pol. DIL	siehe Anmerkung
14	IC-Fassung 14pol. DIL	siehe Anmerkung
n.B.	Lötdraht	
n.B.	Lötłack	
n.B.	Schaltlitze 0,14 mm <sup>2</sup>	verschiedene Farben
n.B.	Schaltdraht Ø 0,5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften der Front- platte
n.B.	Plastikspray	zum Besprühen der Frontplatte

## Anmerkung:

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden.

Ist die Leiterplatte durchkontakteert, können Sie gewöhnliche IC-Fassungen verwenden.

Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbare sind. Hierzu eignen sich sehr gut die sogen. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakte bestehen. Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 580 mm.

## Bus-Signalanzeige

Zur Inbetriebnahme der Karte "Bus-Signalanzeige" benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Bus-Platine BFZ/MFA 0.1.	
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Adapterkarte 64polig BFZ/MFA 5.3.	
1	Bus-Signalgeber BFZ/MFA 5.1.	

zusammengebaut und geprüft

nach FPÜ BFZ/MFA 1.2.

(Arbeitsblatt A7)

komplett aufgebaut und  
geprüft

Bus-Signalanzeige

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Bus-Signalanzeige" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen.

Entscheiden Sie nun, wie Sie vorgehen.

Aufbau nach Arbeitsunterlagen → A1

Überprüfen des fertigen Einschubs und Inbetriebnahme → A6

In den folgenden Arbeitsschritten wird die Baugruppe "Bus-Signalanzeige" in Betrieb genommen und ihre Funktion geprüft.

Dazu benötigen Sie

- 1 Baugruppenträger mit Bus-Verdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1.)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Bus-Signalgeber (BFZ/MFA 5.1.)
- 1 Adapterkarte 64polig (BFZ/MFA 5.3.)

Alle aufgeführten Teile komplett aufgebaut und geprüft.

Darüber hinaus sollten Sie den Stromlaufplan und den Bestückungsplan der Übung "Bus-Anzeige" bereithalten.

Alle zur Inbetriebnahme der Baugruppe vorgegebenen Arbeitsblätter enthalten:

- Angaben über den Sinn der jeweiligen Messung
- Angaben über einzustellende Bedingungen (z.B. Schalterstellungen)
- Aufgabenstellungen, ggf. mit Hinweisen zu möglichen Fehlern.

Wenn Sie bei der Lösung der Aufgaben Schwierigkeiten haben, sollten Sie das entsprechende Kapitel der Funktionsbeschreibung noch einmal durcharbeiten.

→ A7

Name:

Bus-Signalanzeige

Datum:

Für die Baugruppe "Bus-Signalanzeige" muß eine zwei- und eine einseitig kupferkaschierte Leiterplatte angefertigt werden.

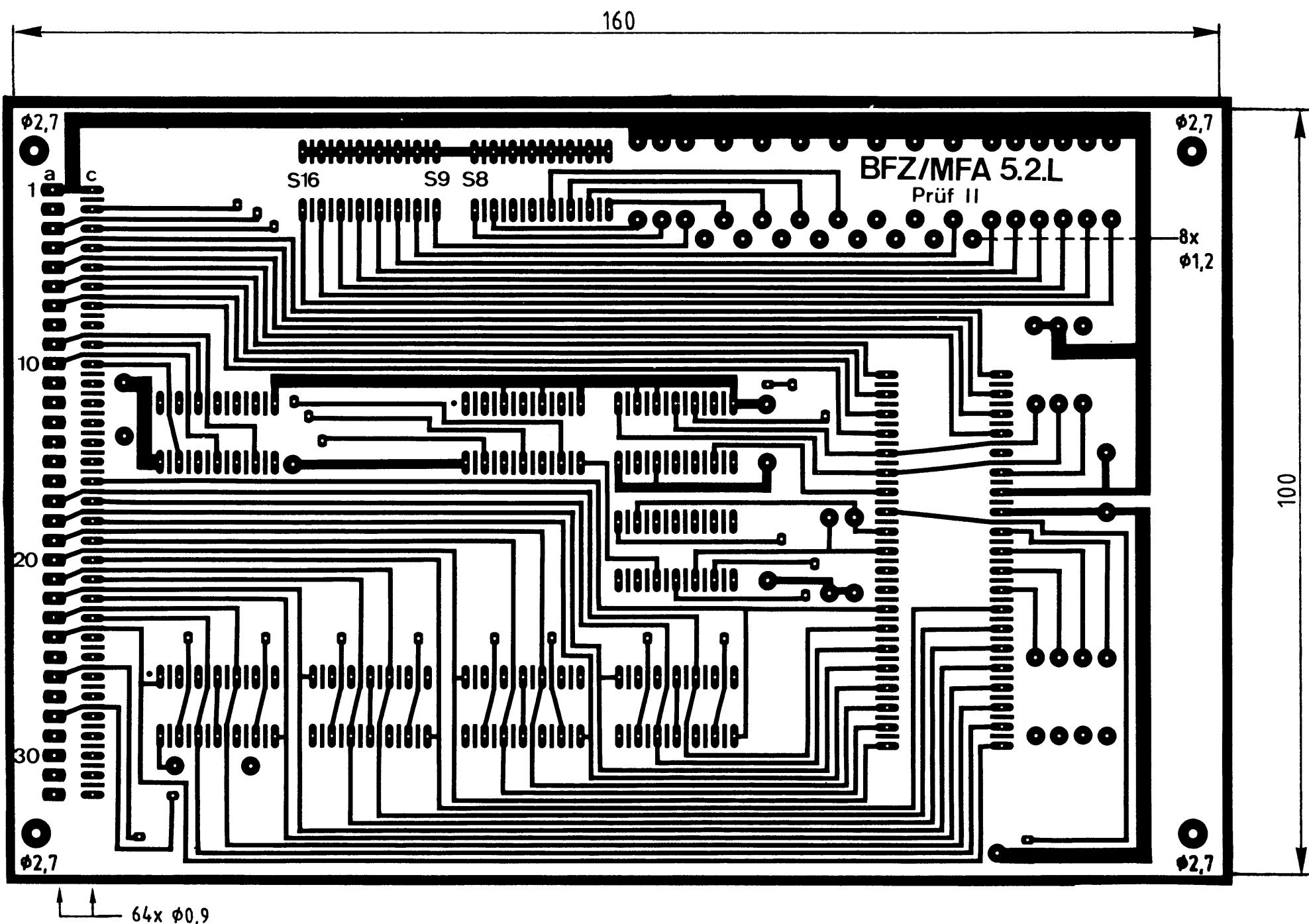
Stellen Sie die beiden Leiterplatten in folgenden Arbeitsschritten her:

1. Belichten nach Filmvorlagen BFZ/MFA 5.2.L, 5.2.B und 5.2.a
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. auf Maß zuschneiden (siehe Zeichnungen)

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die beiden Leiterplatten anhand der folgenden Bohrpläne. Anschließend sind jeweils beide Seiten zu reinigen und mit Lötlack zu besprühen.

#### Bohrplan Leiterbahnseite 5.2.L



Alle nicht bemessenen Bohrungen  $\phi 0,8$  mm

Benötigte Bohrer: 0,8 - 0,9 - 1,2 - 2,7 mm



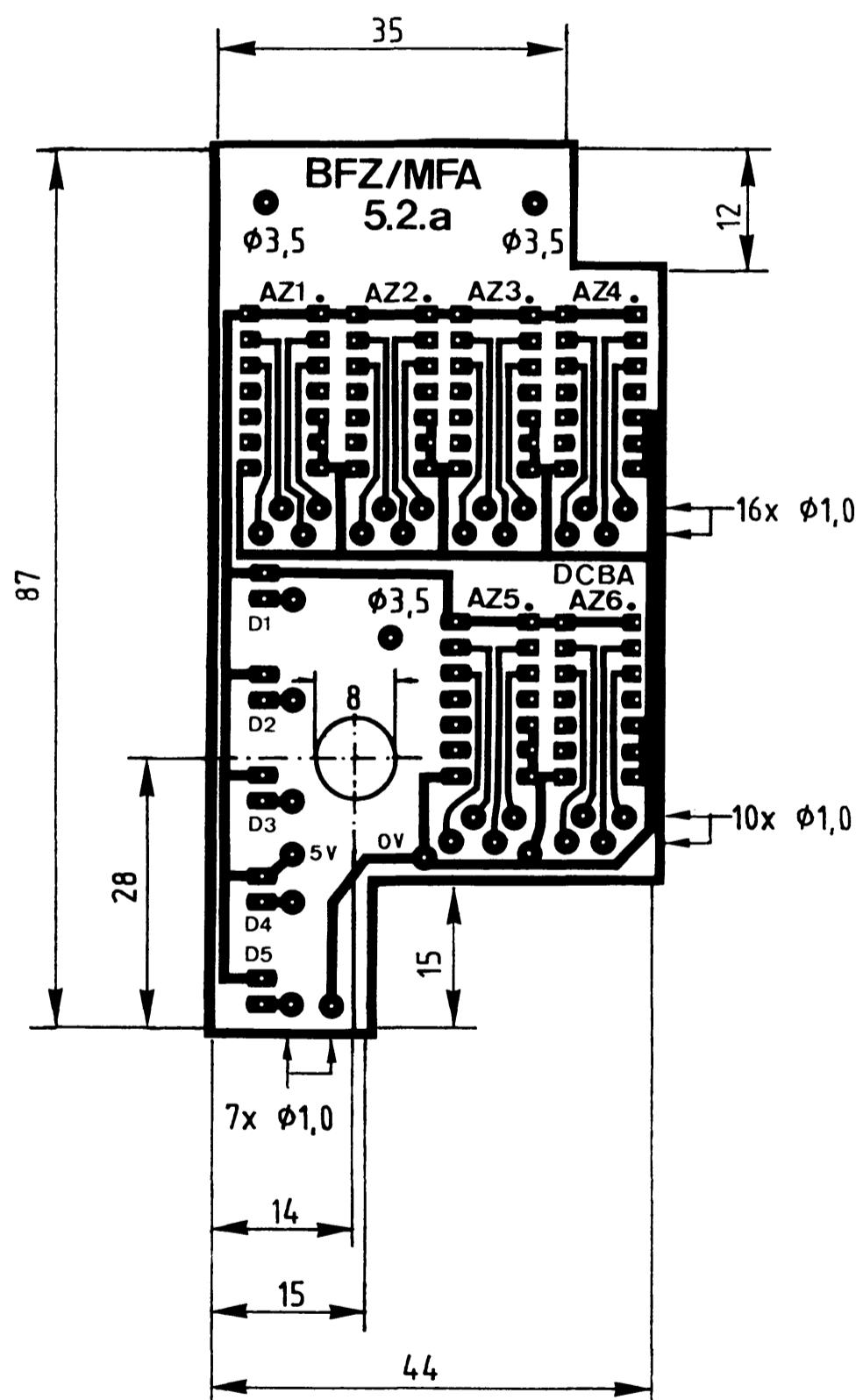
Name:

Bus-Signalanzeige

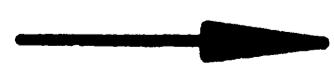
Datum:

A1.2

Bohrplan Leiterplatte BFZ/MFA 5.2.a



Alle nicht bemaßten Bohrungen  $\phi 0,8$  mm  
Benötigte Bohrer: 0,8 - 1,0 - 3,5 - 8,0 mm



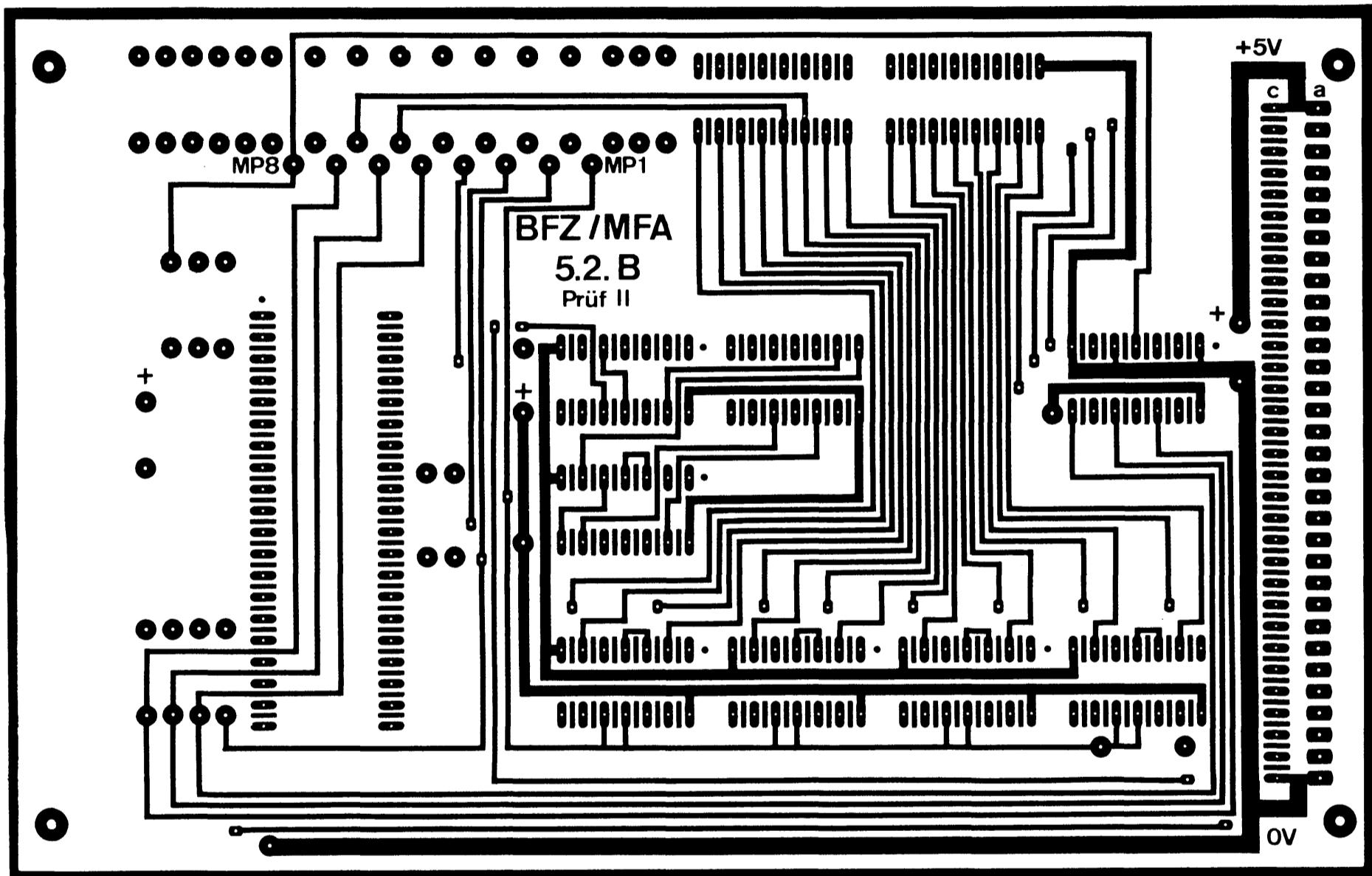
Name:

Bus-Signalanzeige

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite  
(BFZ/MFA 5.2.B).

A 1.3



→ A 2

Name:

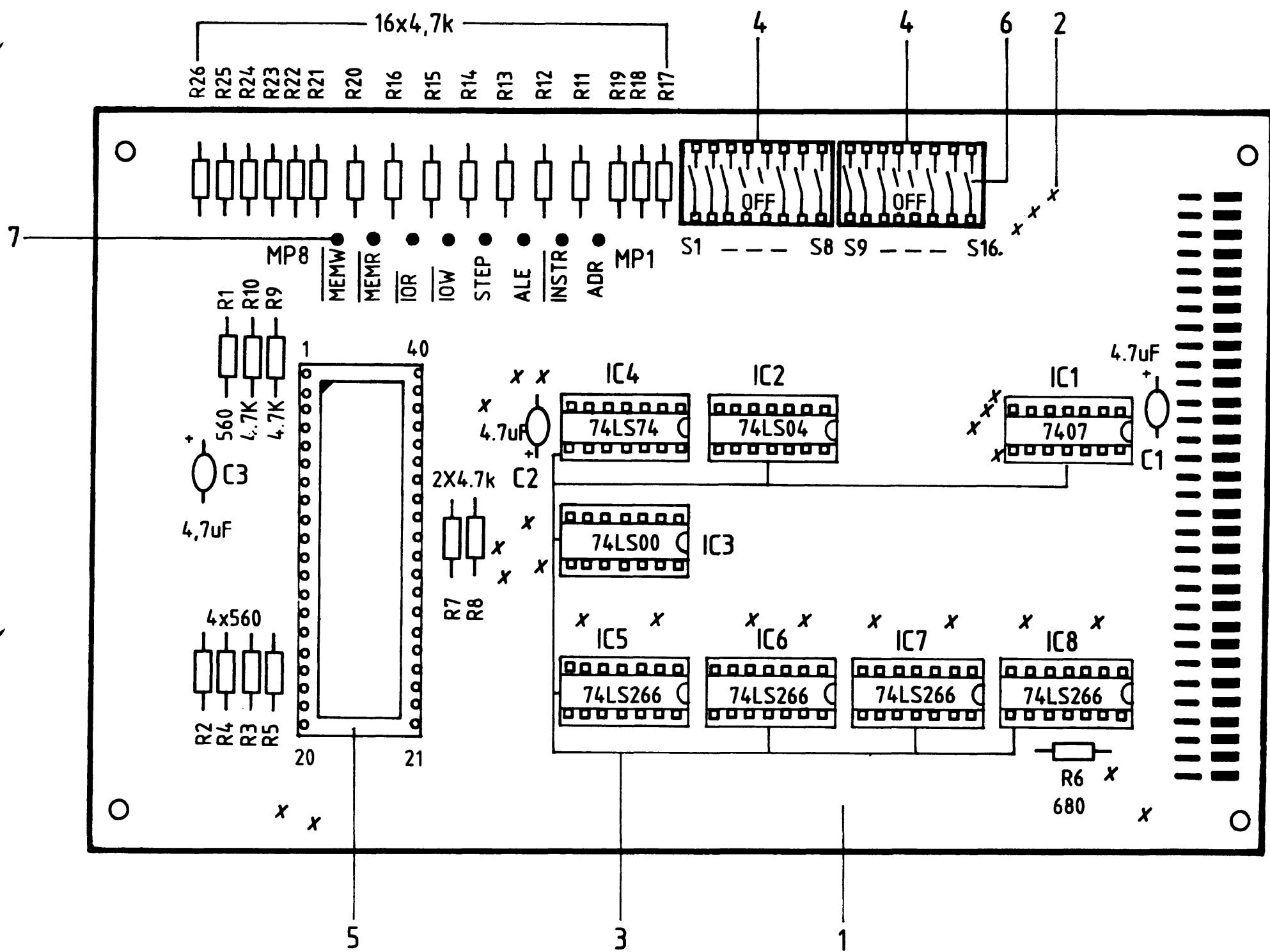
Bus-Signalanzeige

Datum:

Bestücken Sie die Leiterplatten BFZ/MFA 5.2. und 5.2.a mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

A2.1

## Bestückungsplan Leiterplatte BFZ/MFA 5.2.



Name:

Bus-Signalanzeige

Datum:

## Stückliste Leiterplatte BFZ/MFA 5.2.

**A2.2**

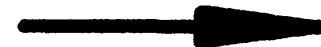
Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.2.	
2	26	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei galvanisch nicht durchkontaktierter Leiterplatte
3	8	IC-Fassung 14pol. DIL	siehe Anmerkung
4	2	IC-Fassung 16pol. DIL	siehe Anmerkung
5	1	IC-Fassung 40pol. DIL	siehe Anmerkung
6	2	Miniatur-Schiebeschalter 8polig	
7	8	Stecklötöse	

## Bauteilliste Leiterplatte BFZ/MFA 5.2.

Kennz.	Benennung/Daten	Bemerkung
R1 ... R5	Widerstand 560Ω	alle Widerstände
R6	Widerstand 680Ω	$\pm 5\% / 0,25 \text{ W}$
R7 ... R26	Widerstand 4,7 kΩ	
C1 ... C3	Elektrolytkondensator 4,7 µF/25 V	Tantal, Tropfenform
IC1	Sechs Treiber 7407	offener Kollektor
IC2	Sechs Inverter 74LS04	
IC3	Vier NAND je 2 Eingänge 74LS00	
IC4	Zwei D-Flipflop 74LS74	
IC5...IC8	Vier Exklusive NOR 74LS266	offener Kollektor

## Anmerkung:

Alle IC's werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontakteert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötzbar sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakteen bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.



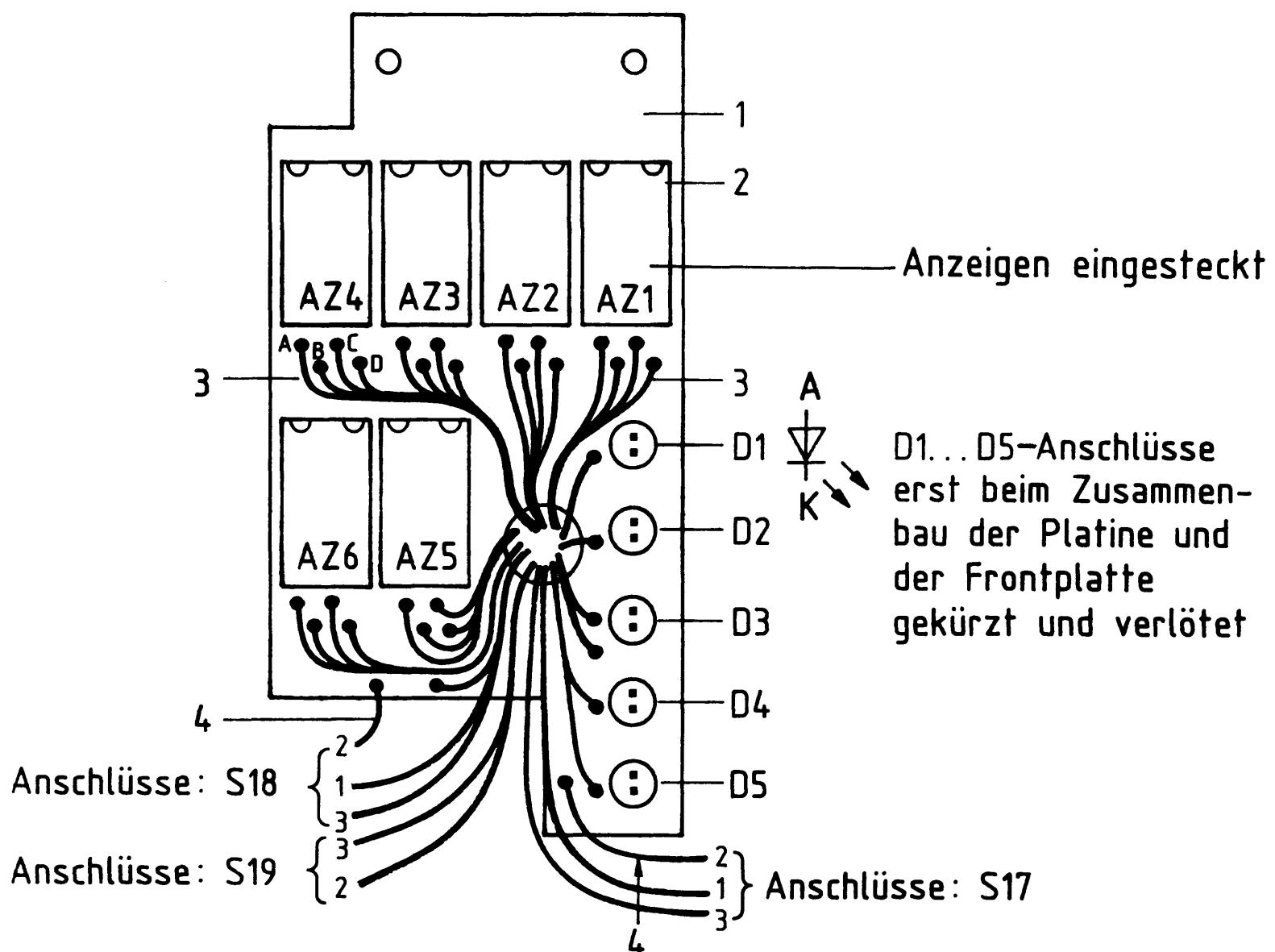
Name:

Bus-Signalanzeige

Datum:

## Bestückungsplan Leiterplatte BFZ/MFA 5.2.a

A2.3



## Stückliste Leiterplatte BFZ/MFA 5.2.a

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.2.a	
2	6	IC-Fassung 14pol. DIL	
3	37	Schaltlitze, 0,14 mm <sup>2</sup> , ca. 120 mm lang.	Farben siehe Tabelle auf der nächsten Seite
4	2	Schaltlitze, 0,14 mm <sup>2</sup> , bl ca. 20 mm lang	S17- und S18-Masse

## Bauteilliste Leiterplatte BFZ/MFA 5.2.a

Kennz.	Benennung/Daten	Bemerkung
AZ1 ... AZ6	Hexadezimalanzeige TIL 311	
D1 ... D5	Leuchtdiode, rot, Ø 5 mm	nur eingesteckt



Name:

Datum:

Bus-Signalanzeige

Tragen Sie die Farben der Schaltlitzen des aufgelegten Kabelbaumes in die folgende Tabelle ein.

Die Tabelle brauchen Sie später zum Anschluß eines 40poligen Steckers.

A2.4

## Anschlußbelegung: Frontplatte - Stecker

Stecker-anschluß		Frontplattenanschluß	
Stift-Nr.	Farbe	Bezeichnung	Bemerkung
1		AZ5/A	Hex.-Anzeige
2		AZ5/B	"
3		AZ5/C	"
4		AZ5/D	"
5	/	—	frei
6		D1	LED "MEMW"
7	rt	+5V	Betriebsspannung
8	bl	0V	Masse
9		D2	LED "MEMR"
10		D4	LED "IOR"
11		D3	LED "IOW"
12		D5	LED "INSTR. FETCH"
13		AZ3/A	Hex.-Anzeige
14		AZ3/B	"
15		AZ3/C	"
16		AZ3/D	"
17		AZ4/A	Hex.-Anzeige
18		AZ4/B	"
19		AZ4/C	"
20		AZ4/D	"

Stecker-anschluß		Frontplattenanschluß	
Stift-Nr.	Farbe	Bezeichnung	Bemerkung
40		AZ6/A	Hex.-Anzeige
39		AZ6/B	"
38		AZ6/C	"
37		AZ6/D	"
36		S17.3	STEP-Taste
35		S17.1	"
34		S19.2	Umsch. "RUN/HLT"
33		S19.3	" "
32		S18.1	Umsch. "ADRSTOP"
31		S18.3	" "
30	/	—	frei
29	/	—	frei
28		AZ1/A	Hex.-Anzeige
27		AZ1/B	"
26		AZ1/C	"
25		AZ1/D	"
24		AZ2/A	Hex.-Anzeige
23		AZ2/B	"
22		AZ2/C	"
21		AZ2/D	"

→ A3

Name:

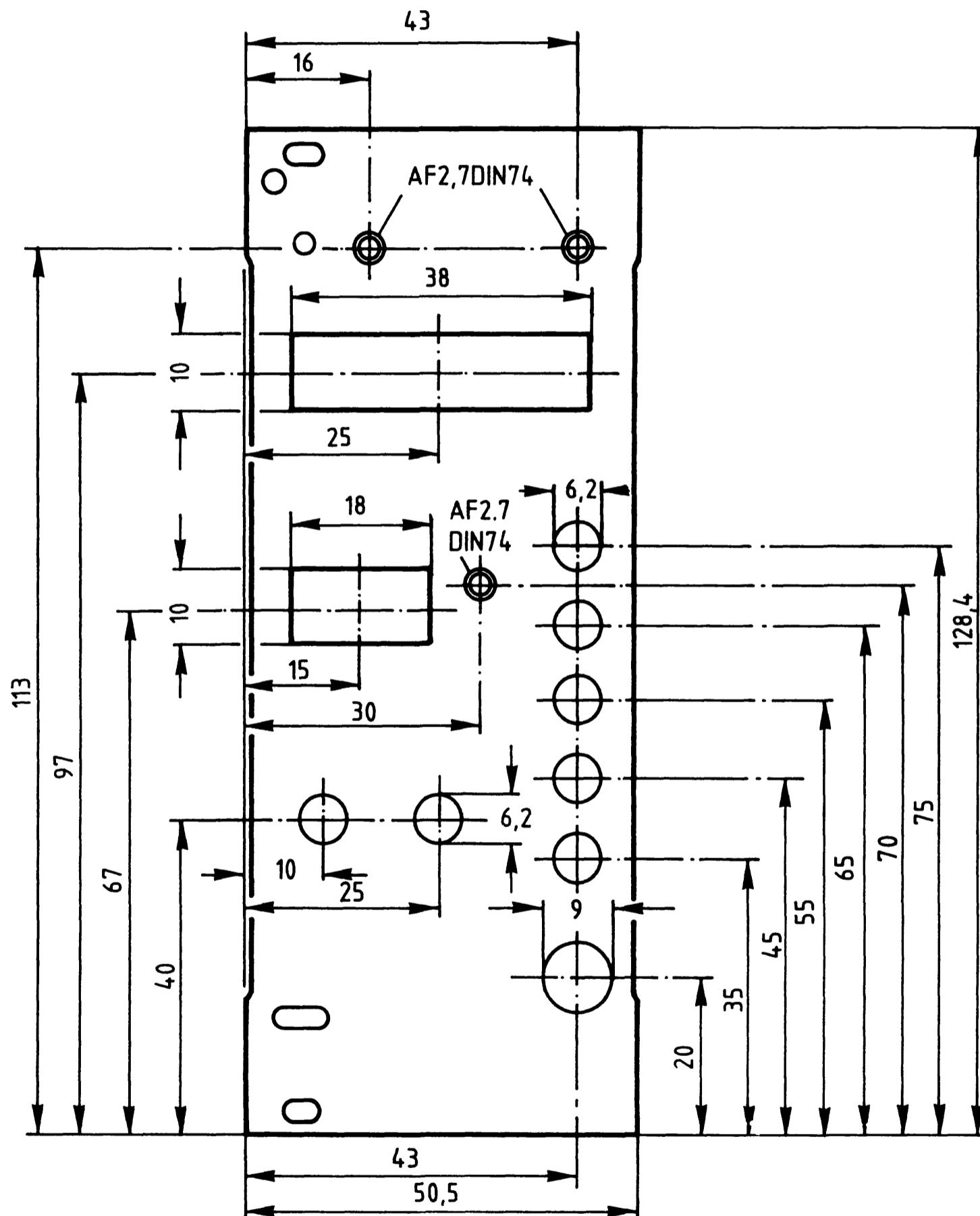
Bus-Signalanzeige

Datum:

Stellen Sie die Frontplatte nach der folgenden Zeichnung her.

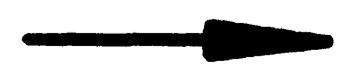
A3.1

Bohrplan Frontplatte



Material: Frontplatte L-C10

Alu 2mm



Name: \_\_\_\_\_

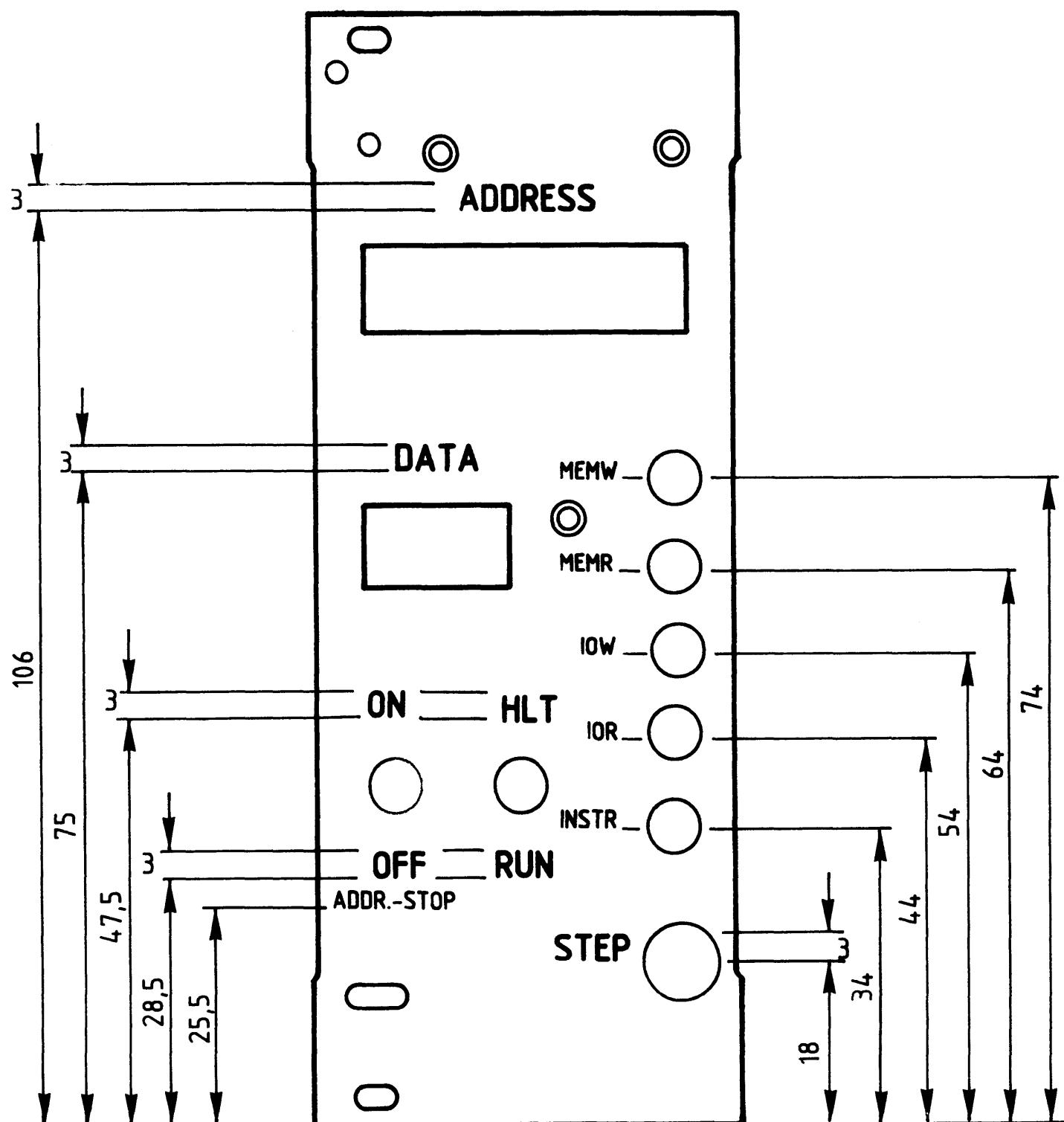
Bus-Signalanzeige

Datum: \_\_\_\_\_

Beschriften Sie die Frontplatte nach dem folgenden Beschriftungsvorschlag.  
Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden.  
Die Beschriftung kann mit einem Tuscheschreiber oder Abreibebuchstaben aufgebracht werden. Nach dem Beschriften sollte die Frontplatte mit Plastikspray besprüht werden.

A3.2

## Beschriftungsvorschlag



nicht angegebene Schriftgröße 2mm

→ A4

Name:

Bus-Signalanzeige

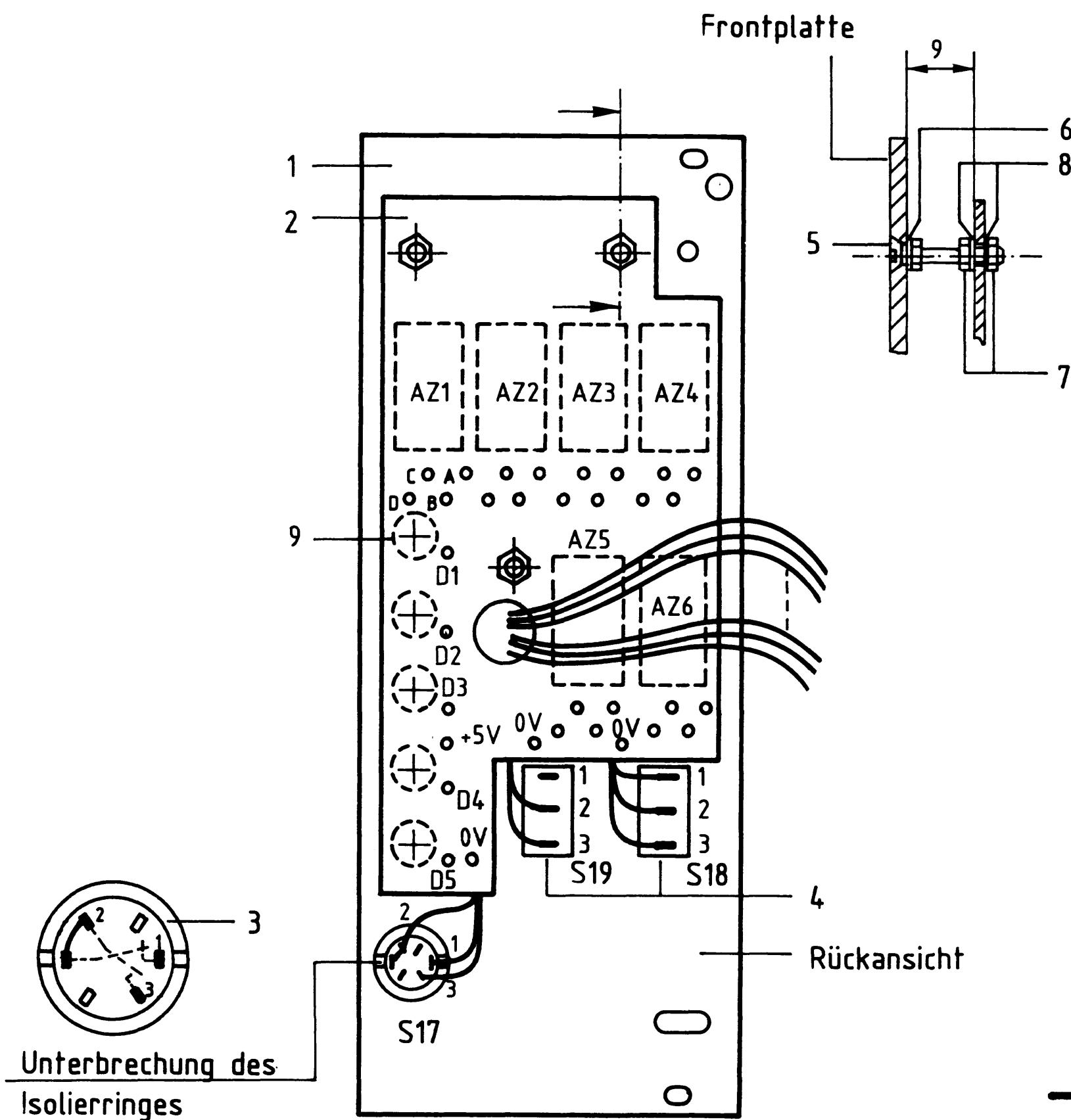
Datum:

Bestücken Sie die Frontplatte nach Bestückungsplan und Stückliste. Sie sollten bei der Montage der Bauteile folgende Reihenfolge einhalten:

A4.1

1. Montage der Schalter und des Tasters
2. Montage der Senkschrauben, Pos. 5 ... 8
3. Montage der Leiterplatte; vorher Befestigungshülsen und -ringe für die Leuchtdioden einstecken
4. Verdrahten der Schalter und des Tasters (Verwenden Sie hierzu die Tabelle vom Arbeitsblatt A2.4)
5. Leuchtdioden einpassen, Anschlüsse kürzen und verlöten

### Bestückungsplan Frontplatte



Name:

Bus-Signalanzeige

Datum:

Stückliste zum Bestückungsplan Frontplatte

A4.2

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2	1	Leiterplatte BFZ/MFA 5.2.a	
3	1	Kleindrucktaster, 1 Öffner / 1 Schließer	
4	2	Miniatur-Kippschalter 1xUm	
5	3	Senkschraube M2,5x15 DIN 963	
6	3	Federring B2,5 DIN 127	
7	9	Sechskantmutter M2,5 DIN 439	
8	6	Federscheibe A2,7 DIN 137	
9	5	Befestigungshülse und Befesti- gungsring für LED	

→ A5

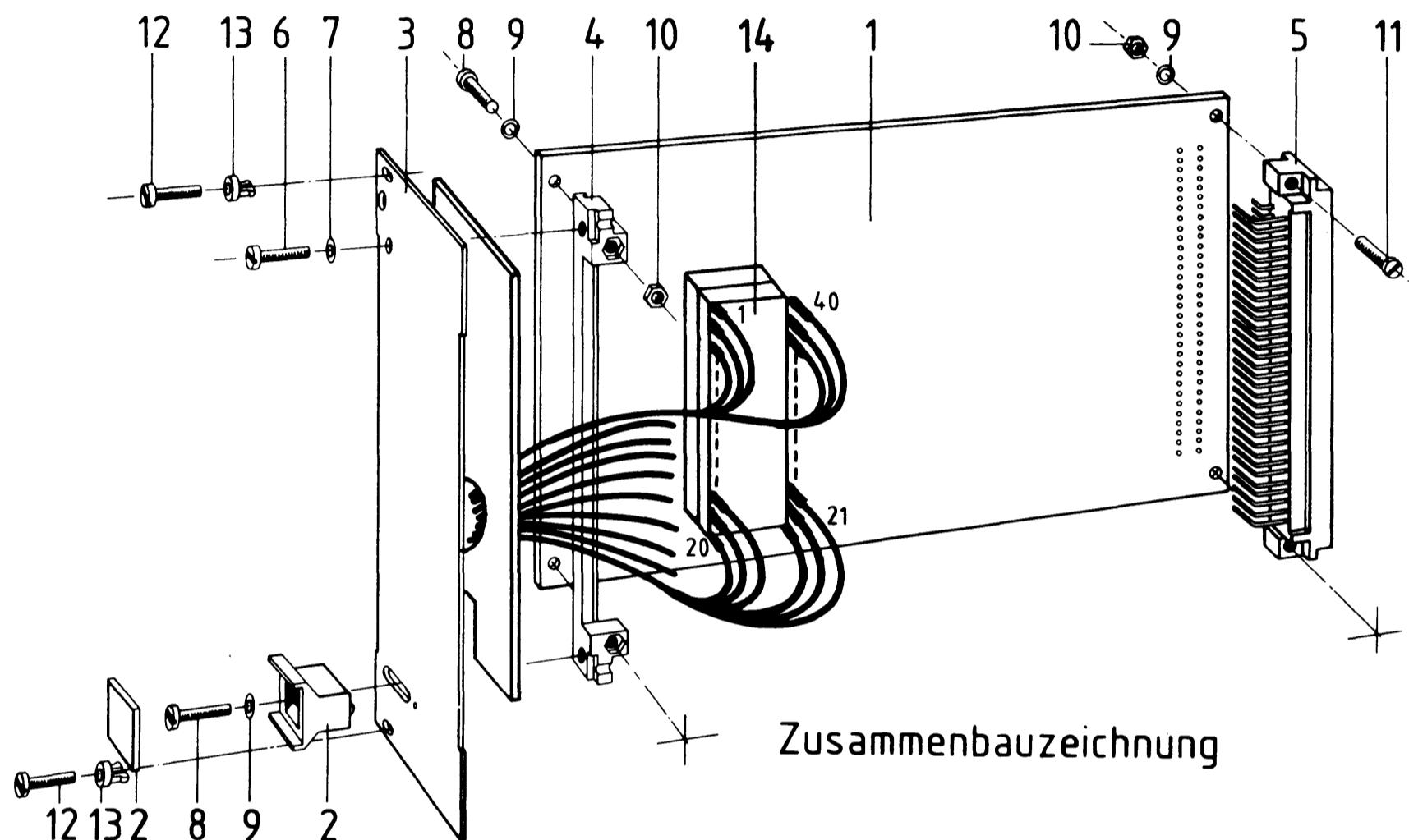
Name:

Bus-Signalanzeige

Datum:

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Löten Sie danach den 40poligen Stecker an (Tabelle Arbeitsblatt A2.4).

A5



## Stückliste

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 5.2	bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt und verdrahtet
4	1	Frontverbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M2,5x8, DIN 84	
7	1	Federring B2,5, DIN 127	
8	3	Zylinderschraube M2,5x12, DIN 84	
9	5	Federscheibe A2,7, DIN 137	
10	4	Sechskantmutter M2,5, DIN 439	
11	2	Zylinderschraube M2,5x10, DIN 84	
12	2	Zylinderschraube mit Schaft B M 2,5x10,5, DIN 84	
13	2	Schraubensicherung, Kunststoff	
14	1	Stecker 40polig DIL	

→ A6

Name:

Bus-Signalanzeige

Datum:

## Sichtkontrolle

**A6**

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch. Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen. Beheben Sie erkannte Fehler und Mängel.

## Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?

Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.

Bei galvanisch nicht durchkontakteerten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontakteierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstückchen durchkontakteert sein.

## Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind alle IC's richtig eingesteckt?
- Sind keine Kurzschlüsse zwischen den Stiften des DIL-Steckers?

## Gesamtaufbau

Kontrollieren Sie auch die Montage der Bauteile in der Frontplatte sowie die Verdrahtung der Frontplatte und die Verbindungen zwischen Frontplatte und Leiterplatte.

**2** ←

Name:

Bus-Signalanzeige

Datum:

Messen der Spannungsversorgung aller IC's an den entsprechenden IC-Stiften.

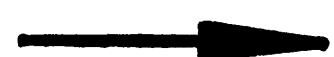
**A7.1**

Baugruppe "Bus-Signalanzeige" über Adapter am Systembus; Netz eingeschaltet.

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus;

tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen ( $U_B$ ) in die Tabelle ein (siehe Muster).

	IC 1	IC 2	IC 3	IC 4	IC 5	IC 6	IC 7	IC 8	AZ 1	AZ 4	AZ 6
Typ	7407										
Pos. Vers. an Pin ...	14										
Masse an Pin ...	7										
$U_B$	5 V										



Name:

Bus-Signalanzeige

Datum:

## Prüfung der Adreß- und Datenanzeigen

**A7.2**

Die benötigten Signale werden vom Bus-Signalgeber geliefert.

Stellen Sie mit dem Bus-Signalgeber Adreß- und Datenwahlschalter so ein, daß nur die A-Eingänge jeder einzelnen Anzeige, dann nur die B-Eingänge, C-Eingänge und zuletzt die D-Eingänge H-Potential erhalten.

Tragen Sie die erwartete Soll-Anzeige (Soll) und die tatsächliche Ist-Anzeige (Ist) in die vorbereitete Tabelle ein (siehe Muster). Bei dieser Prüfung lassen sich Kurzschlüsse zwischen Adreß- und Datenleitungen und falsch angeschlossene LED-Anzeigen feststellen.

AZ-Eingang	ADDRESS DATA		Adressenanzeige				Datenanzeige	
			AZ 4	AZ 3	AZ 2	AZ 1	AZ 6	AZ 5
A	1111	Soll	1	1	1	1	1	1
	11--	Ist	1	1	1	1	1	1
B	---	Soll						
	---	Ist						
C	---	Soll						
	---	Ist						
D	---	Soll						
	---	Ist						

Stellen Sie nun an jeder Anzeige einmal den zur Verfügung stehenden Zeichensatz (0 - F) ein.

Bei dieser Prüfung sehen Sie, ob alle LED-Dioden innerhalb der Anzeigen funktionieren.



Name:

Bus-Signalanzeige

Datum:

## Prüfen der Steuersignalanzeigen

**A7.3**

Die jeweils zu prüfende Steuersignalanzeige wird mit dem entsprechenden Steuersignal vom Bus-Signalgeber aktiviert.

Tragen Sie in die vorbereitete Tabelle die Spannungen / Pegel \* ein, die zur Aktivierung der jeweiligen Anzeige an den geforderten Schaltungspunkten nötig sind. Prüfen Sie diese Spannungen / Pegel.

Zu prüfende Anzeige	Meßpunkt	Soll-Spannung/ Pegel	Gemessene Spannung/ Pegel
MEMW	MEMW		
	MP8		
MEMR	MEMR		
	MP7		
IOW	IOW		
	MP5		
IOR	IOR		
	MP6		
INSTR	MP2		
	IC 2.1.P12		
	IC 2.2.P 8		
	S0		
	S1		

\* Pegel werden mit "H-L-Testern" oder "TTL-Testern" gemessen. Sie zeigen keine Spannungswerte an, sondern die Spannungsbereiche H oder L. Wenn Sie keinen "H-L-Tester" zur Verfügung haben, müssen Sie die Spannungswerte an den einzelnen Meßpunkten mit einem Voltmeter messen. Bezugspunkt für alle Messungen ist dabei die "0V-Buchse" am Netzteil.



Name: \_\_\_\_\_

Bus-Signalanzeige

Datum: \_\_\_\_\_

## Prüfung der Funktion des Adreßvergleichers

**A7.4**

Die verschiedenen Ist-Adressen liefert der Bus-Signalgeber, die gewünschte Soll-Adresse wird mit den DIL-Schaltern auf der Bus-Signalanzeige eingestellt.

Stellen Sie die geforderten Soll-Adressen mit den DIL-Schaltern ein.

Überprüfen Sie dann den Pegel am Meßpunkt MP 1 unter den beiden folgenden Bedingungen:

Ist-Adresse  $\neq$  Soll-Adresse

Ist-Adresse = Soll-Adresse

Soll- Adresse	Potential	MP 1
	Ist $\neq$ Soll	Ist = Soll
0000		
5555		
AAAA		
F800		

Markieren Sie sich auf der Leiterplatte neben den DIL-Schaltern die Schalterstellung, die einem H- bzw. L-Pegel am Eingang des Adreßvergleichers entspricht.



Name:

Bus-Signalanzeige

Datum:

Überprüfen des richtigen Anschlusses der STEP-Taste und der Funktion des Entprell-Flipflops IC 4.1.

A7.5

Welchen Pegel muß der Ausgang des Flipflops IC 4.1 in Ruhestellung der STEP-Taste und welchen in betätigter Stellung der Taste haben?  
Überprüfen Sie Ihre Überlegung durch eine Messung und tragen Sie die Werte in die Tabelle ein.

STEP-Taste		
	in Ruhe	betätigt
Soll- $Q_{4.1}$		
Ist- $Q_{4.1}$		

Prüfen des richtigen Anschlusses von Schalter S18 (ADR-STOP).

Welchen Pegel muß Pin 2 von IC 3.2 in Schalterstellung OFF haben?

Welchen Pegel muß Pin 10 von IC 3.3 in gleicher Schalterstellung haben?

Überprüfen Sie Ihre Überlegung durch eine Messung und tragen Sie die Werte in die folgende Tabelle ein.

	ADR - STOP "OFF"	
	IC 3.2.2	IC 3.3.10
Soll-Pegel		
Gemess. Pegel		

Gegebenenfalls sind die Taster- bzw. Schalteranschlüsse zu berichtigen.



Name:

Bus-Signalanzeige

Datum:

Überprüfen des Rücksetz-Signals für IC 4.2 mit einem  $\overline{\text{ALE}}$ -Signal.

A7.6

Das  $\overline{\text{ALE}}$ -Signal können Sie durch Verbinden des Stiftes 3a der Messerleiste mit dem gewünschten Pegel erzeugen. 5 V entspricht dabei einem H-Pegel, 0 V entspricht L-Pegel.

Welchen Pegel muß der R-Eingang von IC 4.2 erhalten, um die Rücksetzfunktion zu erzeugen? Wie muß der dazu nötige  $\overline{\text{ALE}}$ -Pegel sein?

In welcher Stellung muß S 18 stehen?

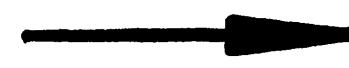
Überprüfen Sie Ihre Überlegungen durch Messungen. Tragen Sie die Pegel in das folgende Diagramm ein.

Damit IC 4.2 zurückgesetzt wird, müssen die Bedingungen sein:			
	IC 4.2.13	$\overline{\text{ALE}}$	Stellung S 18
Soll-Pegel bzw. Stellung			
Ist-Pegel bzw. Stellung			

Führen Sie die gleiche Überlegung aus für ein Rücksetzen des Flipflops (IC 4.2) mit dem Signal von der Leitung "Adressengleichheit".

Füllen Sie auch hierzu die folgende Tabelle aus und prüfen Sie Ihre Überlegungen.

Damit IC 4.2 zurückgesetzt wird, müssen die Bedingungen sein:			
	IC 4.2.13	MP1	Stellung S 18 in
Soll-Pegel bzw. Stellung			
Ist-Pegel bzw. Stellung			



Name:

Bus-Signalanzeige

Datum:

Prüfen der Gesamtfunktion des Blocks "Adressenstop und Einzelschritt-Steuerung".

**A7.7**

Das erforderliche HOLD-Signal erhalten Sie, indem Sie den ON / OFF-Schalter des Bus-Signalgebers in der Reihenfolge OFF-ON-OFF betätigen.

Das ALE-Signal erhalten Sie, indem Sie den Messerleistenstift 3a mit dem gewünschten Pegel kurz verbinden.

Die Prüfung sollte in folgender Reihenfolge durchgeführt werden:

IC 4.2 Setzen mit HOLD — Rücksetzen mit ALE — Setzen mit der STEP-Taste — Rücksetzen mit Adressengleichheit.

Messen Sie den Pegel des Ausgangs von IC 4.2 an der READY-Leitung (Stift 26a). Beachten Sie dabei die Stellung des RUN / HLT - Schalters.

Pegel an "READY" nach:				
	Setzen mit <u>HOLD</u>	Rücksetzen mit <u>ALE</u>	Setzen mit STEP	Rücksetzen mit ADR-Gleichheit
Soll-Pegel				
Gem.-Pegel				

Damit ist die Übung beendet.

(

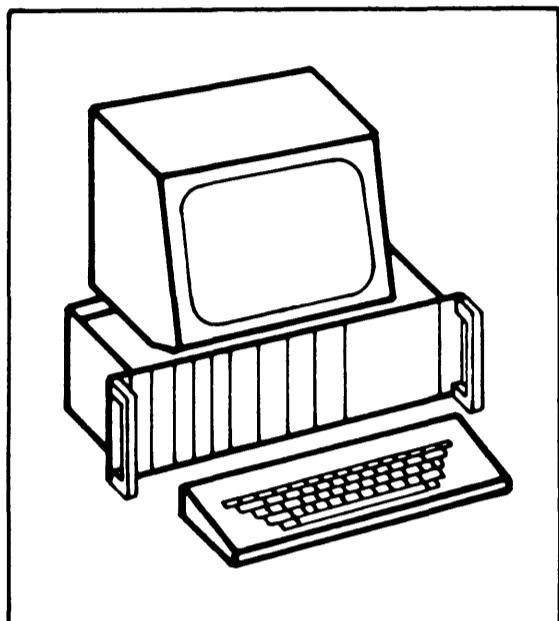
)

(

)

# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER-TECHNIK



Inbetriebnahme  
8085-System

BFZ/MFA 6.1.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---



Inbetriebnahme 8085-System

---

### 1. Einführung

Sind alle Baugruppen des MC-Baugruppensystems fertig und sorgfältig überprüft, so kann das Gesamtsystem in Betrieb genommen werden. Hierbei sollte man unbedingt schrittweise vorgehen, denn nur so lassen sich eventuell noch vorhandene Fehler finden.

Der erste Prüfschritt beschränkt sich auf den Test des Zusammenspiels von Prozessor und RAM-Speicher. In weiteren Prüfschritten werden dann die Ausgabe- und die Eingabe-Baugruppe in den Funktionstest mit einbezogen.

Bei allen Prüfschritten werden mit Hilfe des Bus-Signalgebers kleine Testprogramme in den RAM-Speicher eingeschrieben. Anschließend wird das Zusammenarbeiten der Baugruppen im Einzelschrittbetrieb über die Bus-Signalanzeige, und bei normaler Arbeitsgeschwindigkeit des Prozessors mit einem Oszilloskop verfolgt.

Erst danach wird das System in Verbindung mit dem Betriebsprogramm MAT 85 in Betrieb genommen und die Datensichtstation angeschlossen.

### 2. Vorkenntnisse

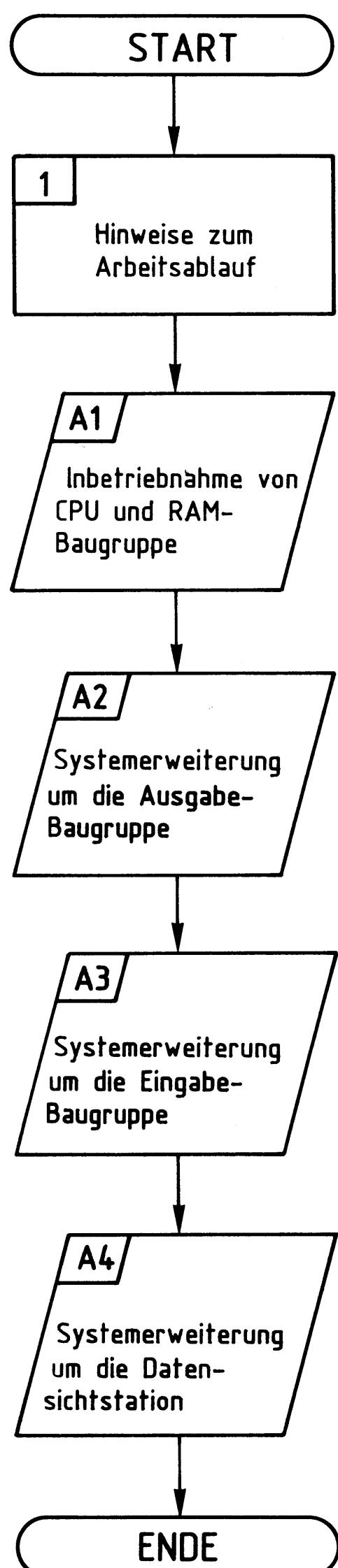
Die folgenden Kenntnisse und Fertigkeiten werden für die Durchführung dieser System-Inbetriebnahme vorausgesetzt:

- Wirkungsweise und Bedienung des Bus-Signalgebers
- Wirkungsweise und Bedienung der Bus-Signalanzeige
- Wirkungsweise der CPU beim Abarbeiten eines Befehls
- Einstellen der Port-Adressen der Ein/Ausgabe-Baugruppen
- Einstellen der Basis-Adressen bei RAM/EPROM-Baugruppen
- Laden eines kleinen Programms in den RAM-Speicher mit dem Bus-Signalgeber

Diese Kenntnisse werden in den Abschnitten "Blockschaltbild und Wirkungsweise" der entsprechenden fachpraktischen Übungen beschrieben.

### 3. Zusatzunterlagen

Im Anschluß an die Arbeitsblätter finden Sie die Bestückungspläne aller Baugruppen, die für diese Inbetriebnahme-Übung benötigt werden.

**Flußdiagramm für den Arbeitsablauf**

## Inbetriebnahme 8085-System

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Bus-Platine BFZ/MFA 0.1.	
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Prozessor 8085 BFZ/MFA 2.1.	
1	8-K-RAM/EPROM BFZ/MFA 3.1.	
1	8-K-RAM/EPROM BFZ/MFA 3.1.	bestückt mit Betriebssystem "MAT 85 Vers. 1.8"
1	8-Bit-Parallel-Ausgabe BFZ/MFA 4.1.	bestückt mit 2-K-RAM
1	8-Bit-Parallel-Eingabe BFZ/MFA 4.2.	
1	Bus-Signalgeber BFZ/MFA 5.1.	
1	Bus-Signalanzeige BFZ/MFA 5.2.	
1	Adapterkarte BFZ/MFA 5.3.	
1	ASCII - Tastatur BFZ/MFA 8.1.	
1	Video-Interface BFZ/MFA 8.2.	
1	Video-Gerät	
1	Zweistrahloszilloskop	
1	FPÜ "Prozessor 8085, BFZ/MFA 2.1."	Vertiefen des theoretischen Hintergrundes zu den Arbeits- schritten

## Hinweise zum Arbeitsablauf

1

In dieser Übung werden Sie das Mikrocomputersystem schrittweise in Betrieb nehmen.

Alle zur Inbetriebnahme vorgegebenen Arbeitsblätter enthalten:

- Angaben über den Sinn des jeweiligen Arbeitsschrittes oder der Messung
- Angaben über Vorbereitungen und einzustellende Bedingungen
- Anweisungen zu einzelnen Testschritten mit Erläuterungen der zugehörigen Ergebnisse.

Nach Beendigung eines Arbeitsabschnittes wird die notwendige Theorie zum vorangegangenen Inbetriebnahmeschritt behandelt. Es wird empfohlen, nach dem Durcharbeiten dieses Theorieteils ggf. die Arbeitsschritte noch einmal zu wiederholen.


 A large black arrow pointing to the right, with the number '1' positioned above it.

A 1.1

Name:

Inbetriebnahme 8085-System

Datum:

**A1.1****Inbetriebnahme von CPU- und RAM-Baugruppe  
im Einzelschritt- und Normalbetrieb**

Mit Hilfe des Bus-Signalgebers wird in den RAM-Speicher ein kleines Programm (Schleife) eingegeben. Hierzu wird die CPU vom System-Bus getrennt. Nach der Programmeingabe wird die Abarbeitung des Programms durch den Prozessor im Einzelschritt mit Hilfe der Bus-Signalanzeige und bei normaler Arbeitsgeschwindigkeit mit einem Oszilloskop verfolgt.

**RAM-Baugruppe:**

Basisadresse mit den DIL-Schaltern auf 0000 stellen.

RAM-Baustein 6116P-3 in den Sockel IC8 stecken.

(Adressbereich 0000-07FF)

**Bus-Signalanzeige:**

Mit den DIL-Schaltern S1 bis S16 die Adresse für den Adreßvergleicher auf 0000 stellen.

Folgende Baugruppen in den Baugruppenträger stecken:

Bus-Signalgeber

Bus-Signalanzeige über Adapterkarte

Prozessor 8085

RAM-Baugruppe (nach Umstellung der Basisadresse).

Betriebsspannung einschalten.

Anweisung	Anzeige / Kommentare
Signalgeber: ON/OFF → ON*	ADDRESS- und DATA-Anzeigen entsprechen den Einstellungen der ADDRESS- und DATA-Schalter. Die CPU ist vom Bus getrennt. In dieser Schalterstellung können Programme in den RAM-Speicher geladen werden.
Signalanzeige: RUN/HLT → HLT ADDR. STOP → OFF	Vorbereitung für Einzelschrittbetrieb

\* ON/OFF → ON bedeutet: Schalter ON/OFF in Stellung ON.

Name:

Datum:

Anweisung	Anzeige / Kommentar	A1.2								
Laden Sie in den RAM-Speicher:  <table border="1"> <tr> <th>ADDRESS</th><th>DATA</th></tr> <tr> <td>0000</td><td>C3</td></tr> <tr> <td>0001</td><td>00</td></tr> <tr> <td>0002</td><td>00</td></tr> </table>	ADDRESS	DATA	0000	C3	0001	00	0002	00		
ADDRESS	DATA									
0000	C3									
0001	00									
0002	00									
Signalgeber: ON/OFF → OFF	ADDRESS: 0000 DATA: C3 MEMR u. INSTR leuchten	<p>Jetzt ist die CPU aktiv. Sie sendet die <u>Adresse</u> 0000 aus und liest mit dem Steuersignal MEMR den Inhalt der adressierten Speicherzeile (C3). Die LED INSTR zeigt an, daß die CPU diesen Inhalt als Befehl auffaßt. Die CPU-interne Befehlsentschlüsselung ergibt:</p> <ul style="list-style-type: none"> <li>- es ist ein Drei-Byte-Befehl,</li> <li>- er lautet "Springe zu dem Befehl, dessen Adresse mit den beiden folgenden Bytes angegeben wird".</li> </ul>								
STEP	ADDRESS: 0001 DATA: 00 MEMR leuchtet	<p>Die CPU sendet die Adresse 0001 aus und liest mit MEMR den Inhalt der adressierten Speicherzeile (00).</p>								
STEP	ADDRESS: 0002 DATA: 00 MEMR leuchtet	<p>Die CPU sendet die Adresse 0002 aus und liest mit Hilfe von MEMR den Inhalt der adressierten Speicherzeile (00).</p>								
STEP	ADDRESS: 0000 DATA: C3 MEMR u. INSTR leuchten	<p>Die CPU führt den Befehl aus, indem sie die Adresse 0000 aussendet und erneut in die Befehlsholphase übergeht. Das Befehlsbyte C3 ist wieder der oben genannte Sprungbefehl.</p>								
3 x STEP	Der beschriebene Arbeitsablauf wiederholt sich.									

Name:

Inbetriebnahme 8085-System

Datum:

Schalten Sie den RUN/HLT-Schalter an der Bus-Signalanzeige auf RUN.  
 Die CPU arbeitet jetzt mit "Normalgeschwindigkeit".

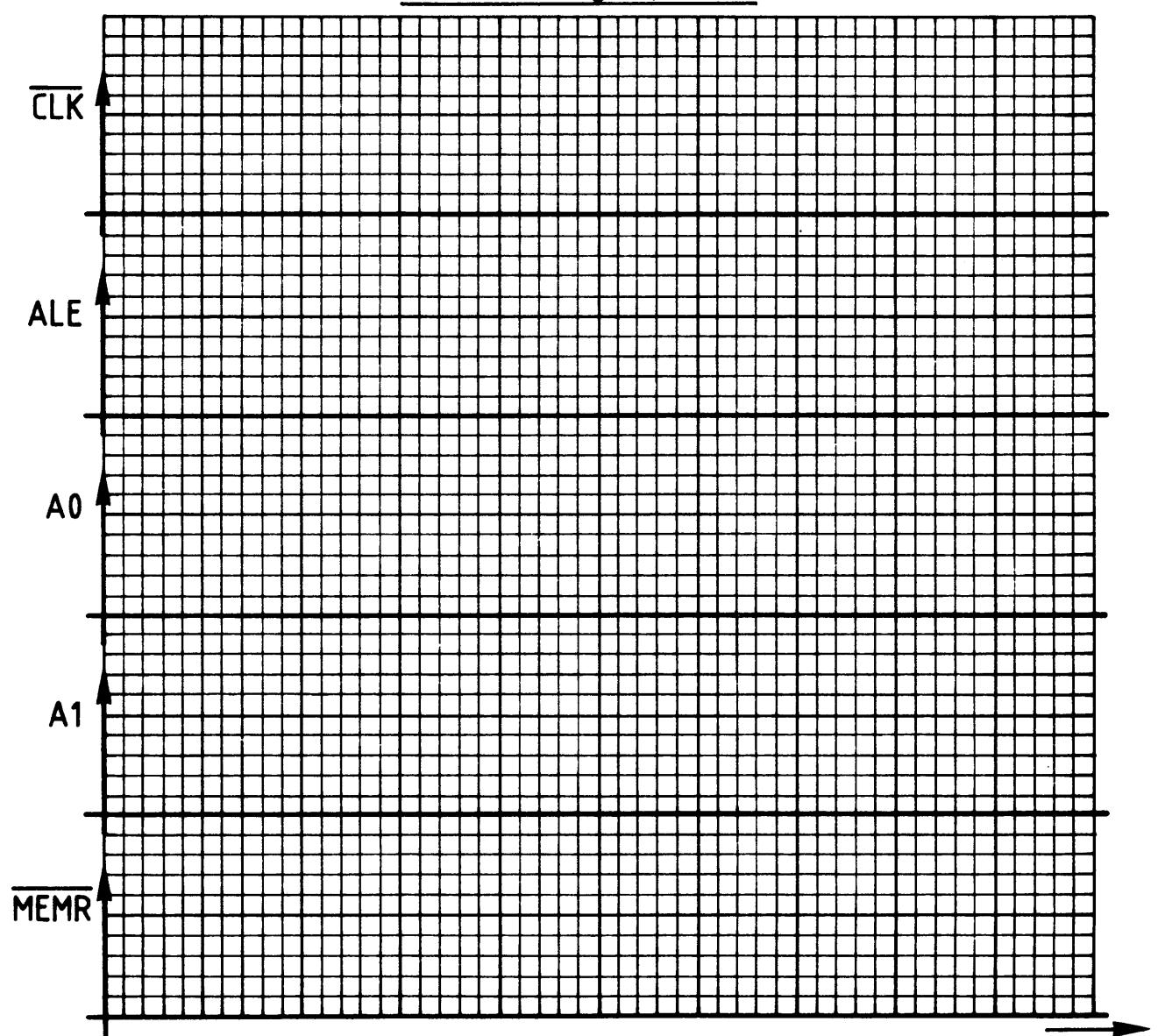
**A1.3**

Oszilloskopieren Sie mit einem Zweistrahlszilloskop der Reihe nach die in folgender Tabelle angegebenen Signale. Dabei wird das Ausgangssignal des Adreßvergleichers auf der Bus-Signalanzeige für die externe Triggerung des Oszilloskops verwendet. Aufgrund der Schalterstellung der DIL-Schalter auf der Bus-Signalanzeige liefert der Adreßvergleicher immer dann ein Triggersignal, wenn die Adresse 0000 am Adreßbus ansteht.

Tragen Sie die Signalverläufe in das vorbereitete Diagramm ein.

Signal	Messbar an...	Bemerkungen
$U_{MP1}$	MP1-Signalanzeige	Eingang "Ext.Triggerung"
$\overline{CLK}$	2a-Adapter	Kanal 1, Systemtakt
ALE	MP3-Signalanzeige	Kanal 2
A0	16c-Adapter	Kanal 2
A1	17a-Adapter	Kanal 2
$\overline{MEMR}$	MP7-Signalanzeige	Kanal 2

Zeitablenkung: 1μs/Div.



Name:

Inbetriebnahme 8085-System

Datum:

## Diskussion der Meßergebnisse

**A1.4**

Nach dem Einschalten der Versorgungsspannung sendet die CPU 8085 über den Adreßbus die Adresse 0000 H aus und aktiviert das Steuersignal MEMR. Daraufhin speichert sie das Datenwort aus der adressierten Speicherzeile intern ab. Dieses Datenwort wird als Befehl aufgefaßt. Der Befehlsdecoder der CPU entschlüsselt den Befehl und löst den notwendigen weiteren Steuerungsablauf aus. Handelt es sich z.B. um einen Ein-Byte-Befehl, so wird er sofort ausgeführt; ist es dagegen ein Drei-Byte-Befehl, so muß die CPU zunächst noch zwei weitere Bytes aus dem Speicher holen, bevor sie den Befehl ausführt.

Danach liest die CPU das nächste Befehlsbyte aus dem Speicher.

Damit die CPU im Sinne des Anwenders arbeitet, muß in die Speicherzeilen eine entsprechend sinnvolle Befehlsfolge, ein Programm, geladen werden.

Will man die Arbeitsweise mit einem Oszilloskop prüfen, so muß das Programm die CPU veranlassen, eine sich periodisch wiederholende Befehlsfolge zu durchlaufen. Eine solche Befehlsfolge heißt Programm-  
schleife oder kurz Schleife.

Im Arbeitsschritt A1 bestand diese Schleife aus einem einzigen Befehl, nämlich dem Drei-Byte-Befehl C3 00 00,

springe zu dem Befehl, dessen Adresse in den beiden folgenden Bytes angegeben wird, also zur Adresse 0000.

Da das Befehlsbyte C3 unter der Adresse 0000 abgespeichert ist, veranlaßt dieser Befehl die CPU immer wieder nach 0000 zurückzuspringen; es entsteht somit eine Schleife.

Über die Einzelschrittsteuerung und die angezeigten Adreß-, Daten- und Steuersignale konnten Sie den Ablauf des Programms gut verfolgen.

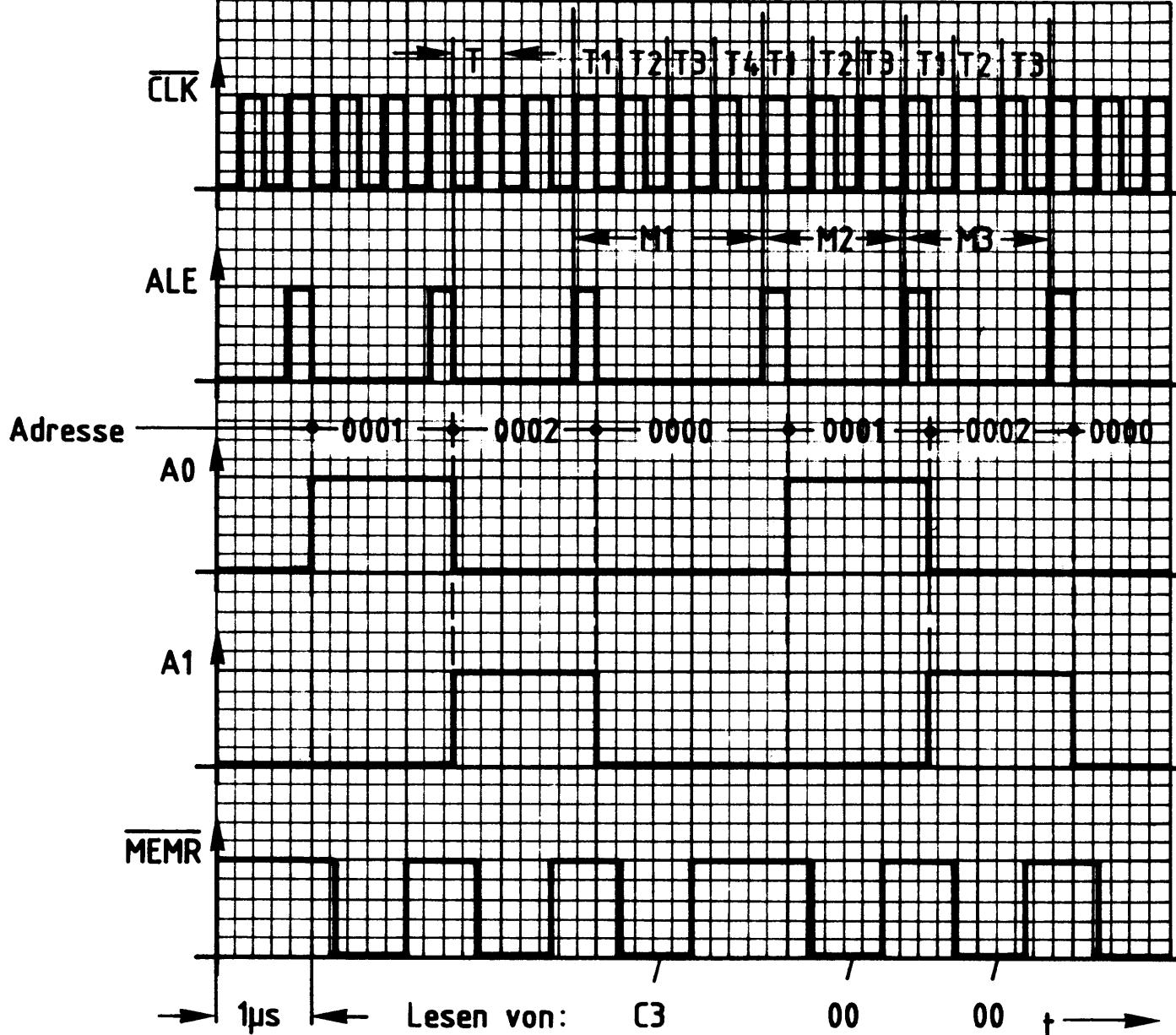
Bild A1 zeigt Ihnen dagegen die Signalfolge, die Sie bei Normalbetrieb der CPU mit dem Oszilloskop aufnehmen konnten.



Name:

Inbetriebnahme 8085-System

Datum:



A1.5

Bild A1: Oszillogramme zum Arbeitsschritt A1

Das Signal am Meßpunkt 1 der Signalanzeige wechselt immer dann auf H-Pegel, wenn der Adreßbus die Adresse 0000 führt. Diese Adresse haben Sie dem Adreßvergleicher auf der Bus-Signalanzeige mit den 16 DIL-Schaltern vorgegeben. Das Signal am Meßpunkt 1 ist das Ausgangssignal dieses Adreßvergleichers. Es wurde zur externen Triggerung des Oszilloskops verwendet. Dadurch haben alle aufgenommenen Signale den richtigen Zeitbezug zueinander.

Das ALE-Signal nimmt jeweils zu Beginn eines neuen Maschinenzyklusses für eine halbe Taktperiode ( $\overline{\text{CLK}}$ ) H-Pegel an. Sie können deutlich erkennen, daß der Maschinenzyklus M1 vier Taktperioden (T1 - T4) andauert und die Zyklen M2 und M3 nur je drei. Ursache dafür ist die Befehlsentschlüsselung, die während des Taktzyklusses T4 erfolgt.

Ein L-Pegel auf  $\overline{\text{MEMR}}$  zeigt an, daß die CPU Daten aus dem Speicher liest. Um den Drei-Byte-Befehl zu lesen, sind drei Speicherzugriffe erforderlich. Die jeweils gelesenen Datenworte sind in den Signalverlauf für  $\overline{\text{MEMR}}$  eingetragen. Die Pegel auf den Adreßleitungen A0 und A1 zeigen an, zu welchen Zeiten die Adressen 0, 1 und 2 ausgegeben werden.

→ A2.1

Name:

Inbetriebnahme 8085-System

Datum:

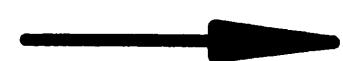
## Inbetriebnahme von CPU, RAM und Ausgabe-Baugruppe

**A2.1**

In den RAM-Speicher wird ein Programm geladen, das die CPU veranlaßt, in einer Schleife den Datenwert 55 (Hex) an die Ausgabe-Baugruppe auszugeben. Die Prüfung erfolgt wieder im Einzelschritt- und Normalbetrieb.

Stellen Sie bei der "8-Bit-Parallelausgabe" die Port-Adresse 13 H ein. Stecken Sie die Baugruppe zusätzlich in den Baugruppenträger und schalten Sie die Betriebsspannung ein.

Anweisung	Anzeige / Kommentare																
<p>Signalgeber: ON/OFF → ON</p> <p>Signalanzeige: RUN/HLT → HLT ADDR.STOP → OFF</p>	<p>Die Anzeige der Daten und Adressen ist abhängig von der Stellung der entsprechenden Schalter auf dem Signalgeber, da die CPU vom Bus getrennt ist.</p> <p>Vorbereitung für den Einzelschrittbetrieb</p>																
<p>Laden Sie in den RAM-Speicher:</p> <table border="1"> <thead> <tr> <th>ADDRESS</th><th>DATA</th></tr> </thead> <tbody> <tr><td>0000</td><td>3E</td></tr> <tr><td>0001</td><td>55</td></tr> <tr><td>0002</td><td>D3</td></tr> <tr><td>0003</td><td>13</td></tr> <tr><td>0004</td><td>C3</td></tr> <tr><td>0005</td><td>00</td></tr> <tr><td>0006</td><td>00</td></tr> </tbody> </table>	ADDRESS	DATA	0000	3E	0001	55	0002	D3	0003	13	0004	C3	0005	00	0006	00	
ADDRESS	DATA																
0000	3E																
0001	55																
0002	D3																
0003	13																
0004	C3																
0005	00																
0006	00																
<p>Signalgeber: ON/OFF → OFF</p>	<table border="1"> <tr> <td>ADDRESS: 0000</td> <td>DATA: 3E</td> </tr> <tr> <td colspan="2">MEMR u. INSTR leuchten</td> </tr> </table> <p>Die CPU sendet die Adresse 0000 aus und liest mit MEMR den Inhalt 3E des adressierten Speicherplatzes. Die LED INSTR zeigt an, daß die CPU diesen Inhalt als Befehl auffaßt.      Die Befehlsentschlüsselung ergibt:      - es ist ein Zwei-Byte-Befehl      - "lade das im zweiten Byte angegebene Datum in den Akkumulator A".      (CPU-internes Register)</p>	ADDRESS: 0000	DATA: 3E	MEMR u. INSTR leuchten													
ADDRESS: 0000	DATA: 3E																
MEMR u. INSTR leuchten																	



Name:

Datum:

Anweisung	Anzeige / Kommentare	A2.2
STEP	ADDRESS: 0001 MEMR leuchtet	Die CPU sendet die Adresse 0001 aus und liest das Datum, das zum vorigen Befehlsbyte gehört. Dieses Datum speichert sie intern ab.
STEP	ADDRESS: 0002 MEMR u. INSTR leuchten	Unter der Adresse 0002 wird der Befehl D3 gelesen. Die Befehlsentschlüsselung ergibt: - D3 ist ein Zwei-Byte-Befehl - "gib den Inhalt des Akkumulators an das Ausgabe-Port, dessen Port-Adresse in der nächsten Speicherstelle steht".
STEP	ADDRESS: 0003 MEMR leuchtet	Die CPU liest den Inhalt der Speicherzeile 0003. Der Inhalt 13 entspricht der Port-Adresse.
STEP	ADDRESS: 1313 IOW leuchtet	Der Befehl wird nun ausgeführt. Die CPU sendet dazu die Adresse 1313 aus, stellt auf den Datenleitungen das Datum 55 bereit und aktiviert das Steuersignal IOW. Die CPU 8085 verwendet zur Auswahl der Ein- und Ausgabe-Baugruppen nur acht Adreßleitungen. Es ist daher nicht weiter von Bedeutung, daß sie sowohl auf den unteren als auch auf den oberen acht Adreßleitungen die Port-Adresse aussendet. Da das Datenregister in der Ausgabe-Baugruppe die Daten flankengesteuert übernimmt, wird das übergebene Datum erst mit dem nächsten STEP an den LED's der Ausgabe-Baugruppe sichtbar.
STEP	ADDRESS: 0004 MEMR u. INSTR leuchten	LED's B0, B2, B4, B6 der Ausgabe-Baugruppe leuchten.

Name:

Inbetriebnahme 8085-System

Datum:

Anweisung	Anzeige / Kommentare
(Fortsetzung)	<p>Die leuchtenden LED's entsprechen dem Hex-Wert 55. Aus der Speicherzeile 0004 liest die CPU den bereits im Arbeitsblatt A1 behandelten Sprungbefehl C3.</p>
3 x STEP	<p>ADDRESS: 0000 DATA: 3E MEMR u. INSTR leuchten</p> <p>Die CPU hat die Sprungadresse gelesen und ist zum Anfang des Programms zurück gesprungen. Dort findet sie wieder den "Ladebefehl" 3E.</p>
Signalanzeige: RUN/HLT → RUN	<p>ADDRESS u. DATA nicht definierbar MEMR, INSTR u. IOW leuchten schwach</p> <p>Die CPU arbeitet mit Normalgeschwindigkeit. Weil sich die Adress-, Daten- und Steuersignale sehr schnell ändern, können sie an der Signalanzeige nicht mehr verfolgt werden. Die Port-LED's leuchten dauernd, weil sie durch das Programm nicht mehr gelöscht werden.</p>

## Mögliche Experimente:

1. Ändern Sie das Programm so ab, daß die bisher dunklen LED's leuchten.
2. Laden Sie ein Programm, das in schneller Folge abwechselnd zuerst die LED's B0, B2, B4, B6 und dann die LED's B1, B3, B5 u. B7 leuchten läßt.



Name:

Inbetriebnahme 8085-System

Datum:

## Diskussion der Beobachtungsergebnisse

**A2.4**

Im Arbeitsschritt A2 wurde die 8-Bit-Parallel-Ausgabe in die Prüfung mit einbezogen.

Das eingegebene Prüfprogramm bestand aus drei Befehlen.

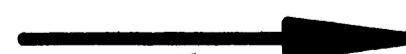
1. Befehl: Lade den Datenwert 55 H in den Akkumulator der CPU.
2. Befehl: Gib den Wert, der sich im Akkumulator befindet, an die Ausgabebaugruppe aus, deren Port-Adresse 13 beträgt.
3. Befehl: Springe zurück zum 1. Befehl und fahre dort mit der Programmbearbeitung fort.

Die Kommentare zu den Anzeigen im Einzelschrittbetrieb erklären die Arbeitsweise des Programms.

Zu den Experimenten:

Mit dem zweiten Byte des 1. Befehls lässt sich bestimmen, welche LED's am Ausgabeport leuchten. Zur Durchführung des 1. Experimentes ist folgendes Programm erforderlich:

Adresse	Daten
0000	3E
0001	AA
0002	D3
0003	13
0004	C3
0005	00
0006	00



Name:

Inbetriebnahme 8085-System

Datum:

Zur Durchführung des 2. Experimentes muß das Programm wie folgt  
eingegeben werden:

**A2.5**

Adresse	Daten	Bemerkungen
0000	3E	Akku mit dem Wert für die Bits B0, B2, B4... laden
0001	55	
0002	D3	Akku an Port 13 ausgeben
0003	13	
0004	3E	Akku mit dem Wert für die Bits B1, B3, B5... laden
0005	AA	
0006	D3	Akku an Port 13 ausgeben
0007	13	
0008	C3	Rücksprung zum Start
0009	00	
000A	00	

 **A3.1**

Name:

Inbetriebnahme 8085-System

Datum:

Inbetriebnahme von CPU, RAM, Ausgabe- und Eingabe-Baugruppe

**A3.1**

In den RAM-Speicher wird ein Programm geladen, das die CPU veranlaßt, in einer Schleife Daten von der Eingabe-Baugruppe zu lesen und sie an der Ausgabe-Baugruppe auszugeben. Die Prüfung erfolgt im Einzelschritt- und Normalbetrieb.

Stellen Sie bei der "8-Bit-Parallel-Eingabe" die Portadresse 12 H ein. Stecken Sie die Baugruppe zusätzlich in den Baugruppenträger, schalten Sie die Betriebsspannung ein.

Anweisung	Anzeige / Kommentare																
Signalgeber: ON/OFF → ON  Signalanzeige: RUN/HLT → HLT ADDR.STOP → OFF	Die CPU ist vom Bus getrennt. Die mit den Daten- und Adreßschaltern eingestellten Signale werden auf der Signalanzeige angezeigt.  Vorbereitung für den Einzelschrittbetrieb.																
Laden Sie in den RAM-Speicher:  <table border="1"> <thead> <tr> <th>ADDRESS</th><th>DATA</th></tr> </thead> <tbody> <tr><td>0000</td><td>DB</td></tr> <tr><td>0001</td><td>12</td></tr> <tr><td>0002</td><td>D3</td></tr> <tr><td>0003</td><td>13</td></tr> <tr><td>0004</td><td>C3</td></tr> <tr><td>0005</td><td>00</td></tr> <tr><td>0006</td><td>00</td></tr> </tbody> </table>	ADDRESS	DATA	0000	DB	0001	12	0002	D3	0003	13	0004	C3	0005	00	0006	00	
ADDRESS	DATA																
0000	DB																
0001	12																
0002	D3																
0003	13																
0004	C3																
0005	00																
0006	00																
Signalgeber: ON/OFF → OFF	<table border="1"> <tr><td>ADDRESS: 0000</td><td>DATA: DB</td></tr> <tr><td colspan="2">MEMR u. INSTR leuchten</td></tr> </table> <p>Die CPU sendet die Adresse 0000 aus und liest mit <u>MEMR</u> den Inhalt der adressierten Speicherzeile. Der Inhalt DB wird als Befehl aufgefaßt. Die Entschlüsselung des Befehls ergibt:</p> <ul style="list-style-type: none"> <li>- es ist ein Zwei-Byte-Befehl</li> <li>- er lautet "lies die acht Bits des Eingabe-Ports, dessen Adresse im folgenden Speicherplatz angegeben ist, und speichere sie im Akku ab."</li> </ul>	ADDRESS: 0000	DATA: DB	MEMR u. INSTR leuchten													
ADDRESS: 0000	DATA: DB																
MEMR u. INSTR leuchten																	

Name:

Datum:

Anweisung	Anzeige / Kommentare	A3.2
STEP	ADDRESS: 0001 DATA: 12 MEMR leuchtet	Die CPU liest die Adresse der Eingabe-Baugruppe, deren Signalzustand sie in den Akkumulator transportieren soll.
Stellen Sie die Schalter des E-Ports so ein, daß die LED's B0, B2, B4 u. B6 leuchten	Dieser Signalzustand soll von der CPU gelesen und intern gespeichert werden.	
STEP	ADDRESS: 1212 DATA: 55 IOR leuchtet	Die CPU gibt auf den unteren acht Adreßleitungen die Adresse des Eingabe-Ports 12 aus, und liest mit IOR das Datenwort, das dort mit den Schaltern eingestellt worden ist. Die eingestellte Bitkombination entspricht dem Hexadezimalwert von 55.
STEP	ADDRESS: 0002 DATA: D3 MEMR u. INSTR leuchten	Die CPU liest aus Speicherzeile 0002 den Befehl D3. Dies ist der Zwei-Byte-Befehl "gib den Inhalt des Akkus an das Ausgabe-Port, dessen Port-Adresse im nächsten Speicherplatz angegeben ist".
STEP	ADDRESS: 0003 DATA: 13 MEMR leuchtet	Die CPU liest aus Speicherplatz 0003 die Adresse des Ausgabe-Ports.
STEP	ADDRESS: 1313 DATA: 55 IOW leuchtet	Die CPU führt den Befehl aus. Sie gibt die Port-Adresse 1313 des Ausgabe-Ports aus, und schreibt mit Hilfe von IOW das Datenwort 55 ins adressierte Ausgabe-Port. Die Übernahme erfolgt erst mit dem nächsten Step.

Name:

Inbetriebnahme 8085-System

Datum:

Anweisung	Anzeige / Kommentare	A3.3
STEP	<p>ADDRESS: 0004 MEMR u. INSTR leuchten Die LED's B0, B2, B4 u. B6 des A-Ports leuchten</p> <p>Der Befehl wurde ausgeführt. Unter Adresse 0004 wird der nächste Befehl C3 gelesen. Es ist der bereits oben erklärte Sprungbefehl, mit dem das Schleifenprogramm geschlossen wird.</p>	
3 x STEP	Die Programmabarbeitung beginnt erneut bei der Adresse 0000.	
Signalanzeige: RUN/HLT → RUN	<p>ADDRESS und DATA: nicht definierbar MEMR, IOR, IOW und INSTR leuchten schwach Ausgabe-Baugruppe: LED's B0, B2, B4 u. B6 leuchten.</p>	
Verstellen Sie die Bitkombination der Eingabe-Baugruppe beliebig	An der Ausgabe-Baugruppe erscheint immer derjenige Signalzustand, der an den Schaltern der Eingabe-Baugruppe eingestellt ist.	

Oszilloskopieren Sie der Reihe nach die in folgender Tabelle angegebenen Signale. Das Ausgangssignal des Adreßvergleichers der Bus-Signalanzeige dient wieder als Triggersignal für die externe Triggerung. Tragen Sie die Signalverläufe in das vorbereitete Diagramm ein.

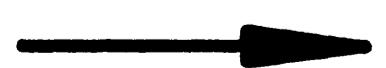
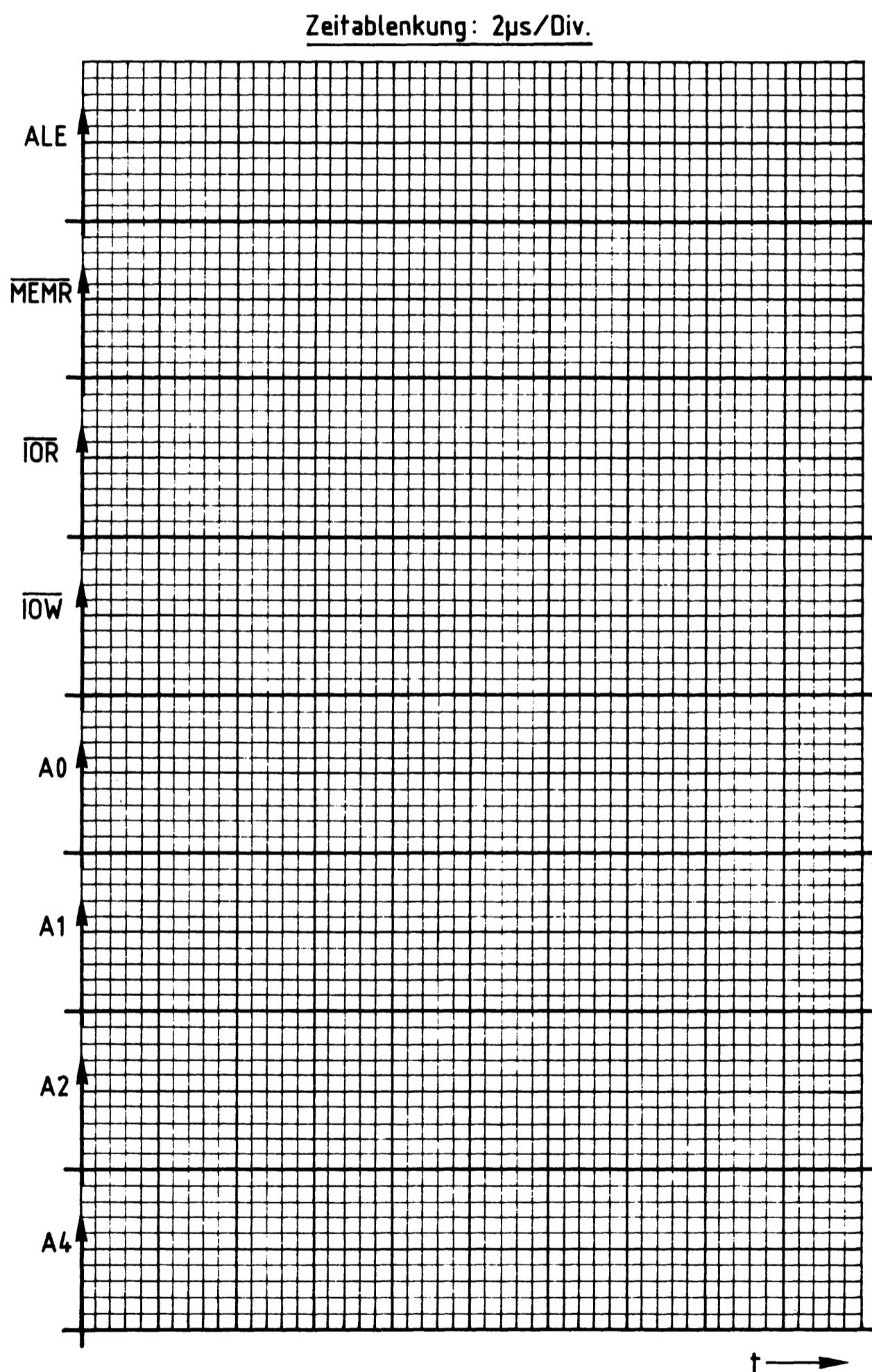
Signal	Messbar an...	Bemerkungen
<u>U<sub>MP1</sub></u>	MP1-Signalanzeige	Ext. Triggereingang
ALE	MP3- "	Kanal 1
<u>MEMR</u>	MP7- "	Kanal 2
<u>IOR</u>	MP6- "	Kanal 2
<u>IOW</u>	MP5- "	Kanal 2
A0	16c-Adapter	Kanal 2
A1	17a-Adapter	Kanal 2
A2	17c-Adapter	Kanal 2
A4	18c-Adapter	Kanal 2

Name:

Inbetriebnahme 8085-System

Datum:

A3.4



Name:

Inbetriebnahme 8085-System

Datum:

Diskussion der Meßergebnisse

**A3.5**

Im Arbeitsschritt A3 wurde die 8-Bit-Parallel-Eingabe-Baugruppe mit in die Prüfung einbezogen. Das Prüfprogramm bestand aus drei Befehlen.

1. Befehl: Lies die acht Bits des Eingabe-Ports mit der Portadresse 12 (das gelesene Datenwort wird im Akku gespeichert).
2. Befehl: Gib den Akkuinhalt an das Ausgabe-Port mit der Portadresse 13.
3. Befehl: Springe zum 1. Befehl zurück.

Im Einzelschrittbetrieb ließ sich die Arbeitsweise dieses Programms gut verfolgen.

Im Betrieb mit normaler Prozessorgeschwindigkeit zeigt sich, daß hier durch ein Programm zwei Baugruppen miteinander "verdrahtet" worden sind; jeder Schaltereingabe folgt, anscheinend ohne Zeitverzögerung, die entsprechende Anzeige.

Versuchen Sie einmal, das folgende Programm zu laden und seine Wirkung zu erkunden. Tragen Sie entsprechende Bemerkungen selbst ein.

Adresse	Daten	Bemerkungen
0000	DB	
0001	12	
0002	2F	
0003	D3	
0004	13	
0005	C3	
0006	00	
0007	00	

Bild A3 zeigt die Oszillosgramme, die Sie bei Normalbetrieb der CPU aufnehmen konnten. Der auf die Adresse 0000 eingestellte Adreßvergleicher liefert wieder das Triggersignal zur Sicherstellung des richtigen Zeitbezugs. Die eingebrachten Bezeichnungen IN 12, OUT 13 und JMP 0000 sind leicht merkbare Kurzbezeichnungen für die drei Befehle dieses Programms. Die Schreibweise der Befehle in dieser Weise nennt man Mnemo-Code. Die Abkürzungen entstammen der englischen Sprache, JMP z.B. ist die Abkürzung von jump (= springe).



Name:

Inbetriebnahme 8085-System

Datum:

A3.6

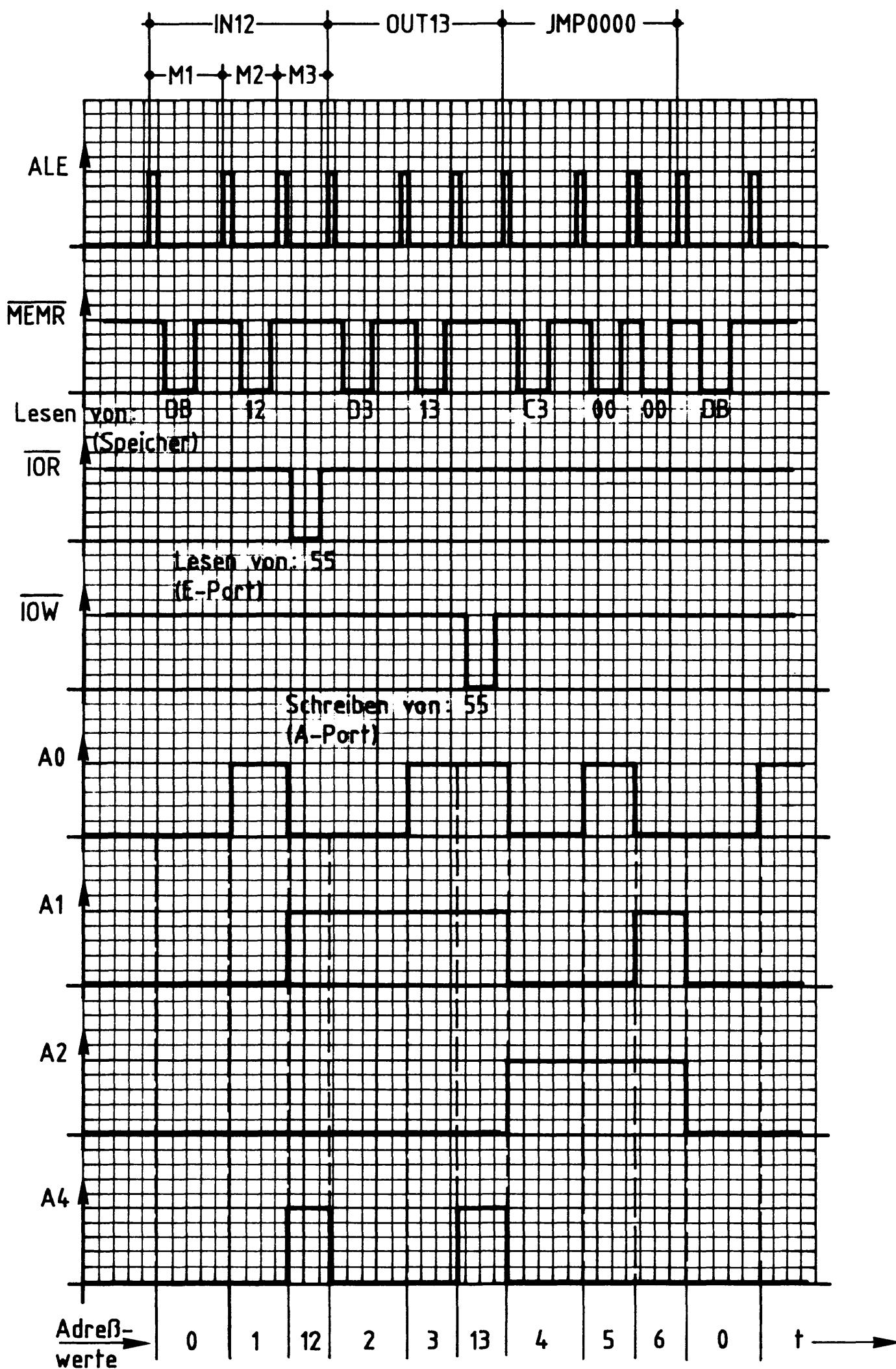


Bild A3: Oszillogramme zum Arbeitsschritt A3

Name:

Inbetriebnahme 8085-System

Datum:

Dem Verlauf des ALE-Signals kann man entnehmen, daß die Befehle IN und OUT je drei Maschinenzyklen enthalten. Während des M1-Zyklusses werden die Befehlsworte DB bzw. D3 gelesen und entschlüsselt; während M2 werden die Portadressen 12 bzw. 13 gelesen, und während M3 werden die Befehle ausgeführt. Die Ausführung des IN-Befehls erfolgt mit dem Steuersignal  $\overline{IOR}$ , die des OUT-Befehls mit dem Steuersignal  $\overline{IOW}$ .

A3.7

Den Pegeln der Adressenleitungen können Sie entnehmen, welche Adreßwerte die CPU im Verlauf der Programmbearbeitung ausgibt

Die Ausführung des Befehls IN erfordert es, daß nach Ausgabe der Adresse 1 zunächst die Port-Adresse 12 ausgesendet wird, ehe unter der Adresse 2 der OUT-Befehl gelesen wird. Auch die Ausführung dieses Befehls unterbricht das "normale" Hochzählen des Adreßzählers der CPU.

→ A4.1

Name:

Inbetriebnahme 8085-System

Datum:

Inbetriebnahme von CPU-, RAM- und EPROM-Baugruppe und  
Datensichtstation in Verbindung mit dem Betriebsprogramm MAT 85

A4.1

In diesem Prüfschritt wird die CPU durch das Betriebsprogramm MAT 85 gesteuert. Dieses Betriebsprogramm befindet sich in den EPROM's der EPROM-Baugruppe. Es beginnt bei der Speicheradresse 0000 und erfordert RAM-Speicher im letzten K-Byte-Block des Systemspeichers (FC00 - FFFF). Die RAM-Baugruppe ist deshalb so umzurüsten, daß dieser Speicherbereich von einem RAM-IC überdeckt wird.

RAM-Baugruppe:

Basisadresse auf E000 stellen; (letzte 2K des Bereichs)  
RAM-IC (6116P-3) in Sockel IC11 stecken;

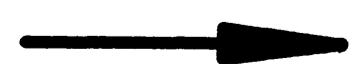
EPROM-Baugruppe:

Basisadresse auf 0000 stellen;  
überprüfen, ob die EPROM's in der richtigen Reihenfolge eingesteckt sind.  
Stecken Sie folgende Baugruppen in den Baugruppenträger:

Prozessor 8085-Baugruppe  
RAM-Baugruppe  
EPROM-Baugruppe  
Video-Interface, daran anschließen die Tastatur und den Bildschirm  
Bus-Signalanzeige

Betriebsspannung und Bildschirm einschalten.

Anweisung	Anzeige / Kommentare
Signalanzeige: ADDR.STOP → OFF RUN/HLT → RUN	ADDRESS: 0869 DATA: nicht lesbar MEMR u. INSTR leuchten schwächer Bildschirm: gefüllt mit zufälligen Zeichen  Die CPU läuft in einer Programmschleife zwischen den Adressen 0869 und 086D. Sie liest dort Daten, von denen sie einige als Befehle auffaßt. Da sich Datenanzeige und Anzeige der niederwertigen Adreß-Ziffer sehr schnell ändern, sind sie nicht ablesbar. Der Bildschirm wird noch nicht bedient.



Name:

Datum:

**A4.2**

Anweisung	Anzeige / Kommentare
SPACE-Taste betätigen (lange Taste auf der Tastatur)	<p>Bildschirm:</p> <div style="border: 1px solid black; padding: 10px; width: fit-content; margin-left: auto; margin-right: auto;"><p>ASSEMBLER BREAKPOINT DISASSEMBLER GO HELP IN LOAD TAPE MEMORY NEXT INSTRUCTION OUT PRINT REGISTER SAVE TRACE INTERVAL</p><p>KMD&gt;_</p></div> <p style="text-align: center;">↑ blinkend</p> <p>Das Betriebsprogramm druckt alle verfügbaren "Monitor-Kommandos" aus.</p> <p>Die Zeichenfolge "KMD&gt;_" bedeutet "Kommando eingeben". Das Programm erwartet jetzt die Eingabe eines der Anfangsbuchstaben der aufgeführten Kommandonamen mit nachfolgender Betätigung der CR-Taste (Carriage-Return = Wagen-Rücklauf).</p> <p>Wenn Sie anstelle der SPACE-Taste nach dem Einschalten der Betriebsspannung eine andere Taste betätigen, so wird es nicht zu obigem Ausdruck auf dem Bildschirm kommen. In diesem Fall müssen Sie das Gerät noch einmal ausschalten und den Einschaltvorgang wiederholen.</p> <p>Die Bedeutung aller Monitor-Kommandos und ihre Benutzung wird in der Fachpraktischen Übung "MAT 85 Betriebsprogramm" (BFZ/MFA 7.1.) erklärt.</p>



Name:

---

Inbetriebnahme 8085-System

Datum:

---

Diskussion der Beobachtungsergebnisse

A4.3

Wenn die in A4.2 dargestellten Kommandos auf dem Bildschirm erscheinen,  
ist die Inbetriebnahme des Systems abgeschlossen.

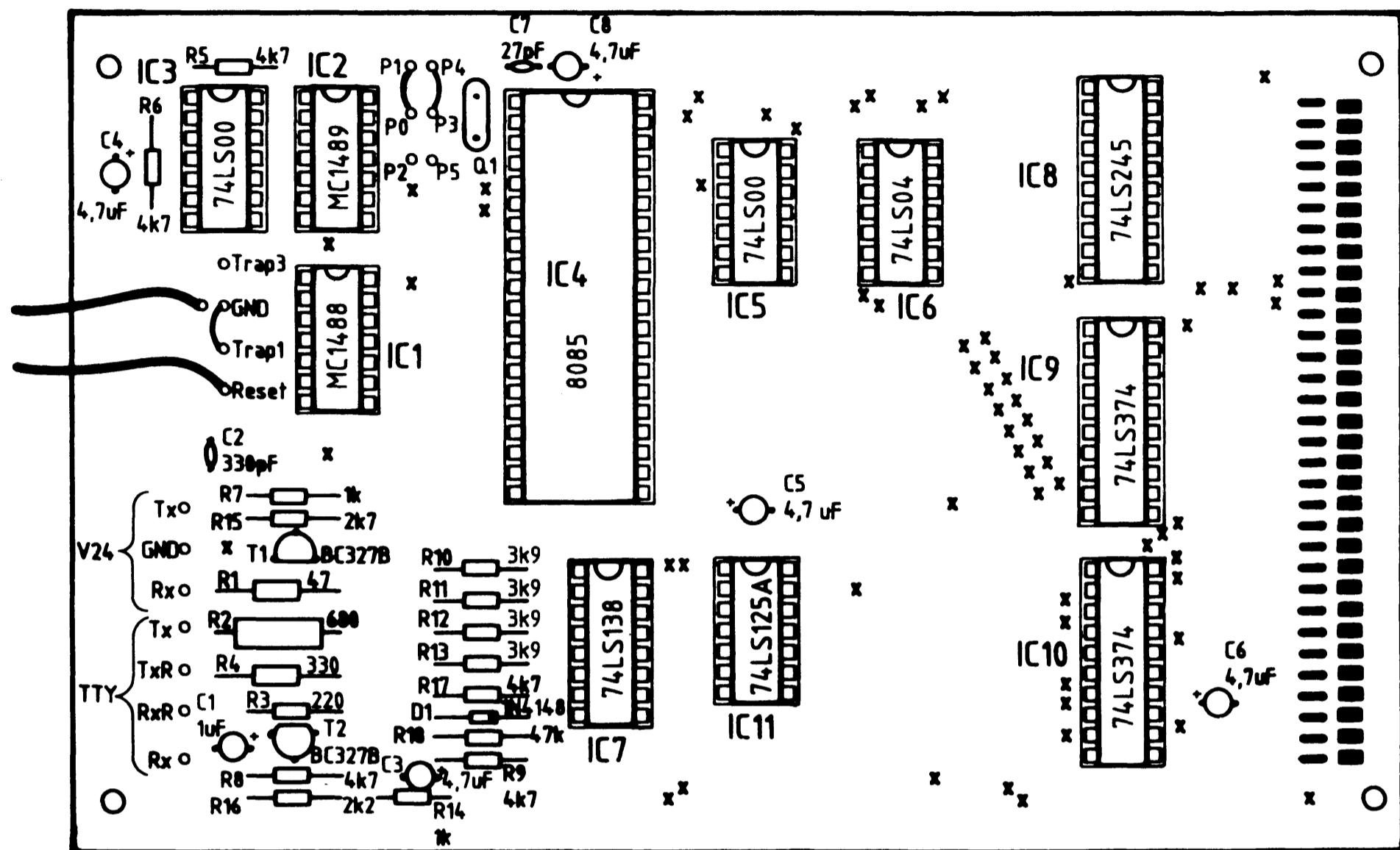
Wenn die Kommandos nicht erscheinen, überprüfen Sie noch einmal die folgenden Angaben:

- CPU-Baugruppe:      V-24-Brücken vorhanden?  
                              Elko C3 = 4,7 µF?  
                              IC1 und IC2 in Ordnung?  
                              (evtl. je ein neues IC einsetzen)
  
- Video-Interface:     Lötbrücken P0-P1, P4-P5, P6-P7  
                              P6-P10 u. P12-P13 verbunden?
  
- EPROM-Baugruppe:    Basis-Adresse auf 0000?  
                             Brücken P1-P2 u. P7-P8 vorhanden?  
                             EPROM-Reihenfolge richtig?
  
- RAM-Baugruppe:      Basis-Adresse auf E000?  
                             Brücken P3-P4 u. P5-P6 vorhanden?  
                             RAM auf Steckplatz IC11?

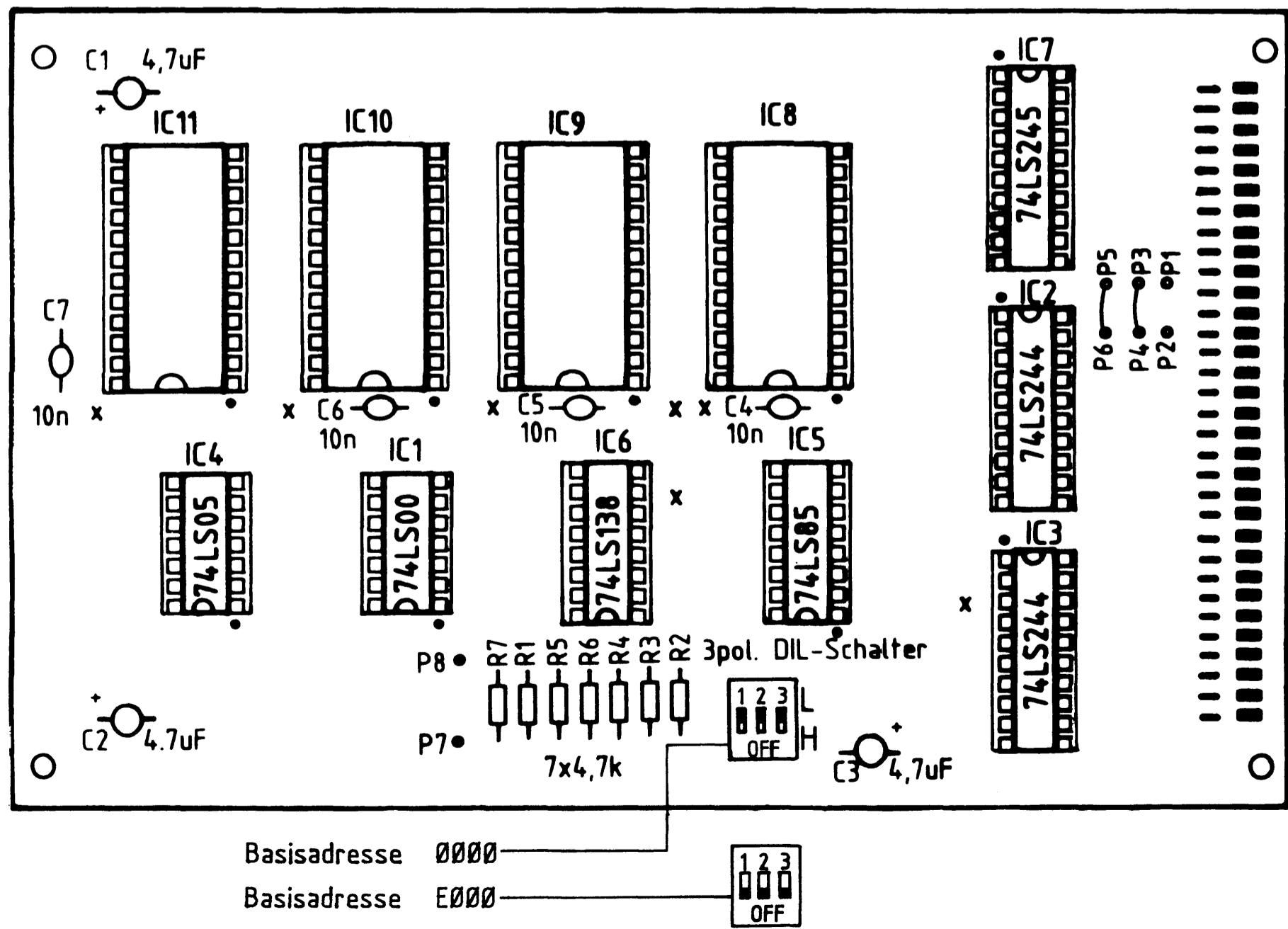
Sollten alle Punkte erfüllt sein, müssen Sie die Einzelinbetriebnahmen der Baugruppen noch einmal durchführen.

## Inbetriebnahme 8085-System

## CPU - Baugruppe

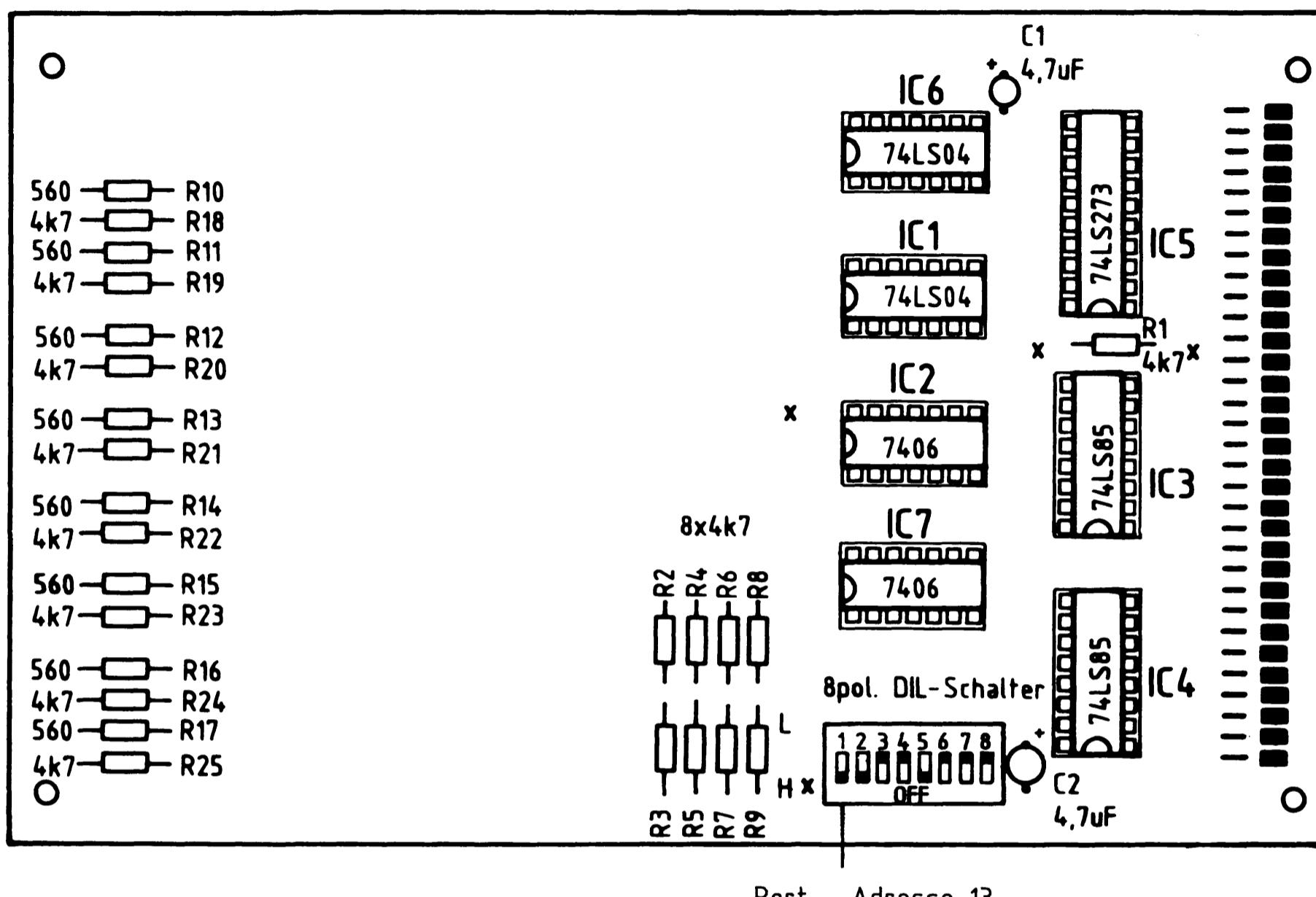


## RAM - Baugruppe

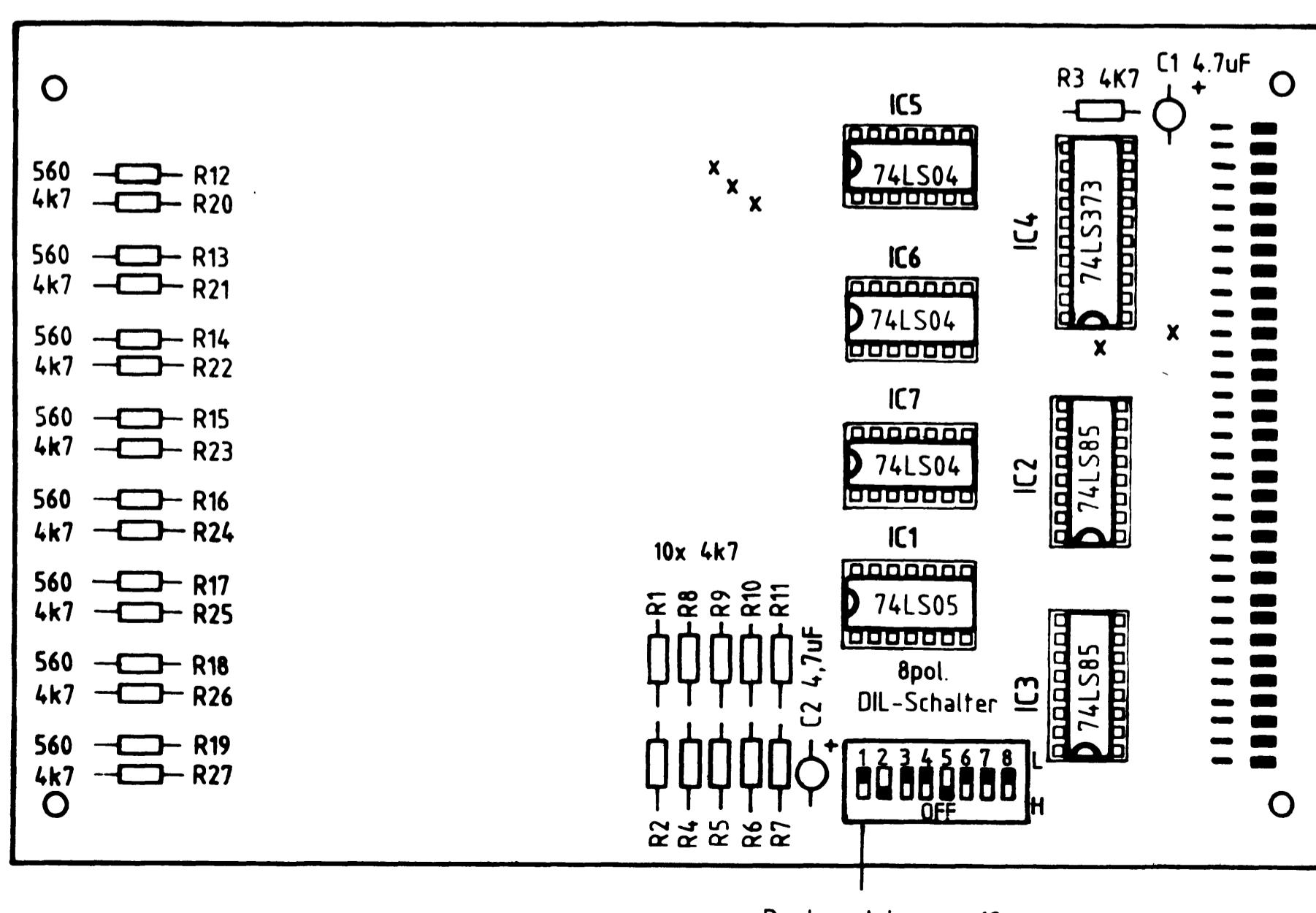


## Inbetriebnahme 8085-System

## Ausgabe - Baugruppe

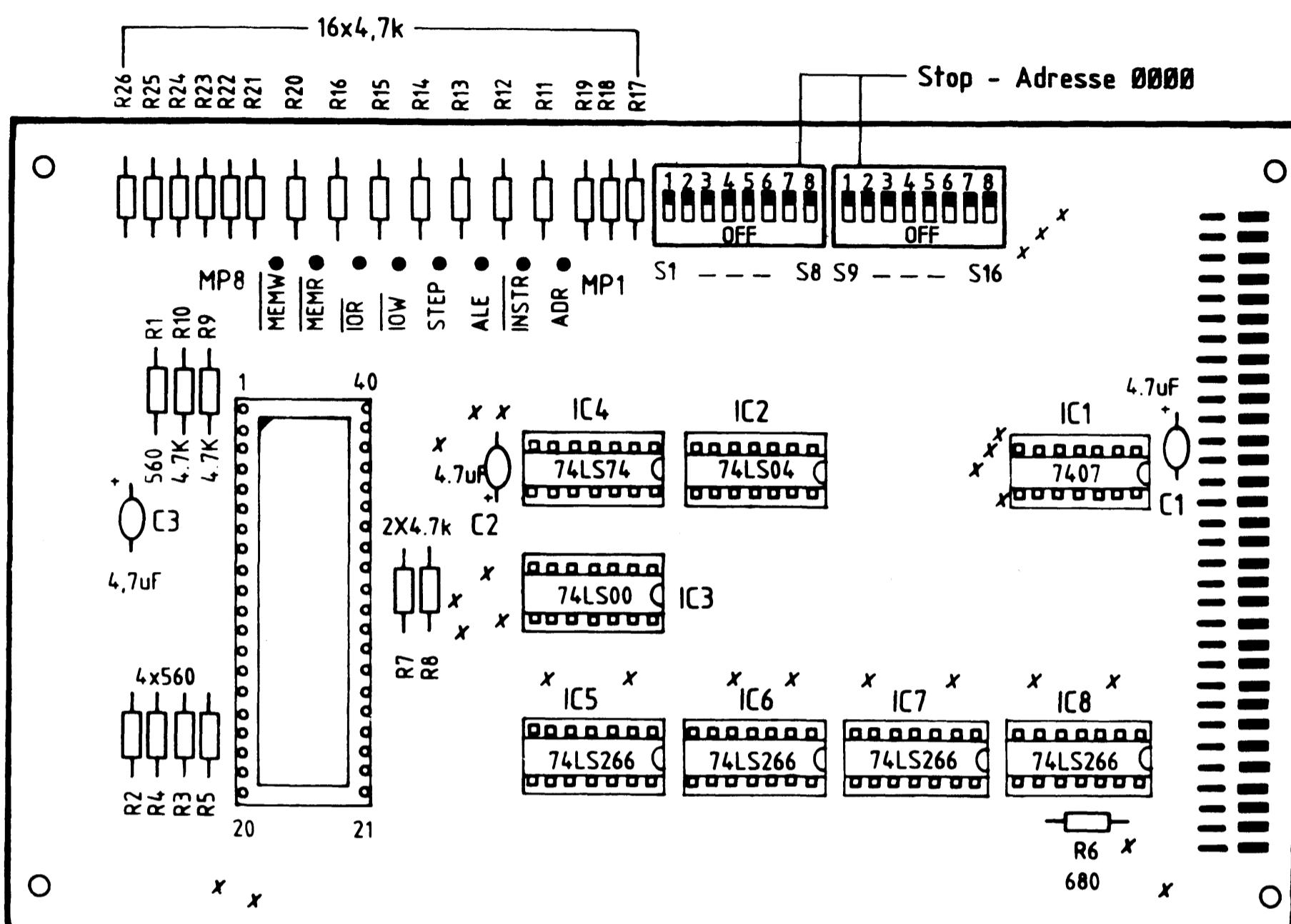


## Eingabe - Baugruppe



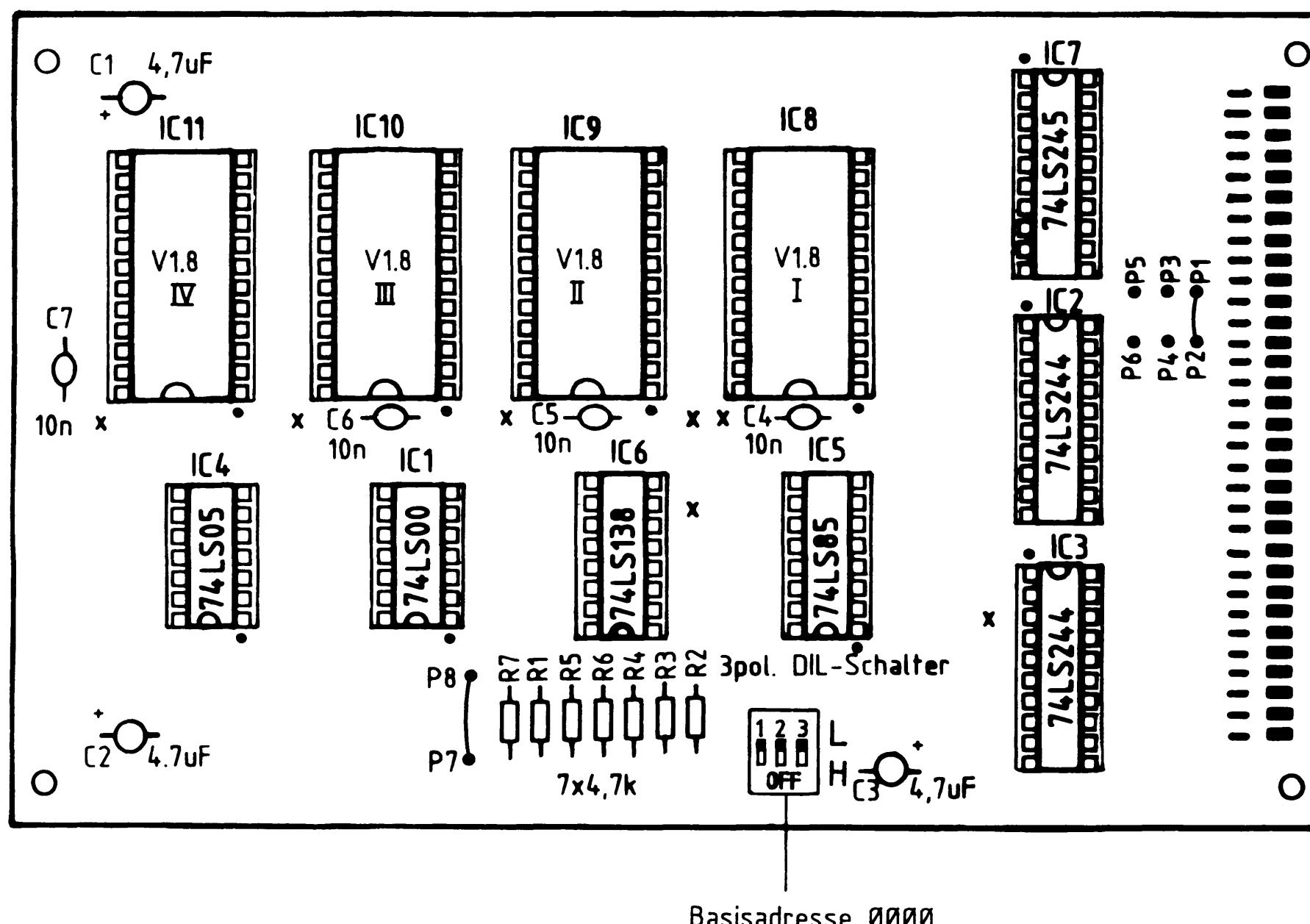
## Inbetriebnahme 8085-System

## Bus-Signalanzeige - Baugruppe

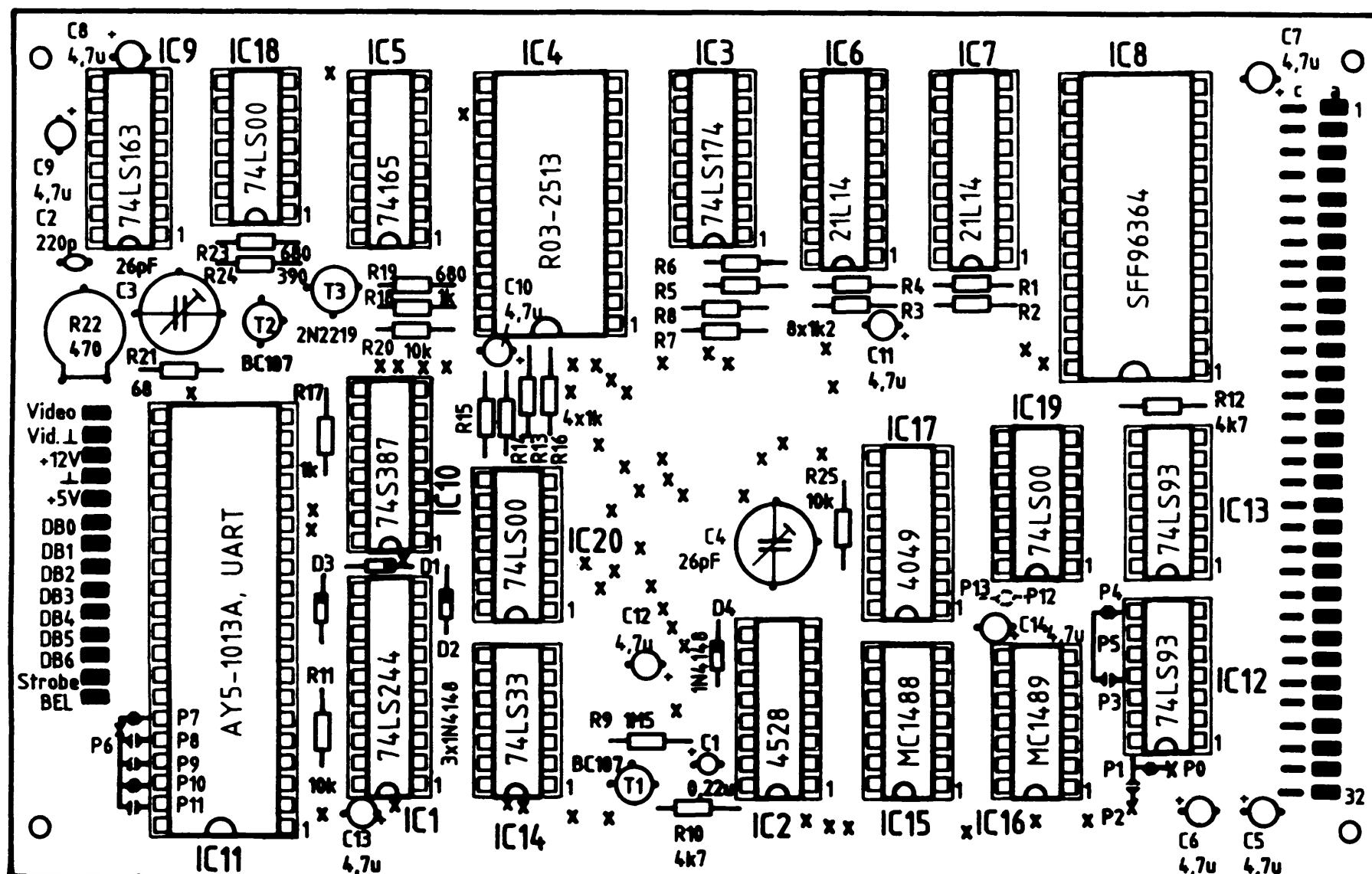


## Inbetriebnahme 8085-System

## EPROM - Baugruppe



## Video-Interface - Baugruppe



(

)

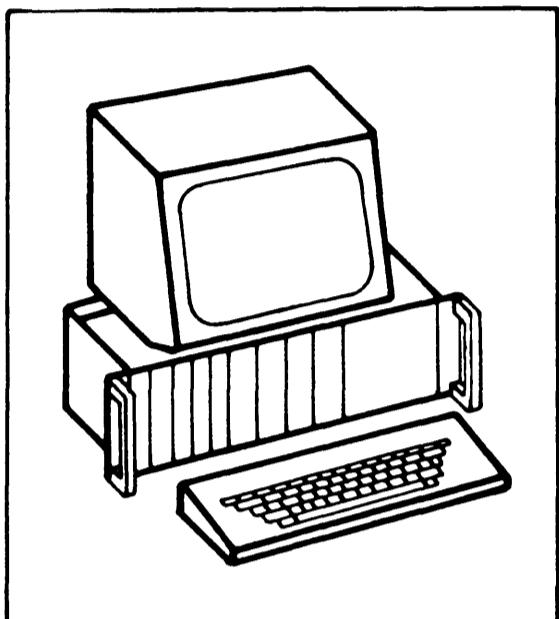
)

v

b

)

# FACHPRAKTISCHE ÜBUNG MIKROCOMPUTER-TECHNIK



MAT 85

BFZ/MFA 7.1.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---

(

)

)

)

## System-Informationen

Inhaltsverzeichnis	Seite
--------------------	-------

System-Informationen (Überblick)	
1. Einleitung, Speicherbelegung	2
2. Aufbau des Systems	3
3. Arbeitsweise des Betriebsprogramms	4
3.1. Kaltstart	4
3.2. Kommando-Eingabe	5
3.3. Reset-Betätigung, Warmstart	5
3.4. Bildschirm-Modus	5
3.5. Bedienerführung	6
4. Struktur des Betriebsprogramms	6
4.1. Kommando-Kurzbeschreibung	7
4.1.1. Monitor-Kommandos	7
4.1.2. Assembler/Disassembler-Kommandos	8
4.1.3. Tracer-Kommandos	8
4.1.4. Ordnung der Kommandos nach Einsatzgebieten	9

## Gebrauch der Kommandos (Ausführl. Kommando-Beschreibung)

— Inhaltsverzeichnis	10
— Hinweise zur Beschreibung der Kommandos	11
— Beschreibung der Kommandos und Übungen dazu	14

## Anhang (Techn. Daten, Arbeitsblätter, Progr. Beispiele)

1. Anschluß einer Datensichtstation	62
1.1. Bedingungen für eine fehlerfreie Datenübertragung	62
1.2. Anschlußplan	63
2. Druckermodus, TTY-Betrieb	64
3. Anschluß eines Matrix-Druckers	64
3.1. Betrieb des Matrix-Druckers	65
4. ASCII-Code-Tabelle	67
5. Die Tastatur Cherry G 80-0177	69
6. Häufig verwendete Symbole für Flußdiagramme	70
7. Unterprogramme des Betriebsprogramms	71
8. Beispiele für den Gebrauch von Unterprogrammen aus dem Betriebsprogramm	74
8.1. Verzögerungszeit n x 0,24s	74
8.2. Bildschirm löschen und Textausgabe	75
8.3. Steuerung des Cursors per Programm	76
— 8085-Befehlsliste	80

## System-Informationen

## 1. Einleitung, Speicherbelegung

Das Betriebsprogramm MAT 85\*) gestattet mit Hilfe von 14 Kommandos das Ein- und Ausgeben, das Testen und das Verfolgen der Wirkungsweise von Anwenderprogrammen.

Das Betriebsprogramm ist in vier 2-KByte-EPROM's vom Typ 2716 gespeichert und belegt den Adreßraum ab Adresse 0000 bis 1FFFH. An Schreib-Lesespeicher benötigt es 1 KByte, so daß dem Anwender bei einer Bestückung der RAM-Karte mit einem 2-KByte-RAM-Baustein ein Speicherbereich von 1 KByte zur Verfügung steht. Der Schreib-Lesespeicher muß am Ende des adressierbaren Speicherbereiches liegen. Die erforderliche Speicherbelegung ist in Bild 1 dargestellt.

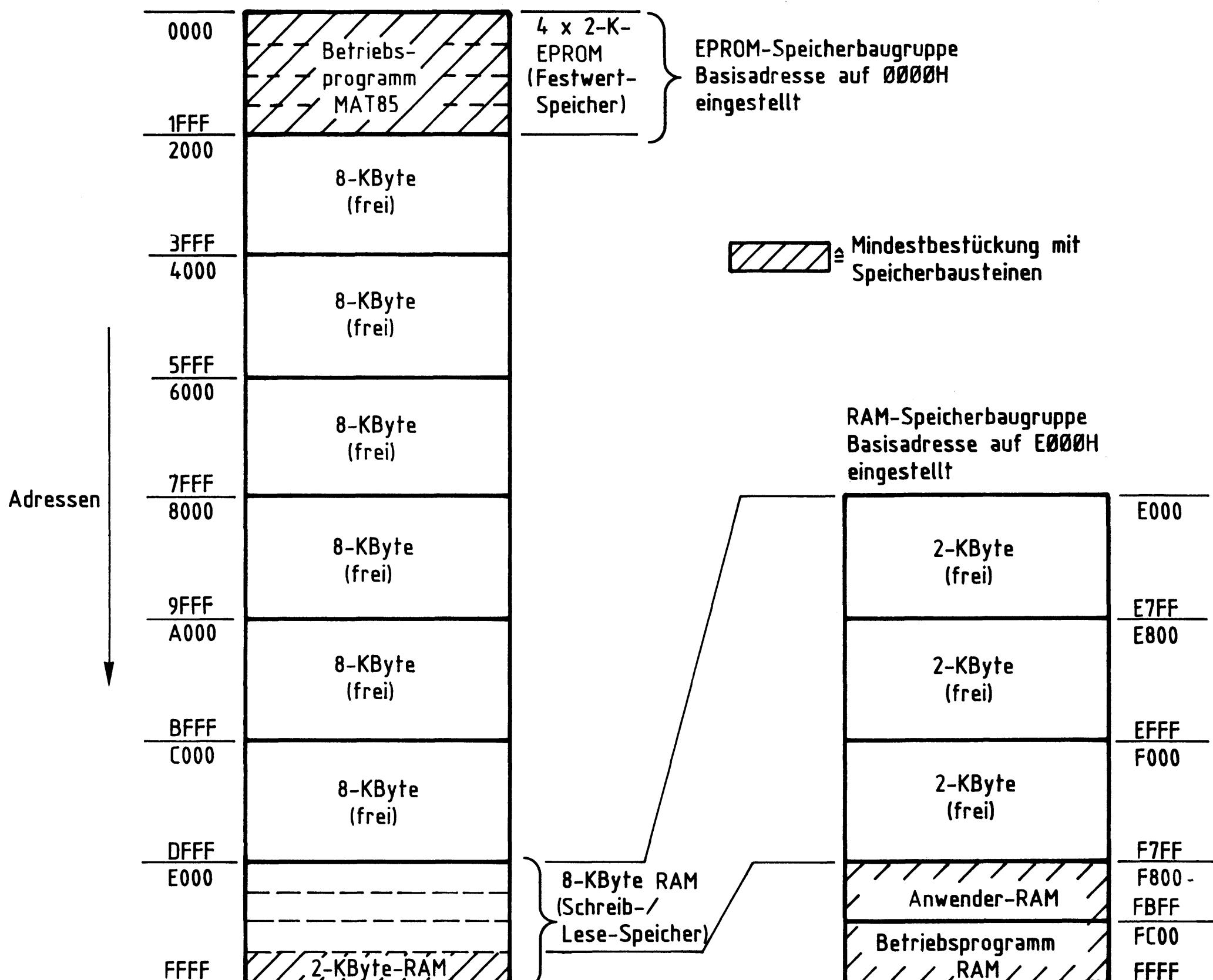


Bild 1: Speicher-Belegung

\*) MAT 85 = Abkürzung für Monitor-Assembler-Tracer für Prozessor-Baugruppe 8085.

## System-Informationen

### 2. Aufbau des Systems

Für den Aufbau des Systems benötigen Sie die folgenden Baugruppen:

- Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.
- Busabschluß BFZ/MFA 0.2.
- Trafo-Einschub BFZ/MFA 1.1.
- Spannungsregelung BFZ/MFA 1.2.
- Prozessor 8085 BFZ/MFA 2.1.
- 8-K-RAM/EPROM BFZ/MFA 3.1. bestückt mit MAT 85
- 8-K-RAM/EPROM BFZ/MFA 3.1. bestückt mit mind. 2-K-RAM
- Video-Interface BFZ/MFA 8.2.
- ASCII-Tastatur BFZ/MFA 8.1. } Datensichtstation
- Monitor mit Cinch-Anschluß

In Bild 2 ist der Aufbau des Mikrocomputers aus diesen Baugruppen dargestellt.

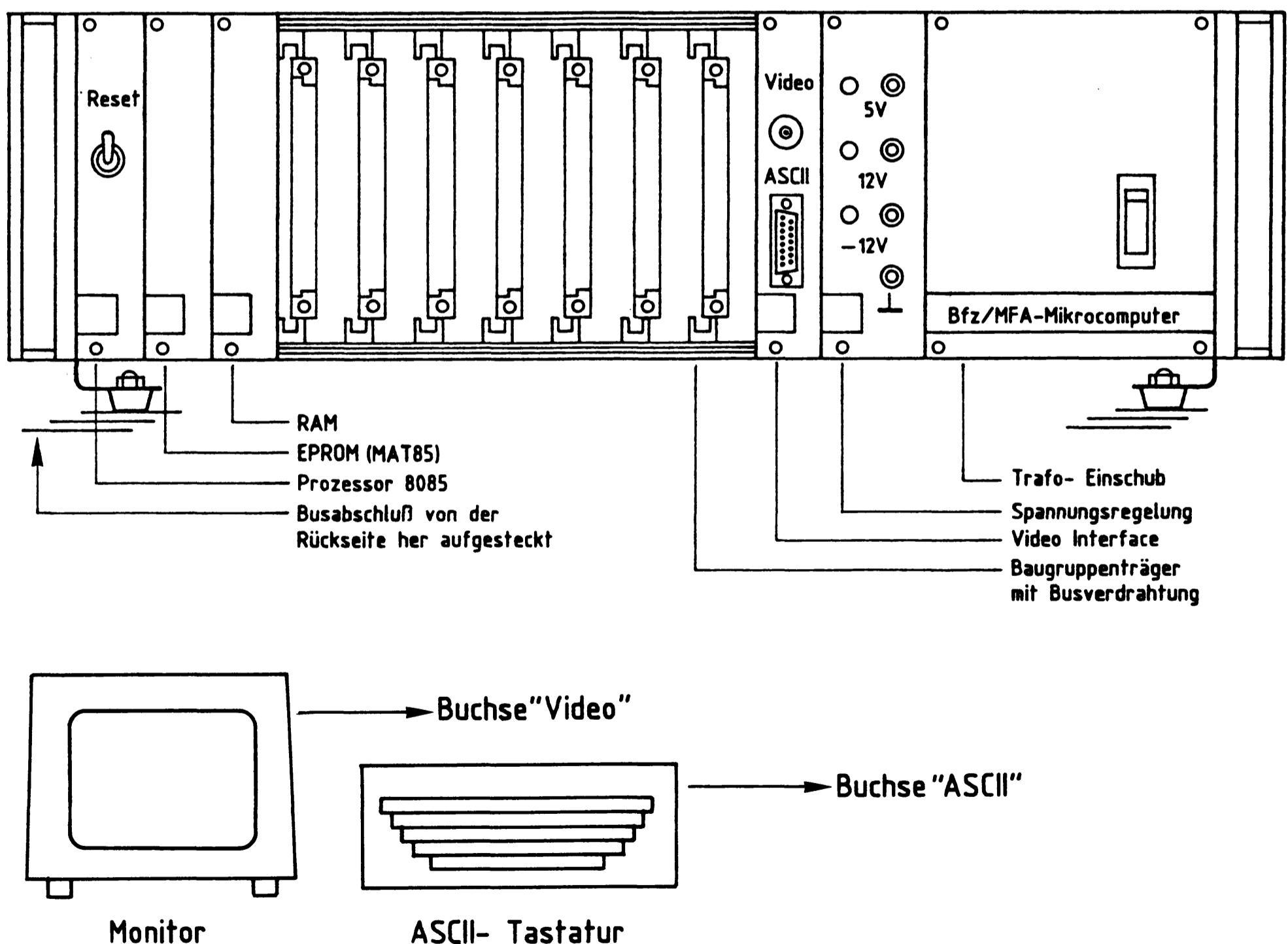


Bild 2: Aufbau des Mikrocomputers

## System-Informationen

Soll anstelle der dargestellten Datensichtstation eine andere oder ein Fernschreiber (Teletype, TTY) verwendet werden, so müssen zunächst die Anschlüsse für diese Geräte vorbereitet werden. Hinweise hierzu finden Sie im Anhang.

### 3. Arbeitsweise des Betriebsprogramms

#### 3.1. Kaltstart

Mit dem Einschalten der Betriebsspannung (Kaltstart) wird das Betriebsprogramm gestartet und die Übertragungsgeschwindigkeit (Baud-Rate) des angeschlossenen Dialoggerätes (Datensichtstation bzw. TTY) erfaßt, um die eigene Übertragungsgeschwindigkeit an die des Dialoggerätes anzupassen. Dazu ist es erforderlich, daß ein bestimmtes Zeichen vom Dialoggerät an den Mikrocomputer gesendet wird.

Daher muß die SPACE-Taste kurz betätigt werden, worauf sich das Betriebsprogramm mit der Versionsnummer und dem Ausdruck aller zur Verfügung stehenden Bediener-Kommandos meldet (Bild 3). Die Überschrift mit der Versionsnummer wird auf dem Bildschirm nur kurzzeitig angezeigt.

```
ASSEMBLER
BREAKPOINT
DISASSEMBLER
GO
HELP
IN
LOAD TAPE
MEMORY
NEXT INSTRUCTION
OUT
PRINT
REGISTER
SAVE
TRACE INTERVAL

KMD >_
```

Bild 3: Ausdruck der verfügbaren Monitor-Kommandos nach einem Kaltstart

## System-Informationen

### 3.2. Kommando-Eingabe

Die Bereitschaft zur Annahme eines Kommandos vom Bediener wird durch den Ausdruck "KMD>\_" angezeigt (Kommando-Modus). Jedes der aufgelisteten Kommandos kann durch Eingabe seines ersten Buchstabens und durch anschließendes Betätigen der Taste "RETURN" bzw. "CR" (Wagenrücklauf) oder "SPACE" (Leertaste) aufgerufen werden. Daraufhin druckt das Betriebsprogramm den vollständigen Kommandonamen aus und fordert eventuell zusätzlich erforderliche Informationen an. Soll das Kommando abgebrochen werden, so muß die Taste "ESC" (Escape = flüchten) betätigt werden. Das Betriebsprogramm quittiert diese Eingabe durch ein akustisches Signal und fordert durch den Ausdruck "KMD>\_" ein neues Kommando an.

### 3.3. Reset-Betätigung, Warmstart

Im Gegensatz zum Kaltstart erfolgt nach Betätigung der RESET-Taste (Warmstart oder warmer RESET) keine Erfassung der Übertragungsgeschwindigkeit und auch kein Auflisten der Bediener-Kommandos, sondern die Ausgabe

\*\*\* RESET \*\*\*

und die Aufforderung zur Kommando-Eingabe "KMD>\_".

### 3.4. Bildschirm-Modus

Das Betriebsprogramm unterscheidet je nach gemessener Übertragungsgeschwindigkeit zwischen einem Bildschirm- und einem Drucker-Modus (siehe Anhang Kapitel 2.)

Im Bildschirm-Modus können falsch eingegebene Zeichen (Kommandos, usw.) durch Betätigung der Taste "DEL" (Delete = streichen) oder "RUBOUT" (ausradieren) gelöscht werden.

Bei längeren Protokollen (z.B. beim PRINT-Kommando) wird nach jeder Bildschirmseite (16 Zeilen, zu je maximal 64 Zeichen) der Ausdruck gestoppt und der Text "==> SPACE" ausgegeben. Der Bediener erhält damit die Möglichkeit, die Protokollierung auch bei hohen Übertragungsgeschwindigkeiten zu verfolgen. Der Ausdruck wird fortgesetzt, wenn die SPACE-Taste kurz betätigt wird.

## System-Informationen

### 3.5. Bedienerführung

Unabhängig vom Bildschirm- bzw. Drucker-Modus wird der System-Bediener vom Betriebsprogramm geführt, indem es eventuell zusätzliche Informationen für die Kommando-Ausführung (z.B. Adressen usw.) anfordert. Dabei erfolgt sofort eine Kontrolle, ob die Eingabedaten dem notwendigen Format entsprechen (SYNTAX-Prüfung). Ist dies nicht der Fall, wird der Bediener durch ein akustisches Signal auf seinen Fehler aufmerksam gemacht. Solch ein Signal ertönt z.B. dann, wenn das Betriebsprogramm eine Adresse angefordert hat und das eingegebene Zeichen kein Hex-Zeichen ist.

Im Bildschirm-Modus wird das falsch eingegebene Zeichen angezeigt, indem der CURSOR (Schreibstellen-Zeiger, Schreibmarke auf dem Bildschirm) auf dieses Zeichen zeigt. Im Drucker-Modus werden falsche Zeichen vom Betriebsprogramm ignoriert.

## 4. Struktur des Betriebsprogramms

Das Betriebsprogramm MAT 85 ist in drei Programmblöcke unterteilt. Jedem dieser Blöcke ist eine bestimmte Aufgabe und ein Teil der Kommandos zugeordnet. Bild 4 zeigt diese Struktur.

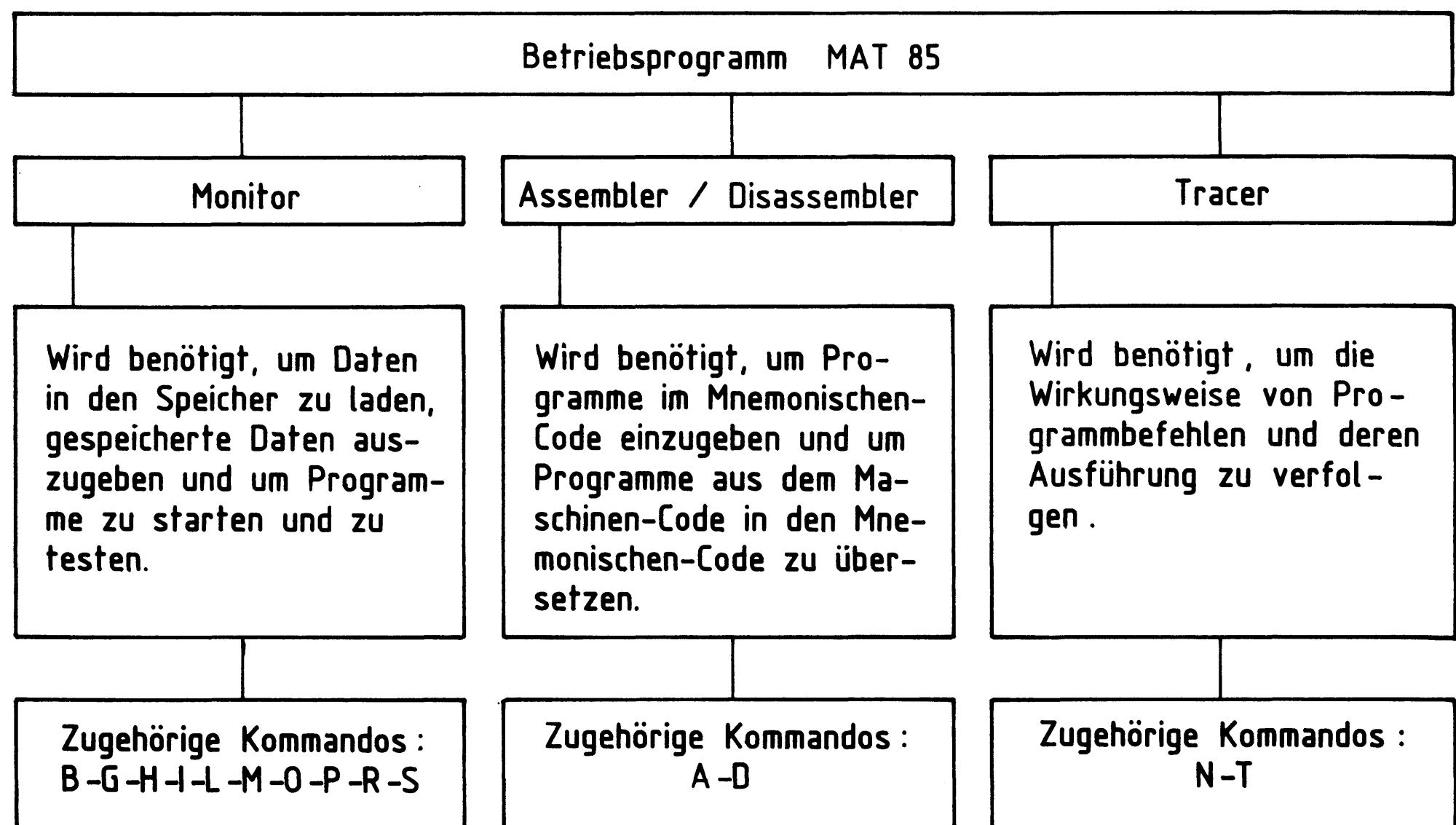


Bild 4: Struktur des Betriebsprogramms MAT 85

## System-Informationen

### 4.1. Kommando-Kurzbeschreibung

#### 4.1.1. Monitor-Kommandos

**BREAKPOINT \_\_\_\_\_:** Dieses Kommando ermöglicht es, mit dem GO-Kommando Unterbrechungspunkte einzugeben. Unterbrechungspunkte (engl. Breakpoints) sind Adressen aus dem Speicherbereich des Anwenderprogramms, an denen die Programmabarbeitung unterbrochen werden soll.

Nach der Unterbrechung werden die Inhalte der CPU-Register angezeigt.

**GO \_\_\_\_\_:** Mit diesem Kommando können eingegebene Programme gestartet werden.

**HELP \_\_\_\_\_:** Dient dazu, alle verfügbaren Kommandos des Betriebsprogramms anzuzeigen.

**IN \_\_\_\_\_:** Dieses Kommando dient dazu, Daten von Eingabe-Ports zu lesen und anzuzeigen.

**LOAD TAPE \_\_\_\_\_:** Lädt Daten von einer Magnetband-Kassette in den Speicher des Mikrocomputers. Hierzu wird das Kassetten-Interface BFZ/MFA 4.4.a benötigt.

**MEMORY \_\_\_\_\_:** Mit diesem Kommando lassen sich die Inhalte von Speicherzeilen in verschiedenen Formaten ausdrucken und ändern.

**OUT \_\_\_\_\_:** Dient dazu, Daten an Ausgabe-Ports zu senden.

**PRINT \_\_\_\_\_:** Mit diesem Kommando können die Inhalte von Speicherzeilen in verschiedenen Formaten (Binär, Hexadezimal, Dezimal, ASCII) formatiert (pro Zeile max. 8 Inhalte) ausgedruckt werden.

**REGISTER \_\_\_\_\_:** Mit diesem Kommando können die Anfangswerte der CPU-Register, z.B. vor einem Testlauf des Anwenderprogramms, vorgegeben werden.

**SAVE \_\_\_\_\_:** Dient dazu, Daten auf einem Kassetten-Recorder zu speichern. Hierzu wird das Kassetten-Interface BFZ/MFA 4.4.a benötigt.

## System-Informationen

### 4.1.2. Assembler/Disassembler-Kommandos

**ASSEMBLER**\_\_\_\_\_: Mit diesem Kommando wird ein Programm aufgerufen, das es ermöglicht, Anwendungsprogramme im Mnemo-Code (8085-Intel-Format) einzugeben. Der eingegebene Code wird Zeile für Zeile in den zugehörigen Maschinen-Code übersetzt und im RAM-Speicher abgelegt.

**DISASSEMBLER**\_\_\_\_\_: Mit diesem Kommando können Programme, die im Maschinen-Code gespeichert sind, in den Assembler-Code übersetzt werden.

### 4.1.3. Tracer-Kommandos

**NEXT INSTRUCTION**\_\_: Mit diesem Kommando wird ein Tracer (Verfolger) aktiviert, der es ermöglicht, die Ausführung und Wirkungsweise einer vorgegebenen Anzahl von Programmbefehlen zu verfolgen. Dazu wird nach jedem Befehl (engl. Instruction) die Programmbearbeitung kurz unterbrochen und die Inhalte aller CPU-Registers werden protokolliert.

**TRACE INTERVAL**\_\_: Dieses Kommando bewirkt eine Protokollierung der Registerinhalte immer dann, wenn diejenigen Programmbefehle abgearbeitet werden, die in einem vorher zu bestimmenden Speicherbereich liegen.

### 4.1.4. Ordnung der Kommandos nach Einsatzgebieten

Die in Bild 5 dargestellte Grafik zeigt die beschriebenen Kommandos nach Einsatzgebieten geordnet.

## System-Informationen

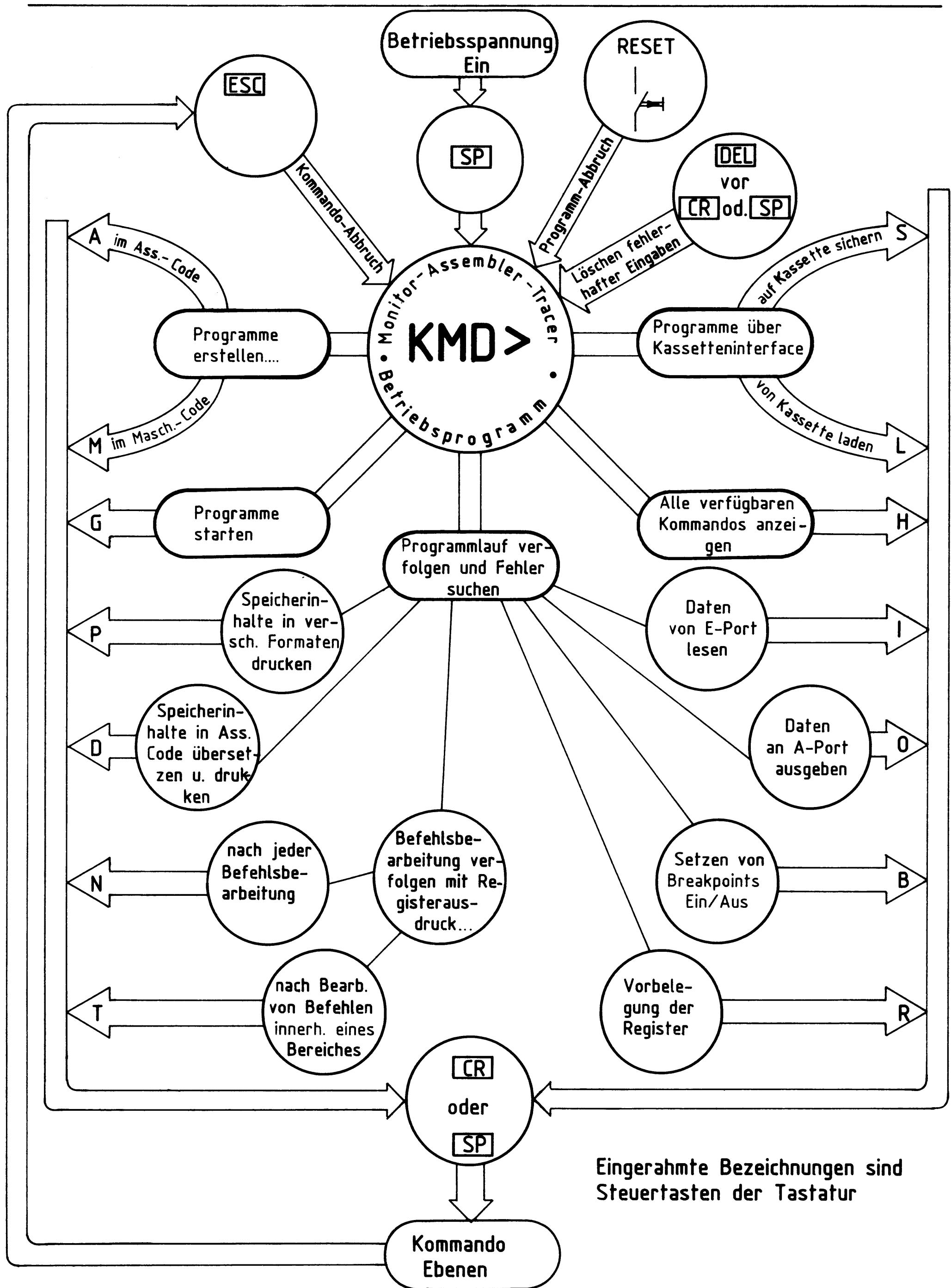


Bild 5: Zuordnung der Kommandos zu Einsatzgebieten

## Gebrauch der Kommandos

## Inhaltsverzeichnis

	Seite
Hinweise zur Beschreibung der Kommandos	11
HELP	14
MEMORY	15
PRINT	18
GO	20
DISASSEMBLER	23
NEXT INSTRUCTION	25
ASSEMBLER	27
REGISTER	44
BREAKPOINT	46
TRACE INTERVAL	53
IN	58
OUT	59
SAVE	60
LOAD	61

## Gebrauch der Kommandos

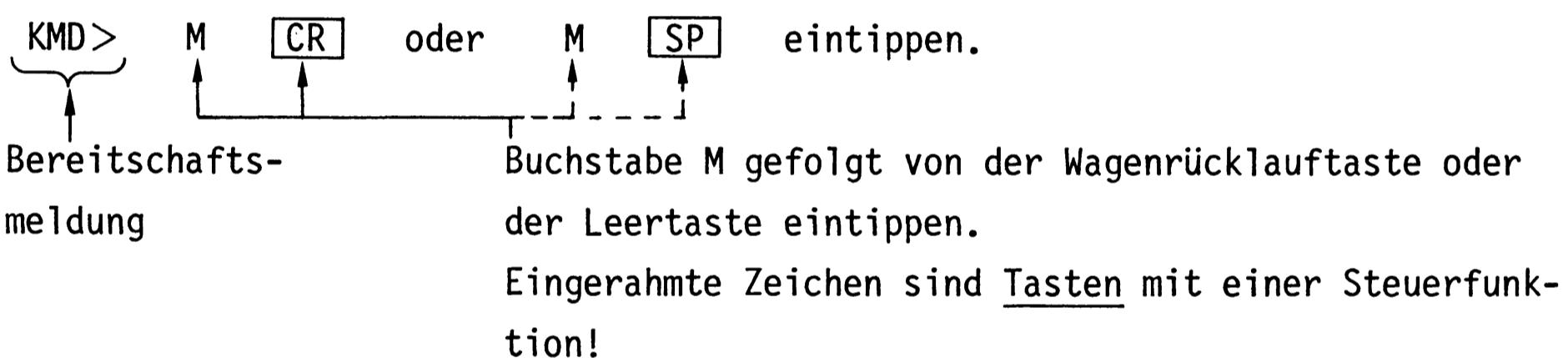
## — Hinweise zur Beschreibung der Kommandos

Unter Kapitel 3.2 der "System-Informationen" wurde kurz beschrieben, wie der Mikrocomputer seine Bereitschaft zur Annahme eines Kommandos anzeigt, wie ein Kommando aufgerufen wird und wie man ein Kommando abbricht.

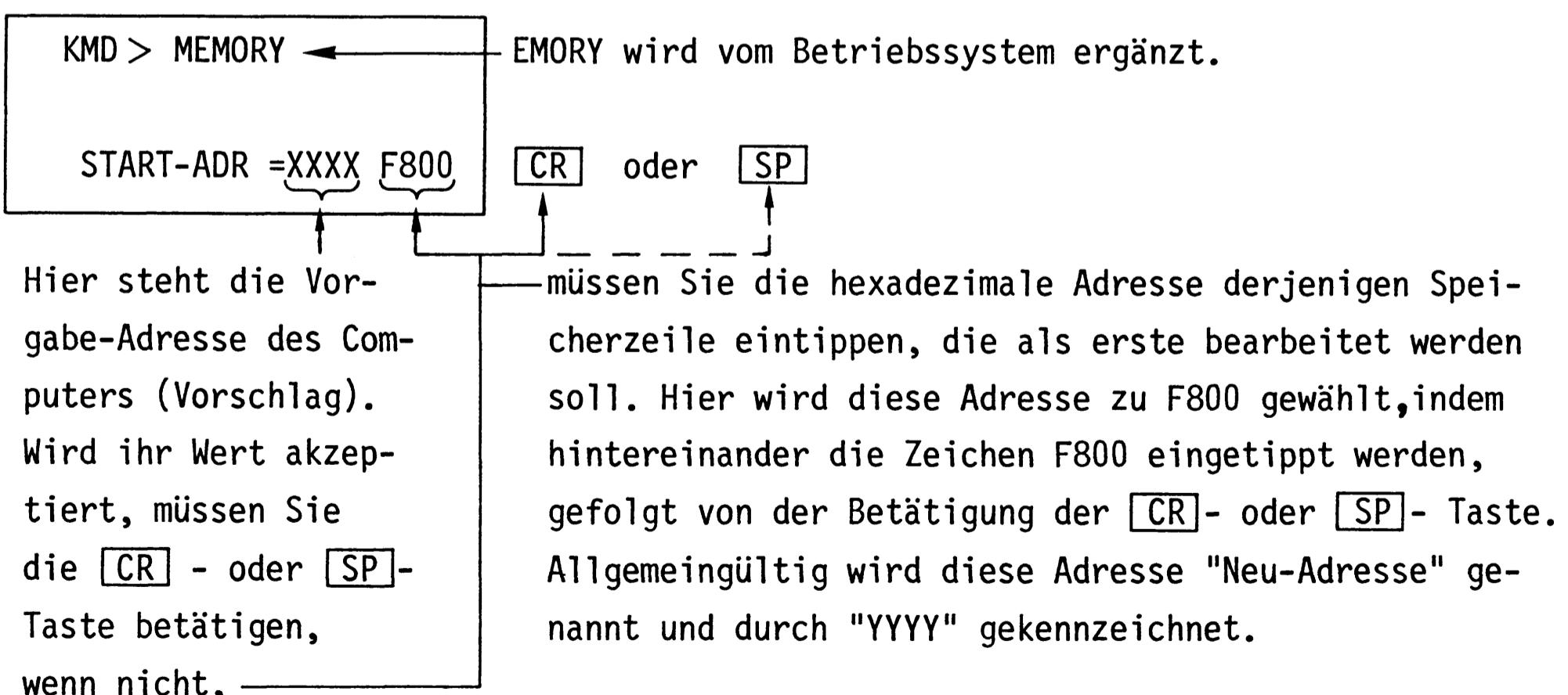
Im folgenden werden Aufruf und Verwendung der einzelnen Kommandos ausführlich beschrieben. Anhand von Bildschirmausdrucken und Kommentaren kann die Anwendung eines jeden Kommandos nachvollzogen werden. Übungsaufgaben dienen dazu, das Erlernte zu vertiefen.

Um Tastatureingaben, Bildschirmausdrucke und die Kommentare dazu übersichtlich und allgemeingültig zu gestalten, werden einige Abkürzungen und Darstellungsweisen verwendet, die am Beispiel des MEMORY-Kommandos zunächst erklärt werden sollen:

## ● Aufruf des MEMORY-Kommandos (wenn KMD&gt;\_ angezeigt wird):

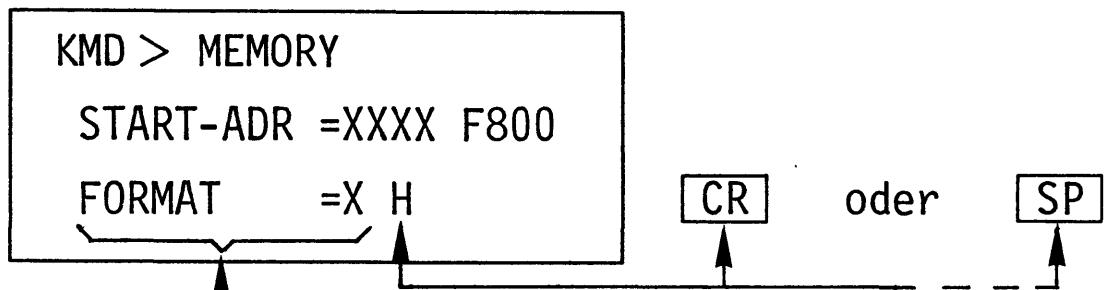


## ● Wirkung:



## Gebrauch der Kommandos

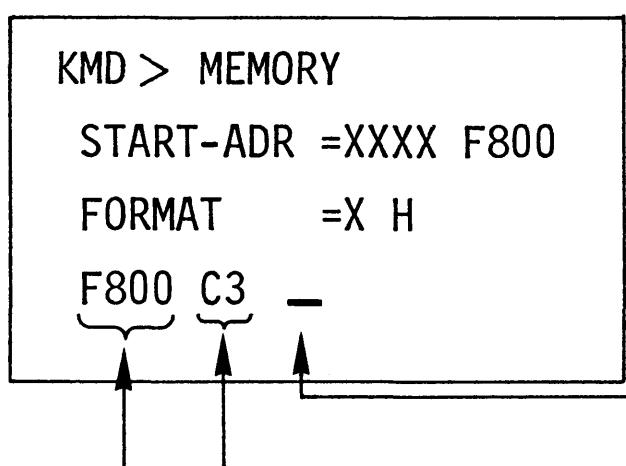
## ● Wirkung:



Das Betriebsprogramm schlägt vor, die Daten in dem bei X angegebenen Format darzustellen bzw. zu bearbeiten. Wird die Vorgabe akzeptiert, müssen Sie **CR** oder **SP** betätigen. Wenn nicht,

müssen Sie einen der Buchstaben A, B, D oder H gefolgt von **CR** oder **SP** eintippen. Hier wird H für Hexadezimale Darstellung der Daten eingegeben. Allgemeingültig wird das Format "Neu-Format" genannt und durch "Y" gekennzeichnet. Die Bedeutung der verschiedenen Formate wird bei der Beschreibung des MEMORY-Kommandos gezeigt.

## ● Wirkung:



Die gewünschte Adresse wird angezeigt.

Der Cursor (Schreibmarke) erwartet weitere Eingaben, die unter der Beschreibung des MEMORY-Kommandos gezeigt werden.

Dies ist der Inhalt der Speicherzeile mit der angegebenen Adresse im gewünschten Format. Der hier ausgegebene Wert C3 ist vom Zufall abhängig, bei Ihrem Computer kann ein anderer Wert angezeigt werden.

In Bild 6 sind die oben beschriebenen Arbeitsschritte in gekürzter Form dargestellt. Diese Art der Darstellung wird bei der Beschreibung der Kommandos verwendet.

## Gebrauch der Kommandos

Schirmbild (oft Ausschnitt)	Tastatureingaben und Kommentare zum Schirmbild
KMD > MEMORY  START-ADR =XXXX YYYY  FORMAT =X Y	M [CR] oder M [SP] eintippen "MEMORY" wird ergänzt XXXX = Vorgabe; Neu: YYYY [CR] oder [SP] Vorgabe: [CR] oder [SP] X = Vorgabe; Neu: Y[CR] oder [SP] Vorgabe: [CR] oder [SP] Y = A: ASCII (Druckbare Zeichen) B: Binär (0,1) D: Dezimal (0...9) H: Hexadezimal (0...F)

Bild 6: Kurzform der Darstellung des Schirmbildes,  
von Tastatureingaben und Kommentaren zum Schirmbild

- Alle weiteren vom Betriebsprogramm vorgegebenen, oder vom Benutzer zu verändernden Werte sind sinngemäß zu handhaben.
- Fehlerhafte Eingaben können vor Kommando-Abschluß durch die [CR]- oder [SP]-Taste mit der [DEL]-Taste (Delete = Löschen) gelöscht und dann entsprechend korrigiert werden.
- Die Rückkehr aus den Kommandoebenen in das Betriebsprogramm erfolgt durch Betätigen der [ESC]-Taste (Escape = flüchten). Siehe hierzu auch Bild 5.



## H-Kommando

Mit dem Help-Kommando lassen sich die Namen aller zulässigen Kommandos des Betriebssystems MAT 85 in alphabetischer Reihenfolge ausdrucken.

Aufruf und Handhabung:

KMD > HELP

(Kommando-Ausführung)

KMD > \_

H [CR] oder H [SP] eintippen

"ELP" wird ergänzt

Nächstes Kommando

Zur Kommando-Ausführung:

- Nach dem Ausdruck aller Kommandonamen (die obere Zeile "KMD > HELP" wird überschrieben) erfolgt ein Rücksprung in die Kommando-Routine (KMD > \_ ).
- Zum Aufruf eines der Kommandos muß nur der 1. Buchstabe, gefolgt von der Taste [CR] (Carriage return = Wagen-Rücklauf) oder der Taste [SP] (Space = Leerzeichen) eingegeben werden.  
Andernfalls erfolgt eine Fehlermeldung ohne Annahme der Eingabe.
- Eingaben, die vor Betätigung der [CR]- oder [SP]-Taste erfolgen, können mit der Taste [DEL] (Delete = streichen) gelöscht werden.

## M-Kommando

**M1**

Mit dem Memory-Kommando lassen sich die Speicherinhalte in verschiedenen Formaten byte-weise anzeigen und ändern.

Aufruf und Handhabung:

```
KMD > MEMORY
START-ADR = XXXX YYYY
FORMAT     = X Y
```

M **CR** oder M **SP** eintippen  
 "EMORY" wird ergänzt  
 XXXX = Vorgabe; Neu: YYYY **CR** oder **SP**  
 Vorgabe: **CR** oder **SP**  
 X = Vorgabe; Neu: Y **CR** oder **SP**  
 Vorgabe: **CR** oder **SP**  
 Y = A: ASCII (Druckbare Zeichen)  
 = B: Binär (0,1)  
 = D: Dezimal (0...9)  
 = H: Hexadezimal (0...F)

– Beispiel für Adresse = F800 und Format = H:

Schirmbild	Eingabe	Wirkung
F800 C3 → zufällige Inhalte	<b>SP</b>	Inh. unverändert, ADR + 1
F801 20 22	22 <b>SP</b>	Inh. verändert, ADR + 1
F802 44	<b>SP</b>	Inh. unverändert, ADR + 1
F803 55 -	-	Inh. unverändert, ADR - 1
F802 44 54-	54 -	Inh. verändert, ADR - 1
F801 22 }	<b>+</b>	Inh. unverändert, ADR + 1
F802 54 }	<b>CR</b>	Inh. unverändert, Fertig
KMD >_		Nächstes Kommando kann eingegeben werden.

– Beispiel für Adresse = F850 und Format = A:

Schirmbild	Eingabe	Wirkung
F850 A4		Wenn Speicherinhalt kein ASCII-Zeichen, wird Hex-Code angezeigt.
F851 B7 R	<b>SP</b>	Inh. unverändert, ADR + 1
F852 A6 A	R <b>SP</b>	Inh. verändert, ADR + 1
F853 BA M-	A <b>SP</b>	Inh. verändert, ADR + 1
F852 .A U	M -	Inh. verändert, ADR - 1
F853 .M	U <b>SP</b>	ASCII-Zeichen sind durch "." gekennz.
KMD >_	<b>CR</b>	Inh. verändert, ADR + 1
		Inh. unverändert, Fertig
		Nächstes Kommando

## M-Kommando

M2

- Beispiel für Adresse = F860 und Format = D:

Schirmbild	Eingabe	Wirkung
F860 164 F861 183 1 F862 247 0 F863 191 300	SP 1 SP 0 SP 300 SP	Inh. unverändert, ADR + 1 Inh. verändert, ADR + 1 Inh. verändert, ADR + 1 Summer ertönt, da 300 > 255; 30 wird angenommen.
F864 160 - F863 30 - F862 0 - F861 1	- - - CR	Inh. verändert, ADR + 1 Inh. unverändert, ADR - 1 Inh. unverändert, ADR - 1 Inh. unverändert, ADR - 1 Inh. unverändert, Fertig
KMD >_		Nächstes Kommando

- Beispiel für Adresse = F870 und Format = B:

Schirmbild	Eingabe	Wirkung
F870 10100100 F871 10110111 00001111 F872 10100000 - F871 00001111	SP 00001111 SP - CR	Inh. unverändert, ADR + 1 Inh. verändert, ADR + 1 Inh. unverändert, ADR - 1 Inh. unverändert, Fertig
KMD >_		Nächstes Kommando

Verlassen des Kommandos Memory:

- Durch Betätigung von **CR**

Das Betriebssystem trägt die letzte Änderung in den RAM-Speicher ein und fordert zur Eingabe eines neuen Kommandos auf

- Durch Betätigung von **ECS**

Die Bearbeitung des Memory-Kommandos wird abgebrochen.

Achtung! Eine gewünschte Änderung des Speicherinhaltes an der zuletzt angezeigten Adresse wird nicht ausgeführt.

MAT 85

Name:

M-Kommando

Datum:

Geben Sie mit dem M-Kommando ab Adresse F800 folgende Daten im Hex-Format ein:

M3

33	48	20	12	FF	3F	0D	4D	6D	7C
----	----	----	----	----	----	----	----	----	----

Sehen Sie sich diese Daten in den vier verschiedenen Formaten an und tragen Sie die Ergebnisse in die Tabelle ein.

Üben Sie dabei auch den Gebrauch der Tasten **[DEL]** , **[+]** , **[-]** und **[ESC]**

Zeile Nr.	Adr.	Inhalt der Speicherzeilen im Format ...			
		H	D	A	B
1	F800				
2	F801				
3	F802				
4	F803				
5	F804				
6	F805				
7	F806				
8	F807				
9	F808				
10	F809				

Besonderheiten im Format A (ASCII-Zeichen):

Zeile	Bemerkungen
3	Die Hex-Zahl 20 entspricht dem ASCII-Zeichen SP (Space, Leerzeichen). Daher ist hier nur der . zu erkennen, der anzeigt, daß die Speicherzeile ein ASCII-Zeichen enthält.
4,5,7	Diese Speicherzeilen enthalten hexadezimale Zahlen, deren Bitkombinationen keine ASCII-Zeichen entsprechen. Im A-Format wird daher der Inhalt solcher Speicherzeilen als Hex-Zahl dargestellt.
8,9	Obwohl in diesen beiden Speicherzeilen Inhalte stehen, die sich durch ein Bit voneinander unterscheiden, wird für beide Inhalte das ASCII-Zeichen M angezeigt. Tatsächlich aber entspricht der Hex-Zahl 4D das M und 6D das m. Das Video-Interface des Computers zeigt jedoch nur Großbuchstaben an.

## P-Kommando

Mit dem Print-Kommando werden die Inhalte eines Speicherbereichs im gewünschten Format ausgedruckt. Dazu muß der anzuzeigende Speicherbereich durch Angabe einer Start- und Stop-Adresse definiert werden, die das Betriebsprogramm nach dem Kommandoaufruf vom Bediener erfragt. Die möglichen Formate entsprechen denen des M-Kommandos.

Im Protokoll werden je nach dem gewählten Format bis zu acht Speicherinhalte in einer Zeile ausgedruckt. Jedes Zeilenprotokoll beginnt mit der Adresse des ersten in der Zeile ausgedruckten Speicherinhalts.

Anwendung: Dokumentation von Programmen im Hex-Code,  
Text im Speicher suchen.

Aufruf und Handhabung:

KMD > PRINT

START-ADR =X1X1 Y1Y1

STOP -ADR =X2X2 Y2Y2

FORMAT =X Y

P [CR] oder P [SP] eintippen  
"RINT" wird ergänzt

X1X1 = Vorgabe; Neu: Y1Y1 [CR] oder [SP]  
Vorgabe: [CR] oder [SP]

X2X2 = Vorgabe; Neu: Y2Y2 [CR] oder [SP]  
Vorgabe: [CR] oder [SP]

X = Vorgabe; Neu: Y [CR] oder [SP]  
Vorgabe: [CR] oder [SP]

Y = A, B, D, H wie beim M-Kommando.

— Beispiel Startadresse = 0080, Stopadresse = 0094, Format = H:

KMD > PRINT

START-ADR =0000 0080

STOP -ADR =0000 0094

FORMAT =H

0080 43 29 20 43 4F 50 59 52  
0088 49 47 48 54 20 31 39 38  
0090 32 20 42 46 5A

KMD >\_

Format-Vorgabe wurde akzeptiert.  
Speicherzeile mit Adresse 0080 hat den Inhalt 43, Speicherzeile mit Adresse 0081 den Inhalt 29 usw.

— Beispiel für gleiche Start- und Stopadresse, jedoch Format D:

KMD > PRINT

START-ADR =0080

STOP -ADR =0094

FORMAT =H D

0080 67 41 32 67 79 80 89 82  
0088 73 71 72 84 32 49 57 56  
0090 50 32 66 70 90

KMD >\_

Die in obigem Beispiel dargestellten Speicherinhalte sind hier in dezimaler Schreibweise ausgedruckt.

Beispiel für gleiche Start- und Stopadresse, jedoch Format = A:

```
KMD > PRINT
START-ADR =0080
STOP -ADR =0094
FORMAT    =D A
0080 .C .) . .C .0 .P .Y .R
0088 .I .G .H .T . .1 .9 .8
0090 .2 . .B .F .Z
KMD > _
```

Die im ersten Beispiel dargestellten Speicherinhalte sind hier im ASCII-Code dargestellt.

– Beispiel für gleiche Start- und Stopadresse, jedoch Format = B:

```
KMD > PRINT
START-ADR =0080
STOP -ADR =0094
FORMAT    =A B
0080 01000011
0081 00101001
0082 00100000
0083 01000011
0084 01001111
0085 01010000
0086 01011001
0087 01010010
0088 01001001
0089 01000111
008A 01001000
008B 01010100
008C 00100000
008D 00110001
008E 00111001
008F 00111000
0090 00110010
0091 00100000
0092 01000010
0093 01000110
0094 01011010
KMD > _
```

Die im ersten Beispiel dargestellten Speicherinhalte sind hier im Binär-Code dargestellt.

Der Bildschirmausdruck wird an dieser Stelle unterbrochen durch Ausgabe der Aufforderung, die SPACE-Taste (\_=>SPACE) zu betätigen. Die oberen drei Zeilen werden aus dem Bild "gerollt".  
Diese Meldung wird immer dann ausgegeben, wenn mehr als 16 Bildschirmzeilen ausgegeben werden sollen.

Übung: Drucken Sie die Inhalte des Speicherbereichs von 0190 bis 0250 in allen Formaten aus.

## G-Kommando

**G1**

Mit dem Go-Kommando wird der Prozessor veranlaßt, Anwender-Programme von einer bestimmten Startadresse an abzuarbeiten.

## Aufruf und Handhabung:

KMD > GO  
START-ADR =XXXX YYYY  
(Kommando-Ausführung)  
\*\*\* USER \*\*\*  
KMD > \_  
(oder)  
—

G [CR] oder [SP] eintippen  
"0" wird ergänzt

XXXX = Vorgabe; Neu: YYYY [CR] oder [SP]  
Vorgabe: [CR] oder [SP]

Meldung nach Abarbeitung eines nicht zyklischen Programms, das mit einem Restart-Befehl abgeschlossen wurde.  
Meldung bei Abarbeitung eines zyklischen Programms.

## Zur Kommando-Ausführung:

- Bei der Ausführung zyklischer Programme (Schleifen ohne Ende) kann eine Rückkehr zum Betriebsprogramm nur durch Betätigen der RESET-Taste erfolgen. Danach meldet sich das Betriebsprogramm mit dem Ausdruck \*\*\* RESET \*\*\* (Rücksetzen) und erwartet das nächste Kommando.
- Nicht zyklische Programme müssen mit einem Rücksprungbefehl (RST1, Restart, CFH) abgeschlossen sein. Wenn dieser Befehl ausgeführt wurde, meldet sich das Betriebsprogramm mit dem Ausdruck \*\*\* USER \*\*\* (Benutzer) und erwartet das nächste Kommando.
- Durch Fehlbedienungen des Gerätes während der ersten Experimente mit dem Betriebssystem kann es vorkommen, daß sich ein Programm nicht starten läßt, obwohl es richtig eingegeben wurde. Meist erfolgt nach dem Startversuch die Meldung \*\*\* RESET \*\*\*. Um das Programm starten zu können, muß der Stack-Pointer (Stapelzeiger), ein spezielles Register in der CPU, mit Hilfe des Register-Kommandos mit dem Wert FC32H geladen werden.  
Hinweise hierzu finden Sie unter der Beschreibung des Register-Kommandos.

MAT 85

Name: \_\_\_\_\_

G-Kommando

Datum: \_\_\_\_\_

Für die folgenden Experimente benötigen Sie zusätzlich eine Eingabe- und eine Ausgabe-Baugruppe im Baugruppenträger. Stellen Sie vor dem Einschieben die Port-Adressen wie folgt ein:

**G2**

Eingabe-Baugruppe: Adresse 12H

Ausgabe-Baugruppe: Adresse 13H

1. Laden Sie mit dem Memory-Kommando ab Adresse F800H das folgende zyklische Programm in den Speicher.

Adressen	Daten	Bemerkungen zu den Befehlen
F800 F801	DB 12	Eingabe-Port mit Port-Adr. 12 lesen und gelesenen Wert in den Akkumulator transportieren
F802 F803	D3 13	Akku-Inhalt zum Ausgabe-Port mit Port-Adr. 13 transportieren
F804 F805 F806	C3 00 F8	Sprung zum Anfang dieses Programms ( bei Adr. F800 )

2. Überprüfen Sie die Programmeingabe mit dem Print-Kommando.
3. Starten Sie das Programm mit dem Go-Kommando.  
Wirkung: Die Signalkombinationen, die Sie am Eingabe-Port einstellen, müssen auch am Ausgabe-Port erscheinen.
4. Beenden Sie den Programmlauf durch Betätigen der RESET-Taste.
5. Ersetzen Sie mit dem Memory-Kommando das Befehlsbyte C3 (Adresse F804) durch das Befehlsbyte CF (Restart-Befehl RST1).
6. Stellen Sie mit den Eingabeschaltern des Eingabe-Ports die Bitkombination 55H ein.
7. Starten Sie das geänderte Programm mit dem Go-Kommando.

MAT 85

Name:

G-Kommando

Datum:

Wirkung: Am Ausgabe-Port erscheint die Bitkombination 55 und auf dem Bildschirm die Meldung \*\*\* USER \*\*\*.

**G3**

Der Sprungbefehl (C3) zum Anfang des Programms wurde durch den Restart-Befehl (CF) ersetzt. Dadurch ist aus dem zyklischen Programm ein nicht zyklisches Programm mit dem erforderlichen Befehl für die Rückkehr zum Betriebsprogramm geworden.

8. Ersetzen Sie nun mit dem Memory-Kommando das Befehlsbyte CF (Adresse F804) durch das Befehlsbyte FF (Restart-Befehl RST7) und die Einstellung am Eingabe-Port auf die Bitkombination AAH.

9. Starten Sie das geänderte Programm mit dem Go-Kommando.

Wirkung: Auch dieses nicht zyklische Programm wird einmal abgearbeitet (Eingabe-Bitkombination = Ausgabe-Bitkombination) ehe der Rückprung zum Betriebsprogramm erfolgt. Diesesmal wird jedoch die Meldung \*\*\* PROGRAMM-ABORT \*\*\* ausgegeben. Eine solche Meldung erfolgt immer dann, wenn der Prozessor im Verlauf seiner Befehlsbearbeitung auf den Datenwert FF trifft. Dies ist z.B. immer der Fall, wenn die Startadresse im G-Kommando in einem Speicherbereich liegt, in dem gar kein RAM-Speicher vorhanden ist.

10. Drucken Sie sich die Inhalte des Betriebsprogramm-RAM's zwischen FC00 und FFFF mit dem Print-Kommando aus.

Sie erkennen das häufige Auftreten des Datums FF. Wenn der Prozessor dieses Byte findet - meist ist das der Fall, wenn ein Anwenderprogramm nicht mehr kontrolliert arbeitet (Fehler im Programm) - wird die weitere Programmbearbeitung abgebrochen.

## D-Kommando

Mit dem Disassembler-Kommando können Programme, die in Maschinensprache geschrieben sind und sich im Speicher des Systems befinden, in den "Mnemo-Code" oder "Assembler-Code" übersetzt werden.

(Symbolische Namen für Adressen werden immer dann eingesetzt, wenn sie vorher bei der Eingabe des Programms mit dem Assembler-Kommando definiert wurden. Siehe hierzu Beschreibung des Assembler-Kommandos).

Aufruf und Handhabung:

KMD > DISASSEMBLER

START-ADR =X1X1 Y1Y1

STOP -ADR =X2X2 Y2Y2

(Kommando-Ausführung)

KMD > \_

D [CR] oder D [SP] eintippen  
"ISASSEMBLER" wird ergänzt

X1X1 = Vorgabe; Neu: Y1Y1 [CR] oder [SP]  
Vorgabe: [CR] oder [SP]

X2X2 = Vorgabe; Neu: Y2Y2 [CR] oder [SP]  
Vorgabe: [CR] oder [SP]

Zur Kommando-Ausführung:

- Die zwischen den eingegebenen Start- und Stop-Adressen liegenden Maschinen-Bytes werden disassembliert, d.h., in den zugehörigen Mnemo-Code übersetzt.
- Zur richtigen Übersetzung eines Maschinenprogramms ist es notwendig, daß die Start-Adresse auf ein Befehlsbyte zeigt.

Beispiel für einen Disassembler-Ausdruck:

KMD > DISASSEMBLER

START-ADR =0000 F800

STOP -ADR =0000 F806

F800 3E 03	MVI A,03
F802 3D	DCR A
F803 C2 00F8	JNZ F800
F806 CF	RST 1
	END

KMD > \_

Es werden nur die Speicheradressen angegeben, unter denen das jeweils 1. Byte eines Befehls gespeichert ist. Dieses 1. Byte eines jeden Befehls wird häufig Befehlsbyte genannt.

MAT 85

Name:

D-Kommando

Datum:

1. Laden Sie mit dem M-Kommando ab Adresse F850 das folgende Programm in den Speicher:

D2

Adressen	Daten	Bemerkungen
F850	DB	Befehlsbyte
F851	12	
F852	2F	Befehlsbyte
F853	D3	Befehlsbyte
F854	13	
F855	C3	Befehlsbyte
F856	50	
F857	F8	

2. Disassemblieren Sie das Programm erst ab F850 (richtige Adresse) und dann ab F851 (falsche Adresse). Tragen Sie die verschiedenen Ergebnisse in die vorbereiteten Tabellen ein.

START- ADR= F850 STOP - ADR= F857		
Adressen	Daten	Mnemo- Code

START- ADR= F851 STOP - ADR= F857		
Adressen	Daten	Mnemo-Code

3. Laden Sie mit dem Memory-Kommando den Wert C3 in die Speicherzeile, die vor Beginn des Programms liegt (F84F). Disassemblieren Sie dann ab F84F und vergleichen Sie dieses Ergebnis mit dem richtigen Programm (ab F850).
4. Fassen Sie die Versuchsergebnisse zusammen!

--

## N-Kommando

Mit dem Kommando "Next Instruction" (nächsten Befehl bearbeiten) läßt sich ein Anwenderprogramm schrittweise abarbeiten. Nach jedem ausgeführten Befehl werden die Inhalte der CPU-Register protokolliert. Die Anzahl der abzuarbeitenden Befehle (die Steps oder Schritte) kann vorgewählt werden. Die Programmausführung läuft nicht in Echtzeit ab.

Das N-Kommando kann besonders dazu dienen, die Wirkung einzelner Befehle zu studieren und den Lauf eines zu testenden Programms zu verfolgen.

## Aufruf und Handhabung:

```
KMD > NEXT INSTRUCTION  
START-ADR =XXXX YYYY  
STEPS      =XX YY  
(Kommando-Ausführung)  
KMD >_
```

N [CR] oder N [SP] eintippen  
"EXT INSTRUCTION" wird ergänzt  
XXXX = Vorgabe; Neu: YYYY [CR] oder [SP]  
Vorgabe: [CR] oder [SP]  
XX = Vorgabe; Neu: YY [CR] oder [SP]  
Vorgabe: [CR] oder [SP]  
YY: zwischen 00 und 99 möglich

## Zur Kommando-Ausführung:

- Die nach der Startadresse (XXXX oder YYYY) folgenden (XX bzw. YY) Befehle werden ausgeführt. Nach jedem abgearbeiteten Befehl werden die Inhalte der CPU-Register ausgedruckt.
- Wenn sich im Anwenderprogramm ein Halt-Befehl (HLT, 76H) oder ein unbekannter Befehls-Code befindet, wird die weitere Bearbeitung des Programms abgebrochen und folgende Meldung ausgedruckt:

```
*** HALT ODER ILLEGALER OPCODE ***
```

- Bei mehrmaligem Aufruf des N-Kommandos wird das Anwenderprogramm an der jeweils vorher unterbrochenen Stelle fortgesetzt.
- Die Start-Adresse muß auf ein Befehlsbyte des zu untersuchenden Programms zeigen.

## N-Kommando

Beispiel für die Ausführung des N-Kommandos:

(Das Programm wurde vorher mit dem Memory-Kommando in den Speicher geladen).

```
KMD > NEXT INSTRUCTION
START-ADR =1E09 F850
STEPS      = 0 4
PC   LABEL: OP    ADR.FELD  A  NZHPC B  C  D  E  H  L  I  SP
F850          IN     12       F0 00000 00 00 00 00 00 00 80 FC32
F852          CMA    0F 00000 00 00 00 00 00 00 80 FC32
F853          OUT    13       OF 00000 00 00 00 00 00 00 80 FC32
F855          JMP    F850    OF 00000 00 00 00 00 00 00 80 FC32
F850          IN     12 ←
```

KMD &gt; \_

Dieser Befehl wird nicht mehr ausgeführt  
(5. Schritt).

Die Abkürzungen der Kopfzeile und ihre Bedeutungen:

PC-Programm Counter (Programmzähler, 16 Bit); unter dieser Spalte werden die Adressen der Speicherzeilen angezeigt, die das Befehlsbyte des jeweiligen Befehls enthalten.

LABEL: Symbolische Adresse (siehe Assembler-Kommando).

OP Operations-Code; enthält den mnemonischen Code des Befehlsbytes.

ADR.FELD Adreß-Feld; enthält Adressen bzw. Daten zum Befehl.

A - REGISTER A (Akkumulator, oft kurz Akku, 8 Bit)

N - NEGATIV	-FLAG	(Negativ-Bit)	}
Z - ZERO	-FLAG	(Null-Bit)	
H - HALF CARRY-FLAG		(Zwischenübertrags-Bit)	
P - PARITY	-FLAG	(Paritäts-Bit)	
C - CARRY	-FLAG	(Übertrags-Bit)	

FLAG-Bits des Prozessor-Status-Registers (Zustandsregister)

B - REGISTER B	(8 Bit)
C - REGISTER C	(8 Bit)
D - REGISTER D	(8 Bit)
E - REGISTER E	(8 Bit)
H - REGISTER H	(8 Bit)
L - REGISTER L	(8 Bit)
I - INTERRUPT CONTROL REGISTER	(Interrupt-Masken-Register, 8 Bit)
SP - STACK POINTER	(Stapel-Zeiger, 16 Bit)

## Gliederung:

Aufruf des Assemblers	A1
Aufbau einer Assembler-Befehlszeile	A2
Begrenzungszeichen für die Felder der Befehlszeile	A3
Fehlermeldungen, Fehlerbeseitigung	A4
Programmieren mit Marken (Label) (Einführung)	A5
Wie behandelt der Assembler eine Marke? Regeln für den Gebrauch von Marken	A6
Fehlermeldungen beim Umgang mit Marken	A7
Anweisungen zum Löschen und Ausdrucken der Marken	A8
Assembler-Anweisungen: ORG	A9, A10
EQU	A11
DB	A12
DW	A13
END	A14
Operations-Symbole + und -	A15
Formatierte Programm-Eingabe	A16

## A-Kommando

**A1**

Mit dem Assembler-Kommando wird ein Hilfsprogramm, das man Assembler nennt, aufgerufen. Aufgabe dieses Hilfsprogramms ist die Übersetzung jeder im mnemonischen Code eingegebenen Programmzeile in den zugehörigen Maschinencode. Der Maschinencode wird dann ab einer bestimmten Speicheradresse in den RAM-Speicher geschrieben. Diese Speicheradresse wird nach Aufruf des A-Kommandos durch die Eingabe einer "START-ADRESSE" festgelegt.

Um mit dem "Assemblerprogramm" (kurz Assembler) arbeiten zu können, bedarf es der Einhaltung einiger Regeln, die im folgenden schrittweise erklärt und geübt werden.

Aufruf des Assemblers:

KMD > ASSEMBLER	A [CR] oder A [SP] eintippen "SSEMBLER" wird ergänzt
START-ADR =XXXX YYYY	XXXX = Vorgabe; Neu: YYYY [CR] oder [SP] Vorgabe: [CR] oder [SP]
XXXX od. YYYY (Programm eintippen)	Siehe folgende Beschreibungen
	Jede eingetippte Zeile muß mit [CR] abgeschlos- sen werden!
	END [CR];
	Jedes Programm muß mit END beendet werden
END	
*** RESTART ? (Ja/Nein)	J [CR] oder N [CR] eintippen. Sinn und Beschreibung folgen. Nächstes Kommando wird erwartet.
KMD > _	

Übung:

Rufen Sie den Assembler auf, geben Sie die RAM-Start-Adresse F800 und den einzigen "Befehl" END ein und üben Sie den Austritt aus dem Assembler mit den verschiedenen "RESTART-Antworten".

## A-Kommando

A2

Aufbau einer Assembler-Befehlszeile:

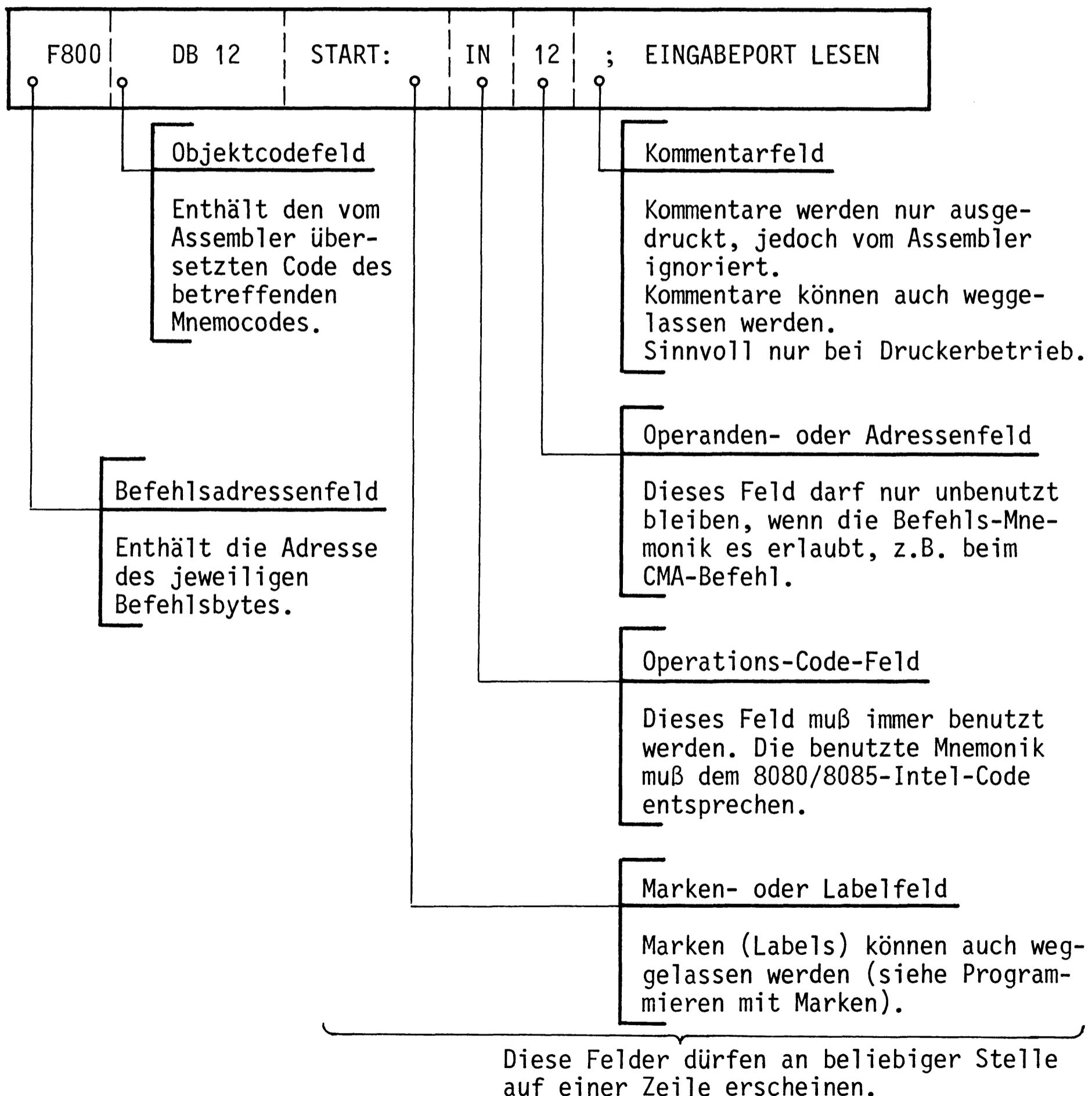
Rufen Sie den Assembler auf und geben Sie die Startadresse F800 ein.

Tippen Sie folgende Zeile ein:

START: IN 12; EINGABEPORT LESEN      **[CR]**

( **[CR]** wird im folgenden nicht mehr angegeben).

Die nach der Assemblierung ausgedruckte Zeile (Befehlszeile) kann in die dargestellten Felder zerlegt werden:



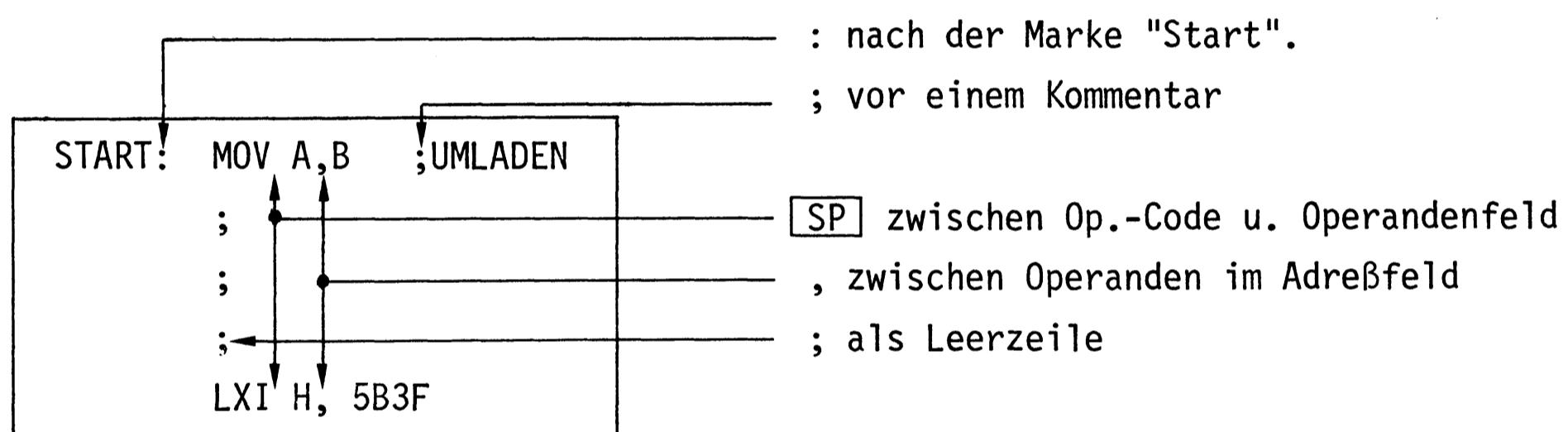
Damit der Assembler die Felder trennen kann, müssen ihm Begrenzungszeichen am Ende oder Beginn eines Feldes mitgeteilt werden.

## A-Kommando

Begrenzungszeichen für die Felder:

Zwischenraum <b>SP</b>	zwischen Operations-Code- und Operandenfeld
<b>i</b>	zwischen Operanden im Adressenfeld
<b>j</b>	1. vor einem Kommentar 2. wenn als einziges Zeichen in der Zeile, zur Erzeugung einer Leerzeile (wird vom Disassembler ignoriert)
:	Unmittelbar nach einer Marke

Beispiele:



Übung:

Tippen Sie das folgende Programm ab Startadresse F900 ein. Füllen Sie in der Tabelle das Befehlsadressenfeld und das Objektcodefeld aus. Kontrollieren Sie Ihre Eingabe mit dem Disassembler. Starten Sie das Programm.

Mit Schalter B0 des E-Ports müssen sich die vier unteren LED's (B4-B7) des A-Ports ein- oder ausschalten lassen.

F900	IN 12 ;EINGABEPOR LESEN
	ANI 01 ; B0 BETÄTIGT ?
	JNZ 0F90E ;NEIN, ALLE LEDS AUS
	MVI A,0F0;JA,LEDS B4-B7 EIN
	OUT 13
	JMP 0F900;ZURÜCK ZUM START
	MVI A,00;ALLE LEDS AUS
	OUT 13
	JMP 0F900
	END ;ENDE

Besonderheit: Wenn im Operanden- oder Adressenfeld eine Zahl mit A-F beginnt, muß dieser Zahl eine 0 vorgestellt werden (Erklärung später).

## A-Kommando

**A4**

## Fehlermeldungen:

Unbekannte und fehlerhaft eingegebene Befehle und Daten (Op.-Codes und Operanden) werden ignoriert (nicht angenommen) und mit "?" unterhalb der Zeile in der Umgebung des Fehlers kenntlich gemacht. Die Befehlsadresse wird nicht weitergezählt.

## Beispiele für typische Fehler:

1. F907 3E 00      MVI A, 0F0      ;.....  
                        ?  
F907

Nach, darf kein **SP** sein  
F907 wurde nicht geändert

2. F909      OUT13 ?  
F909

**SP** zwischen Op.-Codefeld und Operand fehlt

3. F912 C3 0000      JMP F900  
F915

keine Fehlermeldung, jedoch wurde falsche Adresse assembled (0000).0 vor F900 vergessen!

## Fehlerbeseitigung:

- Fehler 1 und 2 können berichtet werden, indem einfach die richtige Zeile eingegeben wird, denn die Befehle wurden ignoriert.
- Fehler der Art 3 können zunächst berichtet werden, indem man nach Eingabe aller Befehle und Abschluß mit END etc. wieder den Assembler aufruft, und die START-ADR. auf die Adresse des zu ändernden Befehls setzt (hier z.B. "START-ADR = XXXX F912" **CR**). Geben Sie dann den richtigen Befehl ein und verlassen Sie den Assembler mit der Taste **ESC**
- Wenn Sie einen Fehler vor Abschluß der Zeileneingabe mit **CR** bemerken, können Sie die Fehleingabe mit Taste **DEL** löschen und den richtigen Text eingeben.

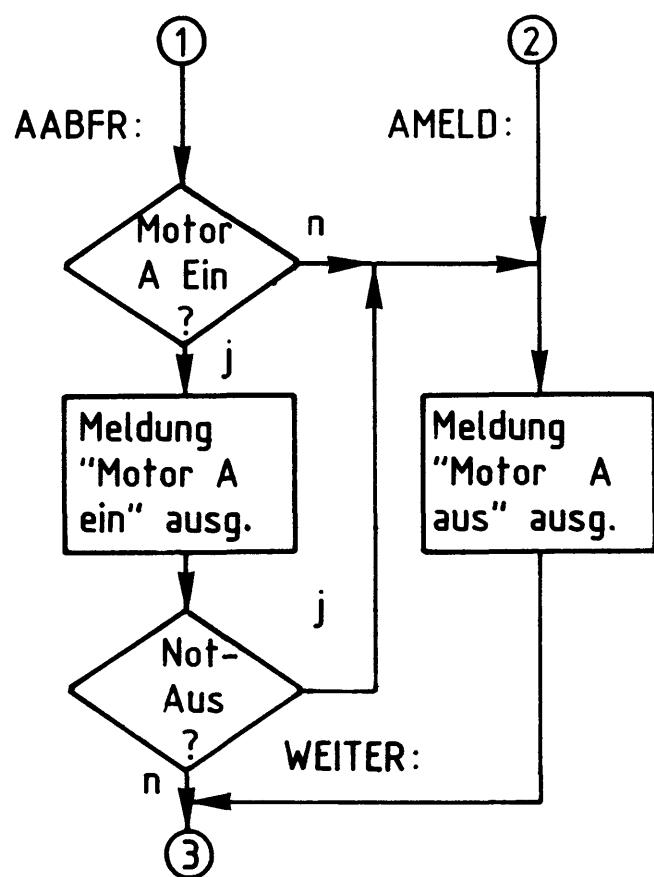
Programmieren mit Marken (Label):

(Label = Markierung)

Bei der Entwicklung eines Programms für einen Mikrocomputer zur Lösung irgend einer Aufgabe geht man so vor:

- Definition der zu lösenden Aufgabe
- Erstellung eines Flußdiagramms
- Schreiben des Programms
- Testen des Programms, Fehlersuche und deren Beseitigung, dabei evtl. Änderung des Flußdiagramms und des Programms
- Dokumentation

Das folgende Bild zeigt ein Flußdiagramm für ein Programm, das noch zu erstellen ist.



Beim Entwurf des Flußdiagramms weiß man noch nicht, wo das spätere Programm im Speicher liegen wird und wieviele Programmschritte zur Lösung der Blöcke (z.B. Not-Aus?) nötig sein werden. Um trotzdem die Sprungziele kennzeichnen zu können - z.B. wohin, wenn Motor A ausgeschaltet oder wenn Not-Aus betätigt? - bedient man sich der Hilfe von Marken oder Labels.

Marken oder Label sind Namen für Adressen, deren Werte während des Programmierens noch nicht bekannt sind.

- Marken werden am häufigsten in Sprung-Aufruf- und Verzweigungsbefehlen verwendet.
- Marken erleichtern das Auffinden von Programmstellen.
- Während des Programmierens braucht man sich nicht um die Berechnung von Adressen zu kümmern.
- Marken machen Programme verständlicher.

## A-Kommando

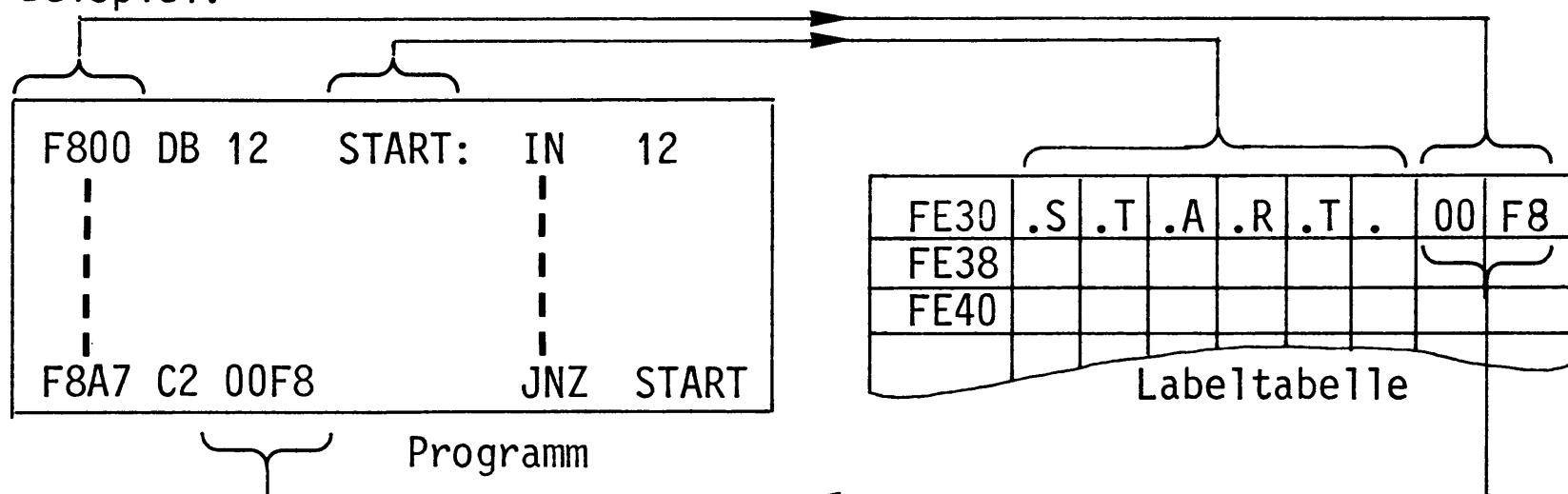
**A6**

Wie behandelt der Assembler eine Marke?:

Wenn das Markenfeld einer Befehlszeile eine Marke enthält, trägt der Assembler diese Marke und die zugehörige Adresse des Befehlsbytes in eine "Labeltabelle" im Betriebsprogramm-RAM ein.

Man kann danach diese Marke als Adresse (oder als Datum) im Adressenfeld eines anderen Befehls verwenden. Der Assembler ersetzt dann die Marke durch den Adressenwert aus der Labeltabelle, wenn er das Maschinenprogramm erzeugt.

Beispiel:



Das Setzen einer Marke mit nachfolgendem Doppelpunkt in das Marken- oder Labelfeld nennt man auch "Definieren einer Marke oder eines Labels".

Regeln für den Gebrauch von Marken:

- Marken dürfen eine Länge von 1 bis 6 Zeichen haben, das erste Zeichen muß ein Buchstabe sein.
- Damit der Assembler zwischen den Hex-Zahlen A-F und dem 1. Buchstaben einer Marke unterscheiden kann, muß den Hex-Zahlen A-F eine 0 vorangestellt werden.
- Im Programmverlauf erst später definierte Marken dürfen vorher schon im Adreßfeld benutzt werden. Der Assembler trägt die zugewiesenen Adressen nach, sobald sie definiert werden.
- Ein Markenname darf nur einmal definiert werden.
- Mehr als 57 Marken sind nicht erlaubt.

## A-Kommando

A7

Fehlermeldungen beim Umgang mit Marken:

- Wird eine Marke innerhalb eines Programms mehrfach definiert, so macht der Assembler nach Abschluß der Zeile durch **[CR]** mit einem "?" auf diesen Fehler aufmerksam. Die gleiche Fehlermeldung tritt auch dann auf, wenn in einem ganz anderen Programm dieser Markenname schon einmal benutzt wurde (häufig hat man mehrere Übungsprogramme in verschiedenen Speicherbereichen gespeichert).
- Abhilfe: Verwenden Sie an der Stelle eine neue Marke!
- Die oben genannte Fehlermeldung tritt auch dann auf, wenn Sie sich beim Eintippen einer Befehlszeile mit Marke im Operationscode- oder im Operandenfeld vertippt haben und im zweiten Anlauf versuchen, diesen Fehler zu beheben. Die Marke ist vom Assembler bereits angenommen und wird bei erneuter Eingabe als "schon definiert" behandelt.
- Abhilfe: Geben Sie nur den Mnemo-Code neu ein!
- Alle verwendeten Marken (auch die aus anderen Programmen) werden immer dann automatisch nach Abschluß der Programmeingabe mit "END" ausgedruckt, wenn das Programm noch undefinierte Marken enthält. Diese werden dann mit \* gekennzeichnet. Die rechts daneben angegebene Adresse zeigt auf den Speicherplatz, der das niederwertige Byte der zur Marke gehörenden Adresse enthält.

Beispiele:

E000 DB 12	START: IN 12
E002 C2 0000	JNZ E012
E005 C3 0000	JMP WEITER
E008	END
E012 *E003	
START E000	
WEITER*E006	

Start wurde auf E000 definiert

Weil vor E012 die 0 fehlt, faßt der Assembler die Adresse als Marke auf. Da sie noch nicht definiert ist, wird zunächst 0000 eingesetzt.  
WEITER ist ebenfalls noch undefiniert.  
Abschluß mit END.  
Automatischer Ausdruck der Marken:  
"E012" wird als nichtdefinierte Marke ausgedruckt (da mit Buchstaben beginnend), ebenso "WEITER". "START" ist definiert.

## A-Kommando

**A8**

Anweisungen an den Assembler zum Löschen und Ausdrucken der Marken:

— Löschen der Marken

Wenn man ohne Rücksicht auf bereits vorher verwendete Marken ein neues Programm eingeben möchte, muß die im RAM liegende Labeltabelle (ab FE30) gelöscht werden. Nach dem Löschen sind alle, auch in früher eingegebenen Programmen, verwendeten Marken verschwunden. Die Programme bleiben trotzdem lauffähig, denn ihr Maschinen-Code befindet sich ja noch im Speicher. Lediglich beim Disassemblieren der Programme fehlen die ursprünglich verwendeten Marken.

Das Löschen der Labeltabelle erfolgt nach dem Eintritt in den Assembler durch Eingeben der Anweisung "LC" (Label Clear).

Beispiel:

```
KMD> ASSEMBLER
      START-ADR =F800 E000
      E000          LC
      E000          —
```

Aufruf des Assemblers;  
Löschen der Labeltabelle;  
Programmeingabe wird erwartet;

— Ausdrucken der Marken

Wollen Sie sich zur Orientierung nach dem Eintritt in den Assembler (z.B. um das Programm zu ändern) oder während des Programmierens oder am Ende der Programmeingabe die bisher verwendeten Marken ausdrucken lassen, so müssen Sie die Anweisung "LP" eingeben. Die Befehlsadresse wird dadurch nicht verändert.  
(LP = Label Print)

Beispiel:

```

|
|
|
E100 7D      MOV A,L
E101 C3 0000  JMP WÄRTE
E104          LP
START E000
WARTE *E102
Z1    E01B
Z2    E01D
E104          —
```

Ausdruck aller verwendeten Marken,  
auch der evtl. noch nicht definierten  
(mit \*) und der in anderen Programmen  
verwendeten.

Weiter mit Programmeingabe.

**Assembler-Anweisungen:**

Assembler-Anweisungen sind Anweisungen für das Assemblerprogramm, die nicht in Maschinensprache übersetzt werden. Mit ihrer Hilfe lässt sich z.B. ein Maschinenprogramm einem bestimmten Speicherbereich zuweisen, oder ein RAM-Bereich für die Ablage von Datenbytes oder Adressen festlegen.

Um diese Anweisungen - man nennt sie auch Pseudo-Operationen (vorgetäuschte Op.) - zu verwenden, müssen Sie die Mnemonik dieser Anweisungen in das Op.-Codefeld und Adressen oder Daten (falls erforderlich) in das Adressenfeld setzen.

Dieser Assembler gestattet die Verwendung folgender Pseudo-Operationen:

ORG	- ORIGIN (Ursprung)
EQU	- EQUATE (Gleichsetzen)
DB	- DEFINE BYTE, definiere Byte, 8-Bit
DW	- DEFINE WORD, definiere Wort, 16-Bit
LP, LC	- LABEL-PRINT u. CLEAR (bereits erklärt)
END	- Ende einer Programmeingabe

**- Die ORG-Anweisung:**

Mit dieser Anweisung wird die Befehlsadresse neugesetzt. Der Assembler erhält dadurch Bescheid, ab welcher Adresse er die Maschinensprache der folgenden Befehle in den Speicher schreiben soll. Es können mehrere ORG's an verschiedenen Stellen im Programm verwendet werden. Mit ORG kann man auch zu bereits verlassenen Adressen zurückkehren, um dort z.B. eingegebene Fehler zu berichtigen.

**Beispiele:****= Überspringen eines Speicherbereiches**

E010 3E 04	MVI A,04
E012 2F	CMA
E013	ORG OFA00
FA00	-

— Die Befehlsadresse wird von E013 auf FA00 gesetzt. Die 0 vor der Adresse dient der Unterscheidung der Adresse von einer Marke.

**= Nachträgliches Berichtigen einer Befehlszeile**

F900 79	MOV A,C
F901 00	NOP
F902 00	NOP
F903 00	NOP
F904 A6	ANA M
F905	ORG OF900
F900 78	MOV A,B
F901	ORG OF905
F905	-

— Hier bemerkt der Programmierer, daß er sich bei Adresse F900 vertippt hatte. Nach Rückkehr zu F900 mit der ORG-Anweisung und Berichtigung des Fehlers springt er mit ORG OF905 zur ursprünglichen Befehlsadresse vor.

**= Label in der ORG-Anweisung**

E00A 06 FF ZEIT:	MVI B, OFF
E010 3E FE	MVI A,0FE
E012	ORG ZEIT
E00A	-

— Die Adresse ist hier durch die Marke "Zeit" angegeben. Ihr wurde vorher im Programm E00A zugewiesen.

## A-Kommando

**A11**

## — Die EQU-Anweisung:

Mit dieser Anweisung können bestimmten Adressen oder Daten Namen (Marken) zugeordnet werden. Diese Namen und die ihnen gleichgesetzten (zugewiesenen) Adressen oder Daten werden ebenfalls in die Labeltabelle eingetragen.

Mit der EQU-Anweisung werden jedoch keine Daten in den Programmspeicher geladen.

Setzen Sie EQU-Anweisungen immer an den Anfang eines Programms, es wird dadurch besser lesbar.

Beispiel:

```
KMD > ASSEMBLER
START-ADR =E010 F800
F800      LC
F800      CR EQU 0D
F800      EPORT EQU 12
F800      APOR T EQU 13
F800      ;
F800 DB 12   IN EPORT
F802 2F     CMA
F803 D3 13   OUT APOR T
F805 3E 0D   MVI A,CR
F807      |
```

- alte Labeltabelle löschen
- Namen CR wird 0D zugewiesen
- Namen EPORT wird Adr. 12 zugewiesen
- Namen APOR T wird Adr. 13 zugewiesen
- Leerzeile zur Trennung
- Der Assembler ersetzt bei der Erzeugung des Maschinen-Codes
  - die Namen durch die ihnen zugewiesenen Daten oder Adressen.

Ein Blick in die Labeltabelle:

```
KMD > PRINT
START-ADR =FE30
STOP -ADR =FE48
FORMAT    =A
FE30 .A .P .0 .R .T . 13 00
FE38 .C .R . . . : 0D 00
FE40 .E .P .0 .R .T . 12 00
FE48 FF
```

Die EQU-Anweisung kann auch dazu dienen, nicht definierte Marken nachzudefinieren:

- Wenn ein Programm bereits mit "END" abgeschlossen wurde, müssen Sie dazu den Assembler neu aufrufen und die mit "\*" gekennzeichneten Marken definieren.
- Wenn Sie sich noch im Programm befinden, können Sie dies bei der gerade aktuellen Befehlsadresse tun, denn sie wird dadurch ja nicht verändert.

## A-Kommando

**A12**

## — Die DB-Anweisung:

Diese Anweisung setzt Datenbytes oder ASCII-Zeichen in den Programmspeicher und zwar ab der Adresse, bei der die DB-Anweisung erteilt wird.

## Beispiele:

## = Absetzen von Datenbytes

F800 0A3F5BFF	DB 0A,3F,5B,0FF,7C,3A,0E4,55,3E
F804 7C3AE455	—
F808 3E	—

Inhalt des  
Programmspeichers

- DB und erstes Byte durch Leerzeichen trennen;
- Bytes durch Komma trennen;
- max. 20 Bytes pro DB möglich;
- nach letztem Byte kein Komma;
- vor A-F 0 setzen;

Es empfiehlt sich, jeweils höchstens die Bildschirmzeile zu füllen und dann mit **CR** abzuschließen. Sollen mehr Bytes abgesetzt werden, erneut DB verwenden.

## = Absetzen von ASCII-Zeichen

F900 5343484E	DB 'SCHNAPS STINKT'
F904 41505320	—
F908 5354494E	—
F90C 4B54	—

- Zeichen in ' ' einschließen;
- max. 40 Zeichen pro DB möglich;

## = Absetzen von ASCII- und Hex-Zeichen

FA00 FA3A4D49	DB 0FA,3A,'MILCH ',0D,'KLARER',00
FA04 4C434820	—
FA0B 0D4B4C41	—
FA0C 52455200	—
FA10	—

Übung:

Probieren Sie die gezeigten Beispiele aus!

— Die DW-Anweisung:

Mit der DW-Anweisung kann man 16-Bit-Worte in den Speicher eingeben. Die Anzahl der Worte pro Zeile sollte 9 nicht übersteigen (Bildschirmzeile voll).

Beispiele:

= Absetzen von Adressen

FA00 3412FCAA	DW 1234,0AAFC,55AF,0F800
FA04 AF5500F8	—

im Speicher sind höher- und niederwertige Bytes vertauscht.

- DW und erste Adresse durch Leerzeichen trennen;
- Adressen durch Komma trennen;
- nach letzter Adresse kein Komma;
- vor A-F 0 setzen;

= Absetzen von Adressen, die vorher durch die EQU-Anweisung definiert wurden

E010	AADR EQU 1234
E010	EADR EQU 0F850
E0F0 341250F8	DW AADR,EADR
E0F4	—

DB- und DW-Anweisungen setzt man häufig ans Ende eines Programms.

## A-Kommando

**A14**

- Die END-Anweisung:

An der END-Anweisung erkennt der Assembler das Ende der Programmeingabe. Nach Abschluß dieser Anweisung mit **[CR]** fragt der Assembler mit dem Ausdruck

\*\*\* RESTART ? (JA/NEIN)

danach, ob er einen RST-1-Befehl ans Ende des Programms setzen soll (J-**[CR]**) oder nicht (N-**[CR]** oder **[CR]**). Dieser Befehl bewirkt einen Sprung ins Betriebsprogramm.

Mit einem solchen Rücksprung ins Betriebsprogramm soll verhindert werden, daß durch unkontrollierten Lauf des Computers wichtige Speicherinhalte im Betriebsprogramm-RAM überschrieben werden. Abschluß eines "Endlos-Programms" mit RST1 bewirkt den Ausdruck:

\*\*\* USER \*\*\*

(Anwender, Benutzer)

und Rückkehr in die "KMD>-Routine".

Beispiel:

```
ASSEMBLER
START-ADR =E000
E000 DB 12      START:IN 12
E002 E6 04      ANI 04
E004          END
*** RESTART ? (JA/NEIN) J
```

- Eingabe eines Programms ohne ein Ende durch Rücksprung zum Anfang (Schleife).
- Restart-Frage mit "Ja" beantwortet.

```
KMD > DISASSEMBLER
START-ADR =E000
STOP -ADR =E007 E004
E000 DB 12  START: IN 12
E002 E6 04      ANI 04
E004 CF          RST 1
```

- Der Assembler hat einen RST-1-Befehl ans Programmende gesetzt.

```
KMD > GO
START-ADR =EOF5 E000
*** USER ***
```

- Start des Programms bewirkt Rücksprung ins Betriebsprogramm.

## A-Kommando

## Operations-Symbole + und -:

Dieser Assembler gestattet die Verwendung der Operations-Symbole "+" und "-" in Verbindung mit der Verarbeitung von Marken, Daten und Adressen. Addition und Subtraktion erfolgen dabei hexadezimal. Überläufe (etwa FE+3) dürfen nicht auftreten. Durch die Verwendung der Operations-Symbole lassen sich häufig Marken einsparen. Dies kann bei langen Programmen notwendig werden, da die Labeltabelle nur 57 Marken aufnehmen kann.

## Beispiele:

## — Einsparung einer Marke

```
KMD > ASSEMBLER
START-ADR =E000 F800
F800          LC
F800 DB 12    START:IN 12
F802 06 07    MVI B,07
F804 4B       MOV C,B

F81B C3 04F8  JMP START+4
F81E
```

- In dieser Zeile wird eine Marke gespart
- Das "+" muß ohne Zwischenraum auf "START" folgen;  
(Der Sprung muß auf eine Adresse zeigen, unter der ein Befehlsbyte steht).

## — Operations-Symbole in Verbindung mit Assembler-Anweisungen:

```
KMD > ASSEMBLER
START-ADR = F800
F800          LC
F800          EPORT EQU 12
F800          APORTEQU EPORT+1
F800          ;
F800 DB 12    START:IN EPORT
F802 2F       CMA
F803 D3 13    OUT APORTEQU EPORT+1
F805          ORG START+F5
                ?
F805          ORG START+0F5
F8F5 C3 00F8  JMP START
F8F8          END
*** RESTART ? (JA/NEIN)
```

- Die APORTEQU-Adresse ergibt sich aus der Addition.
- Die APORTEQU-Adresse ist berechnet.
- Hier fehlt die 0 vor F.
- Richtige Eingabe.
- Neue Befehlsadresse

## A-Kommando

**A16**

Formatierte Programm-Eingabe:

Mit der Taste **→** kann der Cursor um je 8 Schreibstellen nach rechts versetzt werden.

Dadurch ist während der Eingabe des Operations-Codes eine übersichtlichere Darstellung aller Zeichen auf dem Bildschirm möglich.

Unabhängig vom Format der Programme im Assemblerbetrieb druckt der Disassembler die Programme jedoch formatiert aus.

Beispiele:

— Unformatiertes Assemblerprogramm

```
KMD > ASSEMBLER
START-ADR =F800
F800          LC
F800          EPORT EQU 12
F800          APORTEQU 13
F800 DB 12    IN EPORT
F802 D3 13    OUT APORTE
F804 C3 00F8   JMP START
F807          END
*** RESTART ? (JA/NEIN)
```

— Formatiertes Assemblerprogramm

```
KMD > ASSEMBLER
START-ADR =F800
F800          LC
F800          EPORT EQU 12
F800          APORTEQU 13
F800 DB 12    START: IN EPORT
F802 D3 13    OUT APORTE
F804 C3 00F8   JMP START
F807          END
*** RESTART ? (JA/NEIN)
```

## R-Kommando

R1

Mit dem Register-Kommando können die Inhalte der CPU-Register angezeigt und vor dem Start eines Anwender-Programms vorbelegt werden.

Aufruf und Handhabung:

KMD > REGISTER PC    LABEL: OP    ADR.FELD    A NZHPC B C D E H L I SP 1E09                                    00 00000 00 00 00 00 00 00 00 00 00 FC32	R <b>CR</b> oder R <b>SP</b> eintippen "REGISTER" wird ergänzt  Cursor zeigt auf die jeweils zu ändernde Stelle. Inhalte der Register zum Zeitpunkt des Aufrufs. Kopfzeile wie beim N-Kommando.
---	--

Zur Kommando-Ausführung:

- Es können nur die Inhalte der Register, auf die der Cursor zeigt, geändert werden.
- Korrekturen eingegebener Werte sind mit der **DEL**-Taste möglich, sofern noch nicht mit **SP** abgeschlossen wurde.
- Mit der **SP**-Taste kann der Cursor von Register zu Register bewegt werden. Mit ihr beendet man auch die Änderung eines Registerinhaltes.
- Es lassen sich nur Hex-Werte in die Register eingeben; nur die Stelle, unter der sich der Cursor befindet, kann geändert werden.
- In die einzelnen Bits des Status-Registers lassen sich nur Binärwerte (0,1) eingeben.
- Mit der **CR**-Taste beendet man alle Eingaben, das nächste Kommando wird erwartet.

Die Ausgedruckten bzw. eingegebenen Registerinhalte verbleiben zunächst im Schreib-Lese-Speicher. Diese Speicherstellen nennt man auch "Schattenregister". Bevor ein Anwender-Programm gestartet wird, werden die Inhalte der Schattenregister durch das Betriebsprogramm in die CPU-Register geladen.

Beim Experimentieren mit dem R-Kommando sollte man den Inhalt des "Stack-Pointers" (SP) nicht verändern!

- Wenn sich ein Anwender-Programm nicht starten lässt, obwohl es richtig eingegeben wurde (Prüfen z.B. mit dem D-Kommando), hat das Betriebsprogramm durch vorhergegangene Bedienungsfehler den Inhalt von SP geändert (meist um FC80H). Sehen Sie sich mit dem R-Kommando diesen Inhalt an und stellen Sie ihn gegebenenfalls wieder auf FC32.  
 Danach lässt sich das Anwenderprogramm starten.

MAT 85

Name:

## R-Kommando

Datum:

Rufen Sie das R-Kommando auf.

R2

Tragen Sie die angezeigten Registerinhalte in die erste Zeile der folgenden Tabelle ein. Ändern Sie dann die Inhalte der Register in die Werte, die in der zweiten Zeile der Tabelle angegeben sind (keine Angabe  $\hat{=}$  keine Änderung).

KMD > REGISTER														
	PC	LABEL:	OP	ADR.FELD	A	NZHPC	B	C	D	E	H	L	I	SP
1.														
2.	F800				55	10101		AA		FF	2A		60	FC30

Nun soll überprüft werden, ob die Register die neuen Werte enthalten.

Rufen Sie hierzu das R-Kommando erneut auf.

Tragen Sie die angezeigten Registerinhalte in die Tabelle ein und vergleichen Sie diese Anzeige mit der 1. Zeile der obigen Tabelle.

## B-Kommando

**B1**

Mit dem Breakpoint-Kommando (Breakpoint = Haltepunkt) wird das Einsetzen von Haltepunkten in Anwender-Programme freigegeben bzw. gesperrt.

Dieses Kommando ermöglicht es, bestimmte Programmteile (z.B. Zeitschleifen) in Echtzeit durchlaufen zu lassen und ab dem Haltepunkt die Programmausführung mit dem N-Kommando schrittweise zu beobachten. Die Eingabe der Haltepunkt-Adressen erfolgt innerhalb der Ausführung des Go-Kommandos nach der Eingabe der Programm-Startadresse.

Aufruf und Handhabung:

KMD > BREAKPOINT

BREAK-ADR1=X1X1  
BREAK-ADR2=X2X2  
BREAK-ADR3=X3X3  
BREAK-ADR4=X4X4

EIN/AUS =X Y

B [CR] oder B [SP] eintippen  
"REAKPOINT" wird ergänzt

X1X1 = Breakadresse 1 } Änderungen nur  
| unter Go-  
X4X4 = Breakadresse 4 } Kommando  
möglich

X = Vorgabe; Ein: Y = E [CR] oder E [SP]  
Aus: Y = A [CR] oder A [SP]  
Unverändert: Y = [CR] oder [SP]

Zur Kommando-Ausführung:

Das Breakpoint-Kommando wird unter dem Go-Kommando ausgeführt, wenn...

- Breakpoints eingeschaltet sind und
- Breakadressen nicht alle 0 sind und
- das Anwenderprogramm eine Adresse erreicht, auf die ein Breakpoint gesetzt ist. Diese Adresse muß auf ein Befehlsbyte zeigen.

Übung:

Rufen Sie das B-Kommando auf und schalten Sie die Breakpoint-Routine ein bzw. aus.

## B-Kommando

**B2**

Einsetzen der Break-Adressen:

Die Break-Adressen werden bei eingeschaltetem "Breakpoint" unter dem Go-Kommando wie folgt eingesetzt:

```
KMD > GO
START-ADR =XXXX YYYY
BREAK-ADR1=X1X1 Y1Y1
BREAK-ADR2=X2X2 Y2Y2
BREAK-ADR3=X3X3 Y3Y3
BREAK-ADR4=X4X4 Y4Y4
```

G [CR] oder G [SP] eintippen  
"0" wird ergänzt

XXXX = Vorgabe; Neu: YYYY [CR] oder [SP]  
Vorgabe: [CR] oder [SP]

X1X1 = Vorgabe; Neu: Y1Y1 [SP] \*)  
Vorgabe: [SP]

X4X4 = Vorgabe; Neu: Y4Y4 [CR] oder [SP]  
Vorgabe: [CR] oder [SP]

\*) Wenn alle vier Break-Adressen gesetzt werden sollen, bei ADR1 - ADR3 mit [SP] abschließen!

Wenn weniger als vier Break-Adressen gesetzt werden sollen, jeweils mit [CR] abschließen!

Breakpoint-Ausführung:

Wenn die CPU bei der Ausführung des Anwender-Programms eine Break-Adresse erreicht hat, wird die weitere Programmausführung gestoppt und in das Betriebsprogramm zurückgesprungen. Das Betriebsprogramm meldet sich mit folgendem Ausdruck (Beispiel):

*** BREAKPOINT ***												
PC \ LABEL:	OP	ADR.FELD	A	NZHPC	B	C	D	E	H	L	I	SP
F802		OUT 02	87	00000	00	00	00	00	F8	2A	80	FC34
KMD > _												

Befehl, auf den die Break-Adresse zeigt.  
Dieser Befehl ist noch nicht ausgeführt worden!  
Break-Adresse

Der Rücksprung in das Betriebsprogramm nach dem Erreichen einer Haltepunkt-Adresse erfolgt dadurch, daß das Betriebsprogramm vor der Ausführung des Go-Kommandos einen Rücksprungbefehl (RST 4) in das Anwenderprogramm einbaut. Dazu wird das ursprünglich vorhandene Befehlsbyte aus dem Anwenderprogramm im RAM zwischengespeichert und nach dem Erreichen der Haltepunkt-Adresse wieder eingesetzt. Außerdem werden alle Register-Inhalte der CPU, die beim Erreichen des Haltepunktes vorlagen, in die Schattenregister gerettet.

Bei Neuauf ruf des Go-Kommandos wird die jeweils letzte Break-Adresse als Go-Start-Adresse vorgegeben. Jeweils nach Abschluß mit [SP] \*) werden dann der Reihe nach wieder alle vorgewählten Break-Adressen angezeigt, ehe das Programm bis zur nächsten Break-Adresse abgearbeitet wird.

\*) Um die Übersicht zu behalten, sollte man nach dem Aufruf des Go-Kommandos immer alle Break-Adressen mit [SP] aufrufen. So hat man stets die Anfangsadressen der bereits untersuchten Programmteile und die der noch zu untersuchenden vor Augen.

#### Fehlermeldungen:

Wenn im Anwenderprogramm ein RST4-Befehl (E7H) gefunden wird, erfolgt der Registerausdruck mit der Überschrift \*\*\* BREAKPOINT ERROR \*\*\*.

MAT 85

Name:

Fehlersuche mit B und N.

Datum:

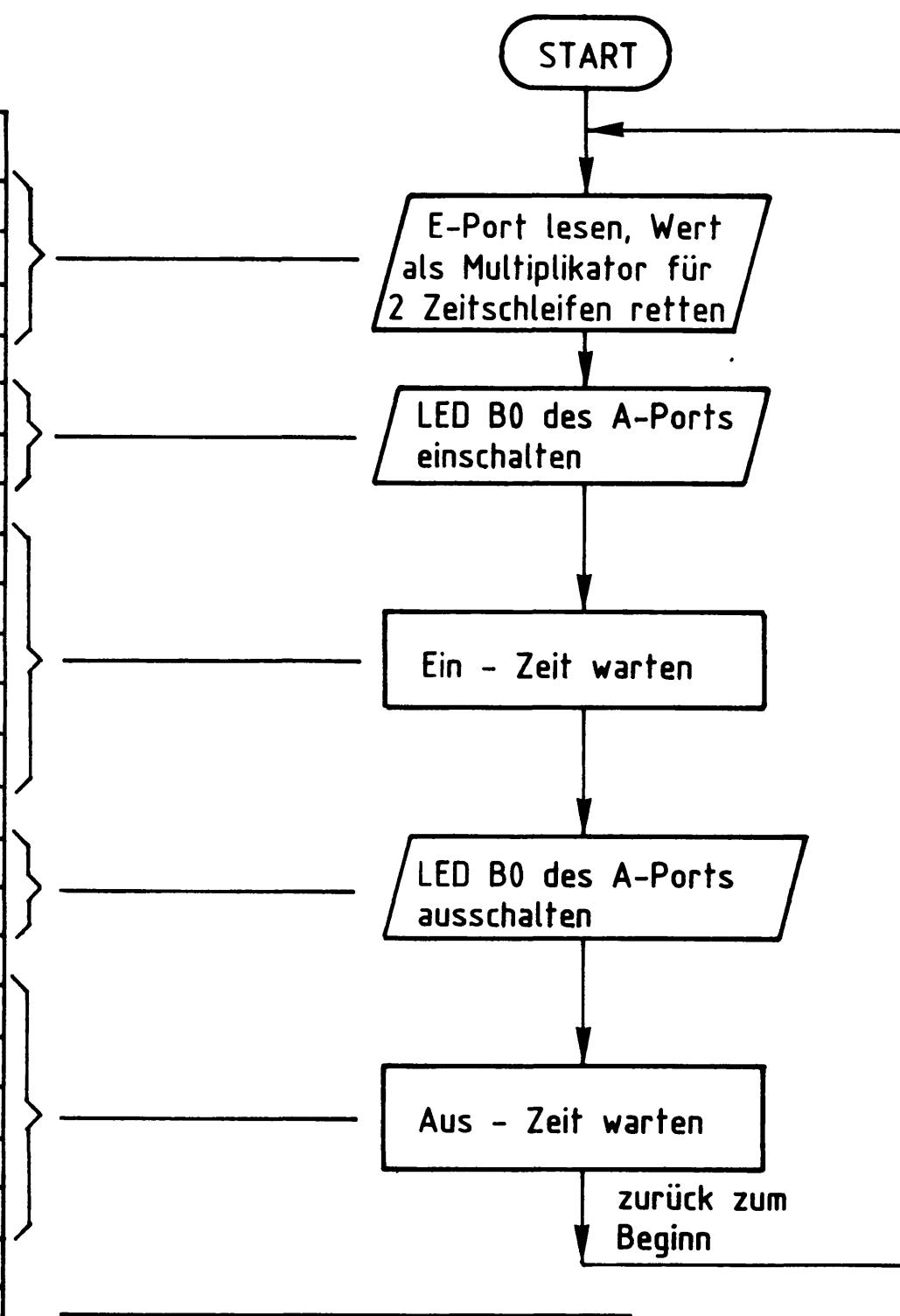
B4

Anhand des folgenden Programms wird der Einsatz des B-Kommandos in Verbindung mit dem N-Kommando demonstriert.

Das Programm hat die Aufgabe, die obere LED B0 des Ausgabe-Ports (Adresse 13H) periodisch blinken zu lassen. Die Periodendauer soll mit der Schalterstellung der Schalter des Eingabe-Ports (Adresse 12H) veränderbar sein (Rechteckgenerator).

1. Geben Sie folgendes (zunächst fehlerhafte) Programm ab Adresse F800 in den Speicher ein.

Adresse	Op- Code	Operand
F800	IN	12
F802	MOV	B,A
F803	MOV	D,A
F804	MVI	A,01
F806	OUT	13
F808	MVI	C,0FF
F80A	DCR	C
F80B	JNZ	0F80A
F80E	DCR	B
F80F	JNZ	0F808
F812	MVI	A,00
F814	OUT	13
F816	MVI	C,0FF
F818	DCR	C
F819	JNZ	0F816
F81C	DCR	D
F81D	JNZ	0F818
F820	JMP	0F800



2. Stellen Sie alle Schalter des E-Ports auf L-Pegel (LED's aus) und starten Sie das Programm bei ausgeschalteten "Breakpoints".

Wirkung: LED B0 des Ausgabeports leuchtet kurz auf und erlischt wieder.  
Ein Rücksprung ins Betriebsprogramm erfolgt nicht.

MAT 85

Name:

Fehlersuche mit B und N.

Datum:

Das Programm arbeitet in einer Schleife, die es wegen eines logischen Fehlers nicht mehr verlassen kann.

B5

Anweisung	Wirkung/Kommentar
RESET betätigen	Rückkehr ins Betriebsprogramm
BREAKPOINT einschalten	In der Folge wird untersucht, ob die einzelnen Programmteile, die auch durch die Blöcke im Flußdiagramm dargestellt sind, funktionieren.
Mit R alle Register auf 0; Am E-Port 08 einstellen; Go aufrufen; START-ADR → F800 BREAK-ADR1 → F808 BREAK-ADR2...4 → 0000	<p>} Startbedingungen</p> <p>Programmbeginn Beginn der Zeitschleife für die Ein-Zeit. Es wird nur mit einem Haltepunkt gearbeitet (übersichtlich).</p> <pre>*** BREAKPOINT *** PC  OP  ADR.Feld  A  B  D       01 08 08 F808 MVI C,FF</pre> <p>LED B0 leuchtet</p> <p>Das am E-Port mit den Schaltern eingestellte Datum 08 wurde in die Register B und D geladen. Der Wert 01 wurde in den Akku geladen und zum A-Port ausgegeben.</p>
Go aufrufen; START-ADR → F800 BREAK-ADR1 → F812 BREAK-ADR2...4 → 0000	<p>Programmbeginn Beginn des Programmteils "LED B0 ausschalten".</p> <pre>*** BREAKPOINT *** PC  OP  ADR.FLD  A  B  C  D       01 00 00 08 F812 MVI A,00</pre> <p>LED B0 leuchtet</p> <p>Die Ein-Zeit-Schleife wurde in Echtzeit durchlaufen (N-Kommando wäre hierzu nicht geeignet). Durch die DCR-Befehle in der Schleife enthalten die Register B und C den Wert Null.</p>

# Arbeitsblatt

BFZ / MFA 7.1. - 51

MAT 85

Name:

Fehlersuche mit B und N.

Datum:

B6

Anweisung	Wirkung/Kommentar																																													
Go aufrufen START-ADR → F812 BREAK-ADR1 → F816 BREAK-ADR2...4 → 0000	<p>ab hier soll weitergeprüft werden. Beginn der Zeitschleife für die Aus-Zeit.</p> <div style="border: 1px solid black; padding: 5px;"><p>*** BREAKPOINT ***</p><table><tr><td>PC</td><td>OP</td><td>ADR.FELD</td><td>A</td><td>B</td><td>D</td></tr><tr><td></td><td></td><td></td><td>00</td><td>00</td><td>08</td></tr><tr><td colspan="6">F816 MVI C,FF</td></tr></table><p>LED B0 dunkel</p></div> <p>Der Wert 00 wurde in den Akku geladen und zum A-Port ausgegeben.</p>	PC	OP	ADR.FELD	A	B	D				00	00	08	F816 MVI C,FF																																
PC	OP	ADR.FELD	A	B	D																																									
			00	00	08																																									
F816 MVI C,FF																																														
Go aufrufen START-ADR → F814  BREAK-ADR1 → F820 BREAK-ADR2...4 → 0000	<p>Die Startadresse muß außerhalb der zu prüfenden Zeitschleife liegen. Läge sie innerhalb, würde die Programmabarbeitung nach jedem Dekrementieren angehalten. Ende außerhalb der Schleife.</p> <div style="border: 1px solid black; padding: 5px;"><p>Haltepunkt F820 wird nicht erreicht. Das Programm "hängt fest". Der Fehler liegt in der Aus-Zeit-Schleife.</p></div>																																													
N aufrufen; START-ADR → F816 STEPS → 10	<div style="border: 1px solid black; padding: 5px;"><table><thead><tr><th>PC</th><th>OP</th><th>ADR.FELD</th><th>C</th><th>D</th></tr></thead><tbody><tr><td>F816</td><td>MVI</td><td>C,FF</td><td>FF</td><td>08</td></tr><tr><td>F818</td><td>DCR</td><td>C</td><td>FE</td><td>08</td></tr><tr><td>F819</td><td>JNZ</td><td>F816</td><td>FE</td><td>08</td></tr><tr><td>F816</td><td>MVI</td><td>C,FF</td><td>FF</td><td>08</td></tr><tr><td>F818</td><td>DCR</td><td>C</td><td>FE</td><td>08</td></tr><tr><td>F819</td><td>JNZ</td><td>F816</td><td>FE</td><td>08</td></tr><tr><td>F816</td><td>MVI</td><td>C,FF</td><td>FF</td><td>08</td></tr><tr><td></td><td></td><td></td><td></td><td></td></tr></tbody></table></div> <p>Hier liegt der Fehler! Der Sprung nach dem Dekrementieren von Register C (wenn C≠0) führt wieder nach F816. Dort aber wird Register C wieder mit FF geladen. Diese Schleife wird nicht mehr verlassen.</p>	PC	OP	ADR.FELD	C	D	F816	MVI	C,FF	FF	08	F818	DCR	C	FE	08	F819	JNZ	F816	FE	08	F816	MVI	C,FF	FF	08	F818	DCR	C	FE	08	F819	JNZ	F816	FE	08	F816	MVI	C,FF	FF	08					
PC	OP	ADR.FELD	C	D																																										
F816	MVI	C,FF	FF	08																																										
F818	DCR	C	FE	08																																										
F819	JNZ	F816	FE	08																																										
F816	MVI	C,FF	FF	08																																										
F818	DCR	C	FE	08																																										
F819	JNZ	F816	FE	08																																										
F816	MVI	C,FF	FF	08																																										

MAT 85

Name:

Fehlersuche mit B und N.

Datum:

B7

Anweisung	Wirkung/Kommentar														
JNZ F816 ändern in JNZ F818 Go aufrufen; START-ADR → F814 BREAK-ADR1 → F820 BREAK-ADR2...4 → 0000	<p>mit dem M- oder A-Kommando</p> <p>Beginn vor die Aus-Zeit-Schleife gelegt. Ende der Zeitschleife</p> <div style="border: 1px solid black; padding: 5px;"> <p>*** BREAKPOINT ***</p> <table style="margin-left: auto; margin-right: auto;"> <tr> <td>PC</td> <td>OP</td> <td>ADR.FELD</td> <td>A</td> <td>B</td> <td>C</td> <td>D</td> </tr> <tr> <td colspan="4"></td> <td>00</td> <td>00</td> <td>00</td> </tr> </table> <p>F820 JMP F800</p> </div> <p>Die Schleife ist in Echtzeit durchlaufen worden. Die Inhalte der Register C und D sind auf Null herabgezählt worden.</p>	PC	OP	ADR.FELD	A	B	C	D					00	00	00
PC	OP	ADR.FELD	A	B	C	D									
				00	00	00									
BREAKPOINT ausschalten Programm mit G starten Verändern Sie die Stellung der Schalter des E-Ports.	<p>Das Programm arbeitet richtig. Die Blinkfrequenz verändert sich.</p>														
Bauen Sie eigene Fehler in das Programm ein und versuchen Sie, diese nach der gezeigten Methode zu finden. Setzen Sie später auch mehrere Breakpoints. Setzen Sie auch Break- points innerhalb einer Zeitschleife.															

## T-Kommando

Mit dem Trace-Interval-Kommando wird ...

- die Protokollierung der Registerinhalte für einen gewünschten Programmabschnitt eines Anwenderprogramms ein- oder ausgeschaltet und
- Start- und Stop-Adresse dieses Programmsabschnittes eingegeben.

Aufruf und Handhabung:

KMD > TRACE INTERVAL

EIN/AUS =X Y

START-ADR =X1X1 Y1Y1

STOP -ADR =X2X2 Y2Y2

T [CR] oder T [SP] eintippen  
"TRACE INTERVAL" wird ergänzt

X = Vorgabe; Ein: Y = E [CR] oder E [SP]  
Aus: Y = A [CR] oder A [SP]  
Unverändert: Y = [CR] oder [SP]

X1X1 = Vorgabe; Neu: Y1Y1 [CR] oder [SP]  
Alt: [CR] oder [SP]

X2X2 = Vorgabe; Neu: Y2Y2 [CR] oder [SP]  
Alt: [CR] oder [SP]

Y1Y1 und Y2Y2 müssen auf ein Befehlsbyte zeigen

Zur Kommando-Ausführung:

Nach dem Einschalten des "Trace-Interval" und Aufruf des G-Kommandos wird das Anwenderprogramm unter der Kontrolle des Tracers Befehl für Befehl durchlaufen (verlängerte Bearbeitungszeit!).

- Solange sich der Tracer außerhalb des angegebenen Trace-Intervalls aufhält, wird kein Bildschirmausdruck sichtbar.
- Gerät der Tracer in das angegebene Intervall (einschließlich Start- und Stop-Adresse), so werden nach Ausführung jedes Befehls in diesem Bereich alle Registerinhalte ausgedruckt.
- Breakpoints können ohne Einschränkung im gesamten Adressbereich weiter verwendet werden.
- Im Trace-Betrieb werden der Halt-Befehl (76H) und illegale OP-Codes erkannt und führen zum Programmabbruch (ohne Trace-Betriebsart wird ein Halt-Befehl ohne eine Meldung ausgeführt).

MAT 85

Name:

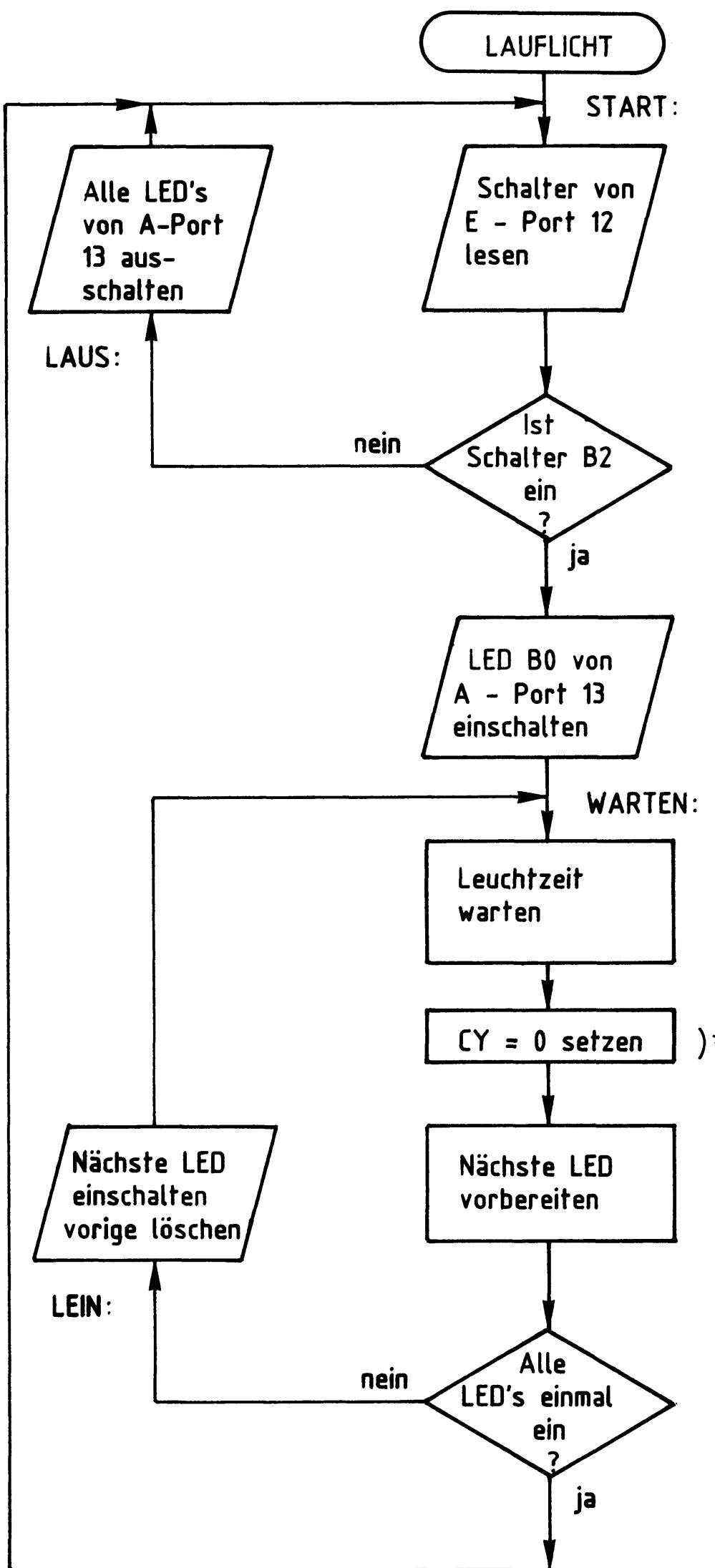
Übung T-Kommando

Datum:

Laden Sie das folgende "Lauflicht-Programm"  
ab Adresse F800 in den Speicher.

T2

Überprüfen Sie Ihre Eingabe mit dem D-Kommando.



Adresse	Label	Op-Code
F800	START:	IN 12
F802		ANI 04
F804		JZ LAUS
F807		NOP
F808		MVI A,01
F80A		OUT 13
F80C	WARTEN:	MVI B,33
F80E		MVI C,99
F810		ZI:
F811		DCR C
F814		JNZ ZI
F815		DCR B
F815		JNZ ZA
F818		ANA A
F819		RAL
F81A		CPI 00
F81C		JNZ LEIN
F81F		JMP START
F822	LAUS:	MVI A,00
F824		OUT 13
F826		JMP START
F829	LEIN:	OUT 13
F82B		JMP WARTEN
F82E	END	

MAT 85

Name:

Übung T-Kommando

Datum:

)\* Der RAL-Befehl schiebt den Akku-Inhalt (hier 01) über das Carry-Bit um eine Bitstelle nach links. Sollte das Carry-Bit zufällig 1 sein, würde diese 1 in Bit 0 des Akkus geschoben, was nicht erwünscht ist. Daher wird hier vor RAL mit ANA A das Carry-Bit auf 0 gesetzt.

T3

Anweisung	Wirkung/Kommentar																																			
Schalter B2 vom E-Port einschalten; Programm mit G bei F800 starten	Die CPU arbeitet das Anwender-Programm in "Echtzeit" ab. Die LED's am A-Port werden in schneller Folge von oben nach unten ein- und ausgeschaltet. Es entsteht der Eindruck eines "Laufenden Lichtes".																																			
RESET betätigen  Mit T "Trace Interval" einschalten; START-ADR → F800 STOP -ADR → F80A Schalter B2 → Aus Mit R die Register A,B, C und alle Flags auf 0 setzen; Mit G bei F800 starten;	Die CPU kehrt vom Anwender-Programm zum Betriebsprogramm zurück. Das Betriebsprogramm erwartet ein neues Kommando.  Trace Interval liegt damit zwischen F800 und F80A.  <table border="1" style="margin-left: auto; margin-right: auto;"> <tr> <td>PC</td> <td>LABEL</td> <td>OP</td> <td>ADR.FELD</td> <td>A ..Z..</td> <td>B</td> <td>C</td> </tr> <tr> <td>F800</td> <td>START:</td> <td>IN 12</td> <td>00</td> <td>0</td> <td>00</td> <td>00</td> </tr> <tr> <td>F802</td> <td></td> <td>ANI 04</td> <td>00</td> <td>1</td> <td>00</td> <td>00</td> </tr> <tr> <td>F804</td> <td></td> <td>JZ LAUS</td> <td>00</td> <td>1</td> <td>00</td> <td>00</td> </tr> <tr> <td>F822</td> <td>LAUS:</td> <td>MVI A,00</td> <td></td> <td></td> <td></td> <td></td> </tr> </table> <p style="text-align: center;"> ————— Kopfzeile ————— </p> <p style="text-align: center;">Text wie oben, außer Zeile F800</p> <p style="text-align: center;"> ————— Kopfzeile ————— </p> <p style="text-align: center;">Text wie vorher</p> <p style="text-align: center;">==&gt; SPACE</p> <p>Alle Programmteile, die im vorgegebenen Trace Intervall (Fenster) liegen, werden ausgeführt und ausgedruckt. Weil SB2 auf "AUS" steht, erfolgt ein Sprung zum Programmteil "LAUS". Da dieser Teil außerhalb des vorgegebenen "Fensters" liegt, wird die Zeile F822 nicht vollständig ausgedruckt.</p>	PC	LABEL	OP	ADR.FELD	A ..Z..	B	C	F800	START:	IN 12	00	0	00	00	F802		ANI 04	00	1	00	00	F804		JZ LAUS	00	1	00	00	F822	LAUS:	MVI A,00				
PC	LABEL	OP	ADR.FELD	A ..Z..	B	C																														
F800	START:	IN 12	00	0	00	00																														
F802		ANI 04	00	1	00	00																														
F804		JZ LAUS	00	1	00	00																														
F822	LAUS:	MVI A,00																																		

MAT 85

Name:

Übung T-Kommando

Datum:

T 4

Anweisung	Wirkung/Kommentar																																																																
	<p>Am Ende dieses Programmteils (bei Adr. F826) erfolgt der Rücksprung nach "START". Da der Tracer nun wieder innerhalb des "Fensters" arbeitet, werden die darin liegenden Programmteile erneut ausgedruckt.</p> <p>"==&gt; SPACE" signalisiert, daß die weitere Programmbearbeitung durch den Tracer erst nach Betätigung der SPACE-Taste erfolgt.</p> <p>Bei dieser Meldung kann die Programmbearbeitung aber auch durch Betätigen von <b>ESC</b> abgebrochen werden.</p>																																																																
Schalter B2 → Ein [SP] betätigen	<table border="1"> <tr> <td>PC</td> <td>LABEL</td> <td>OP</td> <td>ADR.Feld</td> <td>A</td> <td>..Z..</td> <td>B</td> <td>C</td> </tr> <tr> <td>F800</td> <td>START:</td> <td>IN</td> <td>12</td> <td>04</td> <td>1</td> <td>00</td> <td>00</td> </tr> <tr> <td>F802</td> <td></td> <td>ANI</td> <td>04</td> <td>04</td> <td>0</td> <td>00</td> <td>00</td> </tr> <tr> <td>F804</td> <td></td> <td>JZ</td> <td>LAUS</td> <td>04</td> <td>0</td> <td>00</td> <td>00</td> </tr> <tr> <td>F807</td> <td></td> <td>NOP</td> <td></td> <td>04</td> <td>0</td> <td>00</td> <td>00</td> </tr> <tr> <td>F808</td> <td></td> <td>MVI</td> <td>A,01</td> <td>01</td> <td>0</td> <td>00</td> <td>00</td> </tr> <tr> <td>F80A</td> <td></td> <td>OUT</td> <td>13</td> <td>01</td> <td>0</td> <td>00</td> <td>00</td> </tr> <tr> <td>F80C</td> <td>WARTEN:</td> <td>MVI</td> <td>B,33</td> <td></td> <td>—</td> <td></td> <td></td> </tr> </table> <p>(Die LED's werden der Reihe nach ein- und nach ca. 11s ausgeschaltet. Nach ca. 90s erscheint:)</p> <p style="text-align: center;">Kopfzeile</p> <p style="text-align: center;">Protokollanfang wie oben</p> <p style="text-align: center;">= = &gt; SPACE</p> <p>Weil SB2 eingeschaltet wurde, wird der Sprung zum Programmteil "LAUS" ignoriert (siehe Z-Flag) und bei F807 weitergemacht. Nach Bearbeitung der Zeile F80A verläßt der Tracer das "Fenster" und tritt in die Schleife ein, die mit "WARTEN:" beginnt.</p> <p>Innerhalb dieser Schleife müssen erst alle LED's einmal ein- bzw. ausgeschaltet worden sein, ehe der Tracer wieder in den vorgegebenen "Fensterbereich" eintritt (Sprung bei F81F). Da er die Befehle nicht in Echtzeit bearbeitet, erfolgt eine erneute Protokollierung erst nach ca. 90s. (Diese Zeit hängt vom Inhalt der Register B und C ab und vom Traceprogramm).</p>	PC	LABEL	OP	ADR.Feld	A	..Z..	B	C	F800	START:	IN	12	04	1	00	00	F802		ANI	04	04	0	00	00	F804		JZ	LAUS	04	0	00	00	F807		NOP		04	0	00	00	F808		MVI	A,01	01	0	00	00	F80A		OUT	13	01	0	00	00	F80C	WARTEN:	MVI	B,33		—		
PC	LABEL	OP	ADR.Feld	A	..Z..	B	C																																																										
F800	START:	IN	12	04	1	00	00																																																										
F802		ANI	04	04	0	00	00																																																										
F804		JZ	LAUS	04	0	00	00																																																										
F807		NOP		04	0	00	00																																																										
F808		MVI	A,01	01	0	00	00																																																										
F80A		OUT	13	01	0	00	00																																																										
F80C	WARTEN:	MVI	B,33		—																																																												

MAT 85

Name:

Übung T-Kommando

Datum:

T5

Anweisung	Wirkung/Kommentar
Legen Sie folgende Intervall-Adressen fest: START-ADR → F819 STOP -ADR → F81F	Das Protokoll zeigt Ihnen, unter welchen Bedingungen die Sprünge nach "LEIN" und "START" erfolgen.
Legen Sie folgende Intervall-Adressen fest: START-ADR → F80C STOP -ADR → F818	Das Protokoll zeigt Ihnen, wie die Warteschleife abgearbeitet wird. Wenn die Bearbeitungszeit verkürzt werden soll, müssen die Register B und C mit kleineren Zahlenwerten geladen werden. Hierzu müssen Sie das Programm entsprechend ändern.
Fügen Sie anstelle des NOP-Befehls einen HLT-Befehl ein. Starten Sie das Programm einmal bei ausgeschaltetem und bei eingeschaltetem Tracer.	Tracer aus: Der HLT-Befehl wird ausgeführt, ohne daß eine Meldung erfolgt. (Dabei sendet die CPU die nächst höhere Adresse F808 auf den Adreßbus und schaltet die Daten- und Steuersignale in den hochohmigen Zustand. Rückkehr ins Betriebsprogramm ist nur durch RESET möglich. Tracer ein: Es erfolgt Programmabbruch und die Meldung *** HALT ODER ILLEGALER OPCODE ***
Schalten Sie nach den Experimenten den Tracer aus.	

## I-Kommando

Mit dem In-Kommando (nicht zu verwechseln mit dem 8085-Befehl IN) können Daten von Eingabe-Baugruppen gelesen werden.

Aufruf und Handhabung:

```
KMD > IN  
PORT-NR=X1 Y1  
DATEN =X2 Y2
```

I **[CR]** oder I **[SP]** eintippen  
"N" wird ergänzt

X1 = Vorgabe; Vorgabe - 1: **-** eintippen  
Vorgabe + 1: **+** eintippen  
Neu: Y1 **[CR]** oder **[SP]**  
Vorgabe: **[CR]** oder **[SP]**

X2 = Gelesener Wert (Hex)  
Y2 = **[CR]** : Fertig, nächstes Kommando  
Y2 = **[SP]** : Nochmal lesen  
Y2 = **[+/-]** : Neue Port-Adresse

Übung:

Lesen Sie die Daten Ihres Eingabe-Ports.

Ändern Sie die Bitkombination mit Hilfe der Schalter und lesen Sie erneut.

Versuchen Sie auch Daten von Ports zu lesen, die gar nicht existieren.

## 0-Kommando

Mit dem Out-Kommando (nicht zu verwechseln mit dem 8085-Befehl OUT) lassen sich Daten zu Ausgabe-Baugruppen übertragen.

Aufruf und Handhabung:

KMD > OUT

PORT-NR=X1 Y1

DATEN =X2 Y2

0 [CR] oder 0 [SP] eintippen  
"UT" wird ergänzt

X1 = Vorgabe; Vorgabe - 1: [-] eintippen  
Vorgabe + 1: [+] eintippen  
Neu: Y1 [CR] oder [SP]  
Vorgabe: [CR] oder [SP]

X2 = Vorgabe; Neu: Y2 [CR] (Fertig)  
Y2 [SP] (Nochmal)

Vorgabe: [SP]  
Y2 = [CR] : Fertig (auch [ESC])  
Y2 = [+-] : Neue Port-Adresse  
Y2 = [SP] : Nochmal schreiben

Übung:

Schreiben Sie der Reihe nach die Datenbytes

01 - 10 - 00 - FF - 55 - AA in Ihr Ausgabe-Port.

Versuchen Sie auch Daten in ein Port zu schreiben, das gar nicht existiert.

## S-Kommando



Mit dem Save-Kommando können Programme und Daten über einen Kassetten-Recorder auf Magnetband gespeichert werden. Die Verwendung des S-Kommandos erfordert zusätzlich die Baugruppe "Kassetten-Interface BFZ/MFA 4.4".

Aufruf und Handhabung:

KMD> SAVE

START-ADR =X1X1 Y1Y1

STOP -ADR =X2X2 Y2Y2

BAND EINSCHALTEN, DANN SPACE  
(Kommando-Ausführung)

KMD>\_

S [CR] oder S [SP] eintippen  
"AVE" wird ergänzt

X1X1 = Vorgabe; Neu: Y1Y1 [CR] oder [SP]  
Vorgabe: [CR] oder [SP]

X2X2 = Vorgabe; Neu: Y2Y2 [CR] oder [SP]  
Vorgabe: [CR] oder [SP]

Reihenfolge beachten!  
Vorspann am Anfang  
der Bänder kann nicht  
beschrieben werden!

Zur Kommando-Ausführung:

- Die Startadresse (X1X1 oder Y1Y1) wird für den späteren Ladevorgang mit auf das Band übertragen.
- Zur Erkennung von Lesefehlern werden mit den Daten, die als ASCII-Zeichen übertragen werden, auch Prüfsummenbytes übertragen.
- Soll die Kommando-Ausführung abgebrochen werden, ist die RESET-Taste auf der CPU-Baugruppe zu betätigen.



## L-Kommando

Mit dem Load-Kommando werden Daten vom Kassetten-Recorder in den Speicher zurückgelesen. Sollen die Daten nicht in den beim Save-Kommando angegebenen Speicherbereich übertragen werden, so kann eine neue Startadresse angegeben werden.

Aufruf und Handhabung:

KMD> LOAD TAPE

START-ADR =YYYY

SPACE, DANN BAND EINSCHALTEN  
(Kommando-Ausführung)

KMD>\_

L [CR] oder L [SP] eintippen  
"LOAD TAPE wird ergänzt

YYYY = 0: Startadresse, die auf der  
Kassette gespeichert ist,  
wird genommen.  
Neu: YYYY [CR] oder YYYY [SP]  
eintippen.

Reihenfolge beachten!

Zur Kommando-Ausführung:

- Die Daten vom Band werden eingelesen, eine Kontrollsummenbildung findet dabei statt.
- Ausdruck bei fehlerfreiem Empfang: **READY**
- Ausdruck bei fehlerbehaftetem Empfang: **CHECKSUM ERROR**
- Ausdruck, wenn ein empfangenes Zeichen nicht den Hex-Zeichen 0 bis F im ASCII-Code entspricht (z.B. 0≤30, F≤46): **\*\*\* NICHT HEX = XX**, wobei die empfangene Bitkombination XX (z.B. 0A≤LF) ausgegeben wird.
- Abbruch des L-Kommandos ist nur mit RESET möglich.

## Anhang

## 1. Anschluß einer Datensichtstation

## 1.1. Bedingungen für eine fehlerfreie Datenübertragung

Um eine fehlerfreie Datenübertragung zwischen dem MFA-Mikrocomputer und der Datensichtstation zu gewährleisten, sind folgende Punkte zu beachten:

1. Arbeiten beide Geräte mit den gleichen Strom- oder Spannungspegeln?
2. Übertragen beide Geräte die gleiche Anzahl Daten-Bits?
3. Ist in beiden Geräten die Paritätsprüfung ein- oder ausgeschaltet?
4. Wird auf gerade oder ungerade Parität geprüft?
5. Stimmt die Anzahl der Stop-Bits in beiden Geräten überein?
6. Mit welcher Baudrate sendet die Datensichtstation?

Informationen hierzu für den MFA-Mikrocomputer:

Zu 1.: Es sind möglich eine 20-mA-Stromschnittstelle und eine V-24-Spannungsschnittstelle. Beide müssen zusätzlich verdrahtet werden (siehe Anschlußpläne auf den folgenden Seiten).

Pegel der 20-mA-Stromschnittstelle:

log. 1 = unterbrochener Stromkreis

log. 0 = Strom von 20 mA

Pegel der V-24-Spannungsschnittstelle:

log. 1 = -12 V

log. 0 = +12 V

Zu 2.-5.: Der MFA-Mikrocomputer sendet 1 Start-, 7 Daten-, 1 Paritäts- und 2 Stop-Bits aus. Die gleiche Bitfolge kann er auch empfangen. Die Paritätsbits werden nicht überprüft.

Zu 6.: Nach Einschalten des MFA-Mikrocomputers muß die Space-Taste der Datensichtstation betätigt werden. Aus dem empfangenen Datenwort bestimmt das Betriebsprogramm dann die Übertragungsgeschwindigkeit der Datensichtstation und paßt an diese die eigene Baudate an.

## Anhang

## 1.2. Anschlußplan

Die meisten Datensichtgeräte verwenden einen genormten Buchsenstecker mit 25 Anschlüssen (ITT-Cannon DB-25S oder Harting 09 67 025 2704). Die zugehörigen Stiftstecker haben die Bezeichnung DB-25P (Cannon) und 09 67 025 2604 (Harting). Die Steckerbelegung ist genormt, die wichtigsten Anschlüsse zeigt Bild 7.

Pin-Nr.	Funktion	Bemerkungen
1	Gehäusemasse	—
2	Transmit Data (Tx)	Sendeleitung
3	Receive Data (Rx)	Empfangsleitung
4	Request to Send (RTS)	Sendeaufforderung
5	Clear to Send (CTS)	Sender betriebsbereit
6	Data Set Ready (DSR)	log. 1 = Sender freigeben Empfänger bereit?
7	Signalmasse	—
8	Data Carrier detect (DCD)	Signal vorhanden
20	Data Terminal Ready (DTR)	Empfänger bereit

Bild 7: Anschlußbelegung V-24-Norm

In Bild 8 ist gezeigt, wie nun die Verbindungen zwischen einer Datensichtstation und dem MFA-Mikrocomputer herzustellen sind.

Buchsenstecker 25polig in eigene Frontplatte montiert

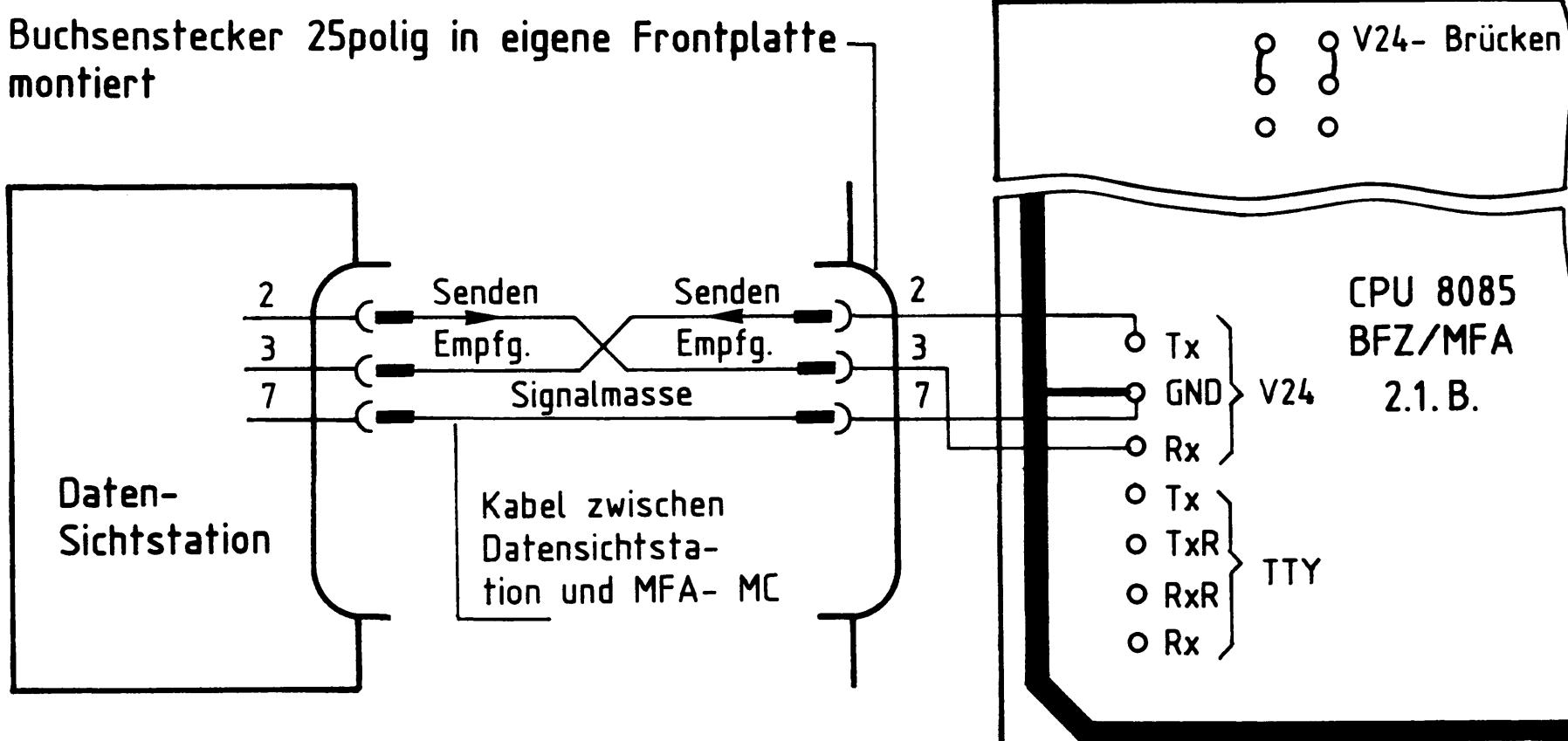


Bild 8: Anschluß Datensichtstation

## Anhang

## 2. Druckermodus, TTY-Betrieb

Das Betriebsprogramm unterscheidet je nach gemessener Übertragungsgeschwindigkeit zwischen einem Bildschirm- und einem Drucker-Modus. Der Drucker-Modus stellt sich immer dann ein, wenn die gemessene Übertragungsgeschwindigkeit gleich oder kleiner 300 Baud ist.

Im Gegensatz zum Bildschirm-Modus können bei Betrieb mit einer TTY falsch gedruckte Zeichen nicht gelöscht werden. Bei Betätigung der Taste **DEL** nach einem falsch eingegebenen Zeichen wird ein "/" (Slash-Schrägstrich) ausgedruckt und das falsch an den Mikrocomputer gesendete Zeichen gelöscht. Außerdem erfolgt bei längeren Protokollen kein Zwischenstop.

Bild 9 zeigt, wie ein Fernschreiber an den MFA-Mikrocomputer anzuschließen ist. Auch hier wird die Baudrate wieder vom Betriebsprogramm gemessen, wenn nach dem Einschalten der Geräte die **SP** -Taste betätigt wird.

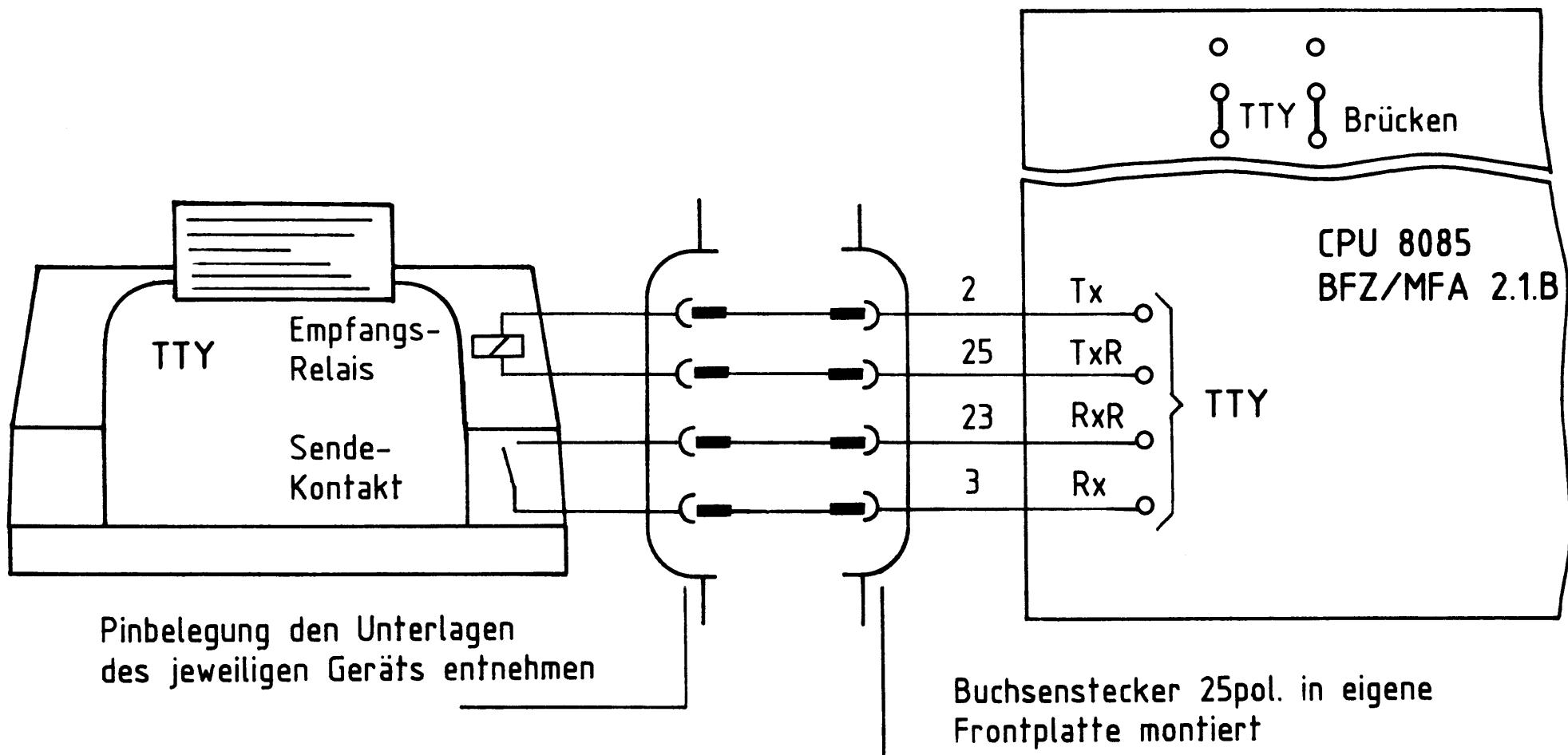


Bild 9: Anschluß TTY

## 3. Anschluß eines Matrix-Druckers

Matrix-Drucker arbeiten häufig mit paralleler Datenübertragung. Zum Anschluß solcher Drucker gibt es keine Norm. Der Druckerhersteller Centronics verwendete in seinen Druckern erstmals eine Steckerbelegung, die heute allgemeiner Standard ist und als "Centronics-Schnittstelle" bezeichnet wird. Für die parallele Daten-

## Anhang

übertragung zwischen MFA-Mikrocomputer und Drucker wird eine zusätzliche Baugruppe, die "Programmierbare parallele Schnittstelle BFZ/MFA 4.3." (Baugruppe mit Anschlußleitung) erforderlich. An diese Baugruppe wird der Drucker mit einem 25poligen Cannon-Stecker angeschlossen.

Das Betriebsprogramm enthält alle notwendigen Programmschritte, die zum Betrieb des Druckers erforderlich sind.

### 3.1. Betrieb des Matrix-Druckers

- Einschalten des Druckers

Drucker-Betriebsspannung einschalten!

```
KMD> GO  
  
START-ADR =XXXX 1E00  
*** PRINTER ON ***
```

G **CR** oder G **SP** eintippen  
"0" wird ergänzt  
XXXX = Vorgabe; Neu: 1E00 **CR** oder **SP**  
Meldung auf dem Bildschirm, daß der Drucker  
eingeschaltet ist. Der Drucker erzeugt zwei  
Zeilenvorschübe und bringt den Druckkopf in  
die Ausgangsposition.

- Eingabe eines kleinen Programms mit dem Assembler und Ausdruck.

```
KMD> ASSEMBLER  
START-ADR =0000 F800  
F800 DB 12      START: IN 12  
F802 2F          CMA  
F803 D3 13      OUT 13  
F805 C3 00F8    JMP START  
F808           END  
*** RESTART ? (JA/NEIN) N
```

Anhang

— Ausschalten des Druckers

KMD > GO

START-ADR =1E09 1E03

\*\*\* PRINTER OFF \*\*\*

G [CR] oder G [SP] eintippen  
"0" wird ergänzt

1E09 = Vorgabe; Neu: 1E03 [CR] oder [SP]

Meldung auf dem Bildschirm, daß der Drucker abgeschaltet ist. Auf dem Druckerpapier erscheint diese Meldung nicht!

— Fehlermeldung

\*\*\* PRINTER NOT READY \*\*\*

Diese Meldung erscheint auf dem Bildschirm, wenn bei Aufruf des Druckers mit 1E00 die Betriebsspannung nicht eingeschaltet wurde, oder wenn bei eingeschalteter Betriebsspannung kein Papier eingespannt ist.

## Anhang

## 4. ASCII-Code-Tabelle

Der ASCII-Code (American Standard Code for Information Interchange) ist ein in Amerika entwickelter Code für Fernschreiber, der heute allgemein für Datenübertragungseinrichtungen verwendet wird. Er setzt sich aus den Zeichengruppen Buchstaben, Ziffern, Sonderzeichen und Steuerzeichen zusammen.

Bild 10 zeigt eine Zuordnung der einzelnen Zeichen zu ihren hexadezimalen und binären Signaldarstellungen.

<sup>B3</sup> 0 <sub>000</sub>	<sup>B0</sup> 1 <sub>0001</sub>	2 <sub>0010</sub>	3 <sub>0011</sub>	4 <sub>0100</sub>	5 <sub>0101</sub>	6 <sub>0110</sub>	7 <sub>0111</sub>	8 <sub>1000</sub>	9 <sub>1001</sub>	A <sub>1010</sub>	B <sub>1011</sub>	C <sub>1100</sub>	D <sub>1101</sub>	E <sub>1110</sub>	F <sub>1111</sub>	
<sup>B6</sup> 0 <sub>000</sub>	NUL	SOH	STX	ETX	EOT	ENQ	ACK	BEL	BS	HT	LF	VT	FF	CR	SO	SI
1 <sub>001</sub>	DLE	DC1	DC2	DC3	DC4	NAK	SYN	ETB	CAN	EM	SUB	ESC	FS	GS	RS	VS
2 <sub>010</sub>	SPC	!	"	#	\$	%	&	'	(	)	*	+	,	-	.	/
3 <sub>011</sub>	0	1	2	3	4	5	6	7	8	9	:	i	<	=	>	?
4 <sub>100</sub>	@	A	B	C	D	E	F	G	H	I	J	K	L	M	N	O
5 <sub>101</sub>	P	Q	R	S	T	U	V	W	X	Y	Z	[	\	]	^	_
6 <sub>110</sub>	\	a	b	c	d	e	f	g	h	i	j	k	l	m	n	o
7 <sub>111</sub>	p	q	r	s	t	u	v	w	x	y	z	{		}	~	DEL

Bild 10: ASCII - Code - Tabelle

Das Code-Wort in hexadezimaler und binärer Darstellung ergibt sich aus Zeilen- und Spaltenwerten wie in folgenden Beispielen gezeigt:

Zeichen	Code in Hex.-Darstellung	Code in Binärdarst.
A	41 (Zeile 4, Spalte 1)	100 0001
e	65 (Zeile 6, Spalte 5)	110 0101
}	7D (Zeile 7, Spalte D)	111 1101
?	3F (Zeile 3, Spalte F)	011 1111
5	35 (Zeile 3, Spalte 5)	011 0101

Die Bedeutung der Steuerzeichen (00H-20H und 7FH) zeigt die folgende Tabelle in Bild 11.

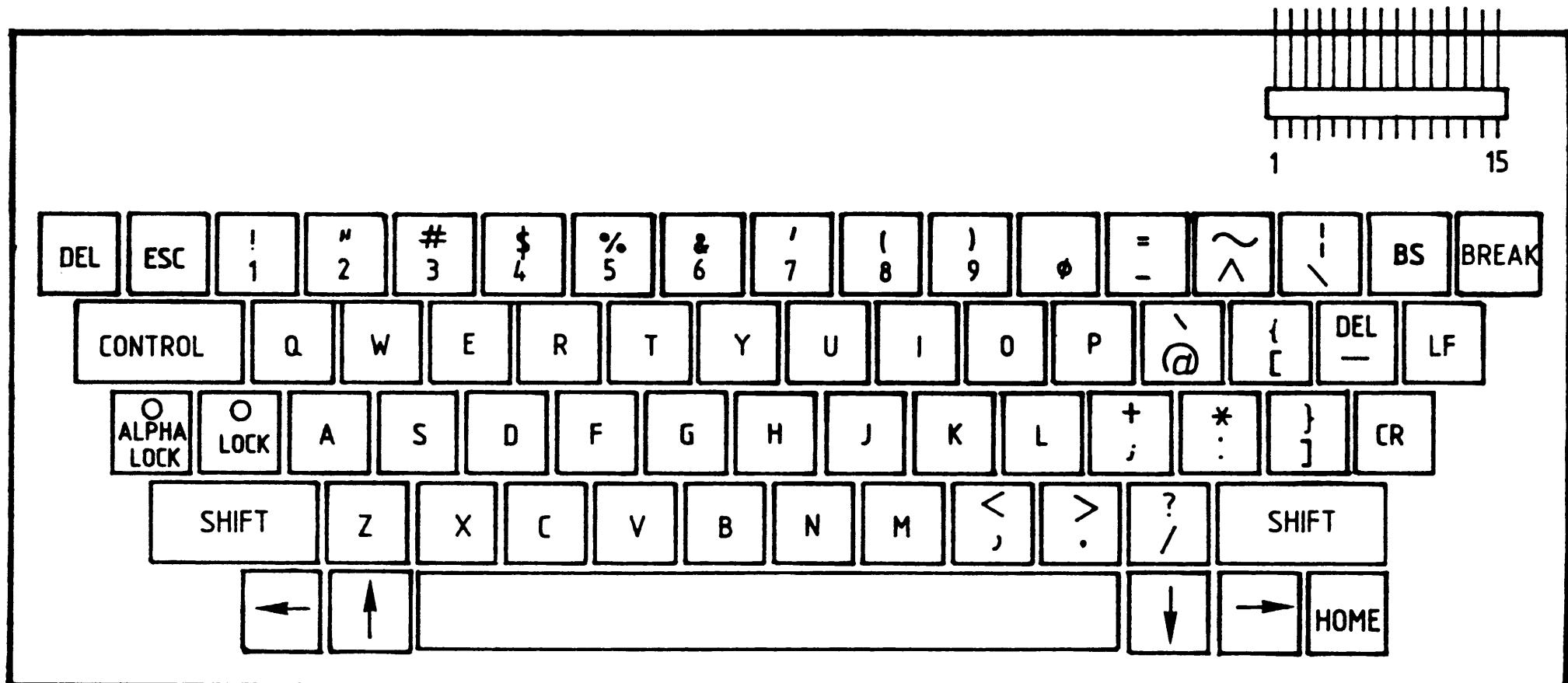
## Anhang

Code Hex	Code ASCII	Bedeutung	Steuerung des Cursors im Vi- deo-Interface BFZ/MFA 8.2.
00	NUL	Null, Nichts	
01	SOH	Kopfzellenbeginn	
02	STX	Textanfangszeichen	
03	ETX	Textendezeichen	
04	EOT	Ende der Übertragung	
05	ENQ	Aufforderung zur Datenübertragung	
06	ACK	Positive Rückmeldung	
07	BEL	Klingelzeichen	
08	BS	Rückwärtsschritt, ( $\leftarrow$ )	um 1 Stelle nach links
09	HT	Horizontal Tabulator, ( $\rightarrow$ )	um 1 Stelle nach rechts
0A	LF	Zeilenvorschub, ( $\downarrow$ )	um 1 Stelle nach unten
0B	VT	Vertikal Tabulator, ( $\uparrow$ )	um 1 Stelle nach oben
0C	FF	Seitenvorschub	Bildschirm Löschen und zurück nach links oben (Zeitdauer dazu ca. 150ms) zurück zum Zeilenanfang und Löschen des Zeilenendes.
0D	CR	Wagenrücklauf	
0E	SO	Dauerumschaltzeichen	
0F	SI	Rückschaltungszeichen	
10	DLE	Datenübertragungsumschaltung	
11	DC1	Gerätesteuerzeichen 1	
12	DC2	Gerätesteuerzeichen 2	
13	DC3	Gerätesteuerzeichen 3	
14	DC4	Gerätesteuerzeichen 4	
15	NAK	Negative Rückmeldung	
16	SYN	Synchronisierung	
17	ETB	Ende des Datenübertragungsblocks	
18	CAN	Ungültig	
19	EM	Ende der Aufzeichnung	
1A	SUB	Substitution	
1B	ESC	Umschaltung	um 1 Zeile nach unten ohne Löschen der letzten Zeile zurück nach links oben zurück zum Zeilenanfang
1C	FS	Hauptgruppentrennzeichen	
1D	GS	Gruppentrennzeichen	
1E	RS	Untergruppentrennzeichen	
1F	US	Teilgruppentrennzeichen	
20	SP	Leerzeichen	
7F	DEL	Löschen des vorhergehenden Zeichens	

Bild 11: Bedeutung der Steuerzeichen

## Anhang

## 5. Die Tastatur Cherry G80-0177



7F	1B	31	32	33	34	35	36	37	38	39	30	2D	1E	1C	08	
7F	1B	21	22	23	24	25	26	27	28	29	30	3D	7E	7C	08	BREAK
7F	1B	31	32	33	34	35	36	37	38	39	30	2D	5E	5C	08	
CONTROL		11	17	05	12	14	19	15	09	0F	10	00	1B	1F	0A	
		51	57	45	52	54	59	55	49	4F	50	60	7B	7F	0A	0A
		71	77	65	72	74	79	75	69	6F	70	40	5B	5F	0A	0A
O ALPHA LOCK	O LOCK	01	13	04	06	07	08	0A	0B	0C	3B	3A	1D	0D		
		41	53	44	46	47	48	4A	4B	4C	2B	2A	7D	0D		
		61	73	64	66	67	68	6A	6B	6C	3B	3A	50	0D		
SHIFT		1A	18	03	16	02	0E	0D	2C	2E	2F	2F	SHIFT			
		5A	58	43	56	42	4E	4D	3C	3E	3F	2F				
		7A	78	63	76	62	6E	6D	2C	2E	2F	2F				
		08	0B	20	CONTROL SHIFTED UNSHIFTED						0A	09	0F			
		08	0B	20							0A	09	0F			
		08	0B	20							0A	09	0F			

Bild 12: Beschriftung der Tasten und hexadezimale Verschlüsselung der Tastenfunktion

## Anhang

## 6. Häufig verwendete Symbole für Flußdiagramme (DIN 66001)

Symbole	Bedeutung
	Grenzstelle (Beginn, Ende ...)
	allgemeine Operation
	Verzweigung
	Ein-/Ausgabe- Operation
	Unterprogramm
	Flußlinie (Richtung der Abarbeitung)
	Zusammenführung
	Bemerkung
	Nahstelle

Bild 13: Symbole für Flußdiagramme

## Anhang

## 7. Unterprogramme des Betriebsprogramms

Die in folgender Tabelle aufgeführten Unterprogramme aus dem Betriebsprogramm können Sie in eigenen Programmen verwenden. Wenn Sie die in der Tabelle angegebenen Namen der Unterprogramme in Ihren Programmen mitbenutzen wollen, müssen Sie diese Namen mit Hilfe der EQU-Anweisung vorher den zugehörigen Adressen zuweisen (siehe Beispiele).

Unterpr. Name	Eingangs- Adresse	Veränd. Register	Funktion des Unterprogramms
KMD	0040		Rücksprung in die Kommandoroutine des Monitorprogramms und Ausdruck von KMD>.
RCHAR	0043	A	Liest ein Zeichen von der Tastatur ein. Der ASCII-Code des Zeichens steht im Akku. Bei <b>ESC</b> Rückkehr in die Kommandoroutine und Klingeln.
WCHARI	0055		Gibt 1 Zeichen, das nach dem CALL-Befehl im Speicher steht, auf Bildschirm und Drucker (wenn Ein) aus. Das auszugebende Zeichen muß mit der DB-Anweisung in den Speicher geschrieben werden. Beispiel: CALL 0055 DB 'A' ; A wird ausgegeben
WAHEX	0058		Gibt den Akku-Inhalt (8Bit) als zwei Hexadezimalziffern auf dem Bildschirm/Drucker aus.
WHLHEX	005B	H,L	Gibt den HL-Registerinhalt (16Bit) als vier Hexadezimalziffern auf dem Bildschirm/Drucker aus.
WABIN	005E	A	Gibt den Akku-Inhalt (8Bit) als Binärzahl am Bildschirm/Drucker aus. Beispiel: MVI A,23 ; 23 Hexadezimal CALL 005E ; wird als 00100011 ausgegeben
WADEZ	0061	A	Gibt den Akku-Inhalt (8Bit) als Dezimalzahl auf dem Bildschirm/Drucker aus. MVI A,23 ; 23 Hexadezimal wird CALL 0061 ; als 35 ausgegeben

## Anhang

## Fortsetzung Unterprogramme des Betriebsprogramms

Unterpr. Name	Eingangs- Adresse	Veränd. Register	Funktion des Unterprogramms
WAFOR	0064	A,C	<p>Gibt den Akku-Inhalt (8Bit) in einem der zu wählenden Formate ASCII-Binär-Dezimal-Hex auf dem Bildschirm/Drucker aus. Das Format wird durch den Inhalt des Registers C wie folgt gewählt:</p> <ul style="list-style-type: none"> <li>0 → ASCII-Zeichen</li> <li>1 → Binärzahl</li> <li>2 → Dezimalzahl</li> <li>3 → Hexadezimalzahl</li> </ul> <p>Beispiel:</p> <pre>MVI A,23      ; 23 Hexadezimal wird MVI C,1      ; als 00100011 ausge- CALL 0064    ; geben</pre>
WBLANK	0067		Gibt ein Leerzeichen (Blank) auf dem Bildschirm/Drucker aus.
WBUFI	006D		<p>Gibt den hinter dem CALL-Befehl stehenden Text auf dem Bildschirm aus. Der Text muß mit der DB-Anweisung in den Speicher (Textpuffer) geladen werden. Am Ende des Textes muß als Enderkennung eine 0 stehen.</p> <p>Beispiel:</p> <pre>CALL 006D DB ' DIES IST EINE UEBUNG', 0</pre> <p>Gibt den Text DIES IST EINE UEBUNG aus.</p>
WCRLFI	0073		Gibt einen Wagenrücklauf (CR), eine Neue Zeile (LF, Line Feed) und Text in diese neue Zeile aus. Der Text muß wie bei "WBUFI" vorher eingegeben werden.
HADR	08DF		Liest eine 16-Bit-Adresse (4 Hex-Stellen) von der Tastatur ein und speichert sie im Doppelregister H ab. Dabei gelangt der höherwertige Teil der Adresse ins H-Register und der niedrigerwertige Teil ins L-Register. Die Eingabe der Adresse muß mit [CR] oder [SP] abgeschlossen werden.
BSTIME	0895	A,D,E	Zeitverzögerung von 0,24 s. Damit die Inhalte der Register A,D und E vor Aufruf des Unterprogramms gerettet und nachher

## Anhang

## Fortsetzung Unterprogramme des Betriebsprogramms

Unterpr. Name	Eingangs- Adresse	Veränd. Register	Funktion des Unterprogramms
BSTIME			<p>wiederhergestellt werden, muß die folgende Befehlsfolge eingehalten werden:</p> <pre>PUSH PSW      ; Registerinhalte A,D,E PUSH D        ; retten CALL 0895     ; Zeitverzögerung POP D         ; Registerinhalte wiederher- POP PSW       ; stellen</pre>
CMP2	0EA8	A	<p>Vergleicht die Inhalte der Register DE mit denen der Register HL.</p> <p>Wenn (HL) &gt; (DE) ist, wird das Carry-Flag auf 1 gesetzt, sonst auf 0.</p> <p>Die zu vergleichenden Inhalte müssen vor Aufruf des Unterprogramms in die Doppelregister D und H geladen werden.</p> <p>Beispiel:</p> <pre>LXI D, Zahl 1 LXI H, Zahl 2 CALL CMP2</pre>
SUB2	1039	A,HL, DE	<p>Subtrahiert die 16-Bit-Zahl im Doppelregister D von der 16-Bit-Zahl im Doppelregister H. Das Ergebnis steht dann im Doppelregister H.</p> $[(HL) = (HL) - (DE)]$
WBUF	0BA1		<p>Gibt Text aus einem Textpuffer aus, dessen Anfangsadresse durch den Inhalt des HL-Registers adressiert ist. Der Text wird mit der DB-Anweisung ab dieser Adresse geladen, das Textende muß mit 0 gekennzeichnet sein.</p> <p>Nach der Ausgabe des Textes zeigt das HL-Register auf die Adresse nach dem Endezeichen.</p>

## Anhang

## 8. Beispiele für den Gebrauch von Unterprogrammen aus dem Betriebsprogramm

8.1. Verzögerungszeit  $n \times 0,24$  s

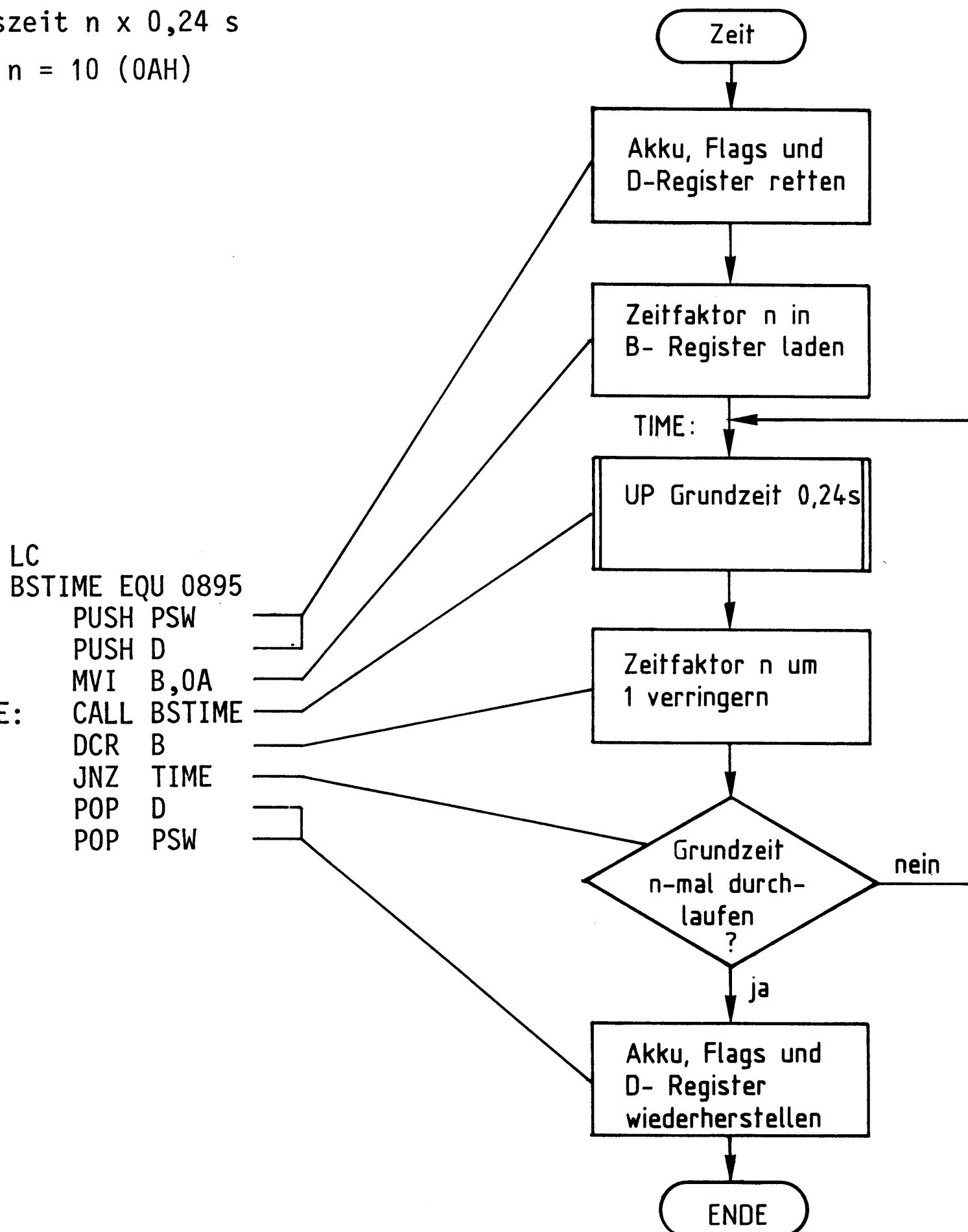
(Hier wurde  $n = 10$  (0AH) gewählt)

KMD > ASSEMBLER  
START-ADR =F800

```

F800      LC
F800      BSTIME EQU 0895
F800 F5   PUSH PSW
F801 D5   PUSH D
F802 06 0A MVI B,0A
F804 CD 9508 TIME: CALL BSTIME
F807 05   DCR B
F808 C2 04F8 JNZ TIME
F80B D1   POP D
F80C F1   POP PSW

```



Das Retten der Register ist nur nötig, wenn die Inhalte dieser Register vor Aufruf des Unterprogramms "BSTIME" Werte enthalten, die nach Abarbeitung des Unterprogramms erst im weiteren Programmverlauf benötigt werden.

## Anhang

## 8.2. Bildschirm Löschen und Textausgabe

KMD &gt; ASSEMBLER

```

START-ADR =F807 F800
F800      ; BILDSCHIRM LOESCHEN UND
F800      ; CURSOR NACH LINKS OBEN
F800      ; AUSGABE EINES TEXTES
F800      LC
F800      FF EQU OC ; FF = SEITENVORSCHUB
F800      WCHARI EQU 55
F800      WCRLFI EQU 73
F800      BSTIME EQU 0895
F800      ;
F800 CD 5500      CALL WCHARI    Wagenrücklauf
F803 0C          DB FF
F804 CD 9508      CALL BSTIME    Zeilenvorschub
F807 CD 7300      CALL WCRLFI
F80A 20444945      DB ' DIE WARTEZEIT "BSTIME" IST ',0A,0D
F80E 20574152
F812 54455A45
F816 49542022
F81A 42535449
F81E 4D452220
F822 4953540A
F826 0D
F827 20455246      DB ' ERFORDERLICH ,WEIL DAS VIDEO-',0A,0D
F82B 4F524445
F82F 524C4943
F833 48202C57
F837 45494C20
F83B 44415320
F83F 56494445
F843 4F2D0A0D
F847 20494E54      DB ' INTERFACE CA. 150 MS ZUR LOE-',0A,0D
F84B 45524641
F84F 43452043
F853 412E2031
F857 3530204D
F85B 53205A55
F85F 52204C4F
F863 452D0A0D
F867 20534348      DB ' SCHUNG DES BILDSCHIRMS BRAUCHT ',00
F86B 554E4720
F86F 44455320
F873 42494C44
F877 53434849
F87B 524D5320
F87F 42524155
F883 43485400
F887 CF          RST 1
F888      END

```

Der ausgegebene Text:

DIE WARTEZEIT "BSTIME" IST  
ERFORDERLICH ,WEIL DAS VIDEO-  
INTERFACE CA. 150 MS ZUR LOE-  
SCHUNG DES BILDSCHIRMS BRAUCHT

Wenn man Wagenrücklauf und Zeilenvorschub am Ende der jeweiligen DB-Anweisungen wegläßt, wird jeweils die ganze Bildschirmzeile vollgeschrieben.

## Anhang

## 8.3. Steuerung des Cursors per Programm

Zur Steuerung des Cursors auf dem Bildschirm muß man dem Video-Interface bestimmte Steuerzeichen senden, die dort als solche erkannt werden und unmittelbar zur Bewegung des Cursors in horizontaler oder vertikaler Richtung führen (siehe Bilder 11 u. 12).

Im folgenden Programmbeispiel soll dies demonstriert werden.

Aufgabe: In die Mitte des leeren Bildschirms soll ein Rechteck mit einer Seitenlänge von 30 Zeichen (-) und einer Höhe von 6 x Zeilenabstand (I) dargestellt werden.

In die Mitte des Rechtecks soll ein Text geschrieben werden; danach soll in die oberste Zeile des Bildschirms die Meldung zur Rückkehr ins Betriebsprogramm ausgegeben werden. Eine solche Rückkehr soll nur mit **ESC** möglich sein.

Bild 14 zeigt das zu programmierende Rechteck und seine Lage innerhalb des Bildschirms.

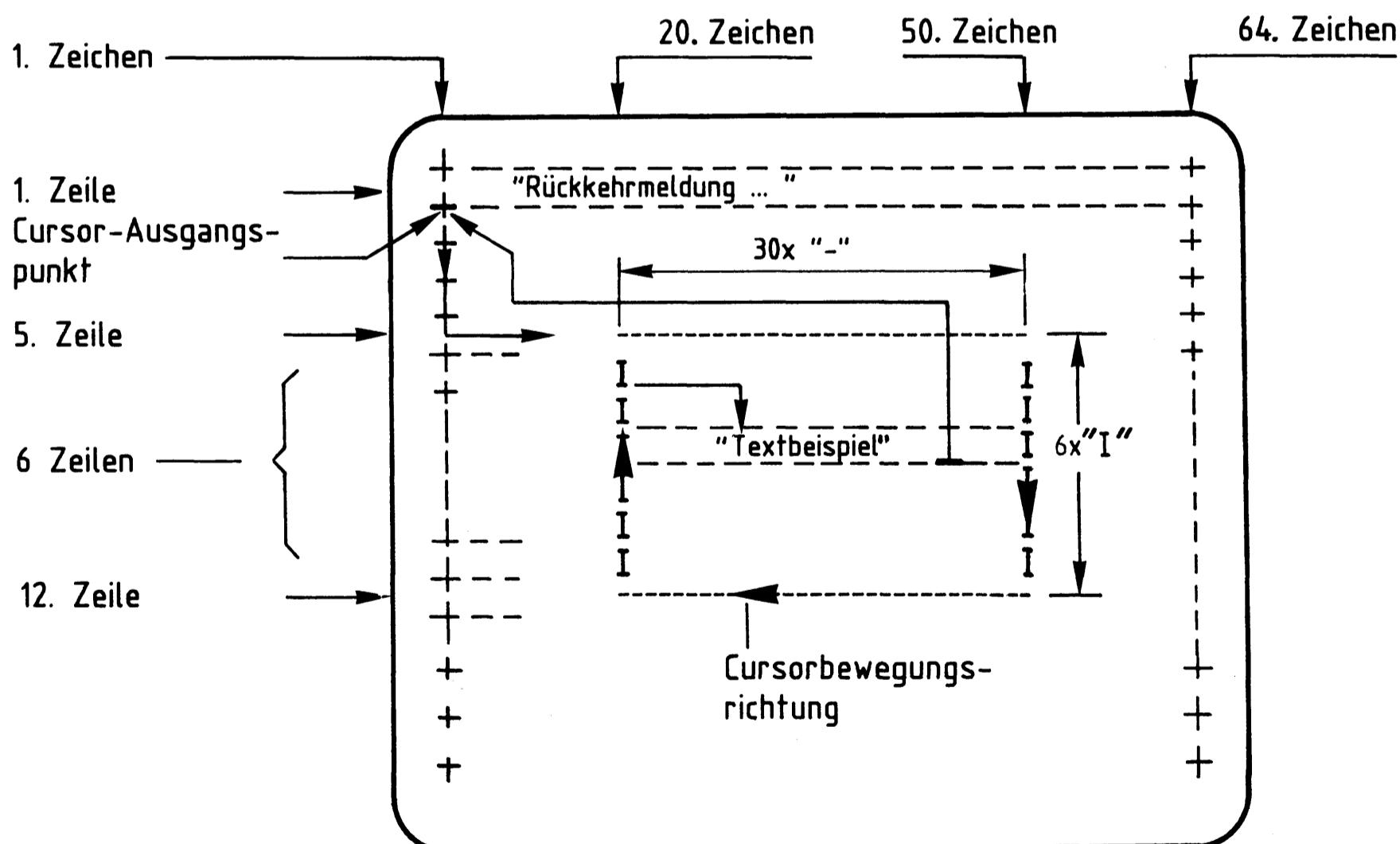


Bild 14: Einteilung des Bildschirms für das Programmierbeispiel

Bild 15 zeigt das Flußdiagramm zu dieser Aufgabe. Beachten Sie die Kommentare zu einzelnen Schritten und die Lösungen dazu im Programm-Listing.

## Anhang

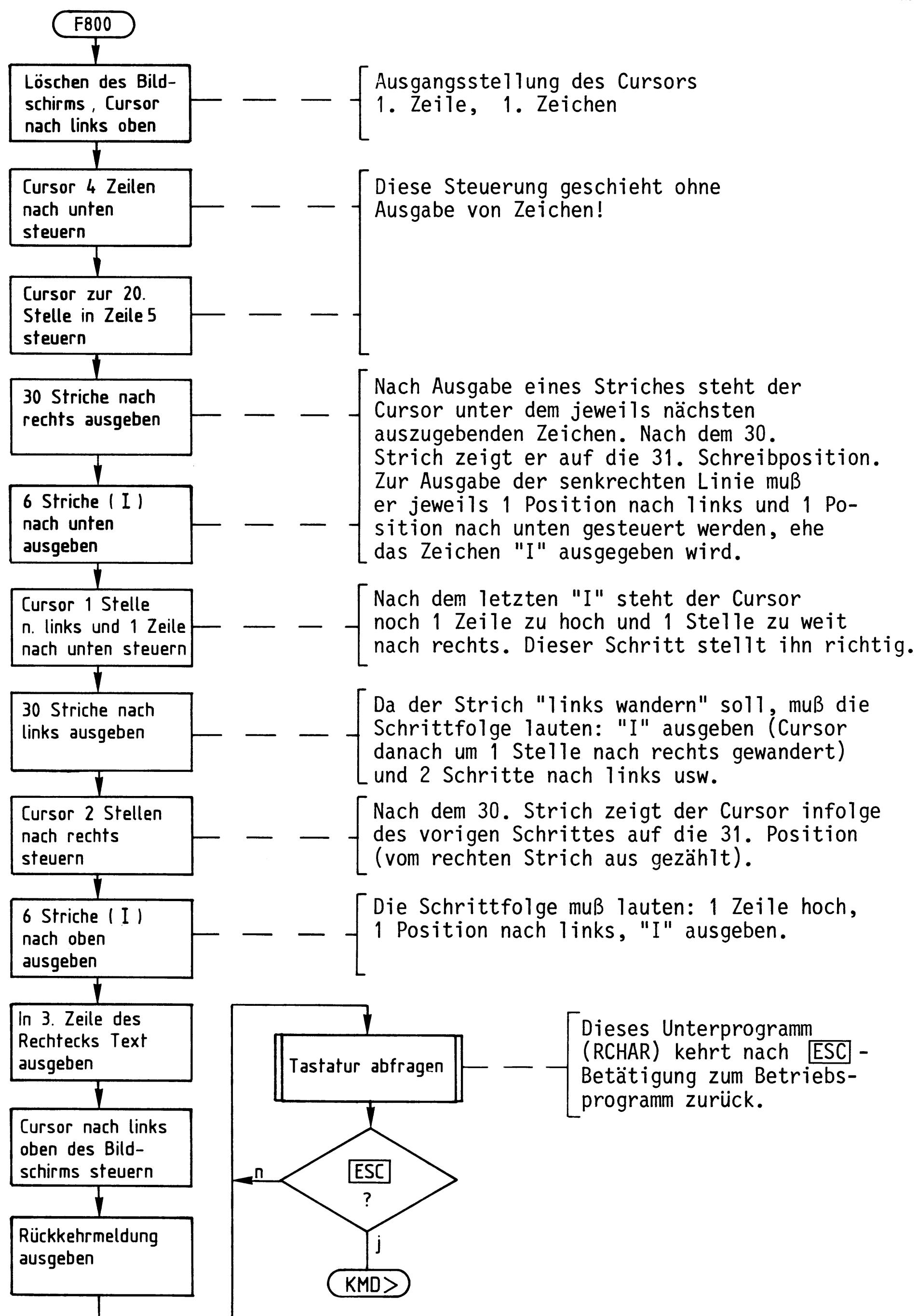


Bild 15: Flußdiagramm "Cursorsteuerung per Programm"

## Anhang

Programm "Cursorsteuerung per Programm".

KMD > ASSEMBLER  
START-ADR =F800

F800 ; CURSOR - STEUERUNG

F800 ;

F800 LC

F800 WBUFI EQU 6D

F800 WCHARI EQU 55

F800 BSTIME EQU 0895

F800 RCHAR EQU 43

F800 ;

F800 ;

F800 CD 5500 CALL WCHARI

F803 0C DB 0C

F804 CD 9508 CALL BSTIME

F807 0E 04 MVI C,04

F809 CD 5500 LF: CALL WCHARI

F80C 0A DB 0A

F80D 0D DCR C

F80E C2 09F8 JNZ LF

F811 0E 13 MVI C,13

F813 CD 5500 HT: CALL WCHARI

F816 20 DB 20

F817 0D DCR C

F818 C2 13F8 JNZ HT

F81B 0E 1E MVI C,1E

F81D CD 5500 HZ: CALL WCHARI

F820 2D DB 2D

F821 0D DCR C

F822 C2 1DF8 JNZ HZ

F825 0E 06 MVI C,06

F827 CD 6D00 VU: CALL WBUFI

F82A 080A4900 DB 08,0A,'I',00

F82E 0D DCR C

F82F C2 27F8 JNZ VU

F832 CD 6D00 CALL WBUFI

F835 080A00 DB 08,0A,00

F838 00 NOP

F839 0E 1E MVI C,1E

F83B CD 6D00 HL: CALL WBUFI

F83E 2D080800 DB '-' ,08,08,00

F842 0D DCR C

F843 C2 3BF8 JNZ HL

F846 CD 6D00 CALL WBUFI

F849 090900 DB 09,09,00

Definition der verwendeten Unterprogramme

Zeilenabstand

Bildschirm löschen und Cursor nach links oben

4 Zeilen nach unten

zur 20. Schreibposition nach rechts

30 Striche (Minuszeichen) nach rechts ausgeben

6 Zeichen "I" nach unten ausgeben

1 Pos. nach links und 1 Zeile nach unten steuern.

NOP kann entfallen;  
30 Striche nach links ausgeben

Cursor 2 Stellen nach rechts

## Anhang

Fortsetzung des Programms "Cursorsteuerung per Programm".

F84C 0E 06	MVI C,06	{	6 Striche nach oben ausgeben
F84E CD 6D00	VO: CALL WBUFI		
F851 0B084900	DB 0B,08,'I',00		
F855 0D	DCR C		
F856 C2 4EF8	JNZ VO	{	Text innerhalb des Rechtecks
F859 CD 6D00	CALL WBUFI		
F85C 0A0A2020	DB 0A,0A,20,20,20,2A,20,41,4C		
F860 202A2041			
F864 4C			
F865 4C455320	DB 4C,45,53,20,50,41,4C,45,54		
F869 50414C45			
F86D 54			
F86E 5449203F	DB 54,49,20,3F,20,2A,00		
F872 202A00			
F875 CD 5500	CALL WCHARI	{	Cursor nach oben links auf Bildschirm
F878 1C	DB 1C		
F879 CD 6D00	CALL WBUFI	{	Text
F87C 4D495420	DB 'MIT ECS KOENNEN SIE NACH KMD > ZURUECK',00		
F880 45534320			
F884 4B4F454E			
F888 4E454E20			
F88C 53494520			
F890 4E414348			
F894 204B4D44			
F898 203E205A			
F89C 55525545			
F8A0 434B00			
F8A3 CD 4300	ENDE:CALL RCHAR	{	Ende mit [ESC]
F8A6 C3 A3F8	JMP ENDE		
F8A9	END		
*** RESTART ? (Ja/NEIN)			

## Anhang, 8085-Befehlsliste

Bedeutung der Spalten Befehlsguppe	Mnemonik	Maschinen Code	Taktzyklen	Bytes	Masch. Zyklus	Funktion des Befehls	Veränderte Flags					
							N	Z	P	C	H	
Daten-Transport	MOV r1, r2		4	1	1	(r1) ← (r2)	X	X	X	X	X	
	MOV M, r		7	1	2	(M) ← (r)	X	X	X	X	X	
	MOV r, M		7	1	2	(r) ← (M)	X	X	X	X	X	
	MVI r, n	3 6	7	2	2	(r) ← n	X	X	X	X	X	
	MVI M, n		10	2	3	(M) ← n	X	X	X	X	X	
	LXI B, m	0 1	10	3	3	(C) ← <B2> (B) ← <B3>	m= <B3><B2>	X	X	X	X	X
	LXI D, m	1 1	10	3	3	(E) ← <B2> (D) ← <B3>	m= <B3><B2>	X	X	X	X	X
	LXI H, m	2 1	10	3	3	(L) ← <B2> (H) ← <B3>	m= <B3><B2>	X	X	X	X	X
	LXI SP, m	3 1	10	3	3	(SP) ← m		X	X	X	X	X
	SPHL	F 9	6	1	1	(SP) ← (H) (L)		X	X	X	X	X
	STAX B	0 2	7	1	2	((B) (C)) ← (A)		X	X	X	X	X
	STAX D	1 2	7	1	2	((D) (E)) ← (A)		X	X	X	X	X
	LDAX B	0 A	7	1	2	(A) ← ((B) (C))		X	X	X	X	X
	LDAX D	1 A	7	1	2	(A) ← ((D) (E))		X	X	X	X	X
	STA m	3 2	13	3	4	(m) ← (A)		X	X	X	X	X
	LDA m	3 A	13	3	4	(A) ← (m)		X	X	X	X	X
	SHLD m	2 2	16	3	5	(m) ← (L) (m+1) ← (H)		X	X	X	X	X
	LHLD m	2 A	16	3	5	(L) ← (m) (H) ← (m+1)		X	X	X	X	X
	XCHG	E B	4	1	1	(H) (L) ↔ (D) (E)		X	X	X	X	X
	XTHL	E 3	16	1	5	(H) (L) ↔ ((SP)+1) ((SP))		X	X	X	X	X
Arithmetik, Logik Vergleich	ADD r		4	1	1	(A) ← (A)+(r)		■	■	■	■	■
	ADD M	8 6	7	1	2	(A) ← (A)+(M)		■	■	■	■	■
	ADI n	C 6	7	2	2	(A) ← (A)+n		■	■	■	■	■
	ADC r		4	1	1	(A) ← (A)+(r)+(C)		■	■	■	■	■
	ADC M	8 E	7	1	2	(A) ← (A)+(M)+(C)	C= Carry	■	■	■	■	■
	ACI n	C E	7	2	2	(A) ← (A)+n+(C)		■	■	■	■	■
	DAD B	0 9	10	1	3	(H) (L) ← (H) (L)+(B) (C)		X	X	X	■	X
	DAD D	1 9	10	1	3	(H) (L) ← (H) (L)+(D) (E)		X	X	X	■	X
	DAD H	2 9	10	1	3	(H) (L) ← (H) (L)+(H) (L)		X	X	X	■	X
	DAD SP	3 9	10	1	3	(H) (L) ← (H) (L)+(SP)		X	X	X	■	X
	SUB r		4	1	1	(A) ← (A)-(r)		■	■	■	■	■
	SUB M	9 6	7	1	2	(A) ← (A)-(M)		■	■	■	■	■
	SUI n	D 6	7	2	2	(A) ← (A)-n		■	■	■	■	■
	SBB r		4	1	1	(A) ← (A)-(r)-(C)		■	■	■	■	■
	SBB M	9 E	7	1	2	(A) ← (A)-(M)-(C)	C= Carry	■	■	■	■	■
	SBI n	D E	7	2	2	(A) ← (A)-n-(C)		■	■	■	■	■
	ANA r		4	1	1	(A) ← (A)Λ(r)		■	■	■	0	1
	ANA M	A 6	7	1	2	(A) ← (A)Λ(M)		■	■	■	0	1
	ANI n	E 6	7	2	2	(A) ← (A)Λn		■	■	■	0	1
	XRA r		4	1	1	(A) ← (A)∨(r)		■	■	■	0	0
	XRA M	A E	7	1	2	(A) ← (A)∨(M)		■	■	■	0	0
	XRI n	E E	7	2	2	(A) ← (A)∨n		■	■	■	0	0
	ORA r		4	1	1	(A) ← (A)V(r)		■	■	■	0	0
	ORA M	B 6	7	1	2	(A) ← (A)V(M)		■	■	■	0	0
	ORI n	F 6	7	2	2	(A) ← (A)Vn		■	■	■	0	0
	CMP r		4	1	1	(A) - (r)		■	■	■	■	■
	CMP M	B E	7	1	2	(A) - (M)		■	■	■	■	■
	CPI n	F E	7	2	2	(A) - n		■	■	■	■	■
Register Inkrement Dekrement	INR r		4	1	1	(r) ← (r)+1		■	■	■	■	■
	INR M	3 4	10	1	3	(M) ← (M)+1		■	■	■	■	■
	DCR r		4	1	1	(r) ← (r)-1		■	■	■	■	■
	DCR M	3 5	10	1	3	(M) ← (M)-1		■	■	■	■	■
	INX B	0 3	6	1	1	(B) (C) ← (B) (C)+1		X	X	X	X	X
	INX D	1 3	6	1	1	(D) (E) ← (D) (E)+1		X	X	X	X	X
	INX H	2 3	6	1	1	(H) (L) ← (H) (L)+1		X	X	X	X	X
	INX SP	3 3	6	1	1	(SP) ← (SP)+1		X	X	X	X	X
Akku rotieren	DCX B	0 B	6	1	1	(B) (C) ← (B) (C)-1		X	X	X	X	X
	DCX D	1 B	6	1	1	(D) (E) ← (D) (E)-1		X	X	X	X	X
	DCX H	2 B	6	1	1	(H) (L) ← (H) (L)-1		X	X	X	X	X
	DCX SP	3 B	6	1	1	(SP) ← (SP)-1		X	X	X	X	X
Akku beeinfl.	RLC	0 7	4	1	1	Links schieben	C [ ] ← A7 A6 ..... A1 A0 ←	X	X	X	■	X
	RRC	0 F	4	1	1	Rechts schieben	C [ ] → A7 A6 ..... A1 A0 →	X	X	X	■	X
	RAL	1 7	4	1	1	Links rotieren	C [ ] ← A7 A6 ..... A1 A0 ←	X	X	X	■	X
	RAR	1 F	4	1	1	Rechts rotieren	C [ ] → A7 A6 ..... A1 A0 →	X	X	X	■	X
Carry setzen	CMA	2 F	4	1	1	(A) ← (A)		X	X	X	X	X
	DAA	2 7	4	1	1	(A) in BCD wandeln		■	■	■	■	■
Carry setzen	STC	3 7	4	1	1	(C) ← 1		X	X	X	I	X
	CMC	3 F	4	1	1	(C) ← (C)		X	X	X	■	X

## Anhang, 8085-Befehlsliste

Bedeutung der Spalten Befehlsgruppe	Mnemonik	Maschinen Code	Taktzyklen	Bytes	Masch. Zyklus	Funktion des Befehls	Veränderte Flags				
							N	Z	P	C	H
Sprünge	JMP m	C 3	10	3	3	(PC) ← m	X	X	X	X	X
	PCHL	E 9	6	1	1	(PC) ← (H) (L)	X	X	X	X	X
	JC m	D A	10/7	3	3/2	{ (C)= 1 (C)= 0 }	X	X	X	X	X
	JNC m	D 2	10/7	3	3/2	{ (C)= 0 (Z)= 1 }	X	X	X	X	X
	JZ m	C A	10/7	3	3/2	{ (Z)= 1 (Z)= 0 }	X	X	X	X	X
	JNZ m	C 2	10/7	3	3/2	{ (Z)= 0 (N)= 0 }	X	X	X	X	X
	JP m	F 2	10/7	3	3/2	{ (N)= 0 (N)= 1 }	X	X	X	X	X
	JM m	F A	10/7	3	3/2	{ (N)= 1 (P)= 1 }	X	X	X	X	X
Unterprogrammaufrufe	JPE m	E A	10/7	3	3/2	{ (P)= 1 (P)= 0 }	X	X	X	X	X
	JPO m	E 2	10/7	3	3/2	{ (P)= 0 }	X	X	X	X	X
	CALL m	C D	18	3	5	((SP)- 1) ((SP)- 2) ← (PC)+ 3, (PC) ← m	X	X	X	X	X
	RST n		12	1	3	((SP)- 1) ((SP)- 2) ← (PC)+ 1, (PC) ← n × 8 (SP) ← (SP)- 2 wobei 0 ≤ n ≤ 7	X	X	X	X	X
	CC m	D C	18/9	3	5/2	{ (C)= 1 (C)= 0 }	X	X	X	X	X
	CNC m	D 4	18/9	3	5/2	{ (C)= 0 (Z)= 1 }	X	X	X	X	X
	CZ m	C C	18/9	3	5/2	{ (Z)= 1 (Z)= 0 }	X	X	X	X	X
	CNZ m	C 4	18/9	3	5/2	{ (Z)= 0 (N)= 0 }	X	X	X	X	X
Unterprogramm-Rücksprünge	CP m	F 4	18/9	3	5/2	{ (N)= 0 (N)= 1 }	X	X	X	X	X
	CM m	F C	18/9	3	5/2	{ (N)= 1 (P)= 1 }	X	X	X	X	X
	CPE m	E C	18/9	3	5/2	{ (P)= 1 (P)= 0 }	X	X	X	X	X
	CPO m	E 4	18/9	3	5/2	{ (P)= 0 }	X	X	X	X	X
	RET	C 9	10	1	3	(PC) ← ((SP)+ 1) ((SP)). (SP) ← (SP) + 2	X	X	X	X	X
	RC	D 8	12/6	1	3/1	{ (C)= 1 (C)= 0 }	X	X	X	X	X
	RNC	D 0	12/6	1	3/1	{ (C)= 0 (Z)= 1 }	X	X	X	X	X
	RZ	C 8	12/6	1	3/1	{ (Z)= 1 (Z)= 0 }	X	X	X	X	X
Ein-Ausgabe	RNZ	C 0	12/6	1	3/1	{ (Z)= 0 (N)= 0 }	X	X	X	X	X
	RP	F 0	12/6	1	3/1	{ (N)= 0 (N)= 1 }	X	X	X	X	X
	RM	F 8	12/6	1	3/1	{ (N)= 1 (P)= 1 }	X	X	X	X	X
	RPE	E 8	12/6	1	3/1	{ (P)= 1 (P)= 0 }	X	X	X	X	X
	RPO	E 0	12/6	1	3/1	{ (P)= 0 }	X	X	X	X	X
	IN n	D B	10	2	3	(A) ← (Eing. Puffer) ← (Eingang Daten von Gerät n)	X	X	X	X	X
	OUT n	D 3	10	2	3	(Ausgabe Gerät n) ← (A)	X	X	X	X	X
Unterbrech. Steuerung	EI	F B	4	1	1	(INTE) ← 1	X	X	X	X	X
	DI	F 3	4	1	1	(INTE) ← 0	X	X	X	X	X
Stapelsteuerung	PUSH PSW	F 5	12	1	3	((SP)- 1) ← (A). ((SP)- 2) ← (F). (SP) ← (SP)- 2	X	X	X	X	X
	PUSH B	C 5	12	1	3	((SP)- 1) ← (B). ((SP)- 2) ← (C). (SP) ← (SP)- 2	X	X	X	X	X
	PUSH D	D 5	12	1	3	((SP)- 1) ← (D). ((SP)- 2) ← (E). (SP) ← (SP)- 2	X	X	X	X	X
	PUSH H	E 5	12	1	3	((SP)- 1) ← (H). ((SP)- 2) ← (L). (SP) ← (SP)- 2	X	X	X	X	X
	POP PSW	F 1	10	1	3	(F) ← ((SP)). (A) ← ((SP)+ 1), (SP) ← (SP)+ 2	•	•	•	•	•
	POP B	C 1	10	1	3	(C) ← ((SP)). (B) ← ((SP)+ 1), (SP) ← (SP)+ 2	X	X	X	X	X
	POP D	D 1	10	1	3	(E) ← ((SP)). (D) ← ((SP)+ 1), (SP) ← (SP)+ 2	X	X	X	X	X
	POP H	E 1	10	1	3	(L) ← ((SP)). (H) ← ((SP)+ 1), (SP) ← (SP)+ 2	X	X	X	X	X
Sonstige	HLT	7 6	5	1	1	(PC) ← (PC)+ 1	X	X	X	X	X
	NOP	0 0	4	1	1	(PC) ← (PC)+ 1	X	X	X	X	X
8085 Befehle	RIM	2 0	4	1	1	Liest Unterbrechungsmaske und seriellen Eingang in Akku	X	X	X	X	X
	SIM	3 0	4	1	1	Setzt Unterbrechungsmaske und seriellen Ausgang	X	X	X	X	X

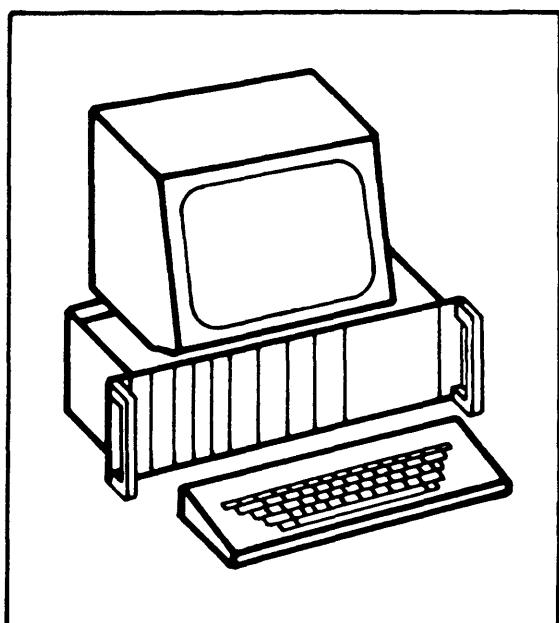
Symbol	Erklärung
r	Register (A, B, C, D, E, H, L, M)
m	Zwei- Byte Daten
n	Ein- Byte Daten
$\langle B_2 \rangle, \langle B_3 \rangle$	2. bzw. 3. Byte des Befehls
F	8- Bit- Daten-Wort aus N, Z, X, H, X, P, X, C
PC	Programm- Zähler
SP	Stapel- Zeiger
←	Datum in gezeichneter Richtung transportiert

Symbol	Erklärung
( )	Inhalt eines Registers oder Speichers
∨, ∇	Inklusiv ODER, Exklusiv ODER
∧	Log. UND
—	1er Komplement
X	Flaginhalt bleibt unverändert
•	Flaginhalt wird gesetzt oder rückgesetzt
M	Inhalt der durch H und L adressierten Speicherzeile



# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER-TECHNIK



ASCII-Tastatur

BFZ/MFA 8.1.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---

(

(

(

(

## 1. Einleitung

Die verwendete Tastatur besitzt 65 Tasten. Mit ihnen lassen sich folgende Funktionen erzeugen:

- der 7-Bit-Code für ein alphanumerisches Zeichen
- der 7-Bit-Code für ein Sonderzeichen
- der 7-Bit-Code für ein Steuerzeichen
- die Umschaltung von einer Tastenfunktion auf eine andere derselben Taste
- Steuerfunktionen für den Datentransport zu angeschlossenen Geräten

Die Kodierung aller genannten Zeichen ist durch die ASCII-Norm festgelegt.

ASCII ist die Abkürzung für American Standard Code for Information Interchange.

Alle alphanumerischen- und Sonderzeichen sind, z.B. mit einem Datensichtgerät, darstellbar. Steuerzeichen und Umschaltfunktionen sind nicht darstellbar, sie bewirken nur bestimmte Dinge, wie z.B. einen Zeilenvorschub, einen Wagenrücklauf oder die Umschaltung von Groß- auf Kleinschreibung. Eine Kurzbeschreibung der Umschaltfunktionen finden Sie im Abschnitt 3 dieser Funktionsbeschreibung.

## 2. Kodierung der Zeichen

Bild 1 zeigt eine Tabelle der ASCII - Zeichen, die international angewendet werden. Diese Tabelle enthält keine Umlaute. In den Spalten 0 und 1 finden Sie die Steuerzeichen. Die jedem Zeichen entsprechende Bitkombination des 7-Bit-Codes kann den Spalten b1 bis b7 entnommen werden.

Als Beispiel sei die Kodierung des Zeichens "M" erläutert. Dieses Zeichen steht in der 4. Spalte der 13. Zeile der Tabelle. Die binäre Darstellung des Zeichens ergibt sich daher zu:

1	0	0	1	1	0	1	≡	M
---	---	---	---	---	---	---	---	---

Hexadezimal dargestellt ist dies:

4	D	≡	M
---	---	---	---

## ASCII - Tastatur

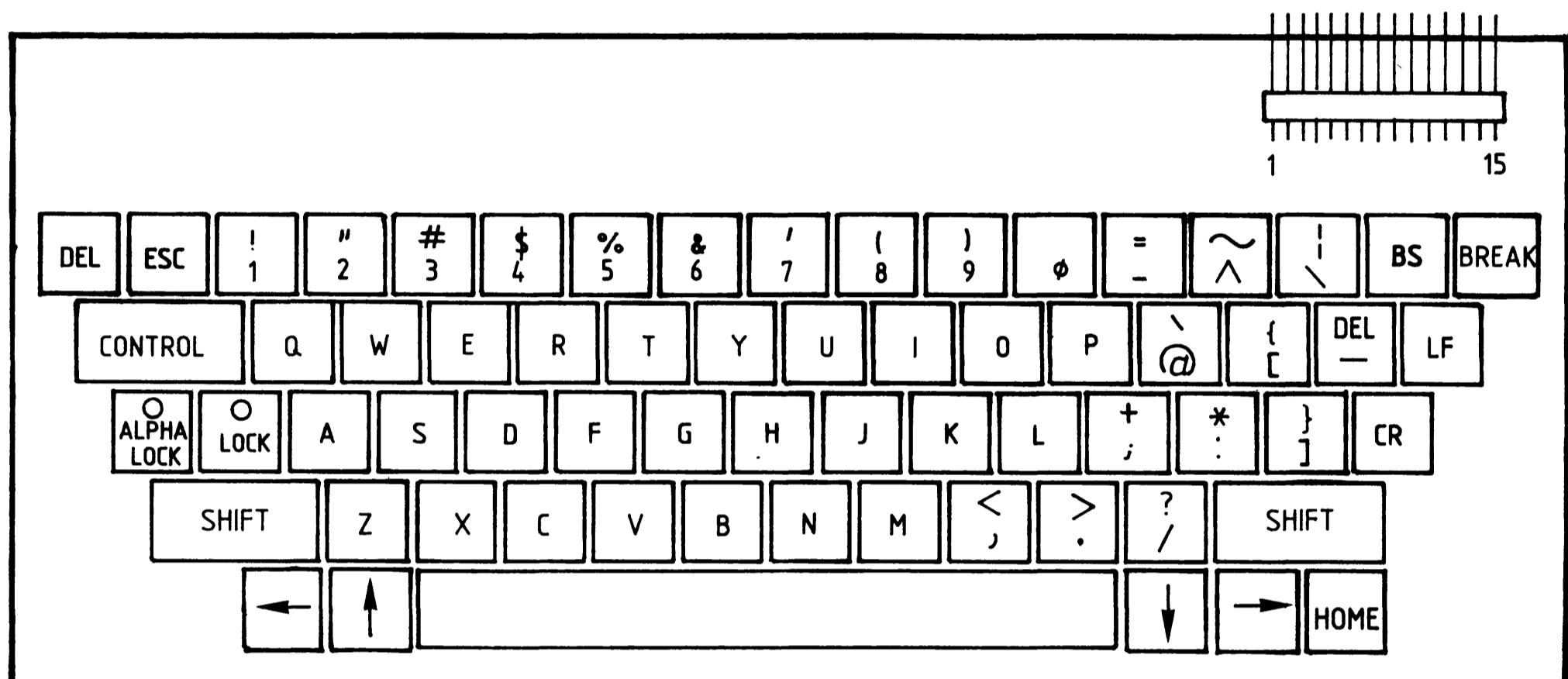
Bit	$b_7$	$b_6$	$b_5$	$b_4$	$b_3$	$b_2$	$b_1$	Zeile	Spalte	0	0	0	0	1	1	1	1
										0	0	1	1	0	0	1	1
										0	1	0	1	0	0	1	0
										0	1	2	3	4	5	6	7
	0	0	0	0	0	0	0	0	NUL	TC <sub>7</sub> (DLE)	SP	0	@	P	'	p	
	0	0	0	1	1	1	1	1	TC <sub>1</sub> (SOH)	DC <sub>1</sub>	!	1	A	Q	a	q	
	0	0	1	0	2	2	2	2	TC <sub>2</sub> (STX)	DC <sub>2</sub>	"	2	B	R	b	r	
	0	0	1	1	3	3	3	3	TC <sub>3</sub> (ETX)	DC <sub>3</sub>	#	3	C	S	c	s	
	0	1	0	0	4	4	4	4	TC <sub>4</sub> (EOT)	DC <sub>4</sub>	\$	4	D	T	d	t	
	0	1	0	1	5	5	5	5	TC <sub>5</sub> (ENQ)	TC <sub>8</sub> (NAK)	%	5	E	U	e	u	
	0	1	1	0	6	6	6	6	TC <sub>6</sub> (ACK)	TC <sub>9</sub> (SYN)	&	6	F	V	f	v	
	0	1	1	1	7	7	7	7	BEL	TC <sub>10</sub> (ETB)	'	7	G	W	g	w	
	1	0	0	0	8	8	8	8	FE <sub>0</sub> (BS)	CAN	(	8	H	X	h	x	
	1	0	0	1	9	9	9	9	FE <sub>1</sub> (HT)	EM	)	9	I	Y	i	y	
	1	0	1	0	A	A	A	A	FE <sub>2</sub> (LF)	SUB	*	:	J	Z	j	z	
	1	0	1	1	B	B	B	B	FE <sub>3</sub> (VT)	ESC	+	;	K	[	k	{	
	1	1	0	0	C	C	C	C	FE <sub>4</sub> (FF)	IS <sub>4</sub> (FS)	,	<	L	\	l	l	
	1	1	0	1	D	D	D	D	FE <sub>5</sub> (CR)	IS <sub>3</sub> (GS)	-	=	M	]	m	}	
	1	1	1	0	E	E	E	E	SO	IS <sub>2</sub> (RS)	.	>	N	^	n	-	
	1	1	1	1	F	F	F	F	SI	IS <sub>1</sub> (US)	/	?	O	=	o	DEL	

Bild 1: ASCII-Code-Tabelle, internationale Referenzversion

## ASCII - Tastatur

3. Ansicht der Tastatur, Beschriftung der Tasten und hexadezimale  
Verschlüsselung der Tastenfunktionen

Bild 2 zeigt die Ansicht der Flachtastatur G80 - 0177 der Fa. Cherry und den ASCII - Code für die Zeichen und Funktionen jeder Taste.



7F	1B	31	32	33	34	35	36	37	38	39	30	2D	1E	1C	08	
7F	1B	21	22	23	24	25	26	27	28	29	30	3D	7E	7C	08	BREAK
7F	1B	31	32	33	34	35	36	37	38	39	30	2D	5E	5C	08	
		11	17	05	12	14	19	15	09	0F	10	00	1B	1F	0A	
		51	57	45	52	54	59	55	49	4F	50	60	7B	7F	0A	
		71	77	65	72	74	79	75	69	6F	70	40	5B	5F	0A	
O	O	01	13	04	06	07	08	0A	0B	0C	3B	3A	1D	0D	0A	
ALPHA	LOCK	41	53	44	46	47	48	4A	4B	4C	2B	2A	7D	7F	0A	
LOCK		61	73	64	66	67	68	6A	6B	6C	3B	3A	50	5F	0D	
		SHIFT		1A	18	03	16	02	0E	0D	2C	2E	2F	3F	2F	SHIFT
				5A	58	43	56	42	4E	4D	3C	3E	3F	2F	2F	
				7A	78	63	76	62	6E	6D	2C	2E	2F	3F	2F	
				08	0B	20				CONTROL			0A	09	0F	
				08	0B	20				SHIFTED			0A	09	0F	
				08	0B	20				UNSHIFTED			0A	09	0F	

Bild 2: Ansicht der Flachtastatur mit Beschriftung und Kodierung  
der Tasten

ASCII - Tastatur

---

Die Kodierung ist in hexadezimaler Form angegeben. Tasten, die nicht mit dem ASCII - Code beschriftet sind, haben Umschaltfunktionen.

Beschreibung der Umschaltfunktionen, Wirkung der Taste:

CONTROL : Bei gleichzeitiger Betätigung dieser Taste und einer weiteren wird üblicherweise ein Steuerzeichen erzeugt (control = steuern).

SHIFT : Bei Betätigung der SHIFT-Taste wird auf die obere Tastenfunktion (Großschreibung, Satzzeichen usw.) umgeschaltet (shift = schieben, verlagern).

LOCK : Mit dieser Taste wird die SHIFT-Funktion festgesetzt. Ist die Taste betätigt worden, so wird dies durch eine eingebaute Leuchtdiode angezeigt. Durch abermaliges Betätigen der Taste wird die Verriegelung wieder aufgehoben (lock = festhalten).

ALPHA LOCK : Diese Taste hat eine ähnliche Funktion wie die oben beschriebene SHIFT-LOCK-Funktion. Der Unterschied besteht darin, daß nur die Buchstaben in die Großschreibung umgeschaltet werden. Die Umstellung von Ziffern auf Sonderzeichen oder von einem auf ein anderes Sonderzeichen wird davon nicht berührt. Der Zustand wird durch eine Leuchtdiode signalisiert.

BREAK : Durch die Betätigung dieser Taste wird ein Signal erzeugt, das häufig zur Unterbrechung von Übertragungen benutzt wird. Siehe auch Hinweise in Abschnitt 4 dieser Funktionsbeschreibung (break = unterbrechen).

## ASCII - Tastatur

## 4. Anschlußbelegung der Tastatur

Bild 3 zeigt die Anschlußbelegung des 15-poligen Steckers der Tastatur.

Anschluß-Nr.	Bedeutung	Bemerkung
1	+ 5 V	
2	0 V	
3	bit 7	
4	bit 6	
5	bit 5	
6	bit 4	
7	bit 3	
8	bit 2	
9	bit 1	
10	ENABLE I	Steuereingang 2)
11	STB	Steuerausgang 1)
12	AKD	Steuerausgang 2)
13	ENABLE II	Steuereingang 2)
14	PARITÄT	Zusatzbit 2)
15	BREAK	Steuerausgang 2)

1) siehe Erläuterung

2) siehe Hinweise

Bild 3: Anschlußbelegung Tastaturstecker

Erläuterung:

Der Anschluß 11 "STB" bedeutet Strobe-Signal (strobe = Markierung). Wird eine Taste betätigt, so wird nach ca. 2 µs ein Strobe-Impuls von 4 µs Dauer erzeugt. Dieser Impuls dient einem angeschlossenen Empfangsgerät als Signal dafür, daß ein ASCII - Zeichen an den Anschlüssen 3 ... 9 anliegt. Er wird zur Synchronisation zwischen Tastatur und angeschlossenem Gerät benutzt. Wird eine Taste längere Zeit betätigt, so werden nach einer gewissen Verzögerungszeit weitere Strobe-Impulse erzeugt. Das hat zur Folge, daß das Zeichen der betätigten Taste wiederholt wird, solange diese Taste betätigt bleibt.

ASCII - Tastatur

---

Hinweise:

Die folgenden zusätzlichen Tastatursignale werden im MC-System nicht ausgenutzt. Auf ihre Funktion wird deshalb nur hingewiesen.

Eingänge:

Anschluß 10, "ENABLE I": An diesem Signaleingang kann die Ausgabe des Strobe- und des AKD-Signales verhindert werden. (H = Enable; L = disable, Ausgänge werden auf L-Signal gehalten.)

Anschluß 13, "ENABLE II": Durch ein Signal an diesem Eingang können die Datenausgänge gesperrt werden. (H = Enable; L = disable, Datenausgänge werden auf L-Signal gehalten.) enable = ermöglichen; disable = unwirksam machen

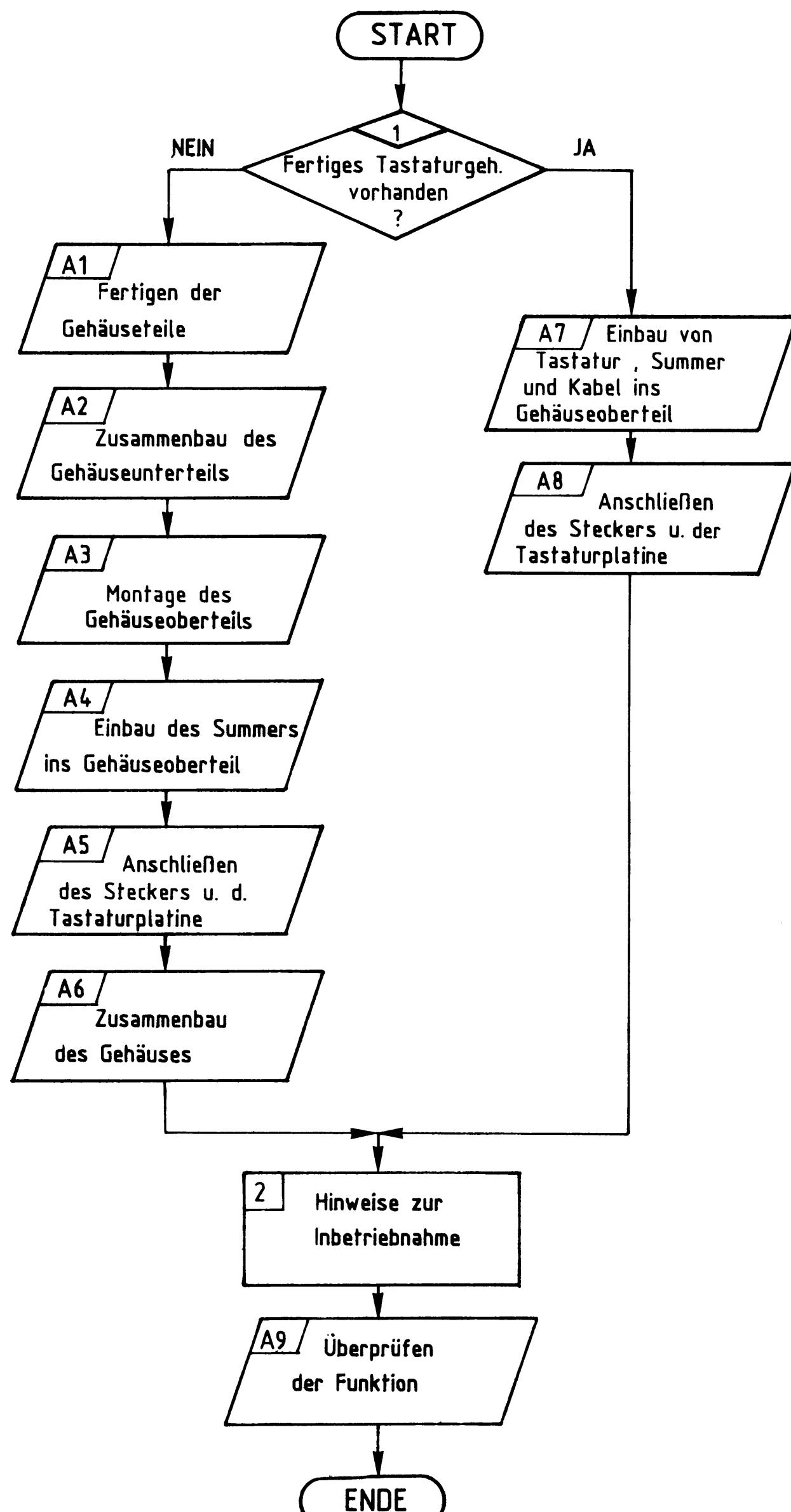
Ausgänge:

Anschluß 12, "AKD": Am Ausgang Any Key Down (Taste betätigt) wird ein H-Signal erzeugt, wenn eine Taste betätigt ist. Der Ausgang führt dann wieder L-Signal, wenn keine der Tasten mehr betätigt ist.

Anschluß 14, "PARITÄT": An diesem Ausgang steht das Paritätsbit zur Verfügung. Gebildet wird die "gerade Parität", d.h. das Paritätsbit wird H, wenn die Anzahl der H-Bits in dem 7-Bit-Wort ungerade ist.

Anschluß 15, "BREAK": Der Ausgang "Break" wird direkt durch Betätigung der Break-Taste auf 0 V geschaltet. Diese Funktion wird häufig zur Unterbrechung von Übertragungen benutzt.

## Flußdiagramm zum Arbeitsablauf.



## ASCII - Tastatur

Stückz.	Benennung/Daten	Bemerkung
1	Flachtastatur, Cherry G80 - 0177	
1	Miniatursummer, Typ MEB 6,4 V bis 9 V 15 mA	z.B. Inter-Mercator, Bremen
1	Stiftstecker mit Lötstiften, 15pol.	z.B. Harting 09670152604
1	Steckergehäuse für 15pol. Stiftstecker	z.B. Harting 09670150411
1	Kabeldurchführungstülle Ø 6 mm	
1,5 m	Steuerleitung LiYY 16x0,14 mm <sup>2</sup>	
2	Gummitülle für Leitungen 1,5 - 2 mm Ø	Hellermann Gr. 0
n.B.	Zweikomponenten-Kleber	z.B. Stabilit express

Falls Sie ein fertiges Kunststoff-Tastaturgehäuse benutzen wollen, benötigen Sie zusätzlich:

1	Tastaturgehäuse, Cherry G99-0056
---	----------------------------------

Soll das Gehäuse aus Aluminiumblech selbst erstellt werden, so sind dazu folgende Teile nötig:

1	Alu-Blech 465x160x2 mm	
1	Alu-Blech 380x236x2 mm	
2	Alu-Winkel 15x15x2 mm, 300 mm lg.	
4	Gummifuß, selbstklebend, 5 mm hoch	
6	Distanzhülse, Außen Ø 6 mm, Innen Ø 3,2 mm, 5 mm lang	
1	6-kant-Abstandsbolzen mit Innengewinde M4, 20 mm lang, Nylon	z.B. Bürklin 18 H 394
8	Senkschraube M3x16 DIN 963	
8	Sechskantmutter M3 DIN 439	
10	Blechschaube m. Schlitz B 2,9x6,5 DIN 7971	
8	Scheibe A 3,2 DIN 125	
6	Federring B 3 DIN 127	
1	Hartpapier 10x10x24 mm	

ASCII - Tastatur

Stückz.	Benennung/Daten	Bemerkung
1	Senkschraube M4x10 DIN 963	
n.B.	Lötzinn	
n.B.	Reinigungsmittel	zum Entfetten der Alu-Bleche

Für die Inbetriebnahme benötigen Sie zusätzlich:

1	Buchsenstecker 15polig mit Lötstiften	z.B. Harting Nr. 09670152704
---	---------------------------------------	---------------------------------

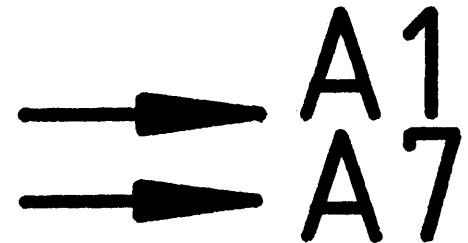
ASCII - Tastatur

In dieser Übung werden Sie die ASCII-Tastatur in ein Gehäuse einbauen und sie mit einem Verbindungskabel versehen. Sie haben die Möglichkeit, das Gehäuse aus Aluminiumblech selbst zu fertigen, oder ein fertiges Kunststoff-Tastaturgehäuse zu verwenden.

1

Entscheiden Sie nun, wie Sie vorgehen.

Selbstbau des Gehäuses



Verwendung eines fertigen Kunststoffgehäuses

Im folgenden Arbeitsschritt wird die Funktion der ASCII-Tastatur überprüft. Das Prüfverfahren beruht darauf, von der Tastatur Bitkombinationen mit bitweise wechselnder Pegelfolge (H-L-H ... oder L-H-L ... oder L-L-H-H-L-L ...) aussenden zu lassen.

2

Wenn die gewünschten Bitfolgen nicht am Anschlußstecker meßbar sind, liegt der Fehler meist in falsch angeschlossenen Leitungen oder in einem Kurzschluß zwischen Datenleitungen. Eine Leitung mit L-Pegel zieht dabei die mit ihr kurzgeschlossene Nachbarleitung auch auf L-Pegel runter.



Name:

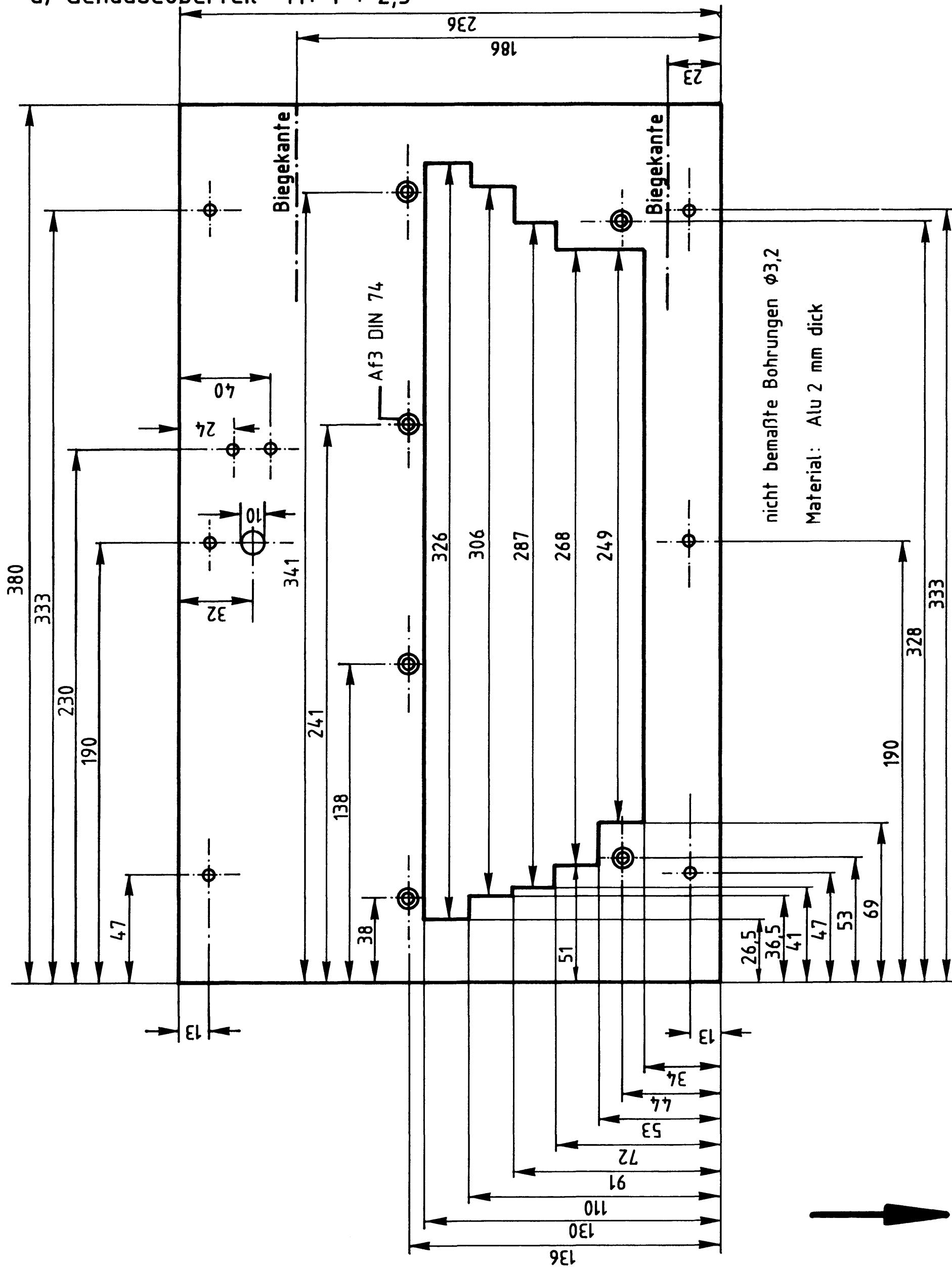
ASCII - Tastatur

Datum:

A1.1

Fertigen Sie die Gehäuseteile nach folgenden Zeichnungen an:

## a) Gehäuseoberteil M: 1 : 2,5



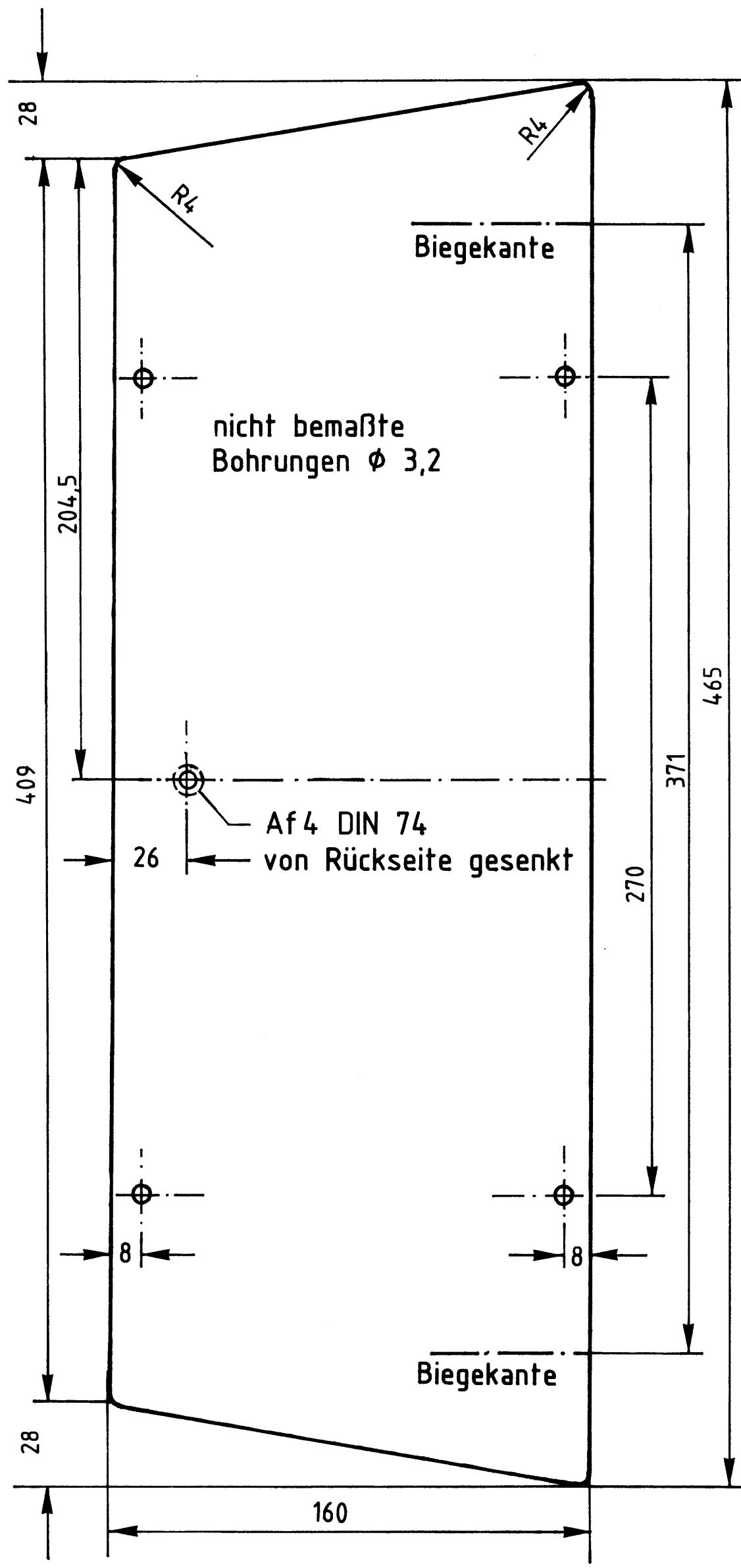
Name:

ASCII - Tastatur

Datum:

b) Gehäuseunterteil M. 1:2,5

A1.2



Name:

ASCII - Tastatur

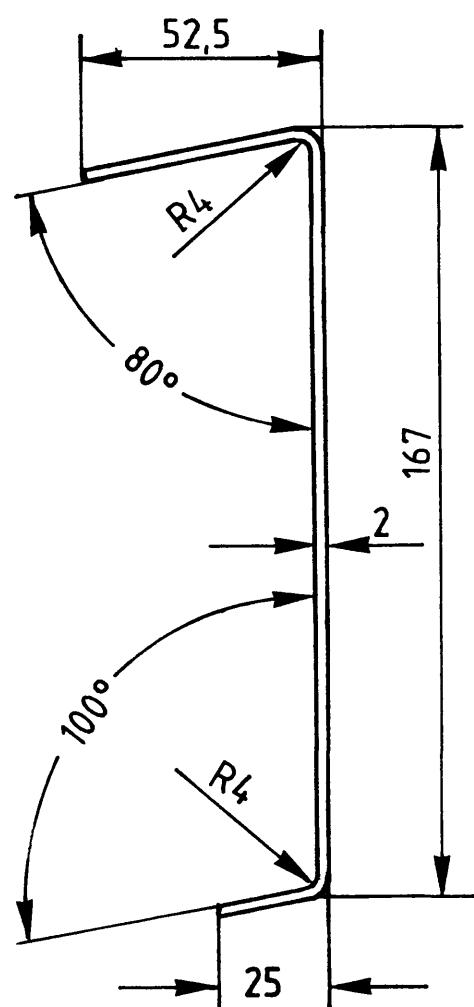
Datum:

Biegen Sie die Gehäuseteile nach folgenden Zeichnungen:

A1.3

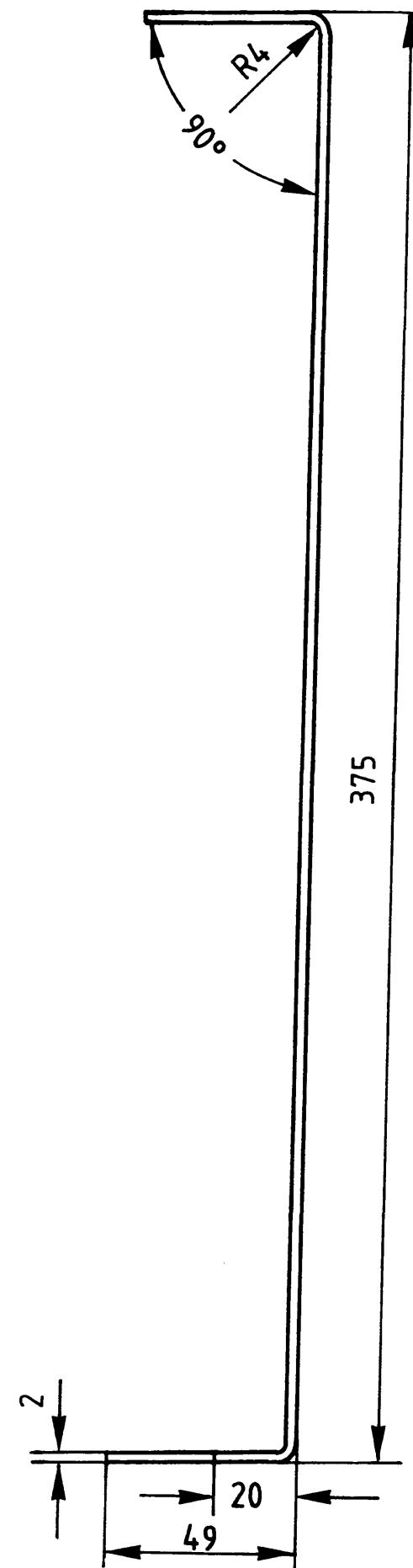
a) Gehäuseoberteil

M: 1:2,5



b) Gehäuseunterteil

M: 1:2,5

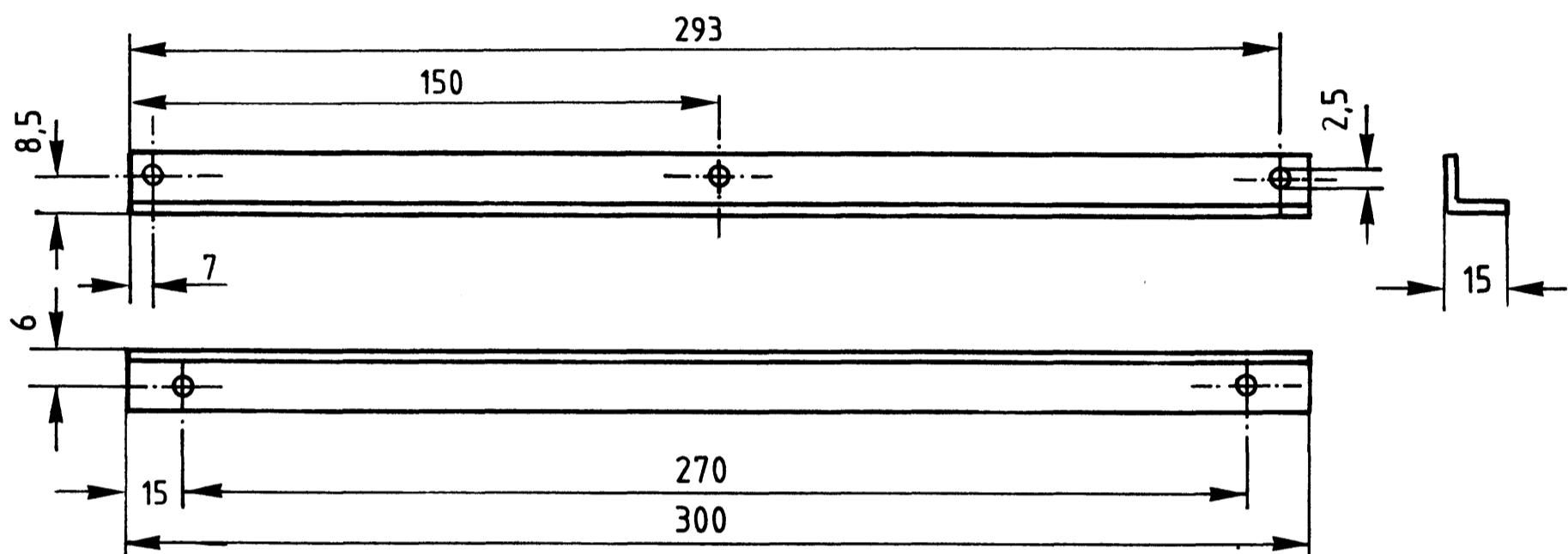
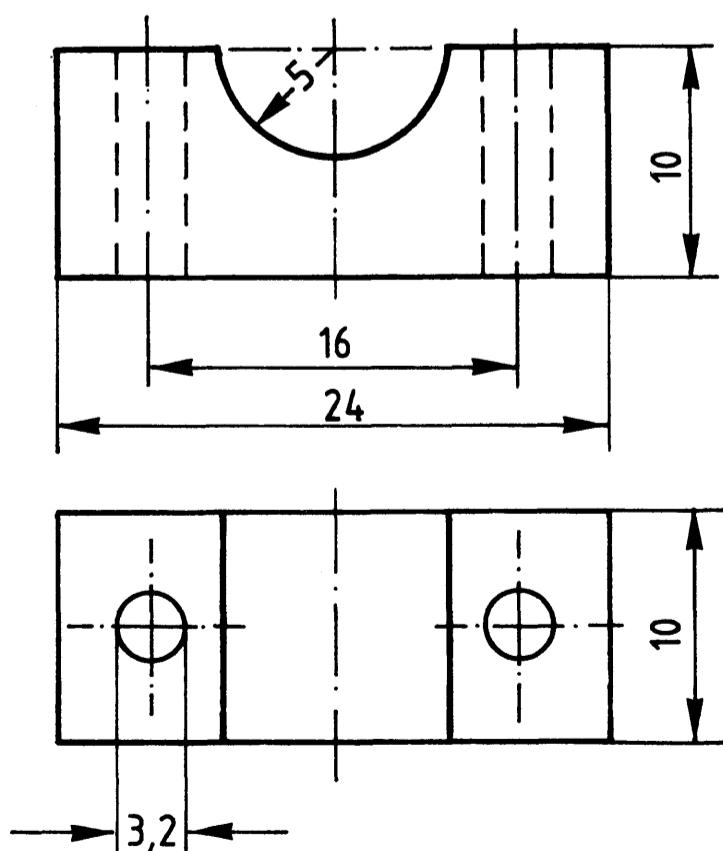


Name: \_\_\_\_\_

ASCII - Tastatur

Datum: \_\_\_\_\_

Fertigen Sie die Befestigungswinkel und die Zugentlastungsschelle nach folgenden Zeichnungen an:

**A1.4****a) Befestigungswinkel M: 1:2,5****b) Zugentlastungsschelle M: 2:1****A2**

Name:

ASCII - Tastatur

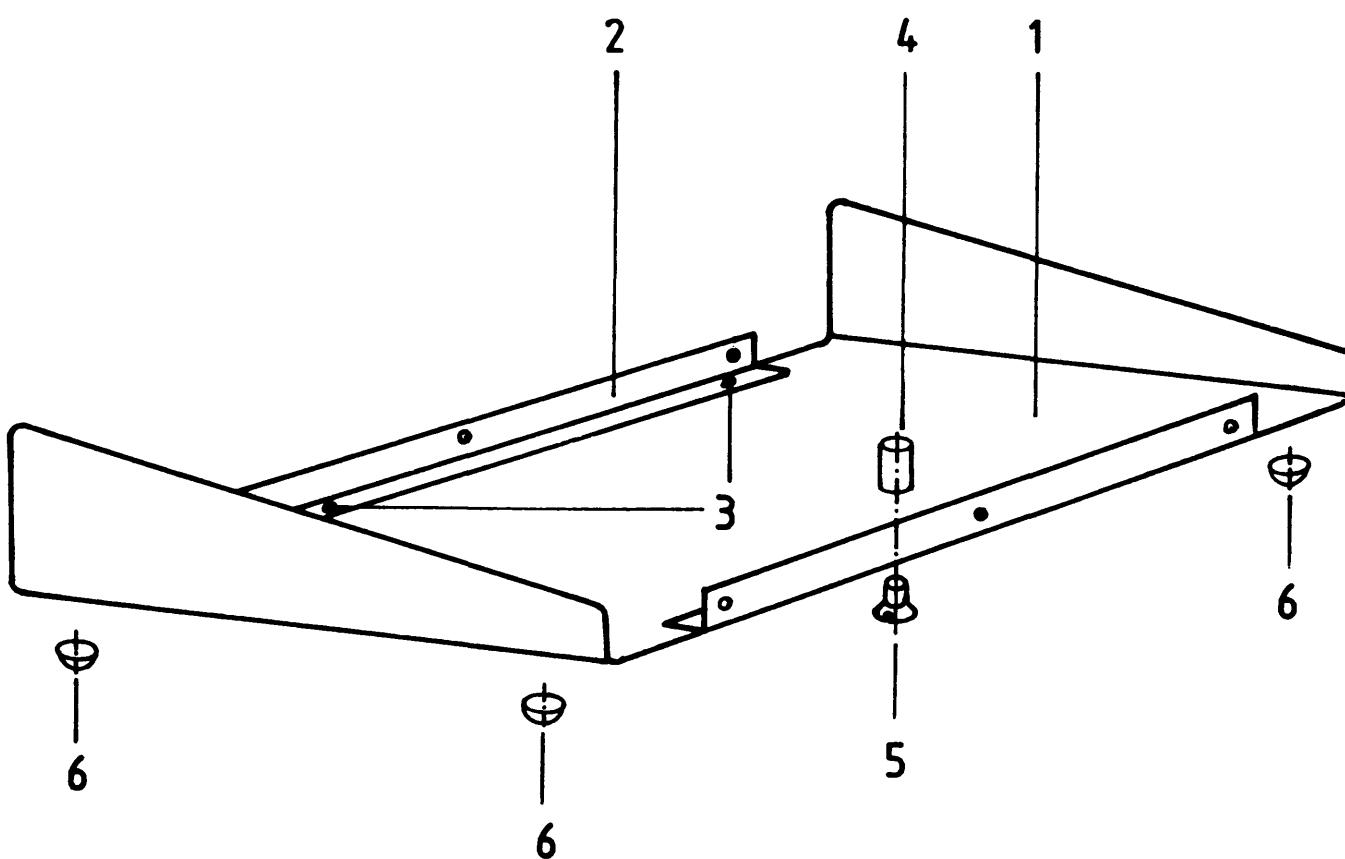
Datum:

Bauen Sie das Gehäuseunterteil nach der folgenden Montagezeichnung und  
der Stückliste zusammen.

Der 6-kant-Abstandsbolzen ist zuvor auf eine Länge von 18,5 mm zu  
kürzen.

A2

## Montagezeichnung Gehäuseunterteil



## Stückliste

Pos.	Stckz.	Benennung/Daten	Bemerkungen
1	1	Gehäuseunterteil	
2	2	ALU-Winkel	
3	4	Blechschraube B 2,9x6,5	
4	1	6-kant-Abstandsbolzen mit Innengew. M4, Nylon	gekürzt auf 18,5 mm
5	1	Senkschraube M4x10 DIN 963	
6	4	Gummifuß, selbstklebend	in den Eckbereichen untergeklebt

→ A3

Name:

## ASCII - Tastatur

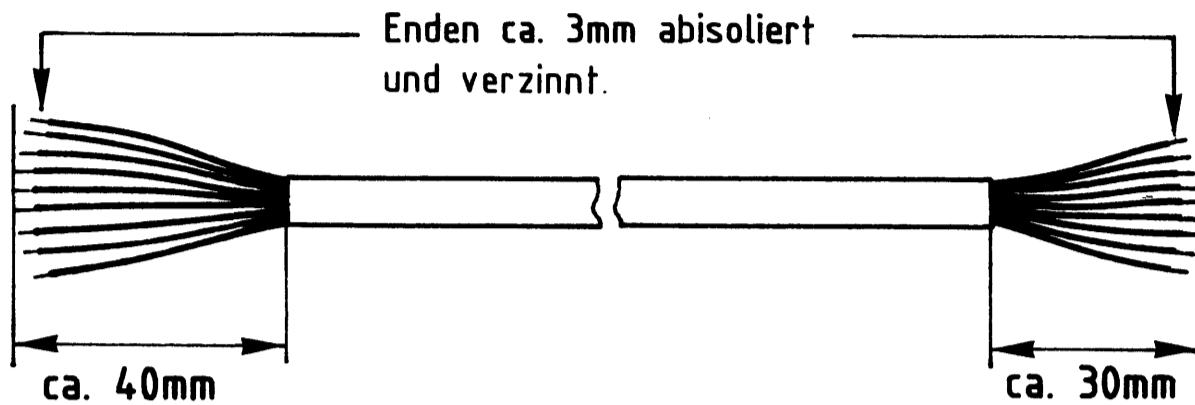
Datum:

Bereiten Sie das 16adrige Anschlußkabel nach folgender Zeichnung vor:

## Tastaturseite

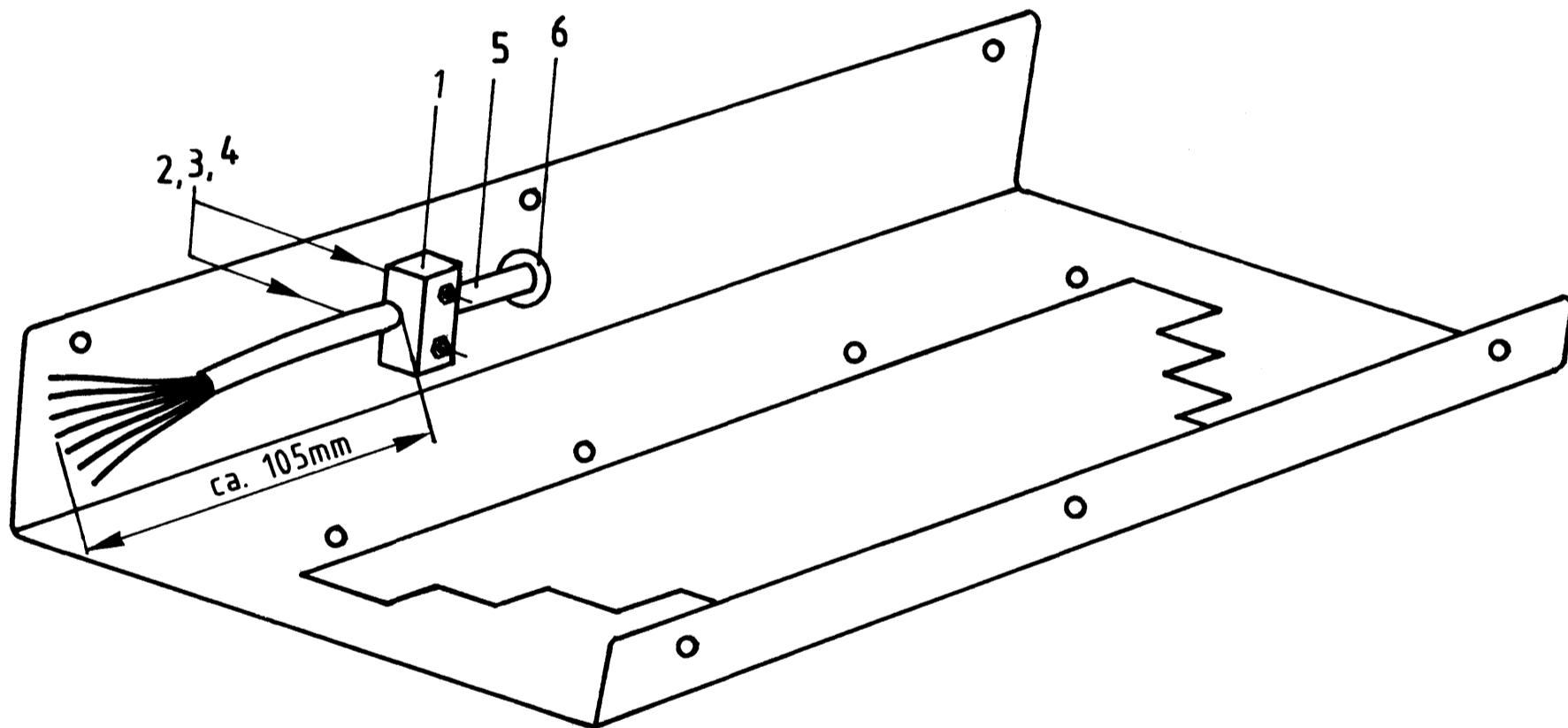
Steckerseite

A3.1



Bauen Sie die Zugentlastungsschelle und das Anschlußkabel nach folgender Montagezeichnung in das Gehäuseoberteil ein.

# Montagezeichnung Gehäuseoberteil



## Stückliste

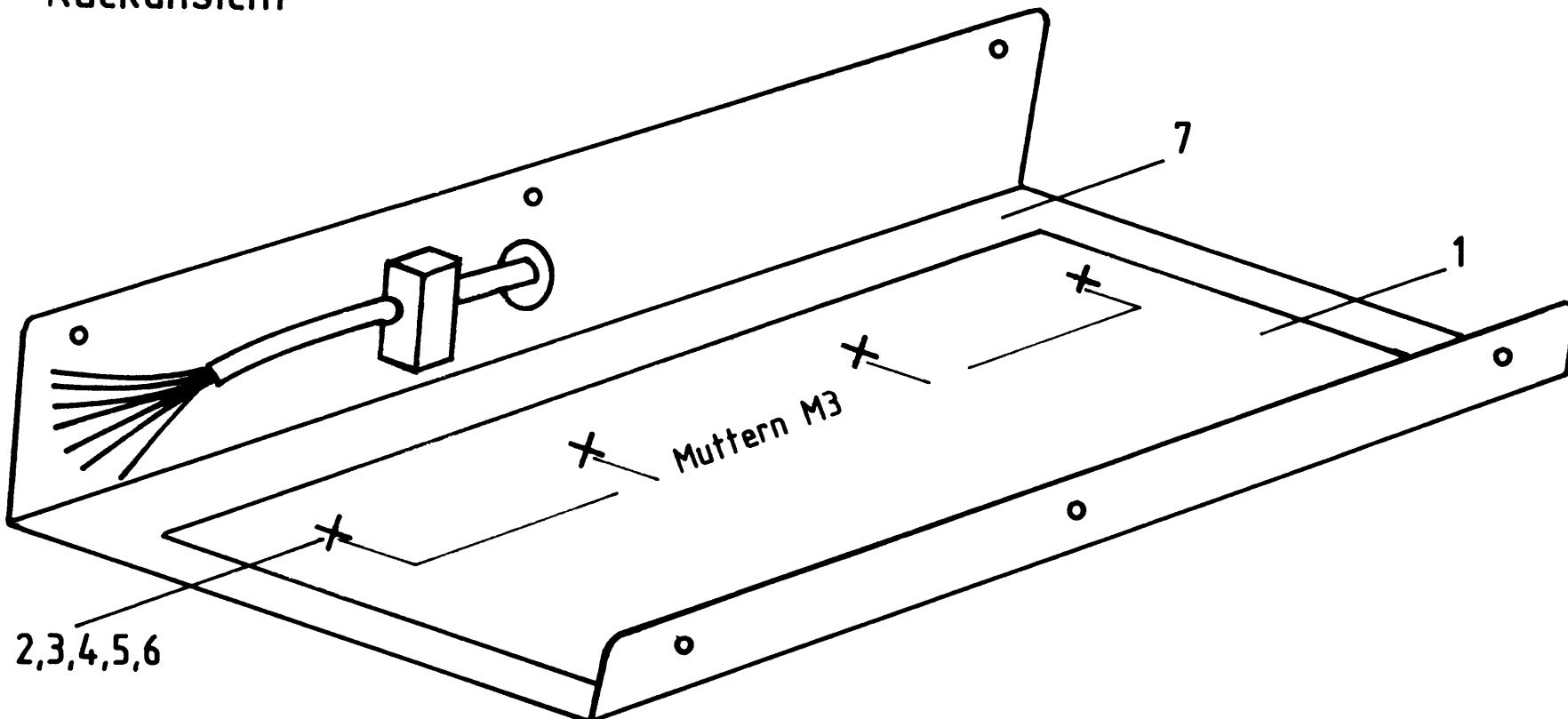
Pos.	Stckz.	Benennung/Daten
1	1	Zugentlastungsschelle
2	2	Senkschraube M 3x16
3	2	Scheibe A 3,2
4	2	Mutter M 3
5	1	Anschlußkabel 16adrig
6	1	Kabeldurchführungsstütze Ø 6 mm

Name:

ASCII - Tastatur

Datum:

Bauen Sie die ASCII-Tastatur in das Gehäuseoberteil ein.

**A3.2****Rückansicht****Stückliste**

Pos.	Stckz.	Benennung/Daten
1	1	ASCII-Tastatur
2	6	Senkschraube M 3x16
3	6	Distanzhülse 5 mm lang
4	6	Mutter M 3
5	6	Federring B 3
6	6	Scheibe A 3,2
7	1	Gehäuseoberteil

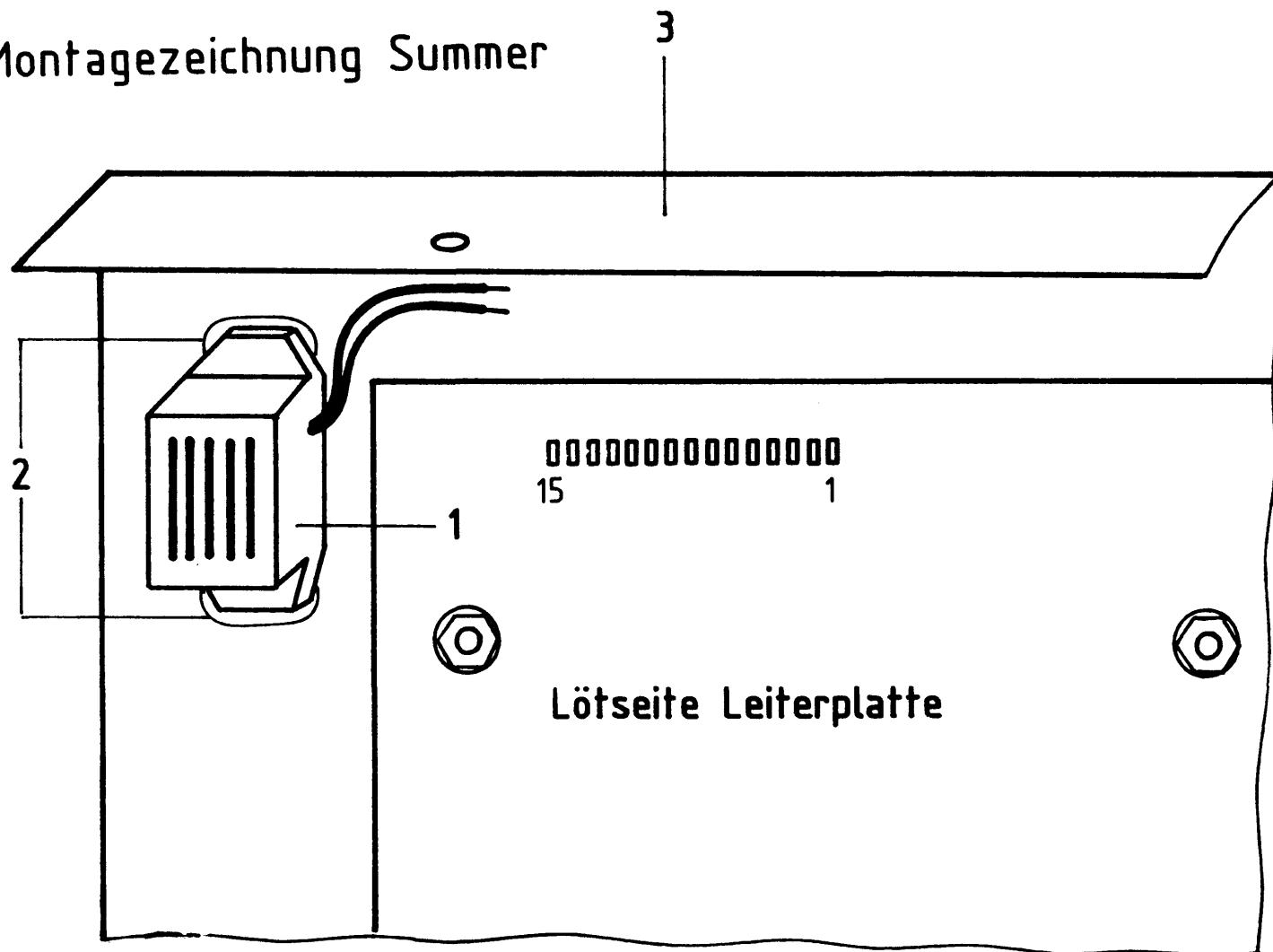
**→ A4**

Name:

Datum:

ASCII - Tastatur

Kleben Sie nach folgender Montagezeichnung den Miniatursummer in das Gehäuseoberteil ein. Das Aluminium muß dazu an der betreffenden Stelle aufgerauht werden.

**A4****Montagezeichnung Summer****Stückliste**

Pos.	Stckz.	Benennung/Daten
1	1	Miniatur-Summer
2	n.B.	Zweikomponenten-Kleber
3	1	Gehäuseoberteil bestückt

**→ A5**

Name:

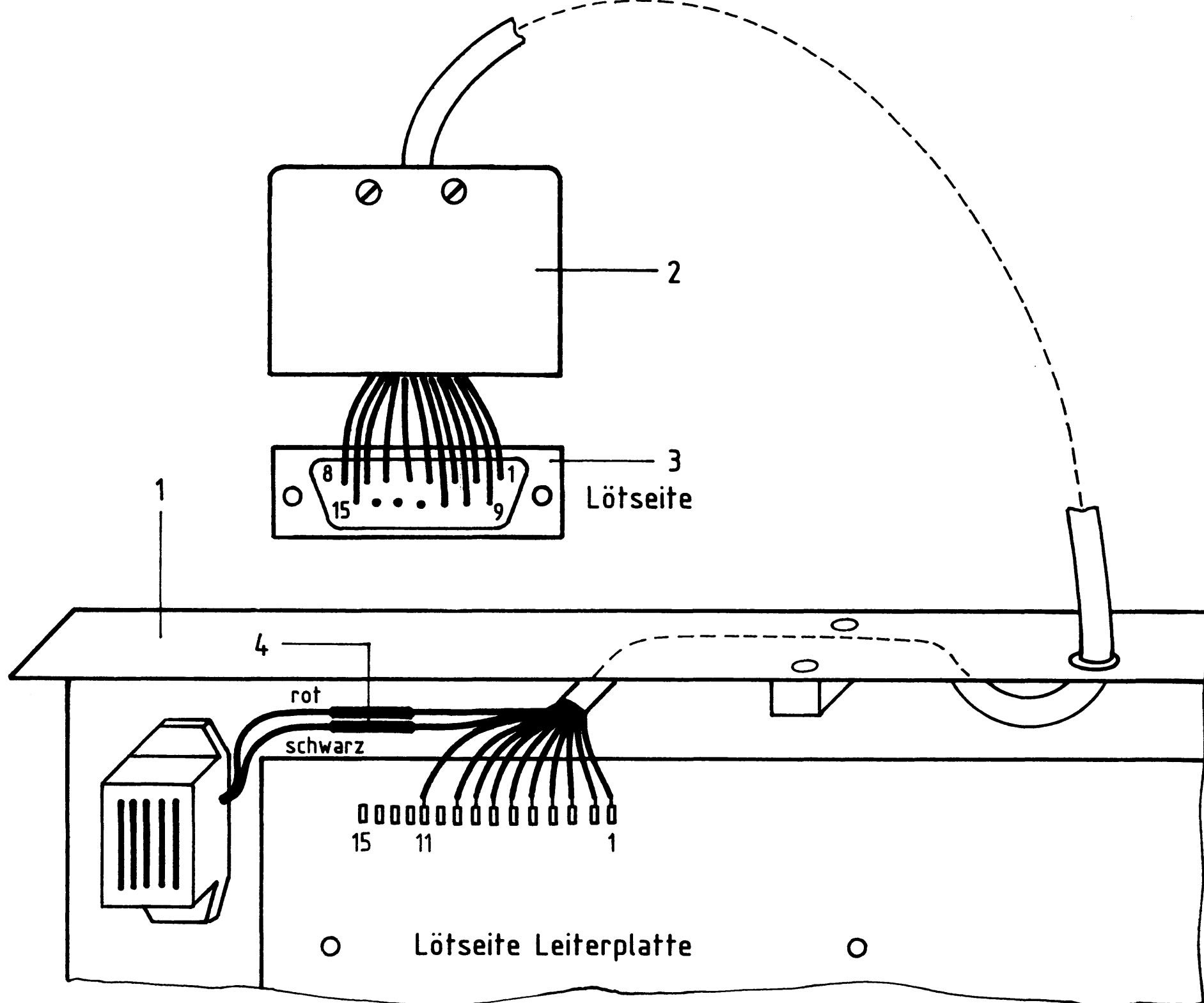
ASCII - Tastatur

Datum:

Schließen Sie nach dem Verdrahtungsplan und dem Belegungsplan auf der folgenden Seite die Tastatur, den Summer und den Stecker an. Tragen Sie in den Belegungsplan die von Ihnen gewählten Aderfarben ein.

A5.1

## Verdrahtungsplan Stecker und Tastatur-Leiterplatte



## Stückliste

Pos.	Stckz.	Benennung/Daten
1	1	Gehäuseoberteil bestückt
2	1	Steckergehäuse
3	1	Stiftstecker 15polig
4	2	Gummitylle



Name:

Datum:

ASCII - Tastatur

Belegungsplan Stecker und Tastatur

A5.2

Tastatur-Stift	Ader-farbe	Stecker-Anschlußstift	Summer	Bedeutung
1		11		+ 5 V
2		10		0 V
3		7		bit 7
4		6		bit 6
5		5		bit 5
6		4		bit 4
7		3		bit 3
8		2		bit 2
9		1		bit 1
11		8		STB
		9 15	rot schwarz	Summeransteuerung

→ A6

Name:

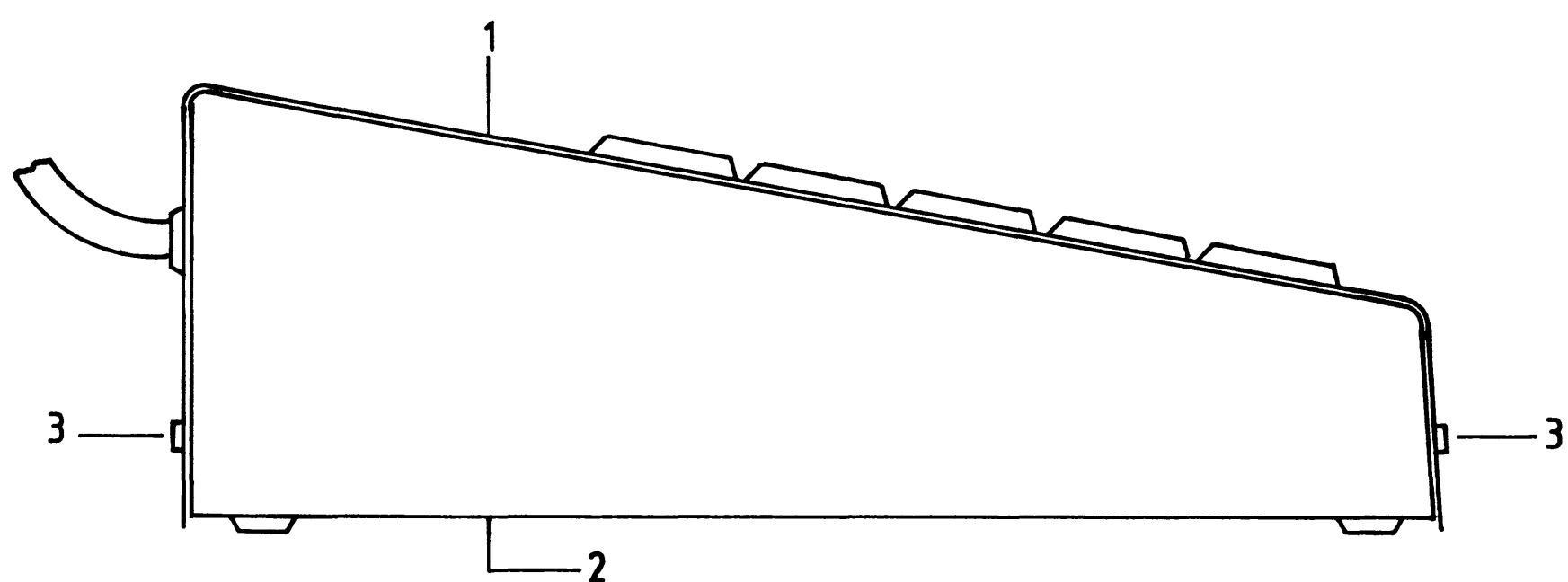
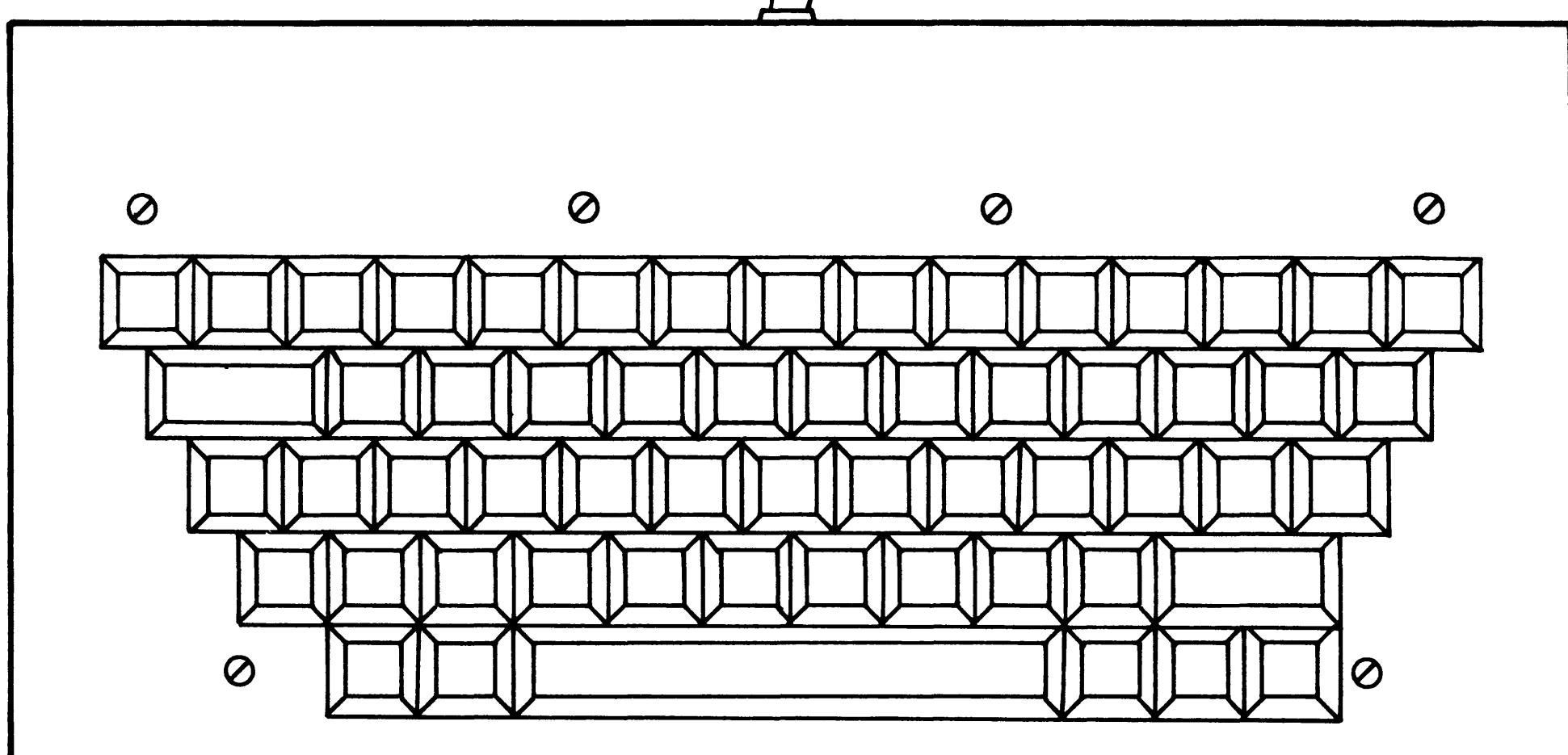
ASCII - Tastatur

Datum:

Bauen Sie das Tastaturgehäuse nach untenstehender Montagezeichnung zusammen.

A6

Montagezeichnung Tastatur



Stückliste

Pos.	Stckz.	Benennung/Daten
1	1	Gehäuseoberteil, montiert und verdrahtet
2	1	Gehäuseunterteil
3	6	Blechschraube M 2,9x6,5

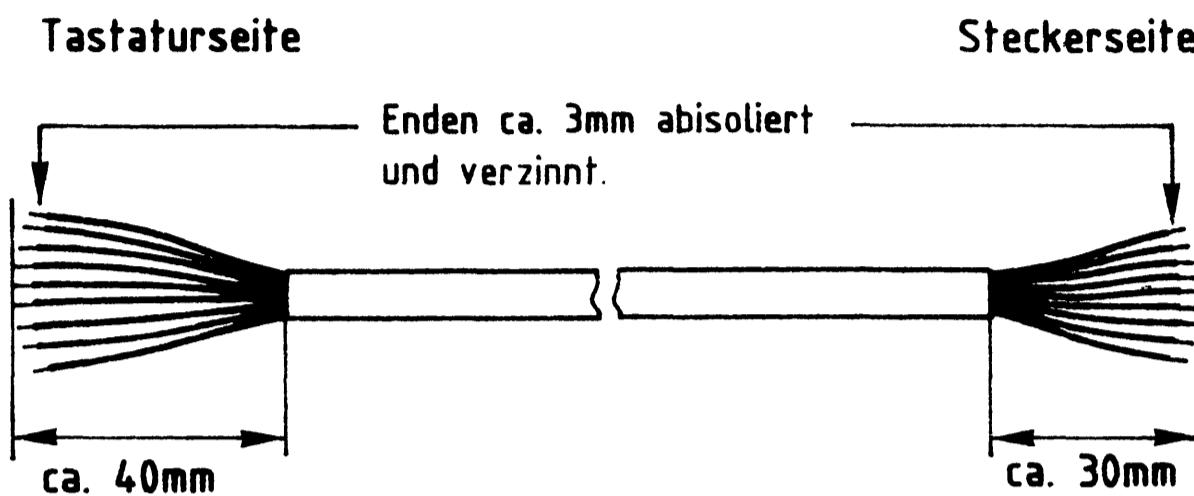
2 →

Name:

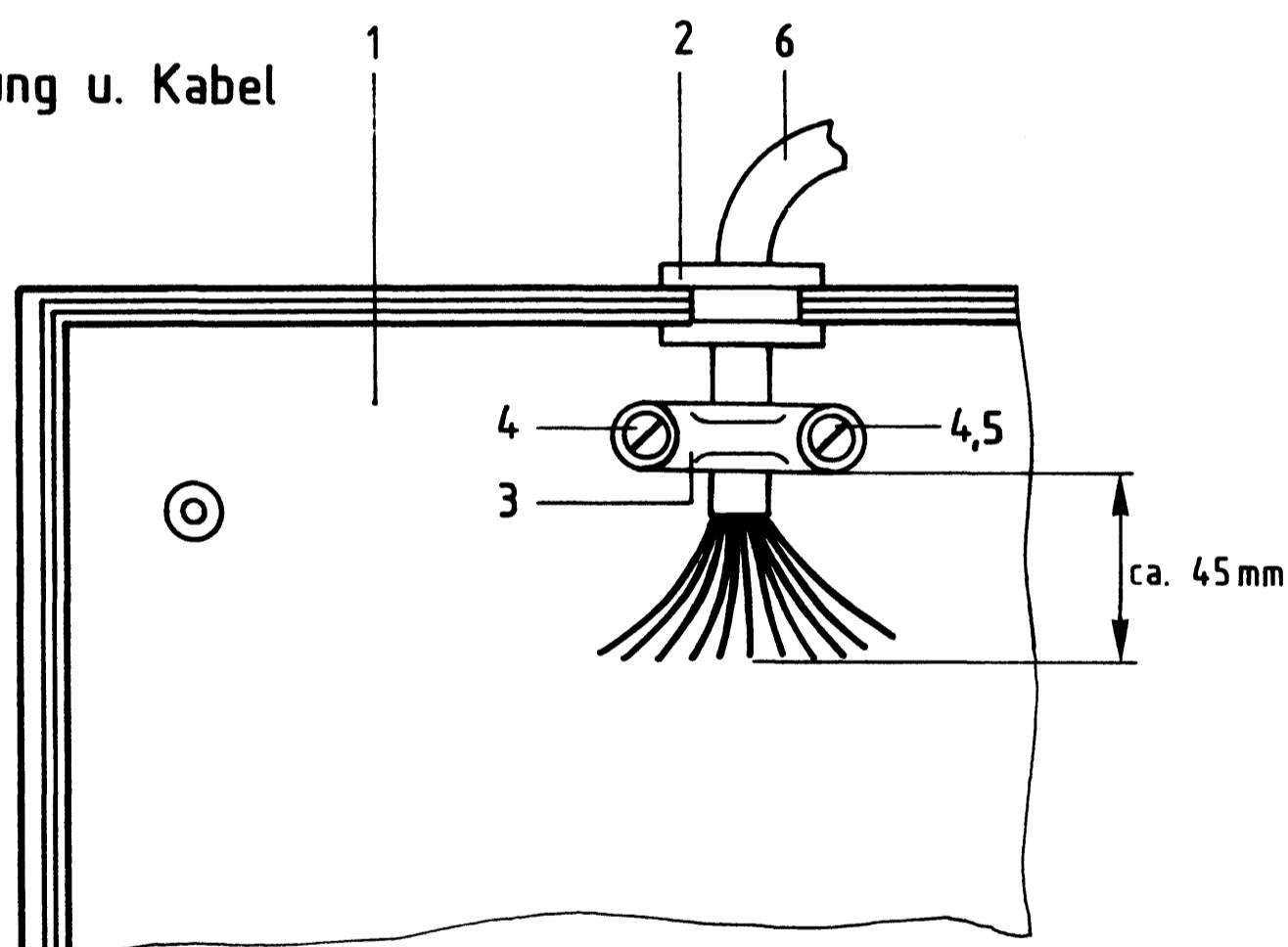
ASCII - Tastatur

Datum:

Bereiten Sie das 16adrige Anschlußkabel nach folgender Zeichnung vor.

**A7.1**

Bauen Sie die Zugentlastungsschelle und das Anschlußkabel in das Gehäuseoberteil ein.

**Montage Zugentlastung u. Kabel****Stückliste**

Pos.	Stckz.	Benennung/Daten	Bemerkungen
1	1	Gehäuseoberteil	
2	1	Kabeldurchführungsstütze	
3	1	Zugentlastungsschelle	
4	2	Gewindeschneideschraube M 3x6	
5	2	Scheibe	
6	1	Anschlußkabel LiYY 0,14 16adrig	Gehören zum Bausatz des Kunststoff-Tastaturgehäuses

Name:

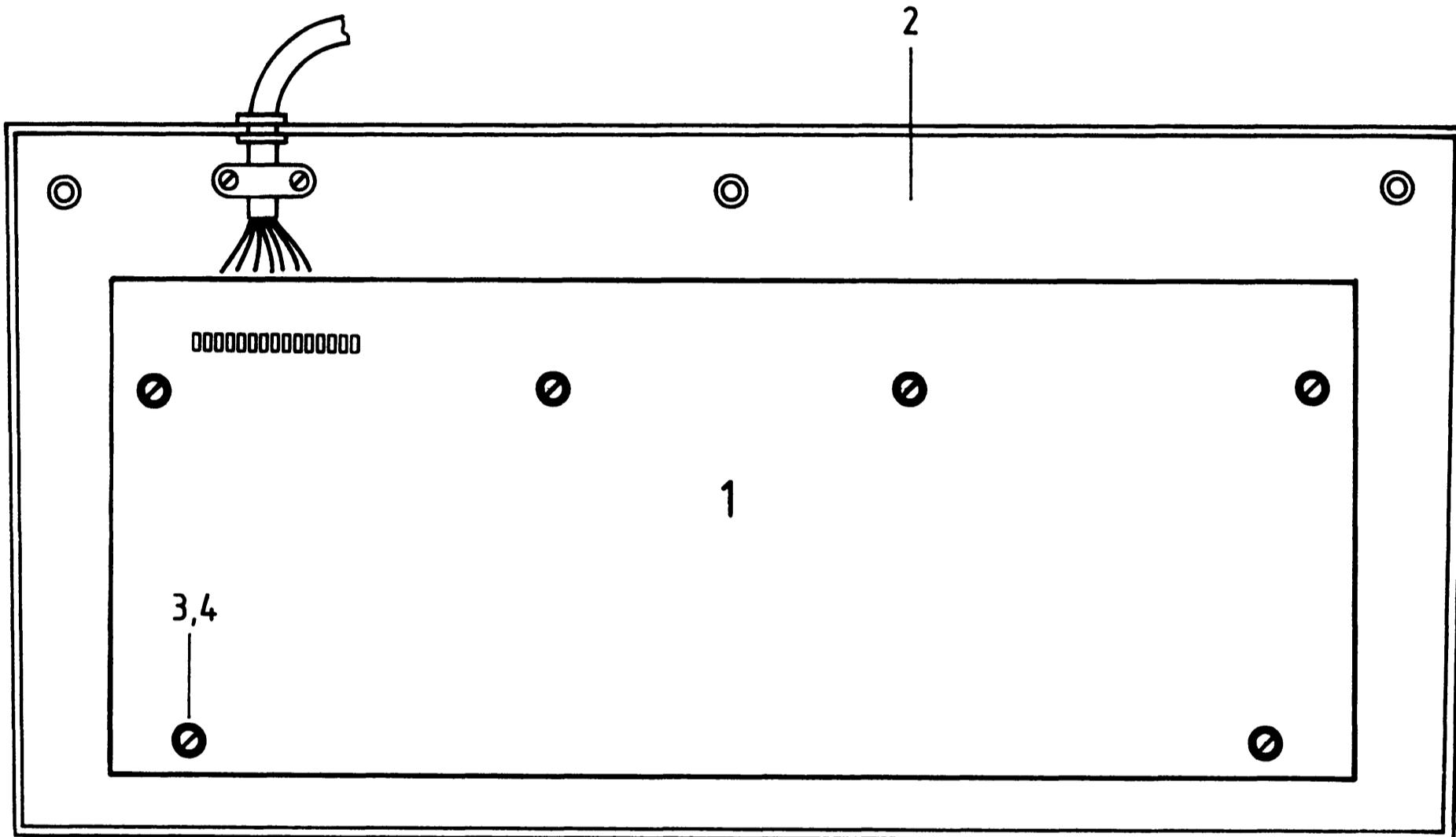
ASCII - Tastatur

Datum:

Bauen Sie die ASCII-Tastatur in das Gehäuseoberteil ein.

A7.2

## Montagezeichnung Tastatur-Platine



## Stückliste

Pos.	Stckz.	Benennung/Daten	Bemerkungen
1	1	Tastatur	
2	1	Gehäuseoberteil	
3	6	Gewindeschneideschraube M 3x6	Einzelteile des Kunststoff-Tastaturgehäuses
4	6	Teflonscheibe	



Name:

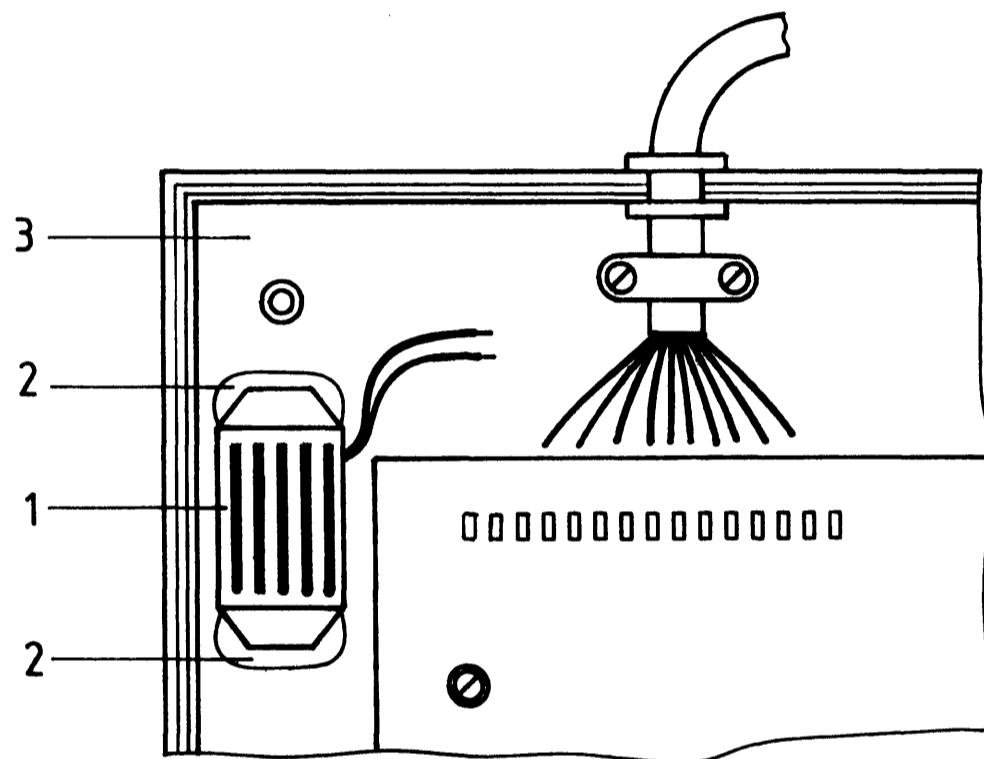
ASCII - Tastatur

Datum:

Kleben Sie nach folgender Montagezeichnung den Miniatursummer in das Gehäuseoberteil ein. Der Kunststoff muß dazu an der betreffenden Stelle aufgerauht werden.

A7.3

Montagezeichnung Summer



## Stückliste

Pos.	Stckz.	Benennung/Daten
1	1	Miniatur-Summer
2	n.B.	Zweikomponenten-Kleber
3	1	Gehäuseoberteil bestückt

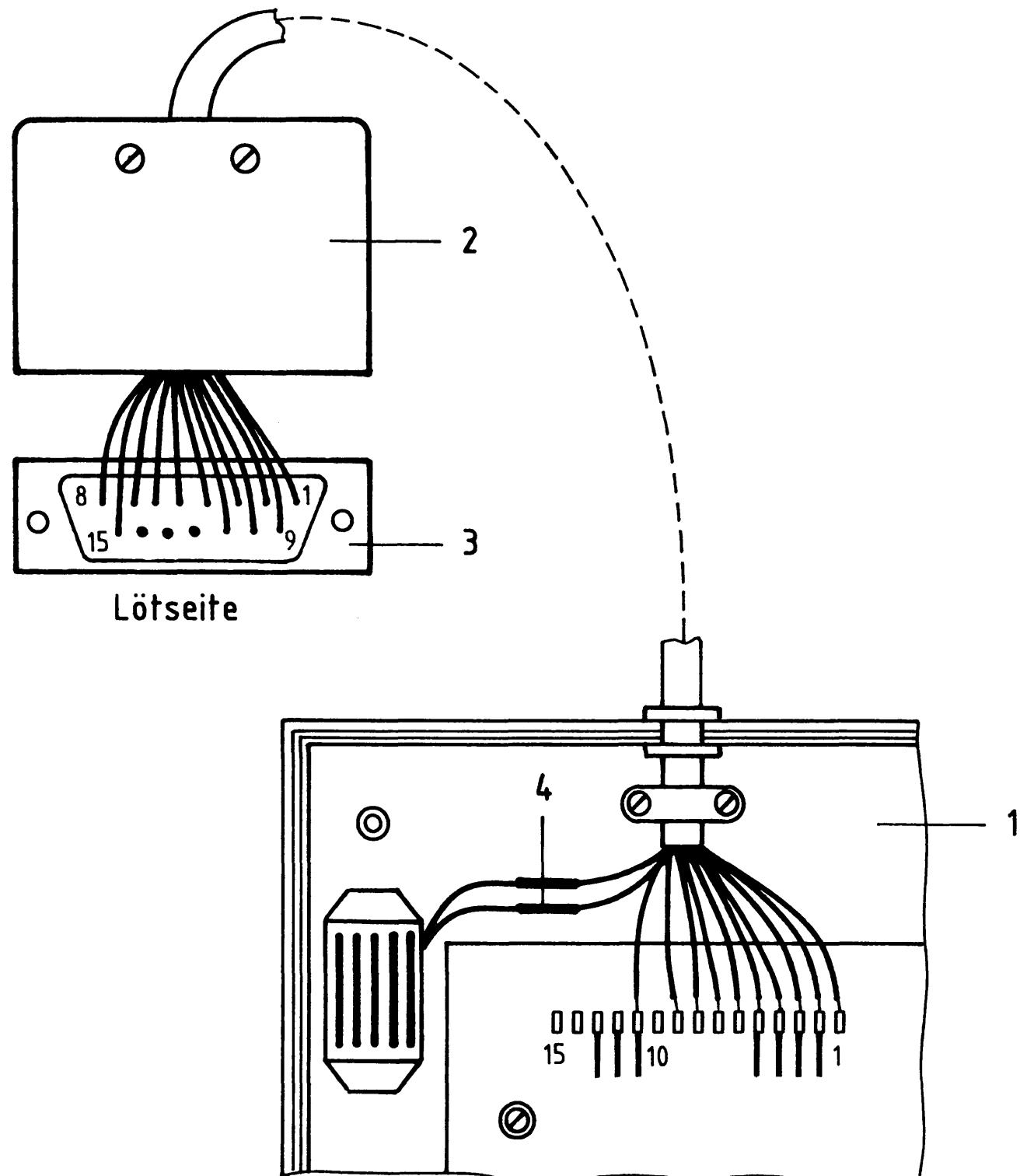
→ A8

Name:

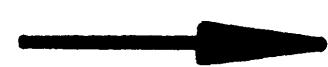
ASCII - Tastatur

Datum:

Schließen Sie nach dem Verdrahtungsplan und dem Belegungsplan auf der folgenden Seite die Tastatur, den Summer und den Stecker an. Tragen Sie in den Belegungsplan die von Ihnen gewählten Aderfarben ein.

**A8.1****Verdrahtungsplan Stecker und Tastatur-Leiterplatte****Stückliste**

Pos.	Stckz.	Benennung/Daten
1	1	Gehäuseoberteil bestückt
2	1	Steckergehäuse
3	1	Stiftstecker 15polig
4	2	Gummitülle



Name:

ASCII - Tastatur

Datum:

A8.2

Tastatur-Stift	Ader-farbe	Stecker-Anschlußstift	Summer	Bedeutung
1		11		+ 5 V
2		10		0 V
3		7		bit 7
4		6		bit 6
5		5		bit 5
6		4		bit 4
7		3		bit 3
8		2		bit 2
9		1		bit 1
11		8		STB
		9 15	rot schwarz	Summeransteuerung

Nach dem Löten werden Gehäuseober- und -unterteil mit den zugehörigen Gewindeschneideschrauben M3x25 miteinander verschraubt.

2 ←

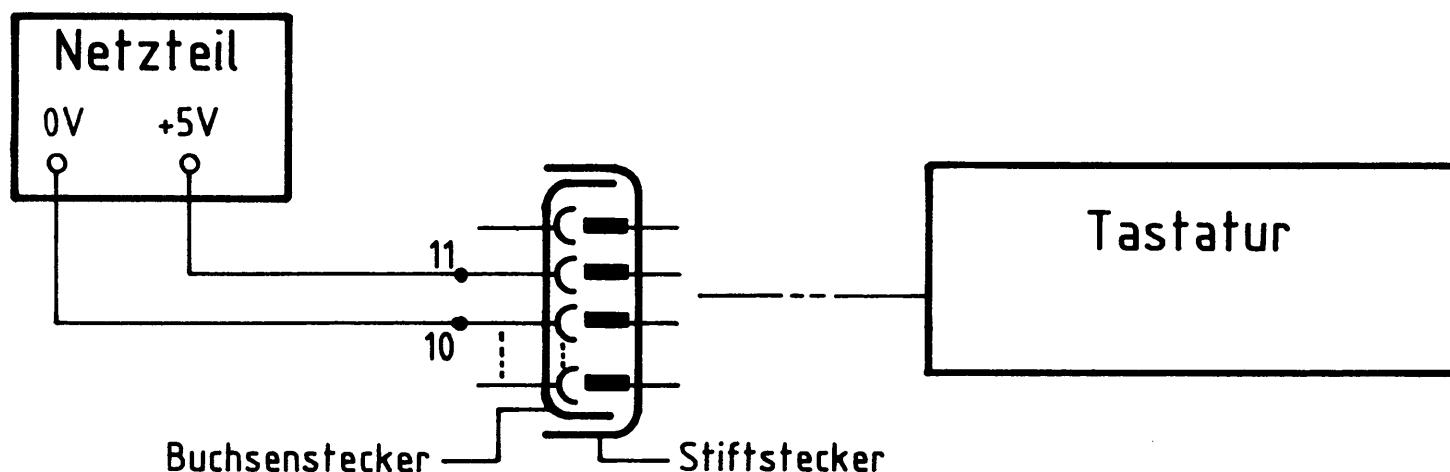
Name:

ASCII - Tastatur

Datum:

Zur Inbetriebnahme der Tastatur ist folgender Meßaufbau vorzubereiten:

A9

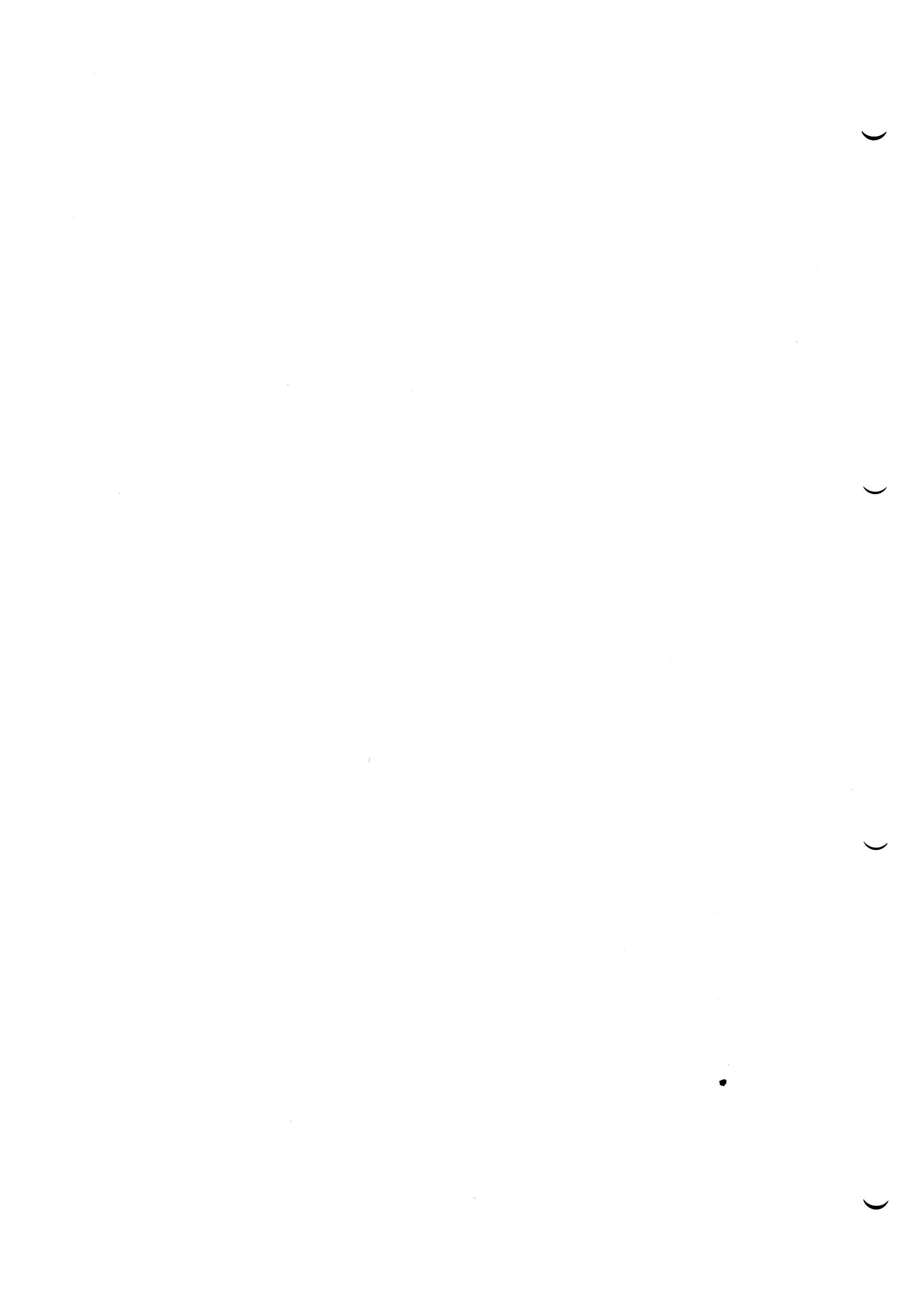


Betätigen Sie nun die LOCK-Taste. Damit haben Sie alle Zeichen auf die obere Funktion umgeschaltet (Großbuchstaben, Satzzeichen etc.). Messen Sie jetzt jeweils nach Anschlagen einer der Tasten U, \* und L die Pegel der Datenleitungen b1 bis b7. Tragen Sie die Werte in die folgende Tabelle ein. Wenn die von Ihnen gemessenen Pegel den angegebenen Kontrollwerten entsprechen, ist die Tastatur betriebsbereit, andernfalls müssen Sie die Verdrahtung von Tastatur und Stecker überprüfen.

Datenbit	Meßwerte							Kontrollwerte						
	b7	b6	b5	b4	b3	b2	b1	b7	b6	b5	b4	b3	b2	b1
Stift- Nr.	7	6	5	4	3	2	1	7	6	5	4	3	2	1
Pegelwerte für:	U							H	L	H	L	H	L	H
	*							L	H	L	H	L	H	L
	L							H	L	L	H	H	L	L

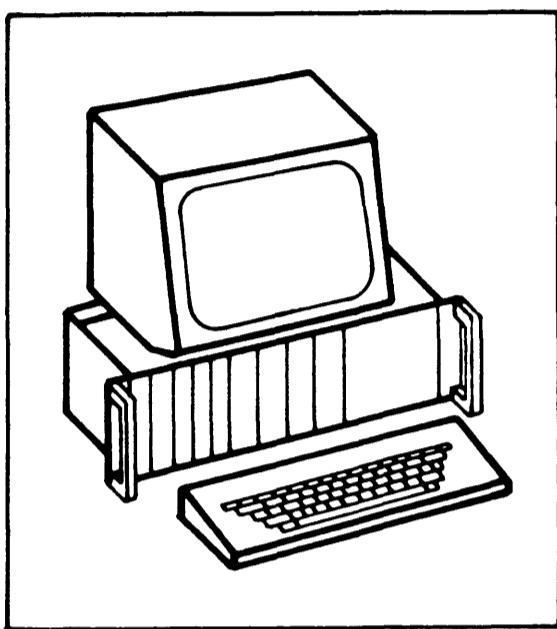
Am Strobe-Anschluß (Stift-Nr. 8) muß mit einem TTL-Tester bei Dauerbetätigung einer Buchstabentaste ein sich periodisch wiederholender Impuls meßbar sein.

Damit ist die Übung beendet.



# FACHPRAKTISCHE ÜBUNG

## MIKROCOMPUTER-TECHNIK



Video-Interface

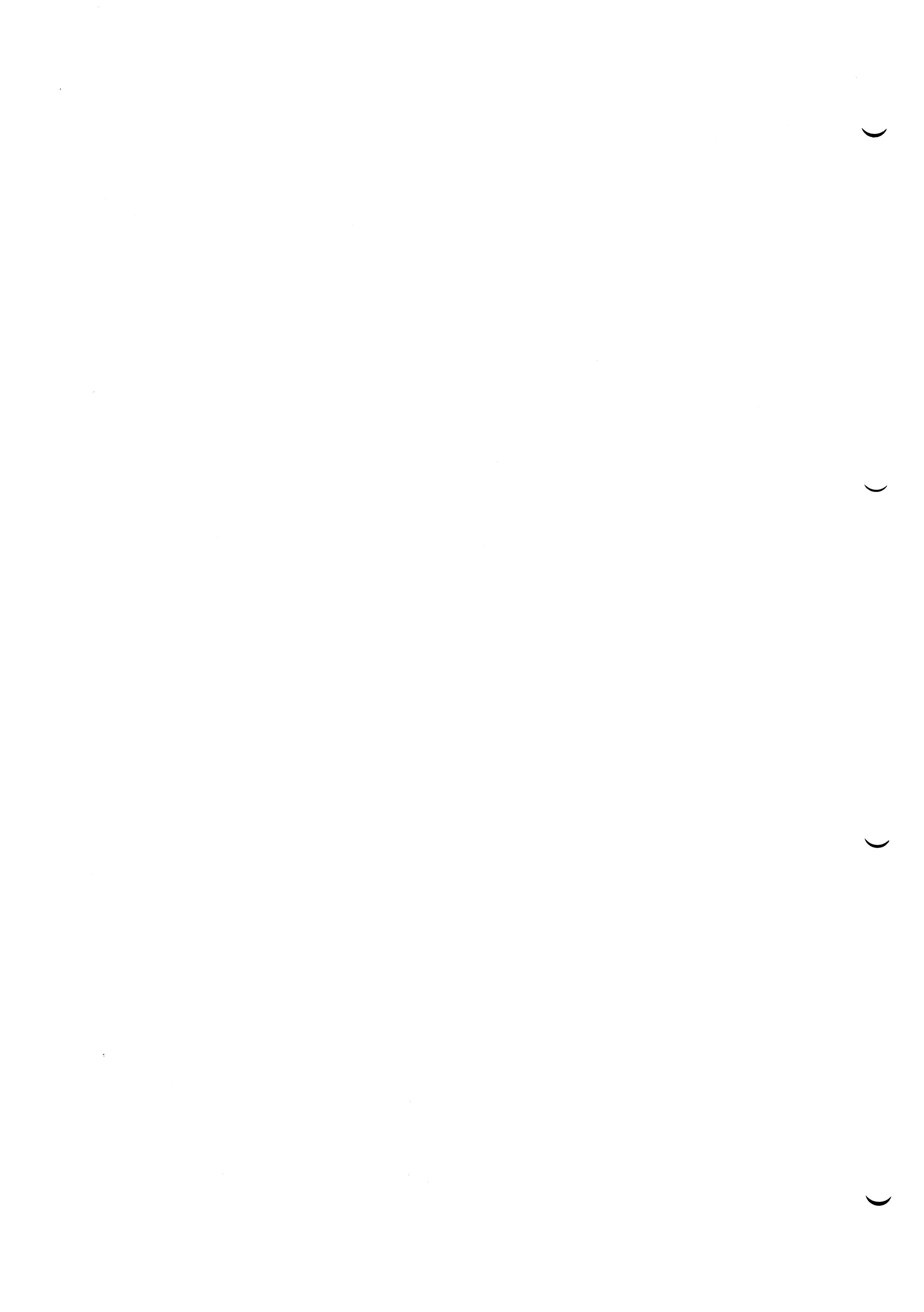
BFZ/MFA 8.2.



---

Diese Übung ist Bestandteil eines Mediensystems, das im Rahmen eines vom Bundesminister für Bildung und Wissenschaft, vom Bundesminister für Forschung und Technologie sowie der Bundesanstalt für Arbeit geförderten Modellversuches zum Einsatz der "Mikrocomputer-Technik in der Facharbeiterausbildung" vom BFZ-Essen e.V. entwickelt wurde.

---



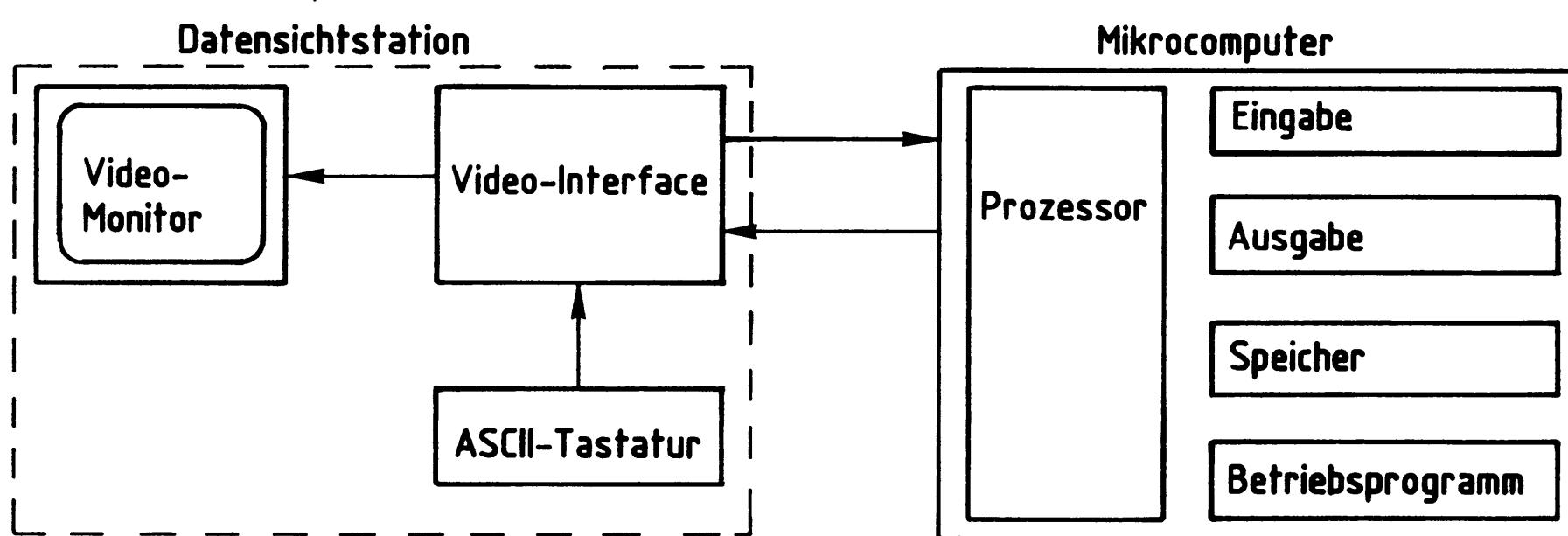
## Video-Interface

### 1. Einleitung

Für den Austausch von Informationen zwischen Computer und Bediener verwendet man Datensichtstationen. Insbesondere bei der Eingabe von (Übungs-) Programmen und bei der Überprüfung der Programmfunctionen sind sie sehr hilfreich. In Computersystemen kommen sie meist dann zur Anwendung, wenn Textinformationen angezeigt oder eingegeben werden müssen.

Eine Datensichtstation besteht aus den Funktionseinheiten Tastatur, Video-Interface und Monitor.

Der Monitor entspricht einem Fernsehgerät ohne Hf-Empfangsteil, da das im Video-Interface erzeugte Bildsignal (auch Video genannt) unmittelbar dem Monitor zugeführt wird. Bild 1 zeigt die Zusammenschaltung einer Datensichtstation mit einem Mikrocomputer.



**Bild 1: Datensichtstation und Mikrocomputer**

Jedes Betätigen einer Taste auf der Tastatur bewirkt, daß ein Zeichen von der DS-Station an den Mikrocomputer gesendet wird. Andererseits werden Zeichen, die vom Mikrocomputer an die DS-Station gesendet werden, auf dem Bildschirm dargestellt. Für diesen Betrieb ist im Mikrocomputer ein Programm erforderlich, das Teil des Betriebsprogramms MAT 85 ist.

### 2. Hinweise zu den Fertigungsunterlagen "Video-Interface"

Die vorliegenden Unterlagen zum Video-Interface sind etwas anders gestaltet als die Fachpraktischen Übungen, da die Schaltungstechnik des Video-Interfaces z.T. außerhalb des Rahmens der Lernziele liegt, die durch das MC-Baugruppensystem angesprochen werden sollen. Einem knappen Theorieteil zur Funktion des Video-Interfaces folgen die Unterlagen zur Fertigung der Baugruppe und ein ausführlicher Teil zur Inbetriebnahme und Fehlersuche. Im Anhang finden Sie technische Daten zu den wichtigsten Sonderbausteinen dieser Baugruppe.

## Video-Interface

## 3. Darstellung alphanumerischer Zeichen auf dem Bildschirm

Für die Erzeugung von Buchstaben und Zahlen (alphanumerische Zeichen) auf einem Bildschirm wird ein Verfahren angewendet, bei dem jedes Zeichen durch die Punkte eines Matrixrasters dargestellt wird. Standardgrößen für eine solche Matrix sind 5x7- oder 7x10-Punkte. Bild 2 zeigt ein 5x7-Raster für die Buchstaben H und Z.

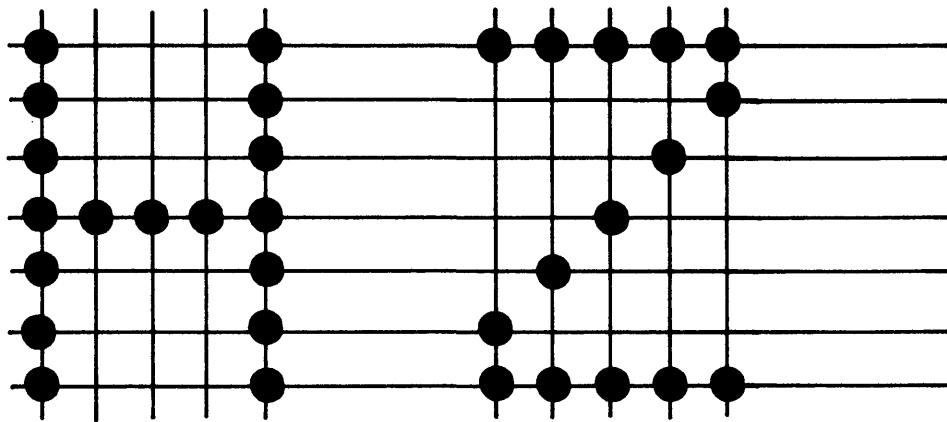


Bild 2: Zeichendarstellung im 5x7-Raster

Die Schriftzeichen auf dem Bildschirm entstehen durch horizontale und vertikale Ablenkung eines Leuchtpunktes, der entsprechend den darzustellenden Zeichenpunkten hell oder dunkel gesteuert wird.

Die horizontale Ablenkung übernimmt ein Sägezahngenerator mit der Periode  $T_1$  von 64  $\mu s$ . Die vertikale Ablenkung erfolgt durch einen zweiten Sägezahngenerator mit der Periode  $T_2$  von 20 ms (beide Generatoren befinden sich im Monitor). Innerhalb von einer Sekunde wird das gesamte Schriftfeld des Bildschirms 50mal dargestellt. Das Verhältnis der beiden Periodenzeiten  $T_2/T_1$  ergibt die Zeilenzahl 312,5 des Monitorbildes. Bild 3 zeigt Lage und Einteilung des Schriftfeldes auf dem Bildschirm.

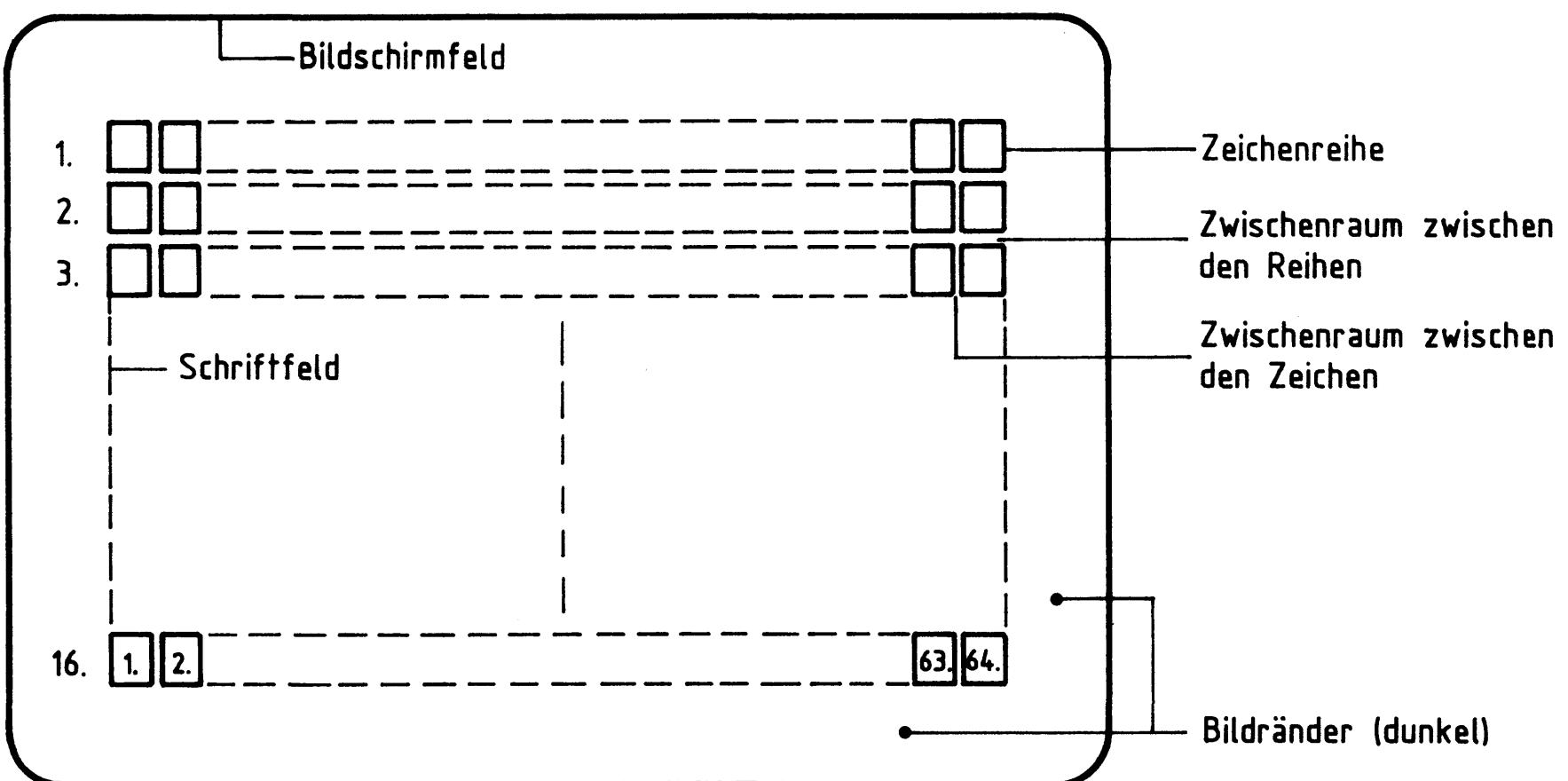
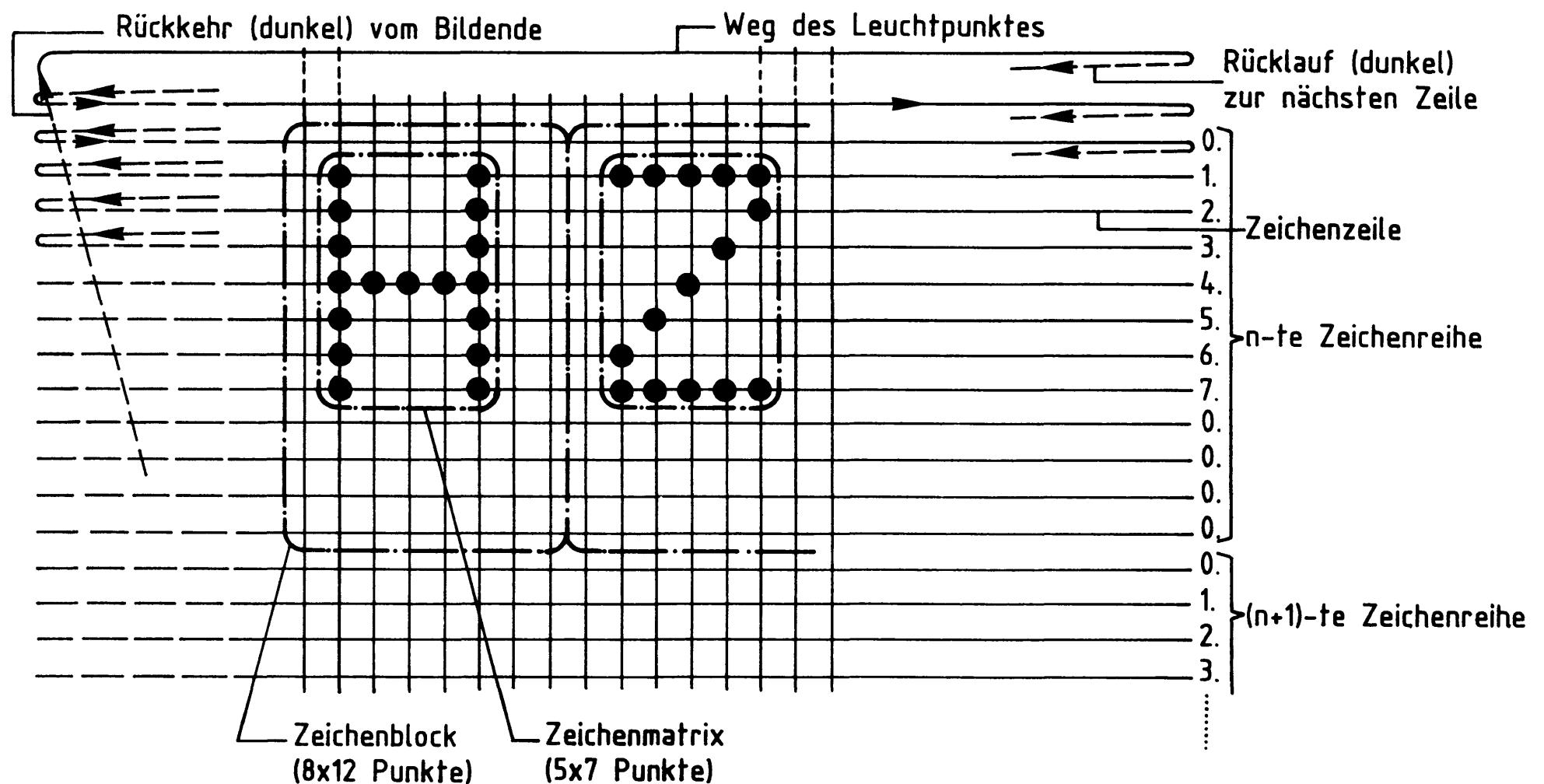


Bild 3: Schriftfeld auf dem Bildschirm

## Video-Interface

Das gesamte Schriftfeld besteht aus 16 Zeichenreihen mit maximal 64 Zeichen. Zwischenräume zwischen den Zeichen und den Zeichenreihen sorgen für eine gute Lesbarkeit der Zeichen. Bild 4 zeigt den Aufbau eines Zeichens mit allen Zwischenräumen.



**Bild 4: Aufbau eines Zeichens mit Zwischenräumen (Zeichenblock)**

Ein Zeichenblock besteht aus einem Raster von 8x12 Punkten. Für die Erzeugung eines solchen Blocks ist das Video-Interface verantwortlich.

Zur Vermeidung von Randunschärfen macht man das Schriftfeld kleiner als das Bildschirmfeld. Dazu wird im Bereich der Bildschirmränder der Leuchtpunkt dunkel gesteuert. Damit die einzelnen Zeichen und damit auch das gesamte Schriftfeld unverzerrt und ruhig auf dem Bildschirm erscheinen, muß das Video-Interface folgende Informationen an den Monitor liefern:

- Synchronisierimpulse, die dem Monitor anzeigen, daß ein neues Bild beginnen soll. Durch diese Impulse wird der Leuchtpunkt dunkelgesteuert zur linken oberen Bildecke gesteuert (Bildsynchrongimpulse).
- Synchronimpulse, die dem Monitor zeigen, daß eine neue Zeile beginnen soll. Hierdurch wird der Leuchtpunkt dunkelgesteuert zum nächsten Zeilenbeginn gesteuert (Zeilensynchronimpulse).
- die Information über die dunkel und hell zu steuernden Bildpunkte in einer Zeile.

## Video-Interface

Diese Informationen müssen entsprechend der Fernsehnorm (CCIR-Norm) in einem Signal vermischt dem Monitor zugeführt werden. Das Signal nennt man kurz BAS-Signal, entsprechend den in ihm enthaltenen Informationen für Bild, Austastung (Dunkelsteuerung) und Synchronisierung. Bild 5 zeigt den Verlauf des Signals, das zur Darstellung der Punkte einer Zeichenzeile benötigt wird. Zwölf solcher "Signalpakete" werden zur Darstellung einer Zeichenreihe, 192 zur Darstellung des gesamten Zeichenfeldes gebraucht.

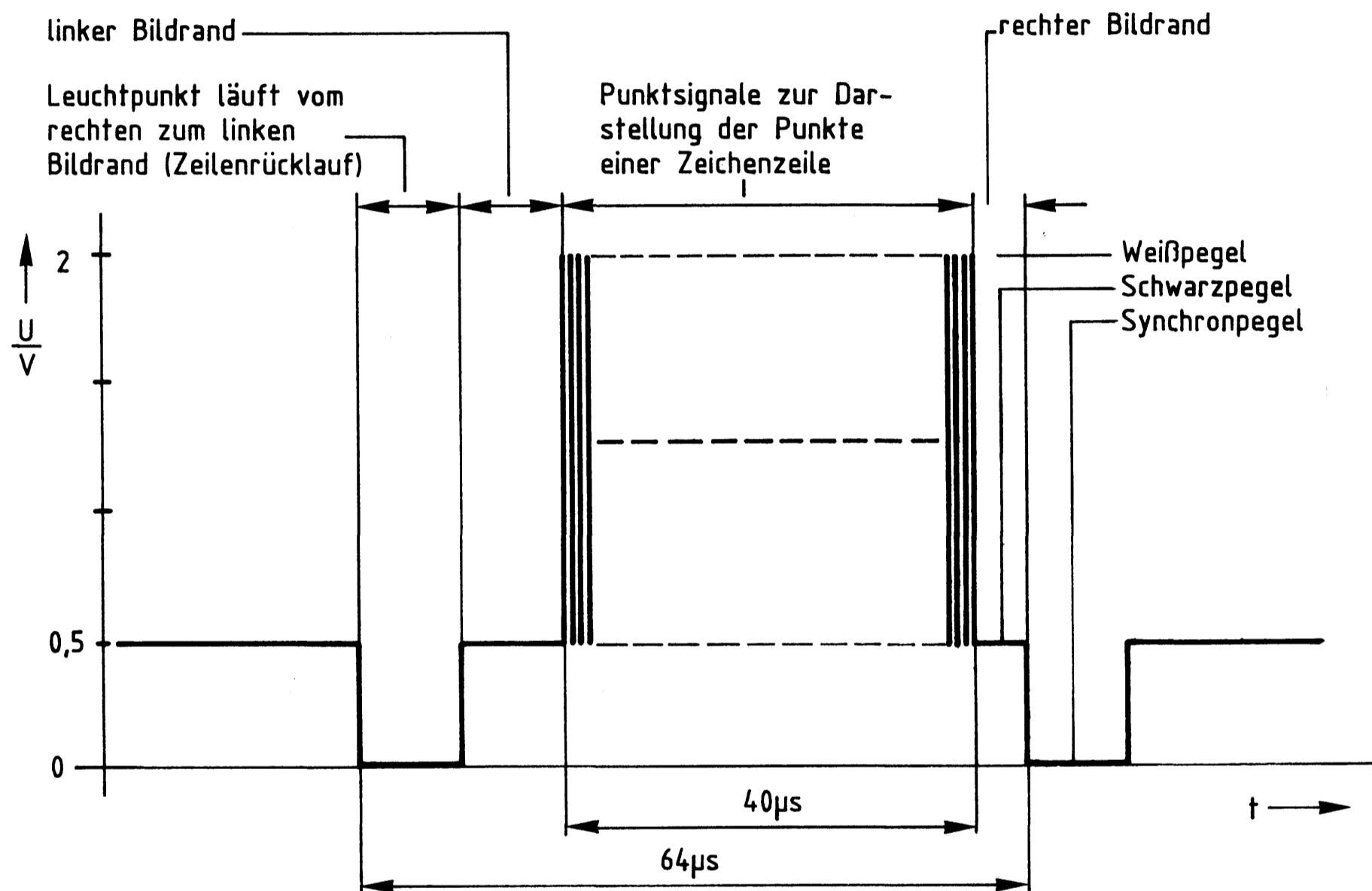


Bild 5: Pegel des BAS- Fernsehsignals

Die maximale Punktzahl pro Zeichenzeile, einschließlich der Zwischenräume, beträgt  $64 \times 8 = 512$ . Zur Darstellung dieser Punkte innerhalb von  $40 \mu s$  benötigt man einen "Punktgenerator" mit einer Frequenz von  $512/40 \mu s = 13 \text{ MHz}$ .

#### 4. Die Erzeugung des Punktsignals aus ASCII-Zeichen

Die Tastaturzeichen sind im ASCII-Code verschlüsselt. Die Umsetzung des ASCII-Codes in die 5x7-Punktdarstellung erfolgt in einem Zeichengenerator, einem für diese Aufgabe vorprogrammierten Lesespeicher (ROM). Er enthält für jedes ASCII-Zeichen jeweils in acht aufeinanderfolgenden Speicherzeilen die entsprechenden Bitmuster für die Punktdarstellung. Bild 6 zeigt die notwendigen Anschlüsse eines Zeichengenerators und ein Beispiel der Speicherbelegung für die Zeichen A und B.

## Video-Interface

### Speicherbelegung für die Zeichen A und B

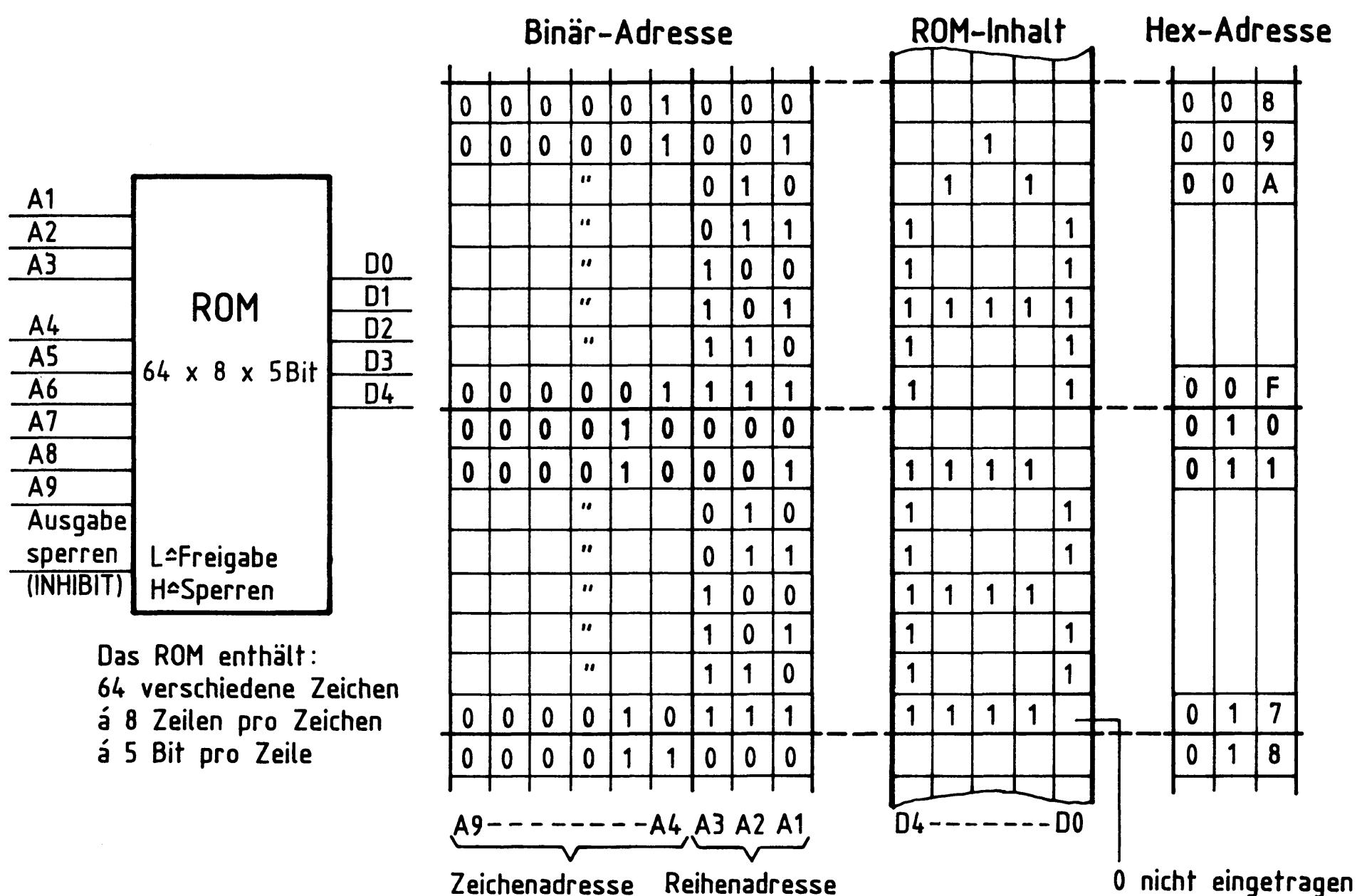


Bild 6: Anschlüsse und Speicherbelegung (Beispiel) des Zeichengenerators

Die Adresse für das Punktmuster eines Zeichens setzt sich aus der Adresse des darzustellenden Zeichens (Zeichenadresse) und der Adresse der aktuellen Reihe (Reihenadresse) innerhalb des Zeichens zusammen. Die Zeichenadresse ändert sich pro Bildschirmzeile 64mal. Die Reihenadresse wird jedesmal nach Ausgabe einer "Punkt-Zeile" geändert.

## 5. Blockschaltbild und Wirkungsweise des Video-Interfaces

Bild 7 zeigt das Blockschaltbild des Video-Interfaces. Die Funktionsblöcke sind entsprechend ihrer Lage im Stromlaufplan Bild 8 angeordnet. An jedem Block sind die zugehörigen IC's oder Bauteile aufgeführt.

Im Anhang finden Sie technische Unterlagen zu den wichtigsten Bausteinen des Video-Interfaces.

## Video-Interface

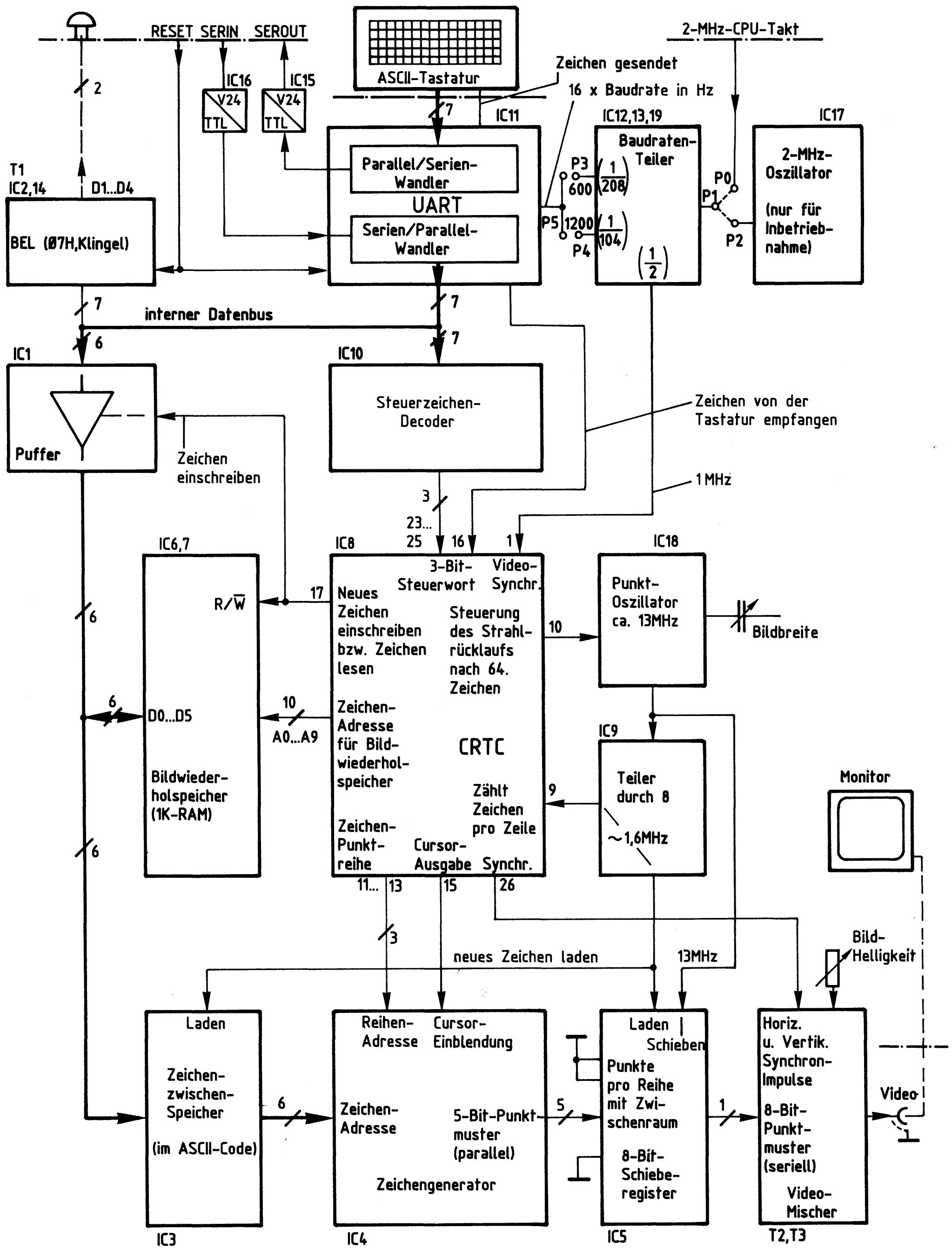
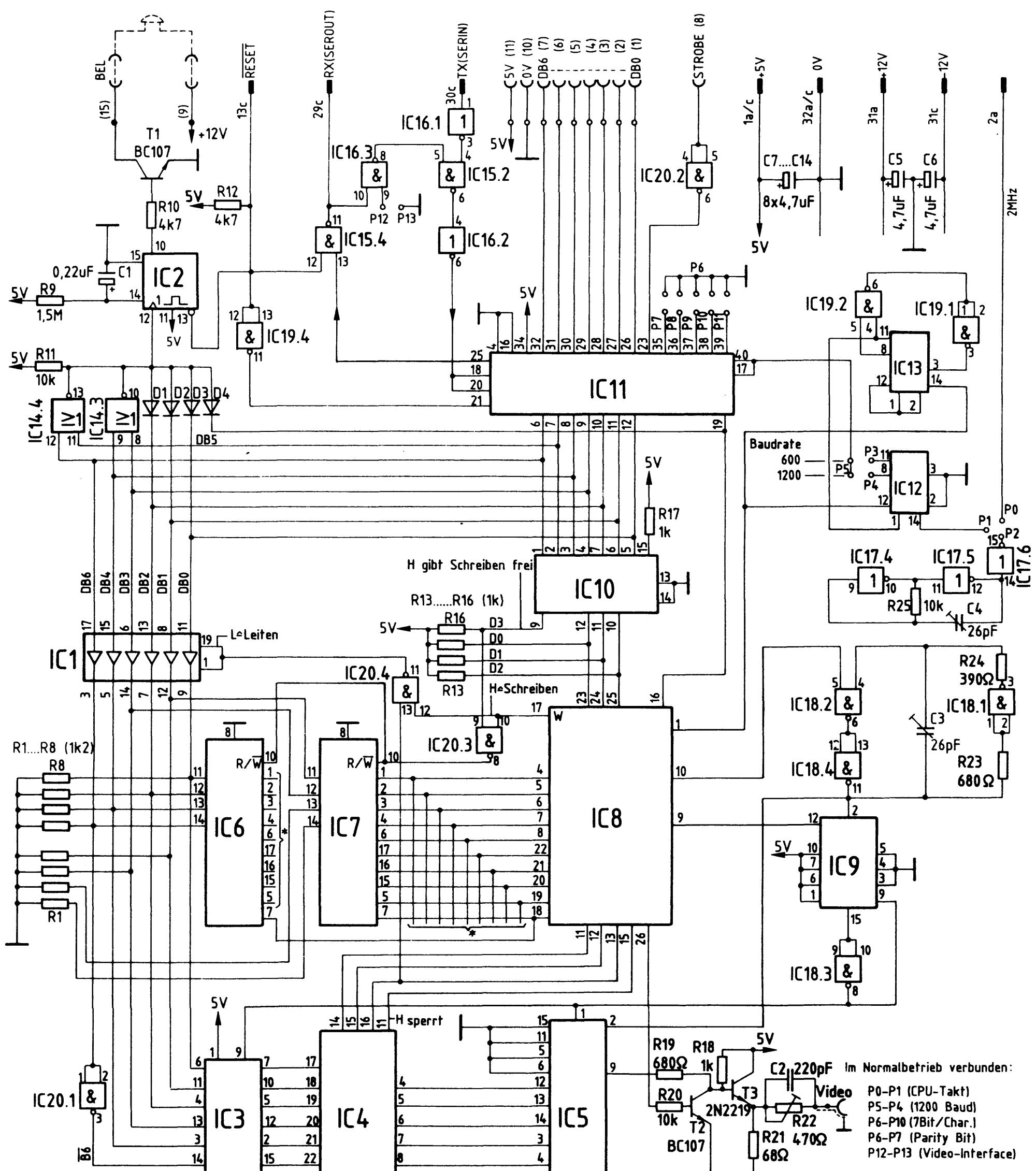


Bild 7: Blockschaltbild Video-Interface

## Video-Interface



	IC1	IC2	IC3	IC4	IC5	IC6,7	IC8	IC9	IC10	IC11	IC12,13	IC14	IC15	IC16	IC17	IC18,19,20
Typ	74LS244	4528	74LS174	R03-2513	74165	21L14	96364	74LS163	74S387	AY5-1013	74LS93	74LS33	MC1488	MC1489	4049	74LS00
+5V	20	16	16	24	16	18	28	16	16	1	5	14	/	14	1	16
0V	10	8	8	10	8	9	14	8	8	3	10	7	7	7	8	7
+12V	/	/	/	/	/	/	/	/	/	/	/	14	/	/	/	/
-12V	/	/	/	/	/	/	/	/	/	2	/	/	1	/	/	/

Bild 8: Stromlaufplan Video-Interface

## Video-Interface

Ein von der "ASCII-Tastatur" parallel gesendetes Zeichen wird innerhalb des "UART" (Universeller asynchroner Sende-Empfangs-Baustein) über einen Parallel/Serien-Wandler in die serielle Form gewandelt, mit Start-, Stop- und Paritäts-Bits versehen und über den Ausgang "SEROUT" zur CPU gesendet.

Zeichen, die als serieller Datenstrom vom Mikrocomputer gesendet werden, gelangen dagegen über den Eingang "SERIN" zum Serien/Parallel-Wandler im UART. Dieser trennt die Start-, Stop- und Paritäts-Bits von den eigentlichen Daten-Bits und stellt das empfangene ASCII-Zeichen in paralleler Form auf dem "internen Datenbus" zur Verfügung.

Die Sende- und Empfangsgeschwindigkeit des UART's wird durch Taktimpulse aus dem "Baudraten-Teiler" gesteuert. Die Frequenz der Taktimpulse muß dem 16fachen der Baudrate entsprechen (z.B.  $f = 19,2 \text{ kHz}$  für 1200 Bd). Diese Taktimpulse werden entweder aus dem "2-MHz-CPU-Takt" oder aus der Frequenz des "2-MHz-Oszillators" durch entsprechende Teilung im Baudraten-Teiler gewonnen.

Wenn das ASCII-Zeichen "BEL" (07H, Klingel) empfangen wird, sorgt der Block "BEL" für eine akustische Meldung.

Bei der weiteren Verarbeitung wird das Bit 5 im empfangenen ASCII-Zeichen ignoriert, da es lediglich der Unterscheidung zwischen Groß- und Kleinbuchstaben dient. Dadurch werden alle empfangenen Buchstaben als Großbuchstaben auf dem Bildschirm dargestellt. Über den freigegebenen "Puffer" gelangt das Zeichen nun in den "Bildwiederholspeicher". Die Speicheradresse und das Signal "Zeichen einschreiben" (Write) in den Bildwiederholspeicher liefert der "CRTC" (Cathode Ray Tube Controller = Elektronenstrahlröhre-Steuerbaustein). Eingeschrieben wird nur während des unsichtbaren Rücklaufs des Elektronenstrahls auf dem Bildschirm.

Für die Bilderzeugung werden die abgespeicherten Zeichen ständig wiederkehrend aus dem Bildwiederholspeicher gelesen und über den "Zeichenzwischenspeicher" dem "Zeichengenerator" zugeführt, der die Zeichenumwandlung in das Punktmuster übernimmt. Dafür müssen ihm folgende Informationen zugeführt werden:

- die Adresse, unter der das Punktmuster des auszugebenden Zeichens (Zeichenadresse) steht
- die Adresse der aktuellen Punktreihe dieses Zeichens (Reihenadresse)
- ein Freigabe-Signal zur Ausgabe des Punktmusters.

Die Zeichenadresse erhält er in Form des ASCII-Codes, dessen Bit 6 invertiert ist, vom Zeichenzwischenspeicher. Reihenadresse und Freigabe-Signal sendet der CRTC aus.

## Video-Interface

Vom Zeichengenerator gelangt die 5-Bit-Kombination der aktuellen Punktreihe des auszugebenden Zeichens an die parallelen Dateneingänge des "8-Bit-Schieberegisters". Mit einem Ladeimpuls, den der "Teiler durch 8" aussendet, wird sie in das Schieberegister übernommen und Bit für Bit am seriellen Ausgang ausgegeben. Die Schiebeimpulse kommen vom "Punktoszillator". Nach jeweils 8 Schiebetakten wird die 5-Bit-Kombination des nächsten auszugebenden Zeichens vom Zeichengenerator übernommen. Eine Zeichenreihe ist dann vollständig ausgegeben, wenn alle 12 Zeilen vom Elektronenstrahl durchlaufen sind.

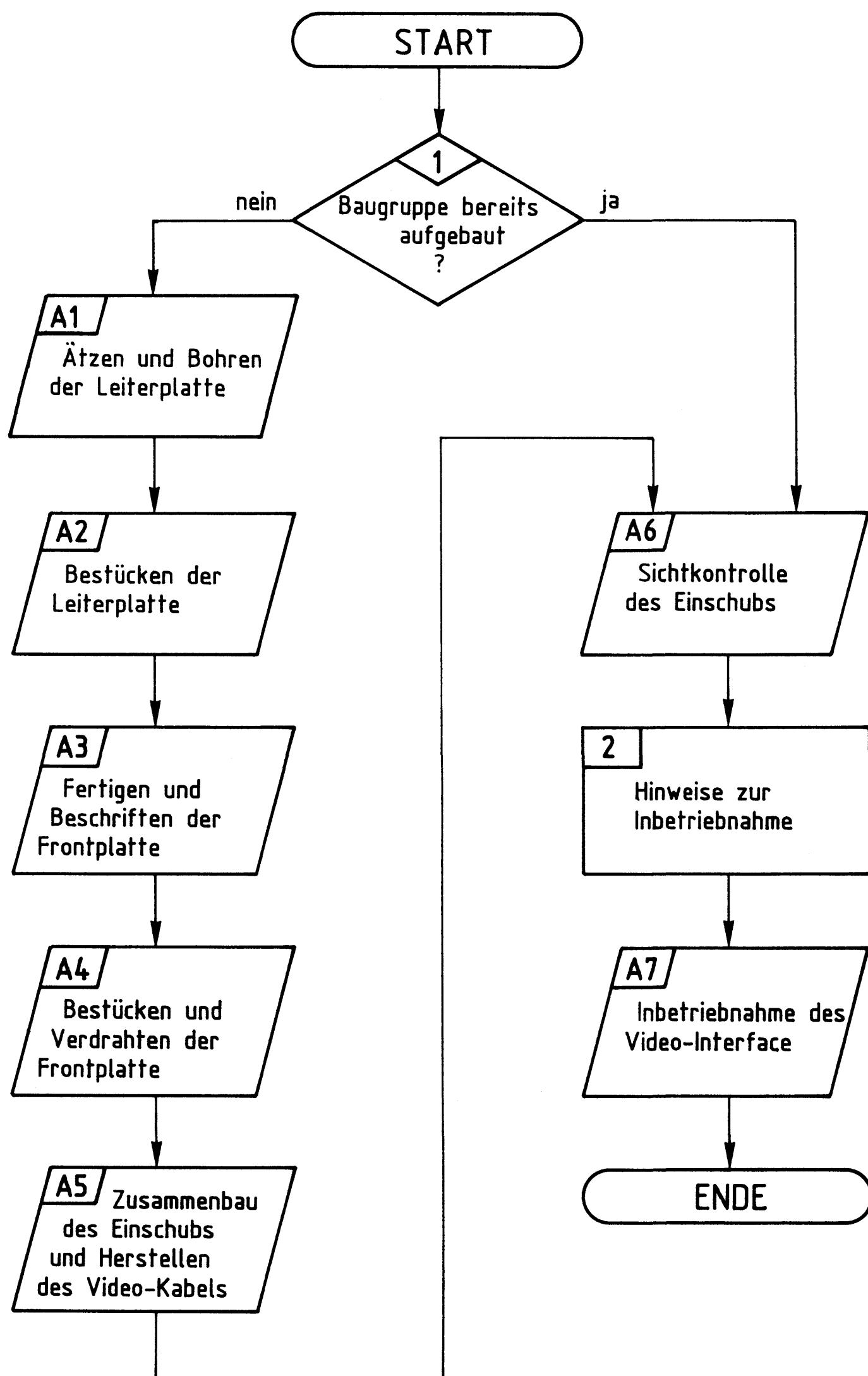
Die Zwischenräume zwischen den einzelnen Zeichen werden dadurch erzeugt, daß drei der acht parallelen Dateneingänge (Datenbit 0, 6 und 7) auf Masse gelegt sind. Dies bewirkt eine Dunkelsteuerung der entsprechenden Punkte in der Punktreihe.

Im "Video-Mischer" wird die serielle Information aus dem Schieberegister mit Synchronimpulsen (Horizontal- und Vertikalimpulse) versehen und auf Fernseh-Normpegel gebracht. Diese Synchronimpulse werden innerhalb des CRTC durch Teilketten aus dem 1-MHz-Signal erzeugt, das der Baudraten-Teiler liefert.

Eine weitere Aufgabe des CRTC ist die Steuerung und Anzeige der Schreibmarke (Cursor). Der Cursor zeigt diejenige Stelle auf dem Bildschirm an, an der das nächste empfangene Zeichen dargestellt wird. Von seiner Stellung hängt die Adresse des Bildwiederholspeichers ab, unter der das Zeichen gespeichert wird.

Neben den normalen Textzeichen (Buchstaben, Ziffern) gibt es im ASCII-Code auch sogenannte Steuerzeichen, mit denen man z.B. den Cursor auf dem Bildschirm steuern oder den Bildwiederholspeicher löschen kann. Diese Steuerzeichen werden nicht im Bildwiederholspeicher abgelegt, sondern die ihnen entsprechenden Kommandos werden vom CRTC unmittelbar ausgeführt. Die Unterscheidung, ob es sich bei dem empfangenen Zeichen um ein Text- oder Steuerzeichen handelt, erfolgt über den "Steuerzeichen-Decoder", ein für diese Aufgabe programmiertes PROM. Er liefert dem CRTC zu jedem empfangenen Zeichen ein 3-Bit-Steuerwort, sowie ein Freigabesignal, sofern das Zeichen in den Bildwiederholspeicher übernommen werden darf. Die Übernahme dieses 3-Bit-Steuerwortes in den CRTC veranlaßt der UART mit dem Signal "Zeichen von der Tastatur empfangen".

## Flußdiagramm für den Arbeitsablauf



## Video-Interface

Stckz.	Benennung/Daten	Bemerkung
1	Leiterplatte, ca. 110x170 mm Mat.: Epoxid-Glashartgewebe (Hgw 2372)	doppelseitig Cu-kaschiert (35 µm) u. mit Fotolack beschichtet
je 1	Filmvorlage BFZ/MFA 8.2.L u. 8.2.B zum Belichten der Leiterplatte	je nach Ätzverfahren Pos.- oder Neg.-Film
1	Frontplatte, Teilung L-C 05, Alu, 2 mm dick, Breite: 25,1 mm	z.B. Intermas Nr. 409-017 665
1	Griff kompl. mit Abdeckung T03	z.B. Intermas Nr. 409-017 927
1	Frontverbinder 1,6 FEE	z.B. Intermas Nr. 409-024 830
1	Messerleiste 64polig, DIN 41612	z.B. Erni STV-P-364 a/c Nr. 9722.333.401
3	Zylinderschraube M2,5x 8 DIN 84	
2	Zylinderschraube M2,5x10 DIN 84	
3	Zylinderschraube M2,5x12 DIN 84	
2	Zylinderschraube mit Schaft BM2,5x10/5 DIN 84	
5	Federscheibe A2,7 DIN 137	
2	Schraubensicherung, Kunststoff	z.B. Intermas Nr. 409-026 748
3	Federring B2,5 DIN 127	
6	Sechskantmutter M2,5 DIN 439	
1	Gerätebuchse BNC, UG 1094/U	kurze Bauform
1	BNC-Stecker UG 88/U	
1	Lötahne BNC	
2	Isolierring für BNC-Buchse	
1,5 m	Koaxkabel RG58, 50Ω	
1	Buchsenstecker 15polig mit Lötstiften	Harting 0967015 2704
1	Tonabnehmer-Stecker in Koaxausführung	(Cinch), für Anschluß an Videobuchse Sichtger.
1	Widerstand 68Ω	alle Widerstände 0,25 W/± 5% Tol.
1	Widerstand 390Ω	
1	Widerstand 680Ω	
6	Widerstand 1 kΩ	
8	Widerstand 1,2 kΩ	
2	Widerstand 4,7 kΩ	
3	Widerstand 10 kΩ	
1	Widerstand 1,5 MΩ	

## Video-Interface

Stckz.	Benennung/Daten	Bemerkung
1	Trimmerwiderstand 470Ω /0,25 W	liegend, RM 10x5 mm
2	Folientrimmkondensator 4,5-26 pF, für gedruckte Schaltungen	liegend, Betätigung senkrecht, RM 5x10 mm
1	Keramikkondensator 220 pF/63 V	RM 2,5 mm
1	Tantal-Elko 0,22 µF/35 V	Tropfenform
10	Tantal-Elko 4,7 µF/35 V	Tropfenform
4	Si-Diode 1N4148	oder ähnlich
2	Si-NPN-Transistor BC 107 B	oder ähnlich
1	Si-NPN-Transistor 2N2219A	
1	IC AY-5-1013 A, UART	
1	IC SFF 96364 A, CRT-Controller	
1	PROM 74S387, programmiert für CRT-Contr. 96364	(SFF 934271-0)
1	IC R03-2513, Zeichengenerator	
2	IC 21 L 14, mind. 450 ns, RAM	
3	IC 74 LS 00, Vier NAND mit je 2 Eingängen	
1	IC 74 LS 163, 4-Bit Binärzähler	
1	IC 74165, 8-Bit Schieberegister mit Paralleleingabe	kein LS-Typ
1	IC 74 LS 174, 6-Bit D Register	
1	IC 74 LS 244, Acht Bus-Treiber	
1	IC MC 1488, Vier Leitungstreiber für V-24-Schnittstellen	oder 75188
1	IC MC 1489, Vier Leitungsempfänger für V-24-Schnittstellen	oder 75189
1	IC 4528, Zwei retriggerbare Monovibratoren	CMOS
1	IC 4049, Sechs invertierende Treiber	CMOS; kein Motorola-Typ
1	IC 74 LS 33, Vier NOR-Gatter mit je 2 Eingängen	
2	IC 74 LS 93, 4-Bit Binärzähler	
1	IC-Fassung, 40polig, DIL	siehe Anmerkung
1	IC-Fassung, 28polig, DIL	
1	IC-Fassung, 24polig, DIL	
1	IC-Fassung, 20polig, DIL	
2	IC-Fassung, 18polig, DIL	

## Video-Interface

Stckz.	Benennung/Daten	Bemerkung
6	IC-Fassung, 16polig, DIL	
8	IC-Fassung, 14polig, DIL	
n.B.	Schaltlitze, 0,14 mm <sup>2</sup> , rt, sw, bn, ws	
n.B.	Lötdraht	
n.B.	Lötłack	
n.B.	Schaltdraht, Ø 0,5 mm, versilbert	
n.B.	Reinigungsmittel	zum Entfetten der Frontplatte
n.B.	Beschriftungsmaterial, Abreibesymbole oder Tuscheschreiber	zum Beschriften der Frontplatte
n.B.	Plastikspray	zum Besprühen der Frontplatte

## Anmerkung:

Je nach Ausführung der geätzten Leiterplatte müssen unterschiedliche IC-Fassungen bereitgestellt werden:

Ist die Leiterplatte durchkontakteert, können Sie gewöhnliche IC-Fassungen verwenden.

Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbare sind. Hierzu eignen sich sehr gut die sog. "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakten bestehen. Falls Sie die als Meterware erhältlichen Kontaktfederstreifen verwenden, benötigen Sie davon 915 mm.

## Zur Inbetriebnahme der Baugruppe benötigen Sie zusätzlich:

Stckz.	Benennung/Daten	Bemerkung
1	Baugruppenträger mit Busverdrahtung BFZ/MFA 0.1.	
1	Bus-Abschluß BFZ/MFA 0.2.	
1	Trafo-Einschub BFZ/MFA 1.1.	
1	Spannungsregelung BFZ/MFA 1.2.	
1	Prozessor 8085 BFZ/MFA 2.1.	aufgebaut u. geprüft
1	Adapterkarte 64polig BFZ/MFA 5.3.	
1	ASCII-Tastatur BFZ/MFA 8.1.	geprüft
1	Video-Bildschirm	

## Video-Interface

In dieser Übung werden Sie den zum Mikrocomputer-Baugruppensystem gehörenden Einschub "Video-Interface" aufbauen und in Betrieb nehmen. Falls Sie bereits einen zusammengebauten Einschub erhalten haben, besteht Ihre Aufgabe darin, ihn zu überprüfen und in Betrieb zu nehmen. Entscheiden Sie nun, wie Sie vorgehen.

1

Aufbau nach Arbeitsunterlagen

→ A1

Überprüfen des fertigen Einschubs  
und Inbetriebnahme

→ A6

In den folgenden Arbeitsschritten wird das Video-Interface in Betrieb genommen.

2

Dazu benötigen Sie:

- 1 Baugruppenträger mit Bus-Verdrahtung (BFZ/MFA 0.1.)
- 1 Bus-Abschluß (BFZ/MFA 0.2.)
- 1 Trafo-Einschub (BFZ/MFA 1.1)
- 1 Spannungsregelung (BFZ/MFA 1.2.)
- 1 Prozessor 8085 (BFZ/MFA 2.1.)
- 1 Adapter 64polig (BFZ/MFA 5.3.)
- 1 Video-Bildschirm mit Cinchanschluß

Alle aufgeführten Teile komplett aufgebaut und geprüft. Darüber hinaus sollten Sie den Stromlaufplan, das Blockschaltbild und den Bestückungsplan dieser Übung bereithalten.

Die Inbetriebnahme erfolgt schrittweise durch Prüfen der einzelnen Funktionsblöcke. Dazu werden nur immer diejenigen IC's zusätzlich in die Sockel gesteckt, die dem gerade zu prüfenden Block angehören. Alle dazu vorgegebenen Arbeitsblätter enthalten:

- Angaben darüber, welcher Funktionsblock geprüft wird.
- Angaben über Aufgabe und Funktion des Blocks innerhalb des Video-Interfaces; diese Abschnitte sind auch als Ergänzung zur Funktionsbeschreibung gedacht.
- Angaben zur Vorbereitung der Prüfschritte (z.B. welche IC's zu stecken sind).  
Vor dem Stecken von IC's immer die Betriebsspannung ausschalten!
- Meßaufgaben; es werden hauptsächlich Messungen durchgeführt, deren Ergebnisse mit vorgegebenen Kontrollwerten verglichen werden müssen.

Bei sorgfältiger Durchführung der einzelnen Arbeitsschritte lassen sich eventuell vorhandene Fehlerquellen, wie Kurzschlüsse zwischen Leiterbahnen oder defekte Bauteile, leicht einkreisen und beheben.

→ A7

Name:

Video-Interface

Datum:

Für die Baugruppe "Video-Interface" muß eine zweiseitig kupferbeschichtete Leiterplatte geätzt werden. Stellen Sie die Leiterplatte in folgenden Arbeitsschritten her:

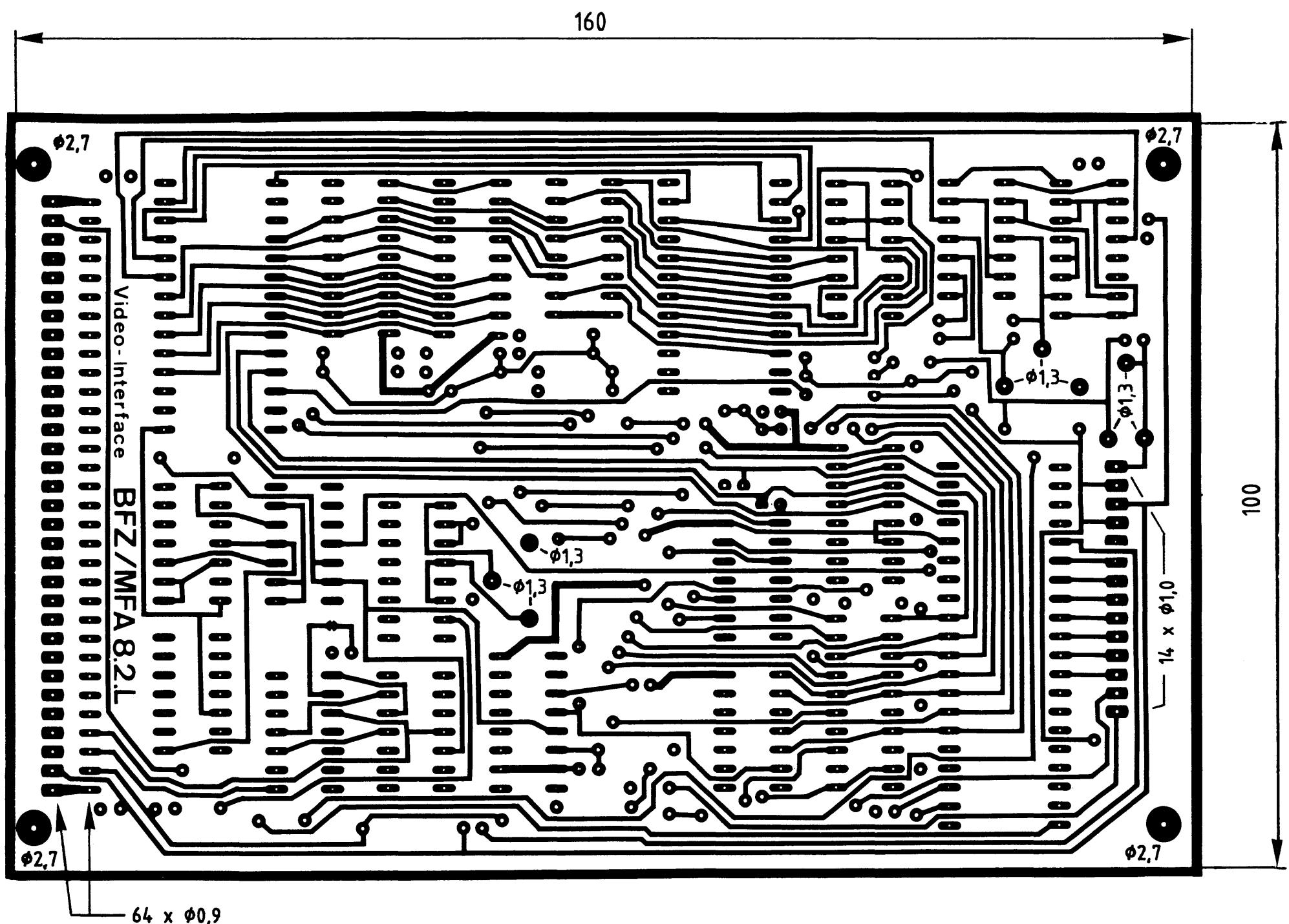
A 1.1

1. Belichten nach Filmvorlage BFZ/MFA 8.2. L und 8.2. B
2. Entwickeln
3. Ätzen und Fotolack entfernen
4. auf Maß (100x160 mm) zuschneiden

Material: Epoxid-Glashartgewebe 1,5 dick (Hgw 2372)

Bohren Sie die Leiterplatte nach dem folgenden Bohrplan. Anschließend sind beide Seiten zu reinigen und mit Lötlack zu besprühen.

Bohrplan (Leiterbahnseite)



alle nicht bemaßten Bohrungen  $\phi 0,8$  mm  
Benötigte Bohrer: 0,8 - 0,9 - 1,0 - 1,3 - 2,7 mm

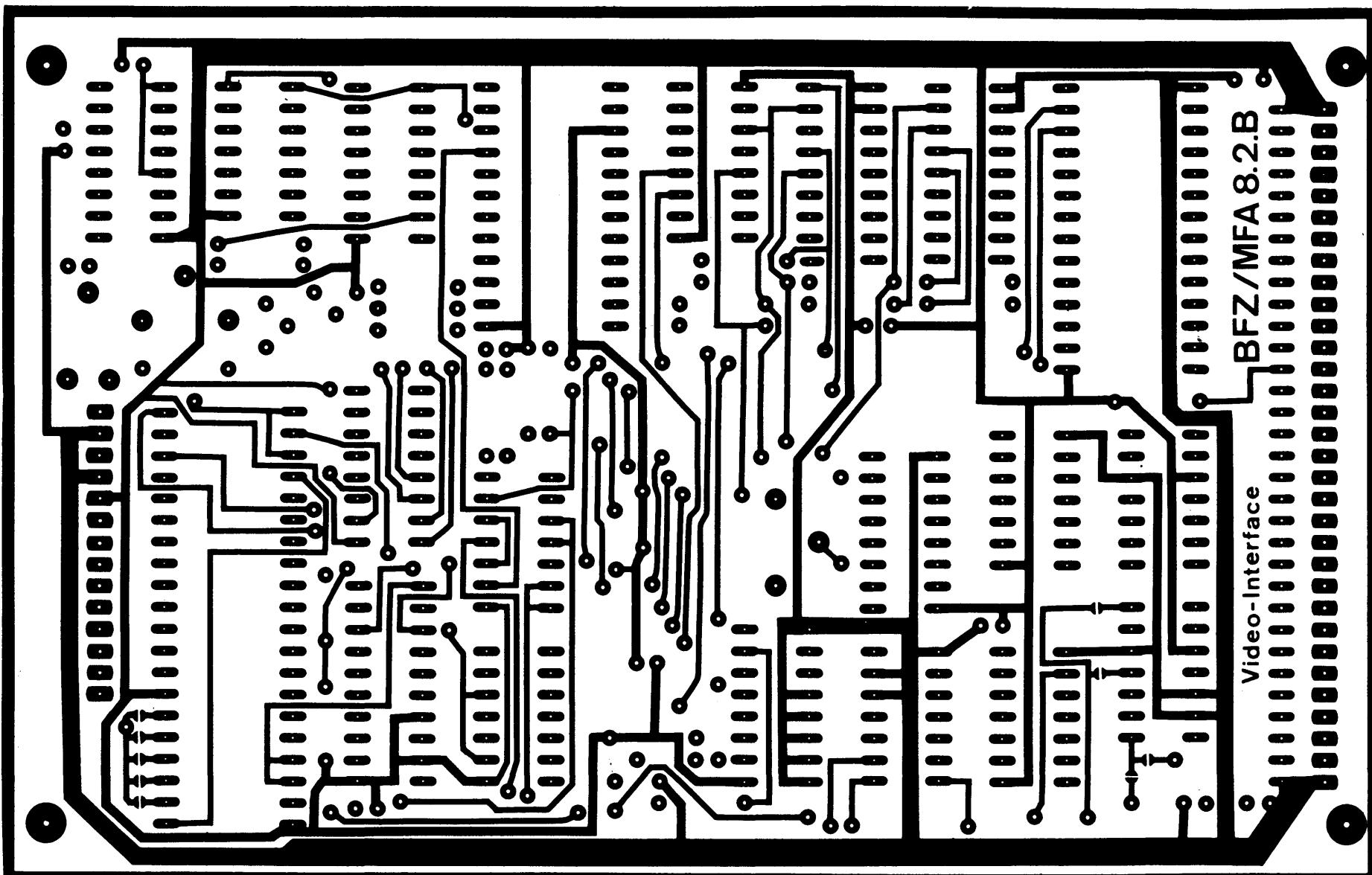
Name:

Video-Interface

Datum:

Die folgende Abbildung zeigt das Layout der Bestückungsseite.

A1.2



→ A2

Name:

Video-Interface

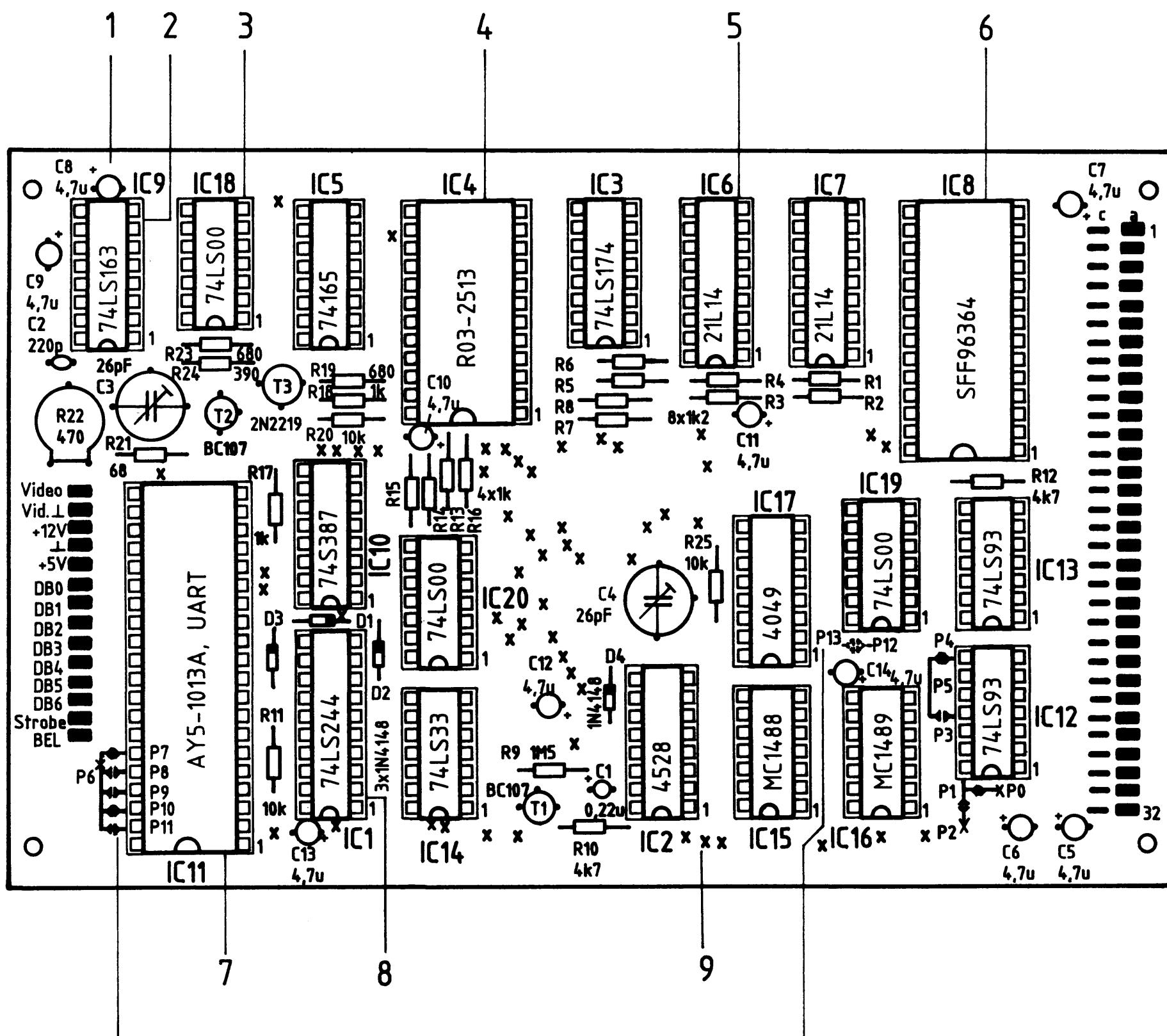
Datum:

Bestücken Sie die Leiterplatte mit Hilfe des Bestückungsplans, der Stückliste und der Bauteilliste. Vorher sollten Sie alle Leiterbahnen möglichst mit einer Lupe nach Rissen und Kurzschlüssen (Ätzfehler, Bohrgrat) untersuchen und Fehler entsprechend beseitigen.

Stecken Sie zunächst noch keine IC's in die Sockel!

A2.1

## Bestückungsplan Leiterplatte



Lötbrücken P.:      ≈ Brücke offen  
 ≈ Brücke geschlossen

Bedeutung der Lötbrücken siehe Stromlaufplan

P13 und P12 befinden sich hier auf der Lötseite der Leiterplatte.  
 Die Brücke bleibt zunächst offen!



Name:

Video-Interface

Datum:

## Stückliste Leiterplatte

A2.2

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 8.2.	
2	6	IC-Fassung 16polig	
3	8	IC-Fassung 14polig	
4	1	IC-Fassung 24polig	
5	2	IC-Fassung 18polig	siehe Anmerkung
6	1	IC-Fassung 28polig	
7	1	IC-Fassung 40polig	
8	1	IC-Fassung 20polig	
9	57	Durchkontaktierung, hergestellt aus Schaltdraht 0,5 mm Cu-Ag	nur erforderlich bei nicht galvanisch durchkontakteiter Leiterplatte

## Anmerkung

Alle IC's werden auf Fassungen gesteckt, die je nach Ausführung der geätzten Leiterplatte unterschiedlicher Bauart sind. Wenn die Leiterplatte galvanisch durchkontakteiert ist, werden gewöhnliche IC-Fassungen verwendet. Bei nicht durchkontakteierten Leiterplatten müssen IC-Fassungen eingesetzt werden, die auch von der Bestückungsseite her verlötbare sind. Hierzu verwenden Sie entweder "Carrier-IC-Fassungen", die aus zusammengesetzten Einzelkontakte bestehen oder die als Meterware erhältlichen Kontaktfederstreifen.

## Bauteilliste Leiterplatte

Kennz.	Benennung/Daten	Bemerkung
R1-R8	Widerstand 1,2 kΩ	
R9	Widerstand 1,5 MΩ	
R10	Widerstand 4,7 kΩ	
R11	Widerstand 10 kΩ	
R12	Widerstand 4,7 kΩ	
R13-R18	Widerstand 1 kΩ	
R19	Widerstand 680Ω	
R20	Widerstand 10 kΩ	

Name:

Video-Interface

Datum:

## Fortsetzung Bauteilliste

A2.3

Kennz.	Benennung/Daten	Bemerkung
R21	Widerstand 68Ω	
R22	Trimmwiderstand 470Ω	
R23	Widerstand 680Ω	
R24	Widerstand 390Ω	
R25	Widerstand 10 kΩ	
C1	Tantalkondensator 0,22 µF/35 V	
C2	Keramikkondensator 220 pF	
C3, C4	Trimmkondensator 4,5-26 pF	
C5, C6	Tantalkondensator 4,7 µF/35 V	
C7-C14	Tantalkondensator 4,7 µF/35 V	
D1-D4	Si-Diode 1N4148	o. ähnlich
T1, T2	Si-NPN-Transistor BC 107	o. ähnlich
T3	Si-NPN-Transistor 2N2219 A	o. ähnlich
IC1	Acht Bus-Treiber 74 LS 244	IC's nicht eingesteckt!
IC2	Zwei retrigg. Monovibratoren 4528	CMOS
IC3	6-Bit D Register 74 LS 174	
IC4	Zeichengenerator R03-2513	
IC5	8-Bit-Schieberegister 74 165	kein LS-Typ
IC6, 7	RAM-Speicher 21 L 14	
IC8	CRT-Controller SFF 96364 A	
IC9	4-Bit Binärzähler 74 LS 163	
IC10	PROM 74 S 387	
IC11	UART AY5-1013 A	
IC12, 13	4-Bit Binärzähler 74 LS 93	
IC14	Vier NOR-Gatter 74 LS 33	
IC15	Leitungstreiber für V-24-Schnittstellen MC 1488 (od. 75188)	
IC16	Leitungsempfänger für V-24-Schnittstellen MC 1489 (od. 75189)	
IC17	Sechs invertierende Treiber 4049	CMOS
IC18-20	Vier NAND 74 LS 00	

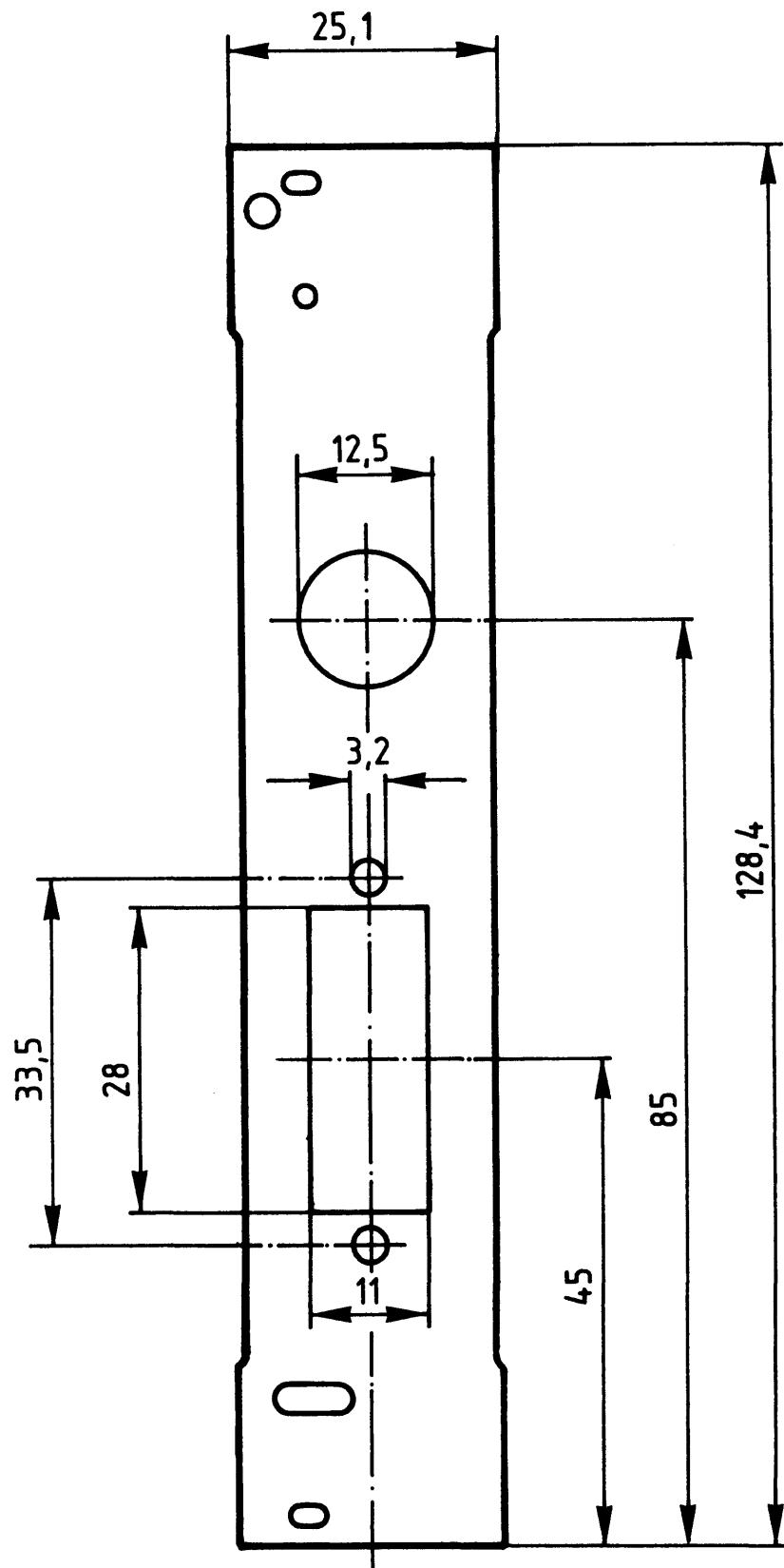
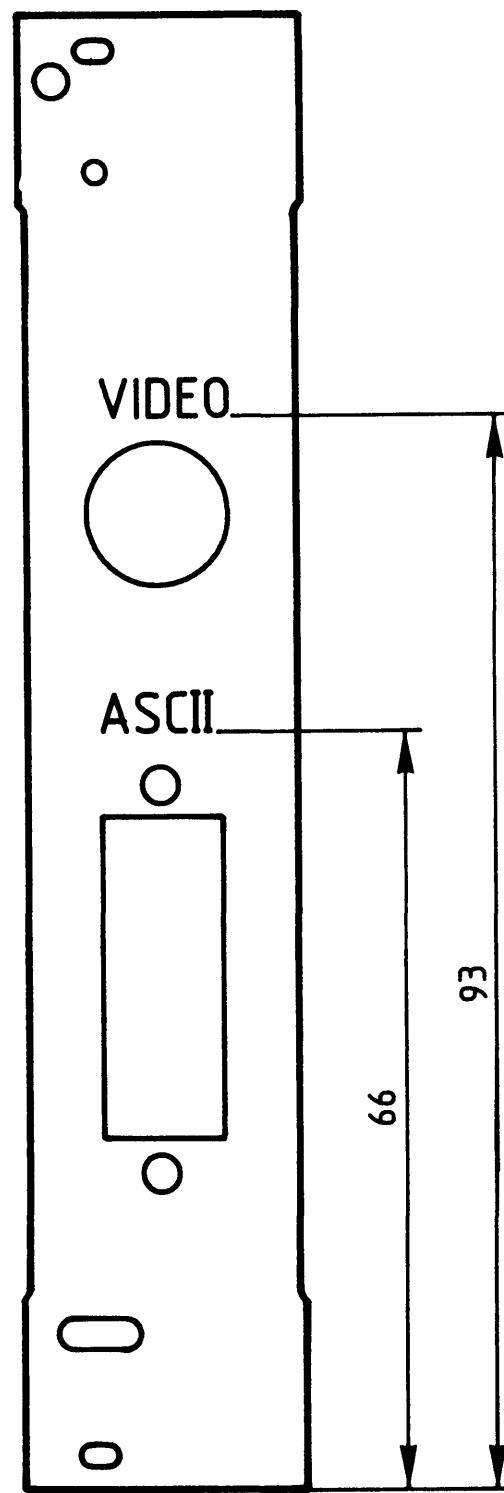
→ A3

Name:

Video-Interface

Datum:

Stellen Sie die Frontplatte nach folgenden Zeichnungen her. Vor dem Beschriften muß die Frontplatte gereinigt und entfettet werden. Die Beschriftung kann mit einem Tuscheschreiber oder Abreibebuchstaben erfolgen. Nach dem Beschriften sollten Sie die Frontplatte mit Plastik-Spray besprühen.

**A3****Bohrplan Frontplatte****Beschriftungsvorschlag**

Material: Frontplatte L-C05  
Alu 2mm

Schrift Höhe 3mm

→ **A4**

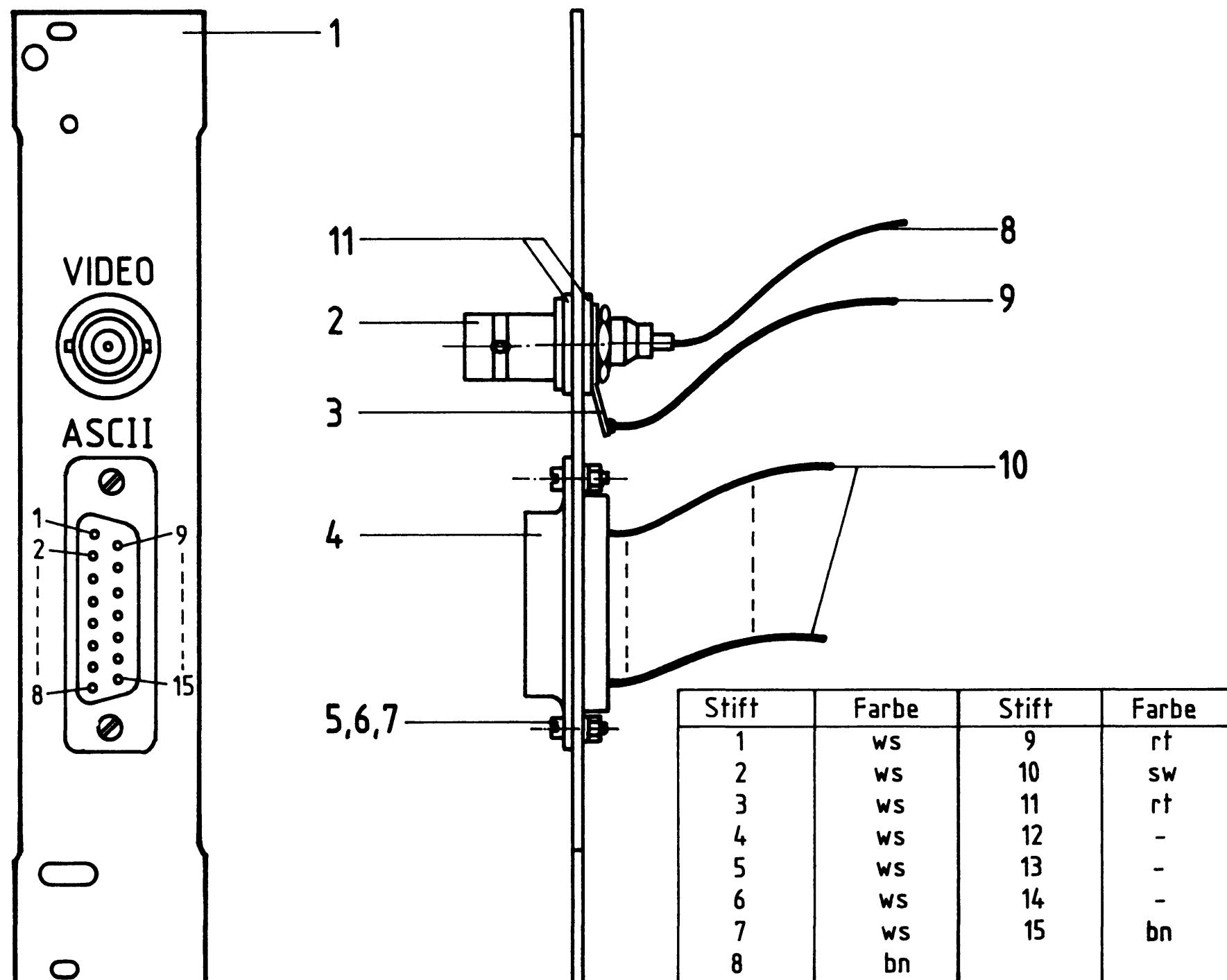
Name:

Video-Interface

Datum:

Bestücken und verdrahten Sie die Frontplatte nach den folgenden Zeichnungen und der Stückliste.

A4



## Stückliste Frontplatte

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Frontplatte	
2	1	Gerätebuchse UG 1094/U	
3	1	Lötfahne BNC	
4	1	Buchsenstecker 15polig	
5	2	Zylinderschraube M2,5x8 DIN 84	
6	2	Federring B2,5 DIN 127	
7	2	Sechskantmutter M2,5 DIN 439	
8	1	Schaltlitze 0,14 mm <sup>2</sup> , bn, 40 mm 1g	} Enden abisoliert und } verzinnt
9	1	Schaltlitze 0,14 mm <sup>2</sup> , sw, 40 mm 1g	
10	12	Schaltlitze 0,14 mm <sup>2</sup> , 30 mm 1g	Farben u. Belegung siehe obige Tabelle, Enden abis.u.verz
11	2	Isolierring für BNC-Buchse	

→ A5

} Enden abisoliert und  
} verzinnt  
Farben u. Belegung siehe obige Tabelle, Enden abis.u.verz

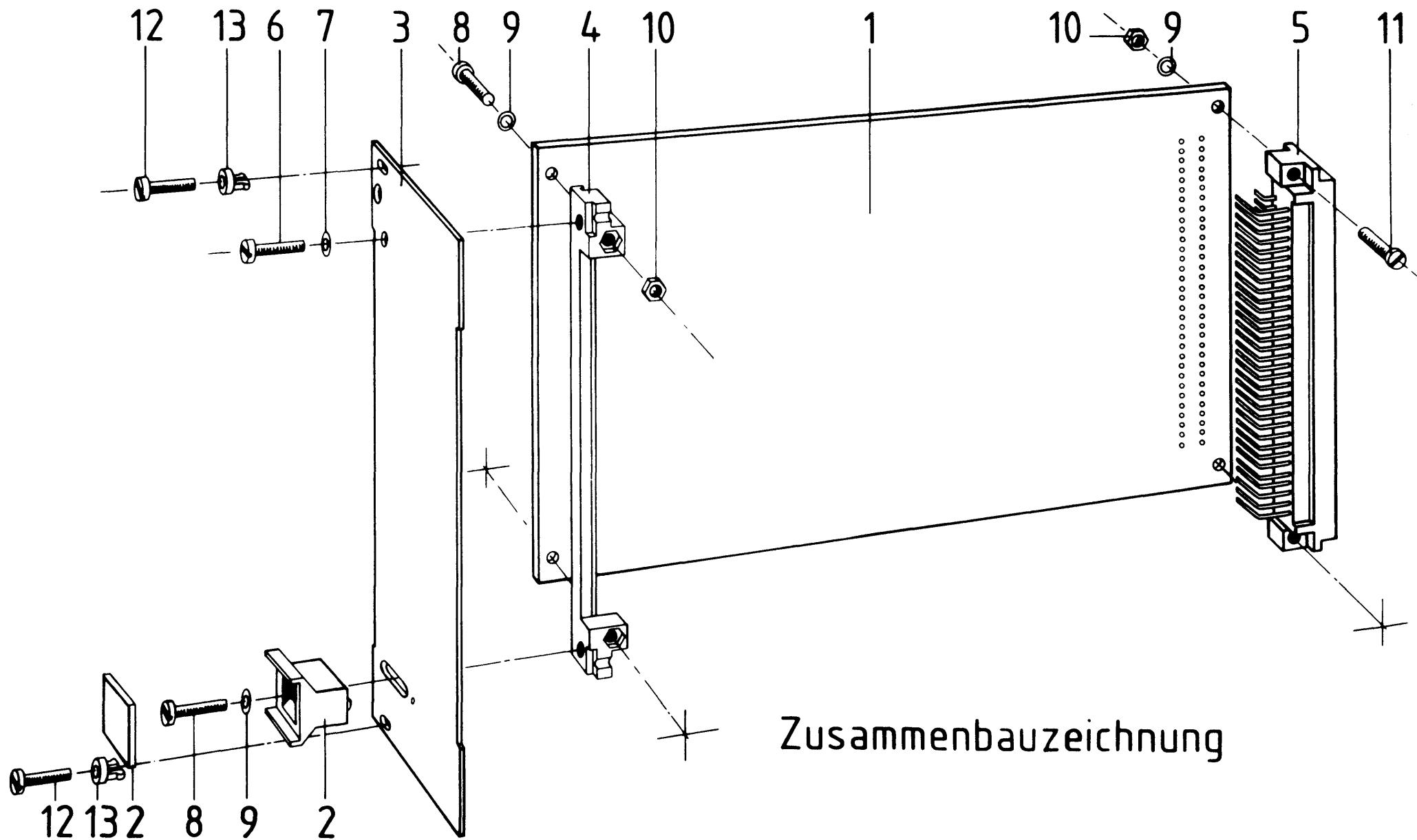
Name:

Video-Interface

Datum:

A5.1

Bauen Sie den Einschub nach der folgenden Zeichnung und Stückliste zusammen. Anschließend wird verdrahtet.



Stückliste für den Zusammenbau

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	Leiterplatte BFZ/MFA 8.2.	kompl. bestückt
2	1	Griff komplett	
3	1	Frontplatte	bestückt u. verdrahtet
4	1	Verbinder	
5	1	Messerleiste 64polig, DIN 41612	
6	1	Zylinderschraube M2,5x8 DIN 84	
7	1	Federring B2,5 DIN 127	
8	3	Zylinderschraube M2,5x12 DIN 84	
9	5	Federscheibe A2,7 DIN 137	
10	4	Sechskantmutter M2,5 DIN 439	
11	2	Zylinderschraube M2,5x10 DIN 84	
12	2	Zylinderschraube mit Schaft, BM2,5x10/5 DIN 84	
13	2	Schraubensicherung, Kunststoff	

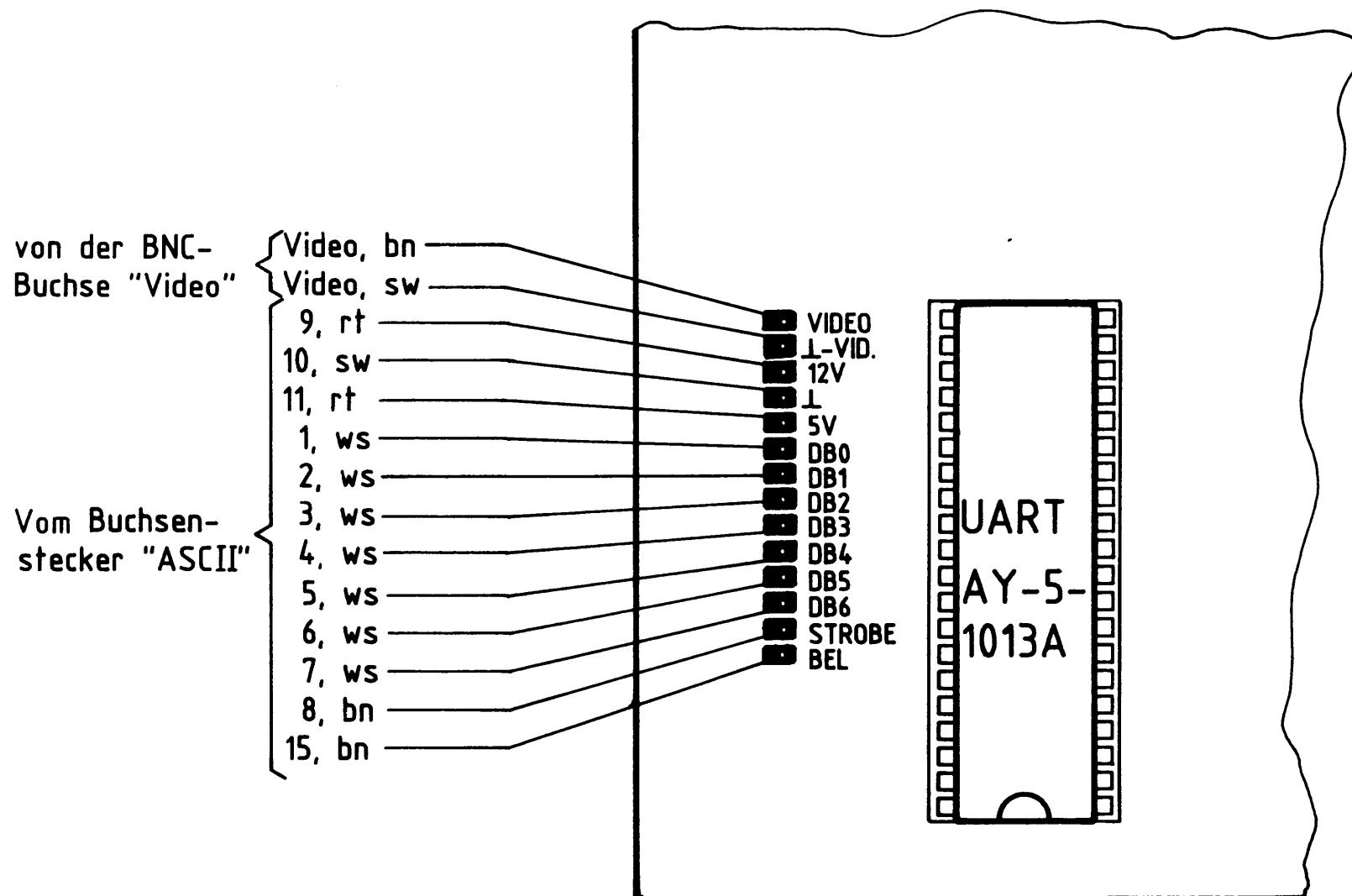
Name:

Video-Interface

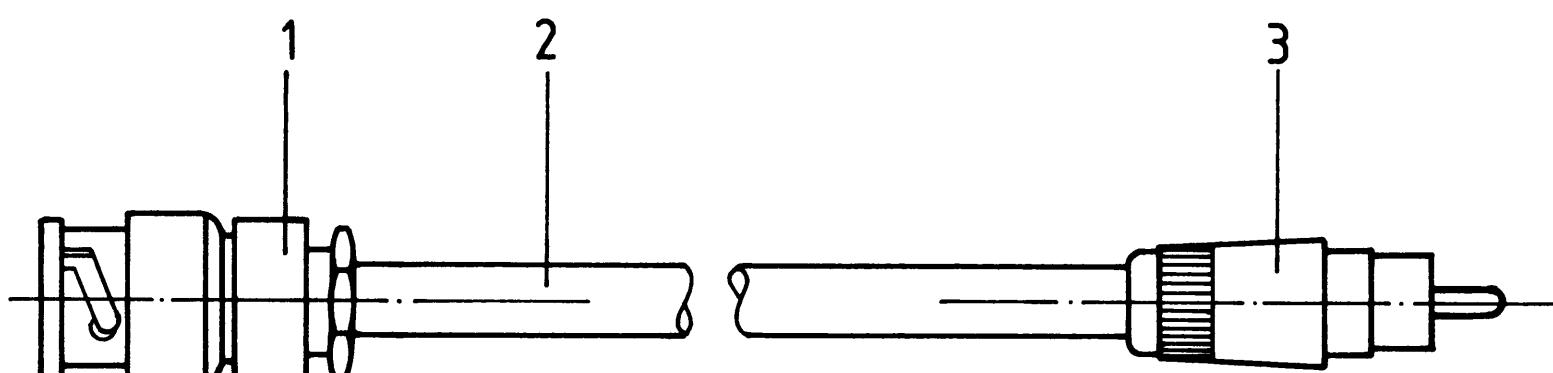
Datum:

A5.2

## Verdrahtungsplan Frontplatte - Leiterplatte



Stellen Sie das Video-Kabel nach folgenden Angaben her.



## Stückliste Video-Kabel

Pos.	Stckz.	Benennung/Daten	Bemerkung
1	1	BNC-Stecker UG88/U	
2	1,5 m	Koaxkabel RG58, 50 Ω	
3	1	Tonabnehmer-Stecker	

→ A6

Name:

Video-Interface

Datum:

## Sichtkontrolle

A6

Führen Sie eine Sichtkontrolle des fertigen Einschubs durch.  
Dazu sollten Sie den Stromlauf- und Bestückungsplan bereitlegen.  
Beheben Sie erkannte Fehler und Mängel.

## Lötstellen

Sind auf der mit "L" bezeichneten Seite der Karte (Leiterbahnseite, Lötseite) alle Bauteilanschlüsse sachgemäß angelötet?

Achten Sie bei den Lötstellen besonders auf Kurzschlüsse, die bei der Enge der Leiterbahnen leicht durch das Auftragen einer zu großen Menge von Lötzinn oder durch Lötzinnspritzer und -perlen entstehen können.

Bei galvanisch nicht durchkontakteerten Leiterplatten müssen auch Lötstellen auf der mit "B" bezeichneten Kartenseite (Bauteilseite, Bestückungsseite) überprüft werden. Dort müssen alle Bauteilanschlüsse, an die eine Leiterbahn führt, verlötet sein. Außerdem müssen bei nicht durchkontakteierten Leiterplatten alle im Bestückungsplan mit "x" bezeichneten Bohrungen durch Einsetzen von Drahtstückchen durchkontakteert sein.

## Bestückung

- Sind alle Widerstände mit ihren Werten richtig eingebaut?
- Sind die Elkos richtig gepolt?
- Sind die IC's bereits eingesteckt? Wenn ja, ziehen Sie alle IC's heraus.
- Sind die Frontplatten-Stecker (15polige Buchse, BNC) richtig angeschlossen?
- Sind die Brücken lt. Stromlaufplan (Bild 8) geschlossen? Wenn ja, öffnen Sie die Brücke P12-P13 (TV-Schreibmaschine für die Inbetriebnahme).
- Haben die Gehäuse der beiden Transistoren T2 und T3 (sofern Metallgehäuse) keine Berührung?

## Gesamtaufbau

- Kontrollieren Sie auch die Montage der Frontplatte und den Einbau des Buchsen- und BNC-Steckers.
- Ist das Video-Kabel kurzschlußfrei?

2 ←

Name:

Video-Interface

Datum:

Prüfen der Betriebsspannung für die IC's

**A7.1**

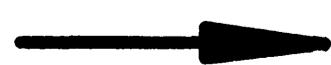
Video-Interface über Adapter am System-Bus.  
Betriebsspannung eingeschaltet.

Suchen Sie sich aus dem Stromlaufplan die entsprechenden IC-Stifte heraus; tragen Sie IC-Typ, Stift-Nummern und die dort gemessenen Spannungen in die Tabelle ein.

	IC1	IC2	IC3	IC4	IC5	IC6	IC7	IC8	IC9	IC10
Typ	74LS244									
U <sub>B</sub> -Pin	20									
0V-Pin	10									
U <sub>B</sub>	5V									

	IC11	IC12	IC13	IC14	IC16	IC17	IC18	IC19	IC20
Typ									
U <sub>B</sub> -Pin									
0V-Pin									
U <sub>B</sub>									

	IC15
Typ	
+U <sub>B</sub> -Pin	
0V-Pin	
-U <sub>B</sub> -Pin	
+U <sub>B</sub>	
-U <sub>B</sub>	



Name: \_\_\_\_\_

Video-Interface

Datum: \_\_\_\_\_

## Prüfen der Funktion des "Baudraten-Teilers"

**A7.2**

Der Baudraten-Teiler soll dem UART (IC11) ein Rechtecksignal liefern, dessen Frequenz das 16-fache der gewünschten Baudrate betragen muß. Außerdem soll er ein 1-MHz-Signal an den CRTC (IC8) liefern, das dort zur Erzeugung der Synchronsignale dient. Eingangssignal für den Baudratensteiler ist der 2-MHz-CPU-Takt.

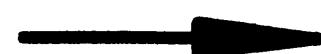
Video-Interface: IC's 12, 13 und 19 in die Sockel stecken.

CPU-Baugruppe in den Baugruppenträger stecken.

Betriebsspannung einschalten.

Messen Sie mit dem Oszilloskop die Periodendauer der Signale an den in der Tabelle angegebenen IC-Stiften. Bestimmen Sie daraus die Frequenzen dieser Signale. Wenn diese im Bereich der Kontrollwerte liegen, arbeitet der Baudraten-Teiler richtig.

Meßort	T	f	Kontrollwert f
IC8.1			1 MHz
IC11.40			19000 - 20000 Hz
IC12.11			9000 - 10000 Hz



Name:

Video-Interface

Datum:

Prüfen der Funktion des "Punkt-Oszillators" und des "Teilers durch 8"

**A7.3**

Der Punkt-Oszillator soll ein Rechtecksignal mit einer Frequenz von ca. 13 MHz an das "8-Bit-Schieberegister" liefern. Es dient dort als Schiebetakt für die Punktmuster der auszugebenden Zeichen. Mit einem L-Pegel von Pin 10 des CRTC muß sich der Punkt-Oszillator anhalten lassen.

Der Teiler durch 8 liefert jeweils nach acht Schiebetakten des Punkt-Oszillators einen Impuls an das "8-Bit-Schieberegister" und den "Zeichenzwischenspeicher". Mit diesem Impuls wird das nächste auszugebende Zeichen in den Zwischenspeicher- und das Punktmuster des aktuellen Zeichens in das Schieberegister geladen.

Video-Interface: IC's 9 und 18 in die Sockel stecken.

Betriebsspannung einschalten.

Oszilloskopieren Sie die Signale an den in der Tabelle angegebenen IC-Stiften. Bestimmen Sie die Frequenzen dieser Signale.

Meßort	T	f	Kontrollwert f	Bemerkungen
IC5.2			13 - 27 MHz	abhängig von C3
IC5.1			1,6 - 3,4 MHz	"
IC8.9			1,6 - 3,4 MHz	"

Stellen Sie C3 so ein, daß die Frequenz des Signals an IC5.1 ihren Minimalwert (ca. 13 MHz) hat. (Dies bedeutet maximale Bildbreite auf dem Monitor).

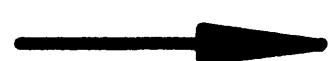
Wie wirkt sich ein L-Pegel an IC8.10 auf das Signal an IC5.2 aus?

[Empty box for answer]

[Empty box for answer]

[Empty box for answer]

Zur Kontrolle: Der Punkt-Oszillator gibt keine Schiebeimpulse mehr ab.



Name:

Video-Interface

Datum:

Prüfen des Signalweges IC3-IC4-IC5-Video-Mischer und des CRTC

A7.4

In diesem Prüfschritt sollen Zeichen auf den Bildschirm gebracht werden. Die auszugebenden Zeichen-Codes werden erzeugt, indem die Bit-Kombination am Eingang von IC3 durch Anlegen eines H- oder L-Pegels mit einer Meßleitung verändert wird. Diese Bit-Kombination und die vom CRTC gelieferten Reihenadressen sprechen im Zeichengenerator (IC4) ein Zeichen an, dessen jeweiliges Punkt muster an das Schieberegister gesendet wird. Von dort gelangt es in den Video-Mischer, wird mit Horizontal- und Vertikal-Synchronimpulsen versehen und an den Monitor geleitet.

Video-Interface: IC's 8, 5, 4 und 3 in die Sockel stecken.

Monitor über die BNC/Cinch-Verbindung anschließen.

Betriebsspannungen einschalten.

Der Cursor muß an irgendeiner Stelle auf dem Monitor erscheinen und blinken. Sollte er zu hell oder zu dunkel sein, müssen Sie Poti R22 entsprechend verstellen. Beachten Sie hierbei, daß die Regler für Kontrast und Helligkeit des Bildes am Monitor nicht in ihrer Minimalstellung (Bild dunkel) stehen!

Legen Sie nun entsprechend der Tabelle H- bzw. L-Pegel an jeweils einen Eingang von IC3. Tragen Sie die zugehörigen Zeichen, die der Monitor anzeigt, in die Tabelle ein.

Wenn das Schriftfeld auf dem Monitor zu breit oder zu schmal erscheint, müssen Sie Trimmer C3 entsprechend verstellen.

Pegel	an IC3. Pin...	Monitor zeigt an 16 Zeilen á 64 Zeichen...	Es muß dargestellt werden Zeichen...
H	6		!
H	11		"
H	4		\$
H	13		(
H	3		Ø
L	14		@

Wenn Sie andere Zeichen angezeigt bekommen, müssen Sie die Leiterbahnwege ab IC1 in Richtung IC5 nach Kurzschlüssen oder Unterbrechungen absuchen. Weitere Fehlermöglichkeiten: Kurzschlüsse auf den Reihenadreßleitungen; IC's 3, 4, 5 oder 8 defekt; Gehäuse der Transistoren T2 u. T3 kurzgeschlossen.



Name:

Video-Interface

Datum:

Prüfen der Funktion des UART's und der Datenleitungen zwischen IC11 und IC1

A7.5

Die von der Tastatur parallel gesendete Bit-Kombination eines Zeichens wird in serieller Form und mit Start-, Stop- und Paritäts-Bits versehen am UART-Ausgang Pin 25 an den V-24-Pegelwandler (IC15) gesendet. Über das Tor IC16.3, den Pegelwandler IC15.2 und den Inverter IC16.2 gelangt das Zeichen wieder zum UART zurück (Pins 18, 20) und wird in paralleler Form, getrennt von Start-, Stop- und Paritäts-Bits, auf den internen Datenbus gesendet. Auf den Datenleitungen DB0 bis DB6 muß jeweils diejenige Bit-Kombination meßbar sein, die dem ASCII-Code des auf der Tastatur betätigten Zeichens entspricht. Für die Prüfung werden solche Zeichen gewählt, deren ASCII-Code der Bitfolge H-L-H-L usw. entspricht. Kurzschlüsse zwischen benachbarten Datenleitungen lassen sich dadurch leicht bestimmen.

Video-Interface: IC's 11, 15, 16 und 20 in die Sockel stecken.  
Tastatur anschließen.

Anweisung	Anzeige / Kommentare																																
Betriebsspannung einschalten	Der Cursor muß an irgendeiner Stelle auf dem Bildschirm stehen und blinken.																																
Signal an IC8.16 oszilloskopieren mit Zeitablenkung 1ms/Teil; beliebige Taste betätigen, aber kein Steuerzeichen	Signal an IC8.16 muß bei jeder Tastenbetätigung kurzzeitig L-Pegel annehmen ("Neues Zeichen empfangen"). Der Cursor muß bei jeder Tastenbetätigung um eine Position weiterwandern.																																
Taste "ALPHA Lock" betätigen  Kontrollieren Sie mit einem TTL-Tester die in nebenstehender Tabelle angegebenen Pegel (jeweils nach Betätigung der Tasten).	Bei Betätigung einer Zeichtaste werden die Codes für Großbuchstaben ausgegeben. <table border="1" style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th>Nach Anschlag der Taste</th> <th colspan="7">Pegel an IC11. Pin...</th> </tr> <tr> <th></th> <th>6 DB6</th> <th>7 DB5</th> <th>8 DB4</th> <th>9 DB3</th> <th>10 DB2</th> <th>11 DB1</th> <th>12 DB0</th> </tr> </thead> <tbody> <tr> <td>U</td> <td>H</td> <td>L</td> <td>H</td> <td>L</td> <td>H</td> <td>L</td> <td>H</td> </tr> <tr> <td>*</td> <td>L</td> <td>H</td> <td>L</td> <td>H</td> <td>L</td> <td>H</td> <td>L</td> </tr> </tbody> </table>	Nach Anschlag der Taste	Pegel an IC11. Pin...								6 DB6	7 DB5	8 DB4	9 DB3	10 DB2	11 DB1	12 DB0	U	H	L	H	L	H	L	H	*	L	H	L	H	L	H	L
Nach Anschlag der Taste	Pegel an IC11. Pin...																																
	6 DB6	7 DB5	8 DB4	9 DB3	10 DB2	11 DB1	12 DB0																										
U	H	L	H	L	H	L	H																										
*	L	H	L	H	L	H	L																										



Name:

Video-Interface

Datum:

Prüfen des Blocks "BEL" (Klingel)

**A7.6**

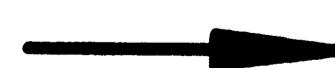
Dieser Block besteht aus den Dioden D1 bis D4, den beiden NOR-Gattern IC14.3 und IC14.4, dem monostabilen Multivibrator IC2 und dem Schalttransistor T1. Wenn auf dem internen Datenbus der ASCII-Code 07H (BEL) ansteht, soll Transistor T1 kurzzeitig leitend gemacht werden und der Summer in der Tastatur ansprechen. Zur Überprüfung dieses Blocks muß der Code 07 auf den Datenbus gegeben werden. Nach der Codierungstabelle für die ASCII-Tastatur (FPÜ 8.1. Seite 3) wird dieser Code durch gleichzeitiges Betätigen der Tasten CONTROL und G ausgesendet. Dabei ist darauf zu achten, daß die Taste CONTROL zuerst betätigt wird.

Video-Interface: IC's 2 und 14 in die Sockel stecken.

Betriebsspannung einschalten.

Betätigen Sie CNTR G;

Der Summer muß ansprechen.



Name:

Video-Interface

Datum:

## Prüfen des "Steuerzeichen-Decoders"

**A7.7**

Mit der steigenden Flanke des UART-Signals "Zeichen von der Tastatur empfangen" (Ausgabe an IC11.19) übernimmt der CRTC ein Steuerwort (3 Bit) vom Steuerzeichen-Decoder.

Zur Überprüfung des Decoders werden verschiedene Bitkombinationen an die Eingänge (Adresseleitungen) gelegt und dabei die zugehörigen Ausgangssignale (Datenausgänge) kontrolliert.

Video-Interface: IC10 in den Sockel stecken.

ASCII-Tastatur: ALPHA LOCK und LOCK ausschalten.

Betriebsspannung ein.

Betätigen Sie die in folgender Tabelle angegebenen Tasten und prüfen Sie mit einem TTL-Tester die Signal-Pegel an den Datenausgängen des Decoders.

Steuerwort-Bit	zu messen an...	normales Zeichen	Tastatur-Zeichen (Adresse)								
			↑	↓	←	→	CR	CNTR L	CNTR Z	CNTR G	
D0	IC8.23	H	L	L	L	H	H	L	H	H	
D1	IC8.24	H	H	H	L	H	L	L	L	H	
D2	IC8.25	H	H	L	H	H	L	L	H	L	
D3	IC20.3.9	H	L	H	L	L	H	H	H	L	

Bei Betätigung der Tasten in Verbindung mit der CONTROL-Taste (CNTR) muß die CNTR-Taste vor der Zeichtasten gedrückt werden.



Name:

Video-Interface

Datum:

**Prüfen des Datenweges IC11-IC1-Video-Mischer****A7.8**

Der Puffer IC1 wird durch L-Pegel an seinen beiden Freigabe-Eingängen 1 und 19 in den leitenden Zustand geschaltet. Dies geschieht nur während des horizontalen Rücklaufs des Elektronenstrahls auf dem Bildschirm und wird vom CRTC (IC8) gesteuert. Um diese Steuerung während des Prüfens unwirksam zu machen, muß die Leitung zwischen IC20.4 Pin 11 und IC1 Pin 1 und 19 unterbrochen werden. Durch Anlegen eines H- oder L-Pegels an Pin 1 (19) des Puffers IC1 läßt sich dieser sperren oder durchschalten.

Video-Interface: IC1 in den Sockel stecken.

Pin 11 von IC20 (vorsichtig) nach außen biegen, so daß  
kein Kontakt mehr zum Sockel vorhanden ist.

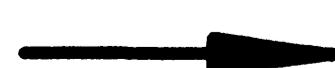
Betriebsspannung einschalten.

Legen Sie mit Hilfe einer Meßleitung L-Pegel (vom Netzteil) an Pin 1 von IC1.

Betätigen Sie bei ausgeschalteter "ALPHA Lock" und "Lock"-Taste einige Ziffern- und Buchstabentasten.

An allen Zeichenpositionen auf dem Bildschirm muß das jeweils betätigte Zeichen erscheinen (64 Zeichen, 16 Reihen).

Stellen Sie nun wieder die Verbindung zwischen IC20.4/11 und IC1/1 u. 19 her.



Name:

Video-Interface

Datum:

Prüfen des "Bildwiederholspeichers" und der Gesamtfunktion des Video-Interfaces

A7.9

Im Bildwiederholspeicher werden alle vom UART empfangenen Text-Zeichen gespeichert. Zum Einschreiben der Zeichen in diesen Speicher sendet der CRTC entsprechende Adresssignale und das Steuersignal WRITE (H-Pegel) aus. Wenn das gesendete Zeichen ein Steuerzeichen ist, wird das Einschreiben seiner Bitkombination in den Speicher durch L-Pegel der Datenleitung D3 des Steuerzeichen-Decoders verhindert. Eingeschrieben wird nur während des Zeilenrücklaufs des Elektronenstrahls auf dem Bildschirm.

Zur Darstellung des Speicherinhaltes auf dem Bildschirm wird der Speicher  $64 \times 12 \times 16 = 12288$  mal gelesen (64 Zeichen pro Reihe, 12 Zeilen pro Zeichenreihe, 16 Zeichenreihen pro Bild). Dies geschieht innerhalb von einer Sekunde 50 mal. Während des Lesevorgangs bleibt der Puffer gesperrt.

Video-Interface: IC's 6 und 7 in die Sockel stecken.

Anweisung	Anzeige / Kommentare
Betriebsspannung einschalten	Der Bildschirm wird mehr oder weniger mit Zeichen beschrieben. Diese Zeichen sind zufällig im Bildwiederholspeicher durch den Einschaltvorgang erzeugt worden. Die Stellung des Cursors ist ebenfalls vom Zufall abhängig.
CNTR L	Der Bildschirm muß gelöscht werden, der Cursor muß oben links auf dem Schriftfeld erscheinen.
CNTR I (auch →)	Cursor um eine Stelle nach rechts
CNTR H (auch ←)	Cursor um eine Stelle nach links
CNTR J (auch ↓)	Cursor um eine Reihe nach unten
CNTR K (auch ↑)	Cursor um eine Reihe nach oben
CNTR M	Cursor zurück zum Anfang der Zeichenreihe und Löschen des Reihenendes.



Name:

Video-Interface

Datum:

A7.10

Anweisung	Anzeige / Kommentare
ESC	Cursor um eine Reihe nach unten, ohne die letzte Reihe zu löschen.
Beliebige Buchstaben und Zahlen	Alle Zeichen müssen auf dem Bildschirm erscheinen.

Stecken Sie nun noch IC17 in den Sockel.

Mit diesem IC wird ein einfacher 2-MHz-Oszillatator aufgebaut, den man anstelle des 2-MHz-Quarz-Oszillators der CPU-Baugruppe für diese Inbetriebnahme hätte einsetzen können.

Schließen Sie die Lötpunkte P12 und P13 (siehe Bestückungsplan). Tor IC16.3 ist dadurch gesperrt.

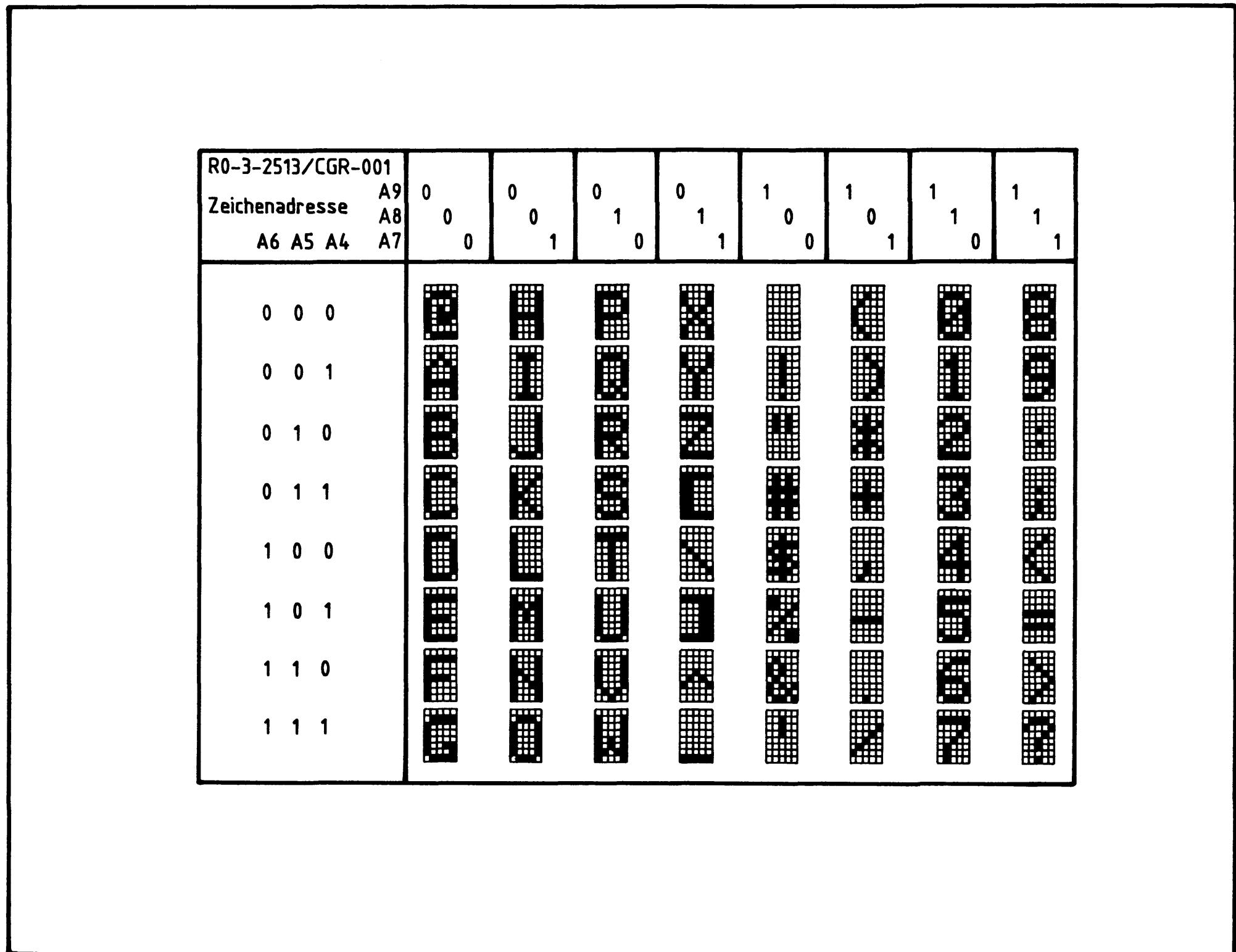
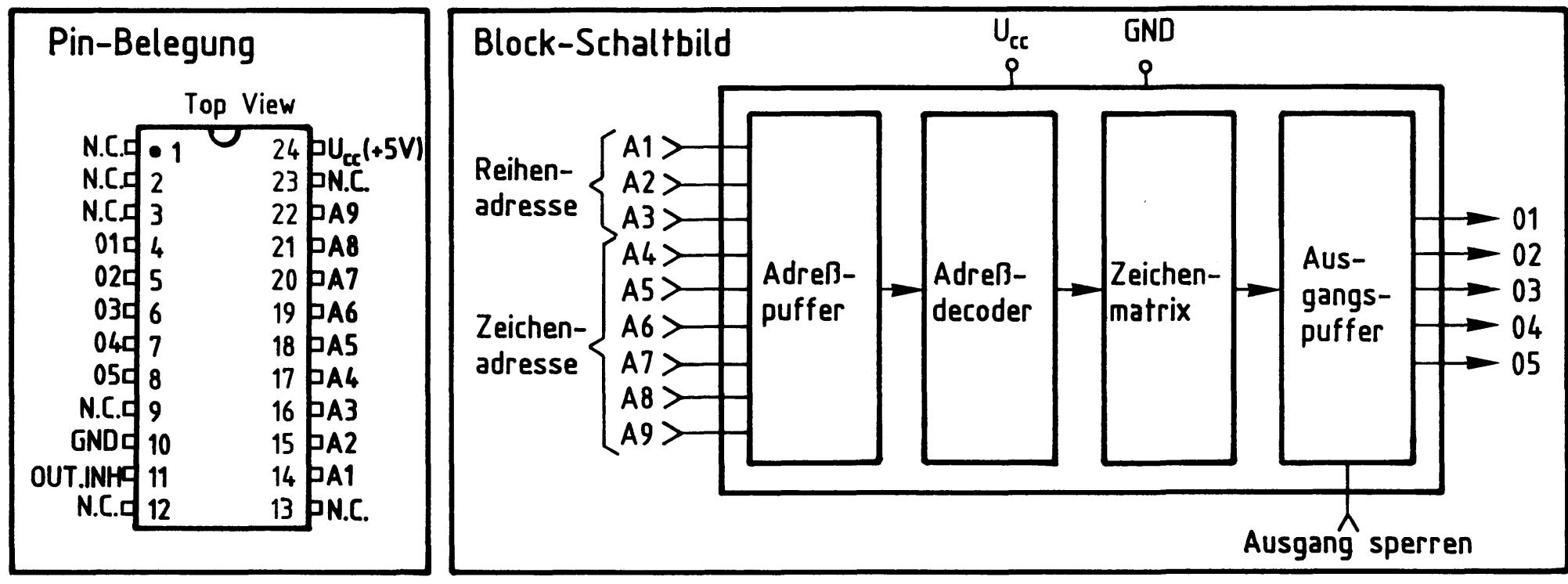
Das Video-Interface arbeitet nun nicht mehr als Terminal. Jedes vom UART seriell ausgesendete Zeichen gelangt nur noch über die CPU zum UART zurück und von dort aus auf den internen Datenbus.

Der Betrieb des Datensichtgerätes in Verbindung mit dem Mikrocomputer wird in der Fachpraktischen Übung "Inbetriebnahme 8085-System" (FPÜ BFZ/MFA 6.1.) erklärt.

Damit ist die Übung beendet.

## Video-Interface

## Technische Daten Zeichengenerator R0-3-2513



Grenzdaten:

U<sub>cc</sub> und Eingangsspannungen (geg. GND) : -0,3V bis +8V

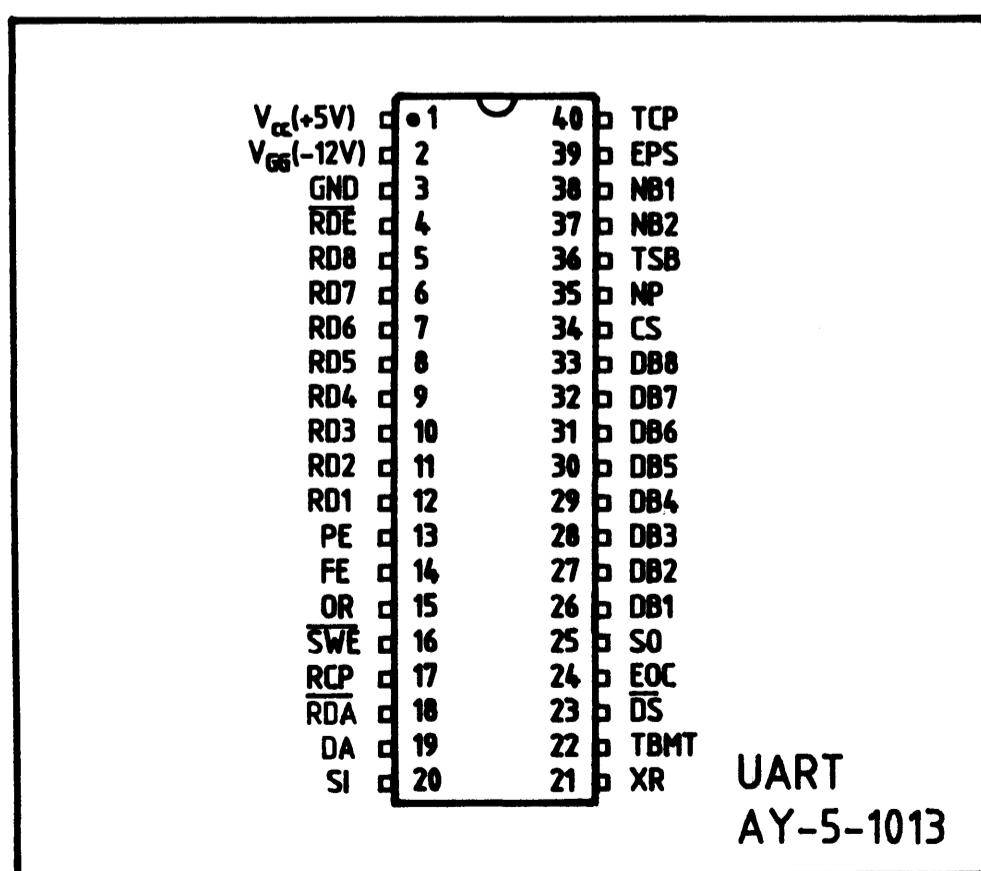
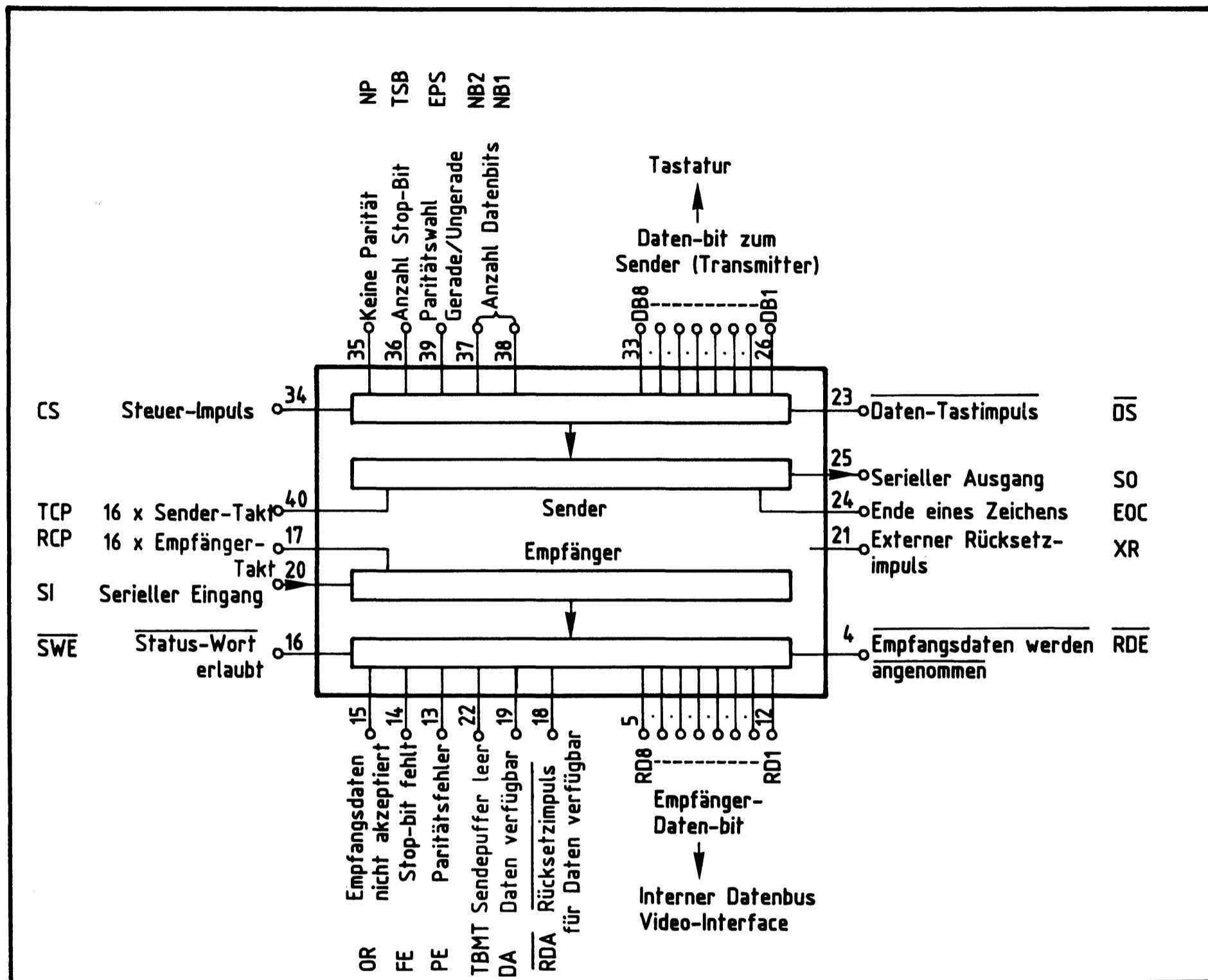
Kenndaten:

U<sub>cc</sub> : +5V ±5%

Umgebungstemperatur: 0 - 70°C

## Video-Interface

## Technische Daten UART AY-5-1013



## Video-Interface

## Technische Daten UART AY-5-1013

PIN-Nr.	Bezeichnung	Symbol	Funktion
1	$U_{CC}$ -Spannung	$U_{CC}$	+ 5 V-Spannungsversorgung
2	$U_{GG}$ -Spannung	$U_{GG}$	- 12 V-Spannungsversorgung
3	Ground	$U_{GR}$	Masse, Bezugspol
4	Eingangsdaten verfügbar	RDE	Ein L auf diesem Eingang schaltet die empfangenen Daten auf die Ausgangsleitungen RD8...RD1.
5-12	Empfangene Datenbits	RD8..RD1	Dies sind die 8 Datenausgänge der Empfangsdaten. Die empfangenen Datenbits sind rechtsbündig dargestellt; LSB erscheint an RD1. Diese Leitungen haben Tri-State-Ausgänge, d.h., sie haben die normale TTL-Ausgangs-Charakteristik, wenn RDE = L ist, und sie sind im hochohmigen Zustand, wenn RDE = H ist. Die Datenleitungen eignen sich für Bus-Anschluß. Unbenutzte Ausgänge gehen in den aktiven Null-Zustand, wenn sie verfügbar gemacht werden.
13	Empfangener Paritätsfehler	PE	Diese Leitung führt H-Signal, wenn das empfangene Zeichen nicht mit der gewählten Parität übereinstimmt. Tri-State-Ausgang.
14	Format-Fehler	FE	Diese Leitung führt H-Signal, wenn das empfangene Zeichen fehlerhafte Stop-Bits enthält. Tri-State-Ausgang.
15	Überlappung	OR	Diese Leitung führt H-Signal, wenn das vorher empfangene Zeichen nicht gelesen wird (DA-Signal wurde nicht zurückgesetzt), bevor das vorhandene Zeichen zum Empfangs-Register übertragen wurde. Tri-State-Ausgang.
16	Statuswort erlaubt	SWE	Ein L auf diesem Eingang bringt das Statuswort (bestehend aus den Signalen PE, FE, OR, DA, TBMT) auf die Ausgangsleitungen (Tri-State).
17	Empfangstakt	RCP	Taktimpulse mit der 16-fachen Frequenz der gewünschten Empfangs-Baud-Rate.
18	Rücksetzsignal für DA	RDA	L-Signal setzt das DA-Signal zurück. Das DA-Flipflop ist das einzige zurücksetzbare Schaltglied.
19	Empfangsdaten verfügbar	DA	Das Signal wird H, wenn eine vollständige Zeichenkette empfangen und in das Empfangsregister übertragen wurde. Tri-State-Ausgang.

## Video-Interface

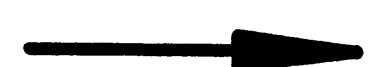
## Technische Daten UART AY-5-1013

PIN-Nr.	Bezeichnung	Symbol	Funktion
20	Serieller Eingang	SI	Serieller Eingangsanschluß. Ein H-L-Übergang ist für die Initialisierung eines Empfangs notwendig.
21	Externer Rücksetzeingang	XR	Rücksetzen des Schieberegisters, S0, EOC und TBMT werden auf H, DA und die Fehler-Marken auf L gesetzt. Eingangsdaten-Puffer wird gelöscht. Im unbenutzten Zustand wird der Eingang auf L geschaltet.
22	Sender-Puffer leer	TBMT	Die Leer-Marke des Sender-Puffers wird H, wenn das Datenbit-Halterregister für die Aufnahme eines neuen Zeichens bereit ist. Tri-State.
23	Daten-Übernahmimpuls	DS	Ein Taktimpuls an diesem Eingang übernimmt die Daten in das Datenbit-Halterregister. Die erste Datenübernahme wird durch die ansteigende Flanke des DS-Signals eingeleitet. Die Daten müssen während der Signaldauer von DS stabil sein.
24	Ende eines Zeichens	EOC	Dieser Ausgang wird H, wenn ein volles Zeichen gesendet wurde. Er bleibt in diesem Zustand bis zum Start der Übertragung des nächsten Zeichens.
25	Serieller Ausgang	S0	Serieller Datenausgang (bitseriell). Das Signal bleibt auf H-Pegel, wenn keine Daten gesendet werden.
26-33	Dateneingang der Sendedaten	DB1... DB8	8 Datenleitungen für den Sendereingang.
34	Steuertakt	CS	H-Signal auf diesem Anschluß bewirkt die Übernahme der Steuerbits (EPS, NB1, NB2, TSB und NP) in das Steuerbit-Halterregister. Der Anschluß kann durch Taktsignal angesteuert oder fest auf H-Signal geschaltet werden.
35	Keine Parität	NP	H-Signal auf diesem Anschluß verhindert den Empfang und die Sendung des Paritätsbits. Die Stopbits folgen dem letzten Datenbit. Im unbenutzten Zustand muß der Anschluß mit L-Signal beschaltet werden.
36	Anzahl der Stopbits	TSB	L = 1 Stopbit; H = 2 Stopbits.

## Video-Interface

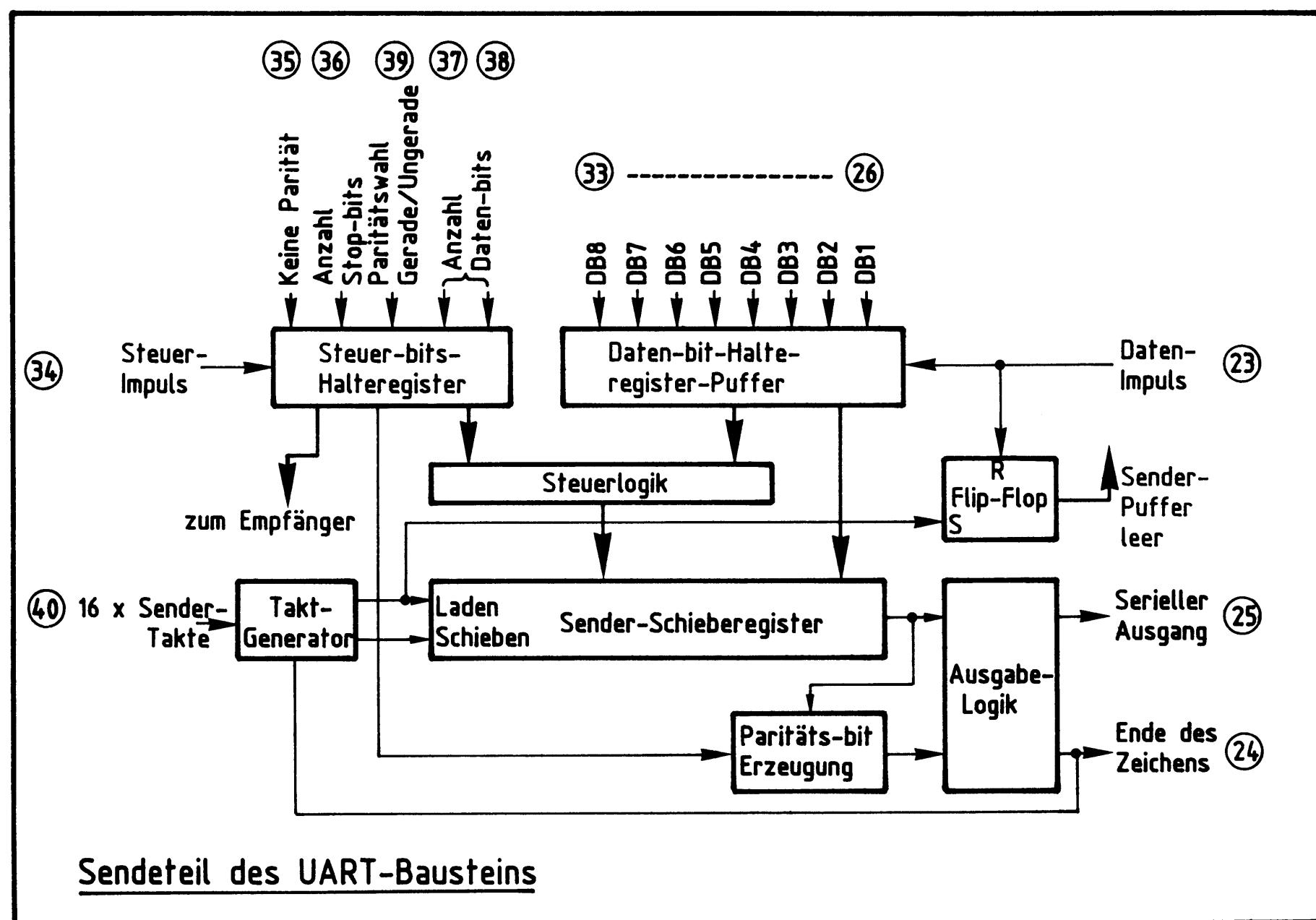
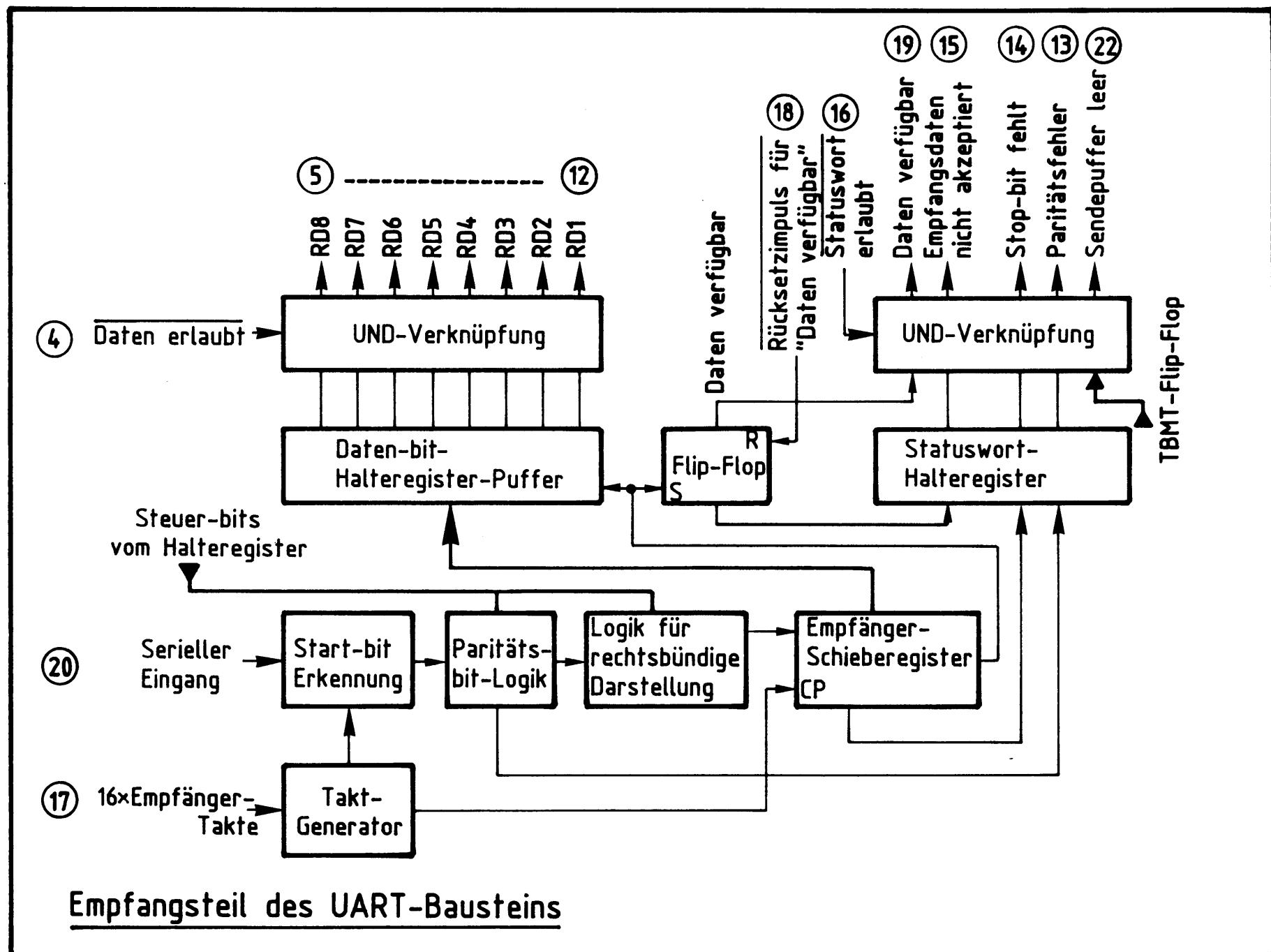
## Technische Daten UART AY-5-1013

PIN-Nr.	Bezeichnung	Symbol	Funktion															
37-38	Anzahl der Datenbits	NB2,NB1 (37),(38)	Auswahl der Anzahl bit/Zeichen <table border="1"><tr><td>NB1</td><td>NB2</td><td>bit/Zeichen</td></tr><tr><td>L</td><td>L</td><td>5</td></tr><tr><td>H</td><td>L</td><td>6</td></tr><tr><td>L</td><td>H</td><td>7</td></tr><tr><td>H</td><td>H</td><td>8</td></tr></table>	NB1	NB2	bit/Zeichen	L	L	5	H	L	6	L	H	7	H	H	8
NB1	NB2	bit/Zeichen																
L	L	5																
H	L	6																
L	H	7																
H	H	8																
39	Ungerade/gerade Parität	ESP	L = ungerade Parität; H = gerade Parität.															
40	Sende-Takt-Impuls	TCP	Taktimpuls-Eingang mit der 16-fachen Frequenz der gewünschten Sender-Baud-Rate.															



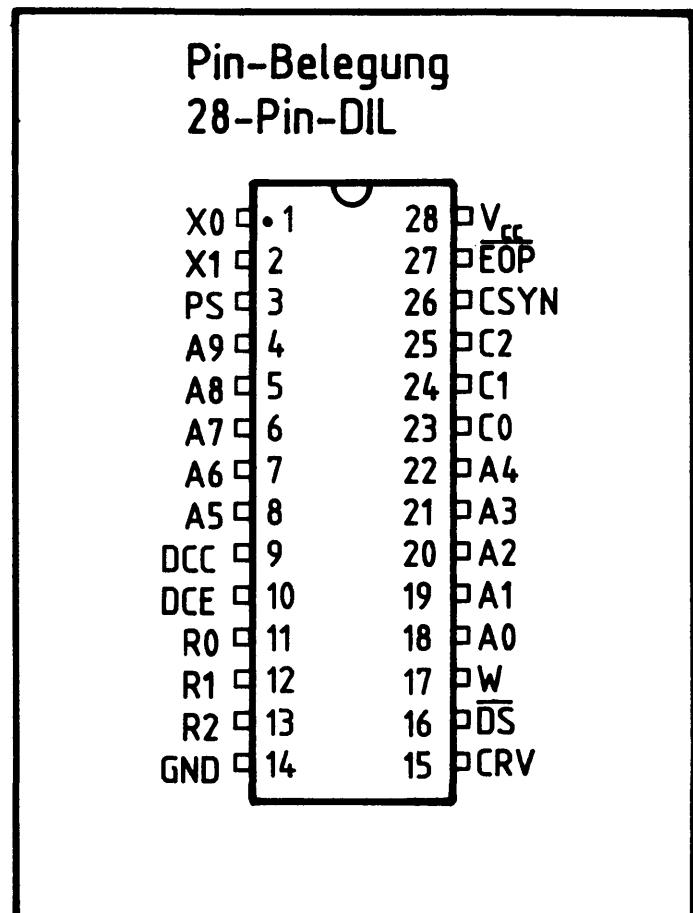
## Video-Interface

## Technische Daten UART AY-5-1013



## Video-Interface

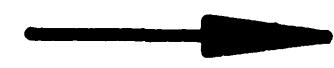
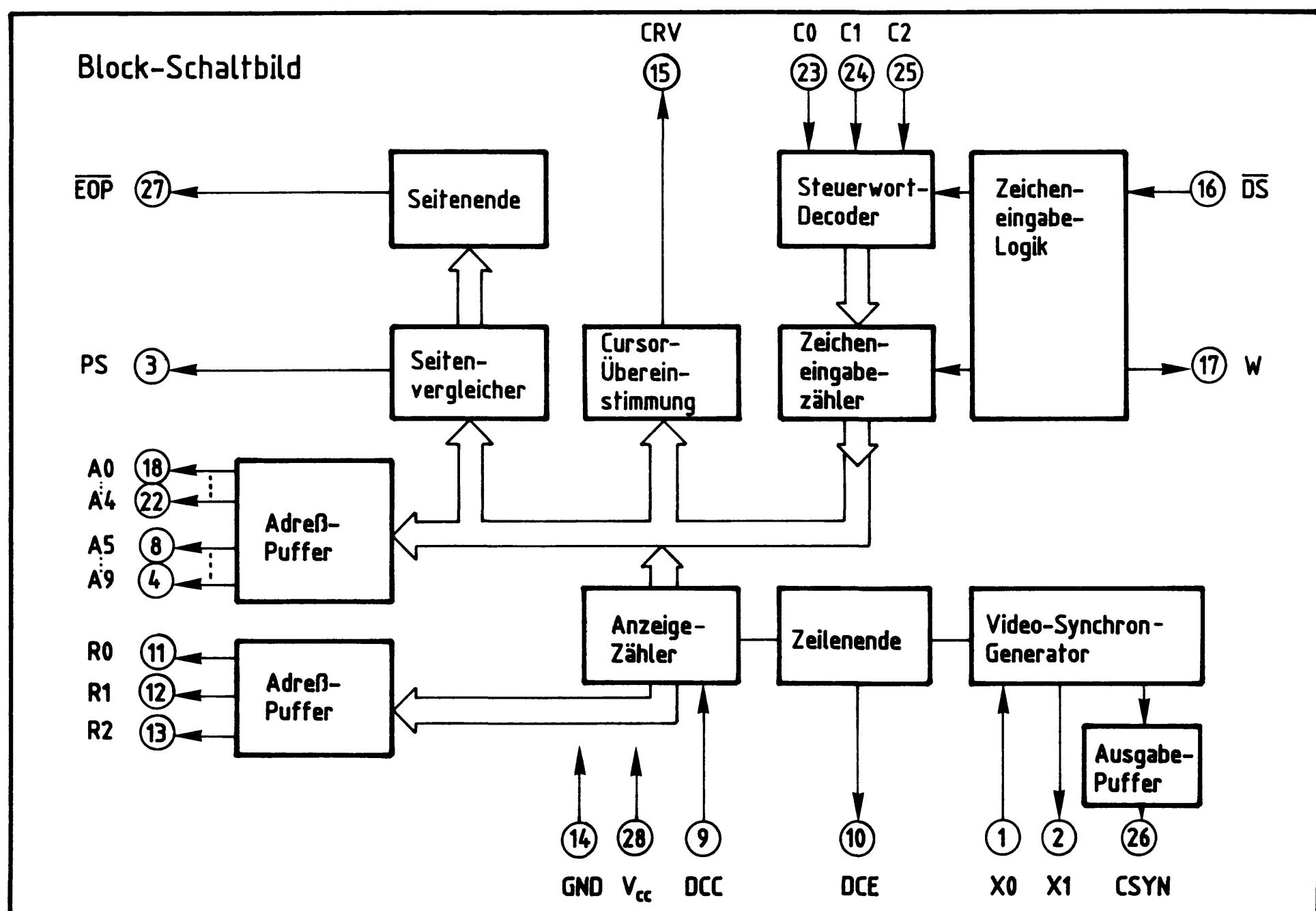
Technische Daten CRT Controller CRT 96364 A

**Grenzdaten:**

Arbeitstemperaturbereich: 0°C - 70°C  
 Lagertemperatur : -55°C - 150°C  
 Pos. Spannung geg. GND : 7V  
 Neg. Spannung geg. GND : -0,3V

**Kenndaten:**

Betriebsspannung geg. GND: V<sub>cc</sub> = +5V ± 5%  
 Betriebsstrom : I<sub>cc</sub> = 120 mA



## Video-Interface

## Technische Daten CRT Controller CRT 96364 A

## Beschreibung der PIN-Funktionen

PIN-Nr.	Bezeichnung	Symbol	Funktion
1 2	Quarz-Eingang Quarz-Ausgang	X0 X1	Pin 1 ist der Eingang für die Rechteckspannung zur Erzeugung der Taktimpulse. Sie kann über ein TTL-Gatter geliefert werden oder sie wird von einem Quarzgenerator intern erzeugt. Der Quarz ist an Pin 1 und 2 anzuschließen, parallel zu den Quarzanschlüssen ist ein 10-MHz-Widerstand zu schalten. Bei 50 Hz-Netzfrequenz sollte die Quarzfrequenz 1,008 MHz betragen.
3	Seitenauswahl	PS	PS ermöglicht eine automatische Seitenauswahl, wenn man mit zwei Seiten Bildwiederholspeicher arbeiten will. L-Pegel zeigt die Auswahl von Seite 1, H-Pegel die von Seite 2 an.
4-8 18-22	Speicher- Adressen- Leitungen	A5-A9 A0-A4	Obere bzw. untere Adreßleitungen. A6-A9 bestimmt die Textreihe (16), A0-A5 bestimmt die Zeichenposition (64).
9	Zeichenzähler- Eingang	DCC	Mit der fallenden Flanke dieses Signals werden die Adressen geändert.
10	Punktzähler- Freigabe (Ausgang)	DCE	Mit dem L-Pegel an diesem Ausgang kann der Punktzähler gestoppt werden, um den Strahlrücklauf zu ermöglichen.
11-13	Reihenadresse	R0-R2	Zwischenräume zwischen den Zeichenreihen werden dadurch erzeugt, daß R0-R2 auf L-Pegel gezogen werden. Die Reihenadressierung wird durch Ausgabe der Adreßfolge 0-1-2-3-4-5-6-7-0-0-0-0 während der einzelnen Textreihen (1-16) erreicht. Mit R2 werden außerdem verschiedene Löscherfunktionen gesteuert (Löschen von Zeichen, Restzeilen, Bildschirm).
14	Masse	GND	OV-Anschluß



## Video-Interface

## Technische Daten CRT Controller CRT 96364 A

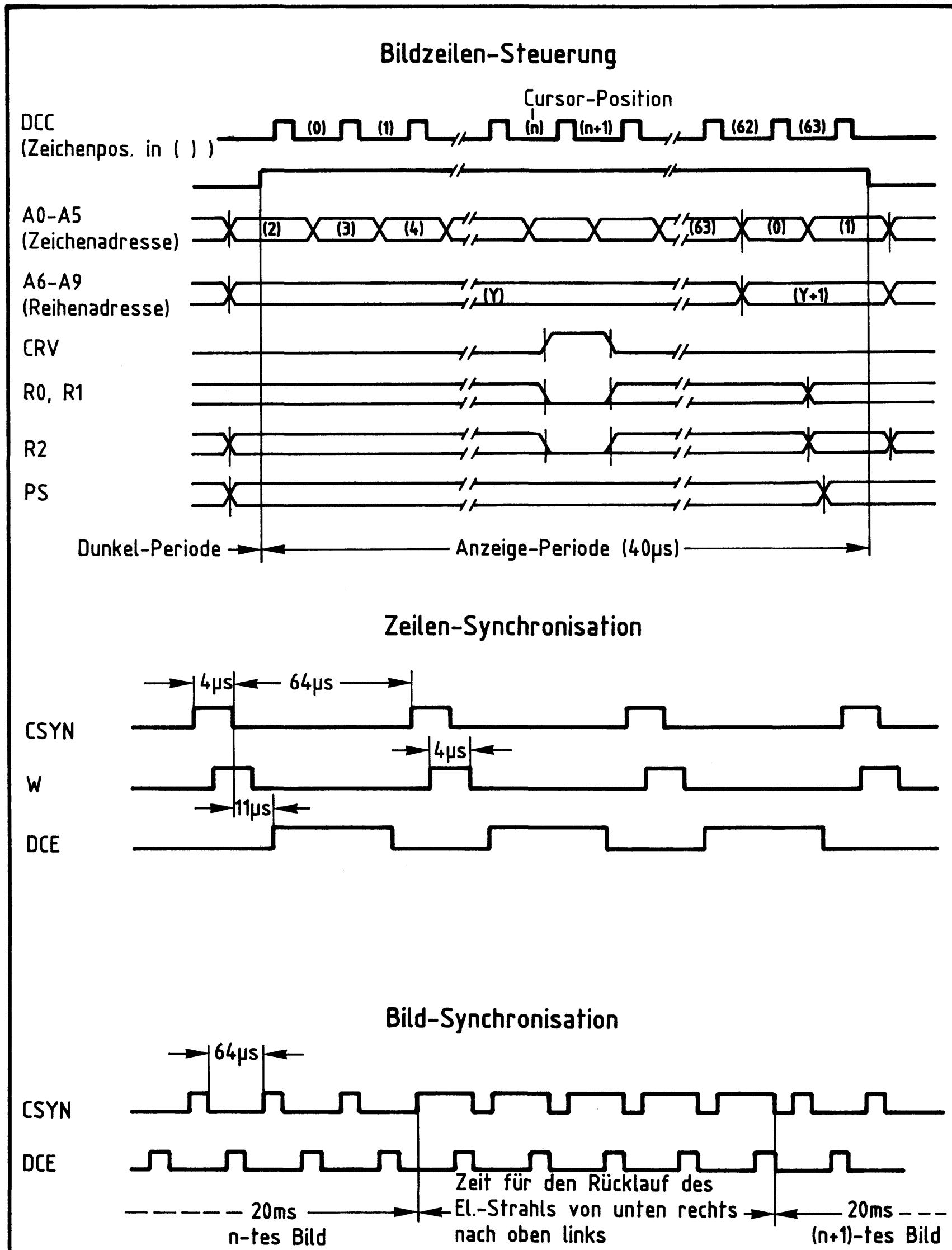
## Beschreibung der PIN-Funktionen

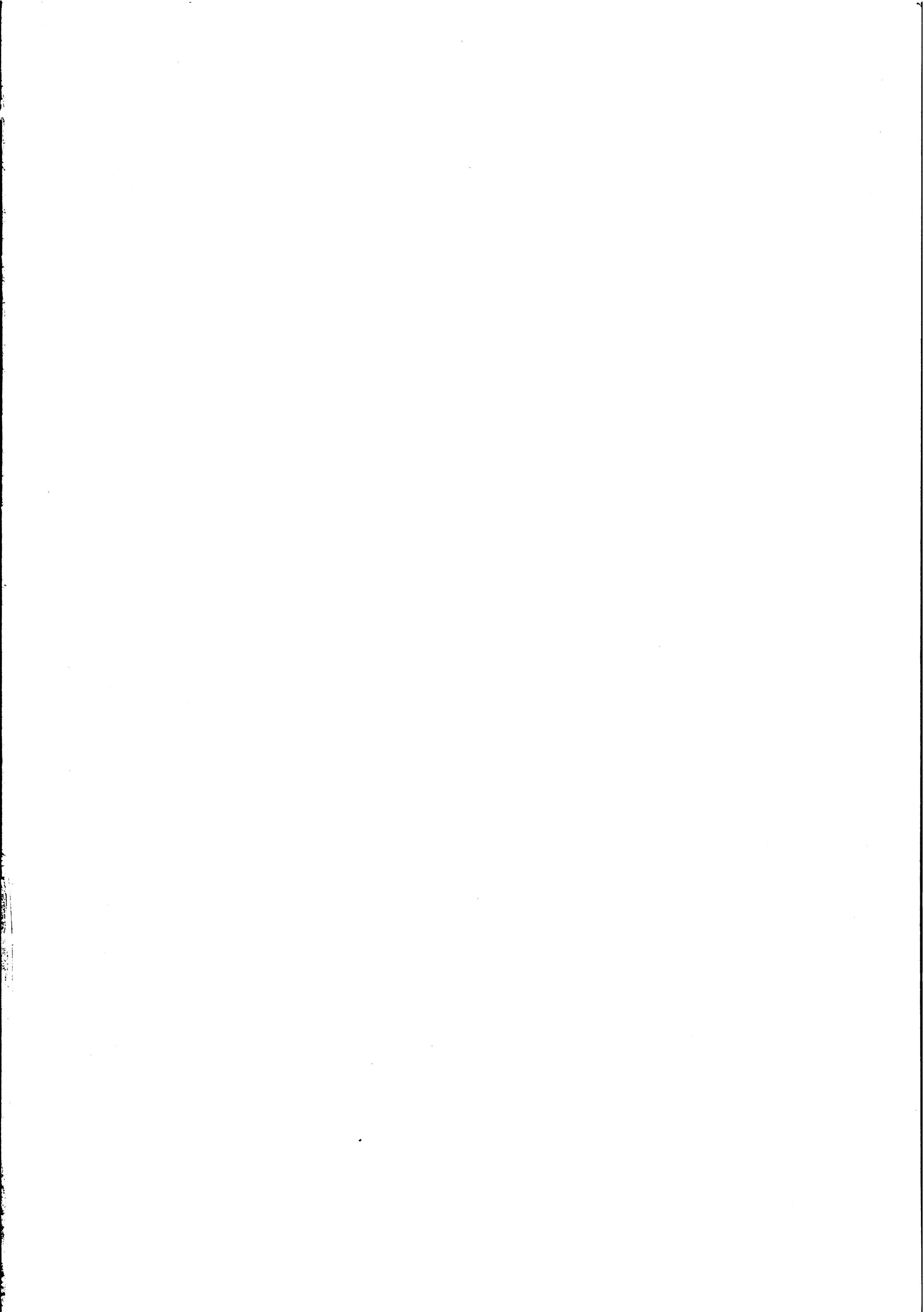
PIN-Nr.	Bezeichnung	Symbol	Funktion																												
15	Cursor (Schreibmarke)	CRV	Gibt die Cursor-Position unterhalb der Zeichenreihe mit ca. 2 Hz Blinkintervall aus.																												
16	Datenüber-nahme-Impuls	DS	Mit der steigenden Flanke des Signals an diesem Eingang wird das Steuerwort (C0-C2) in den Steuerwort-Decoder übernommen.																												
17	Schreiben	W	H-Pegel zeigt an, daß ein Speichereinschreibvorgang erlaubt ist. Einschreiben erfolgt nur während der Zeit des Zeilenrücklaufs. Die Speicher-Adresse enthalten dann die Adresse, auf die der Cursor zeigt.																												
23-25	Steuerwort-Eingänge	C0-C2	<p>Folgende Steuerworte sind möglich:</p> <table border="1"> <thead> <tr> <th>Bedeutung</th> <th>C2</th> <th>C1</th> <th>C0</th> </tr> </thead> <tbody> <tr> <td>Bildschirm löschen und Cursor n. oben links; Zeilenende löschen und Cursor z. Zeilenanfang; Zeilen-Vorschub;</td> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>Cursor 1 Zeichen n. links; Löschen der Zeile wo der Cursor steht;</td> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>Cursor eine Zeile n. oben; Normales Zeichen, Schreisignal ist erzeugt und Cursorpos. ist um 1 erhöht.</td> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td></td> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td></td> <td>1</td> <td>1</td> <td>0</td> </tr> <tr> <td></td> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	Bedeutung	C2	C1	C0	Bildschirm löschen und Cursor n. oben links; Zeilenende löschen und Cursor z. Zeilenanfang; Zeilen-Vorschub;	0	0	0	Cursor 1 Zeichen n. links; Löschen der Zeile wo der Cursor steht;	0	1	0	Cursor eine Zeile n. oben; Normales Zeichen, Schreisignal ist erzeugt und Cursorpos. ist um 1 erhöht.	1	0	0		1	0	1		1	1	0		1	1	1
Bedeutung	C2	C1	C0																												
Bildschirm löschen und Cursor n. oben links; Zeilenende löschen und Cursor z. Zeilenanfang; Zeilen-Vorschub;	0	0	0																												
Cursor 1 Zeichen n. links; Löschen der Zeile wo der Cursor steht;	0	1	0																												
Cursor eine Zeile n. oben; Normales Zeichen, Schreisignal ist erzeugt und Cursorpos. ist um 1 erhöht.	1	0	0																												
	1	0	1																												
	1	1	0																												
	1	1	1																												
26	Zusammengesetztes Synchronisationssignal	CSYN	Enthält Horizontal- und Vertikalimpulse zur Synchronisation des Bildschirms.																												
27	Seitenende	EOP	Wenn man mehr als eine Speicherseite benutzt, wird mit diesem Signal ein externer Seitenzähler hochgezählt.																												
28	Spann. Versorg.	Vcc	+ 5 V Betriebsspannung																												



## Video-Interface

Technische Daten CRT Controller CRT 96364 A







„Das MFA-Mediensystem ist ein Lehr- und Lernsystem, mit dem in der Aus- und Weiterbildung praktisches und theoretisches Wissen über Mikrocomputer-Technik vermittelt wird.“

Im Zuge fortschreitender Automatisierung erobert der Mikrocomputer immer neue Einsatzbereiche. Beschleunigt wird diese Entwicklung durch den raschen technologischen Fortschritt bei der Integrationstechnik von Halbleitern und durch Kostenminde rung und andere Vor teile beim Einsatz von Mikrocomputern in den unterschiedlichsten Sparten von Industrie und Wirtschaft sowie in vielen Bereichen von Wissenschaft, Verwal tung usw.

Durch diese Entwick lung kommen heute mehr und mehr Ange hörige der verschieden sten Berufsgruppen mit Geräten und Anlagen in Berührung, die mit Mikrocomputern aus gerüstet sind. Das erfor dert in vielen Bereichen eine völlig neue Art der Erstausbildung oder auch eine intensive Weiterbildung. Zum kompetenten und effektiven Umgang mit Mikrocomputern müssen auf breiter Basis vor allem Kennt nisse vermittelt werden über:

- die Funktionseinhei ten eines Mikrocom puters und ihr Zu sammenwirken;
- die Inbetriebnahme von Mikrocomputern;
- die Beschreibung und Verfolgung der komplexen Funk tionsabläufe in Mikrocomputern;
- die Fehlersuche und -beseitigung an Mikrocomputern und mikrocomputerge steuerten Anlagen.

Das MFA-Mediensystem Mikrocomputer-Technik kann bei der vgs be stellt werden und umfaßt folgende Teile:

- MFA-Mikrocomputer-Baugruppensystem mit Peripheriegeräten
- Fachpraktische Übungen in zwei Bänden
- Fachtheoretische Übungen
- Ausbilder-Handbuch mit Overheadprojektor-Folien

MFA-MEDIENSYSTEM

# Mikrocomputer- Technik

Fachpraktische Übungen · Band 1  
Herausgegeben vom BFZ Essen

