# LABORATÓRIO DE CIRCUITOS DIGITAIS

4° Experimento: **Contadores Assíncronos** UFERSA – Campus Pau dos Ferros – DETEC

Prof.: Pedro Thiago Valério de Souza

2024.3



### **OBJETIVO**

Projetar e montar contadores assíncronos.

### **COMPONENTES**

- 1 × Circuito integrado 74HC08
- 1 × Circuito integrado 74HC04
- 1 × Circuito integrado 74HC73
- 1 × Circuito integrado LM555
- 5 × Resistores de 220 Ω
- 5 × Leds
- $2 \times \text{Resistores de } 10 \text{ k}\Omega$
- 1 × Capacitor eletrolítico de 47 μF.
- 1 × Capacitor cerâmico ou de poliéster de 10 nF (opcional).

## PROCEDIMENTO PRÁTICO

Vamos projetar um contador assíncrono de módulo-10. Inicialmente, deveremos projetar um circuito para gerar um sinal de *clock* para nossos contadores.

### PARTE 1 - Projeto de gerador de Clock

Vamos utilizar o circuito integrado 555, conforme apresentado na Figura 1, para obter uma onda quadrada. A alimentação do circuito integrado deve ser feita com 5 V.

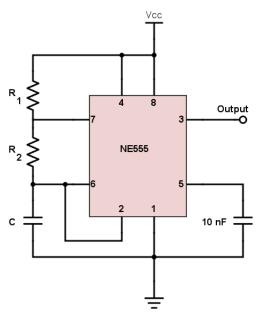


Figura 1 - CI 555 ligado como multivibrador astável.

A frequência da onda quadrada gerada é calculada como:

$$f = \frac{1}{\ln(2)(2R_1 + R_2)}$$

- 1. Determine a frequência de oscilação quando  $R_1 = R_2 = 10 \text{ k}\Omega$  e  $C = 47 \text{ \mu}\text{F}$ .  $f = 0.00004809 \text{ hz} = 48.09 \text{ \mu}\text{hz}$
- 2. Utilizando uma *Protoboard*, monte o circuito com os valores apresentados no item 1. Para efetuar os testes, insira um LED no terminal 3 do 555 de forma a verificar visualmente os resultados.

### PARTE 2 - Contador Assíncrono

Projete um contador assíncrono crescente de módulo-10 utilizando *Flip-Flops* JK. O circuito integrado 74HC73 possui em seu encapsulamento 2 *Flip-Flops* JK com as seguintes características:

- Flip-Flops gatilhados pelo bordo de descida do clock. Os sinais de clock de cada Flip-Flop são independentes.
- Os Flip-Flops possuem saída normal (Q) e complementar (Q').
- Os Flip-Flops possem sinal de clear assíncrono ativado em nível lógico BAIXO (ou seja, o clear é acionado quando for aplicado um nível lógico BAIXO no terminal de clear). Cada Flip-Flop possui um sinal de clear independente.

A Figura 2 apresenta o diagrama do circuito integrado 74HC73.

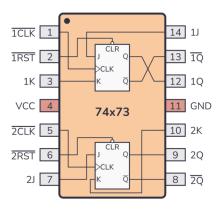


Figura 2 – Diagrama do circuito integrado 74HC73.

- 3. Projete um contador assíncrono crescente de módulo-10 utilizando *Flip-Flops* JK. Simule seu circuito no Logisim e verifique se o projeto está adequado. Dica: verifique as saídas de cada um dos *Flip-Flops* para verificar os estágios de contagem.
- 4. Monte o circuito projetado no item 3 na protoboard. Utilize, o sinal de *clock* gerado pelo circuito com 555 montado na parte 1. Verifique os estágios de contagem através de *Leds*, ligados nas saídas dos *Flip-Flops*.