

Relatório de Arquitetura e Organização de Computadores I - MIC-1

Anderson Rodrigues dos Santos
Arthur de Oliveira Mendonça
Sergio Henrique Quedas Ramos

July 26, 2024

1 Introdução

Abstract

Este relatório aborda três componentes cruciais na arquitetura de sistemas digitais e no processamento de dados: a Unidade Lógica e Aritmética de 32 bits (ULA-32bits), o Decodificador (Decoder) e o Somador Completo (Full Adder). A compreensão detalhada desses elementos é fundamental para o desenvolvimento e a otimização de circuitos integrados, bem como para a melhoria do desempenho de processadores e sistemas digitais. Assim durante o relatório, serão feitas breves explicações sobre o funcionamento, as aplicações e a importância desses três componentes. Além disso mostrando em detalhes, por meio de imagens do projeto, o funcionamento e as aplicações. A análise proporcionará uma visão abrangente dos princípios e das práticas envolvidas na engenharia de hardware e no design de circuitos digitais.

2 Objetivos

2.1 Objetivo Geral

O objetivo geral é relatar os resultados obtidos e a forma que foi realizada a construção dos Decoders, Full Adder e as ULAs. Assim mostrando suas funcionalidades e aplicações práticas, visando apresentar o conhecimento de elaboração desses componentes.

2.2 Objetivos Específicos

- Decodificador: Descrever a função do decodificador na tradução de instruções binárias para sinais de controle que direcionam outras partes do circuito.
- Full Adder: Detalhar o funcionamento do full adder na realização de operações de soma binária e sua importância em operações aritméticas.
- ULA: Explicar como a ULA realiza operações aritméticas e lógicas essenciais em um processador e a importância dessas operações no contexto da computação.

3 Metodologia

1. O Decodificador é um componente essencial na conversão de códigos binários em um formato compreensível para outros circuitos dentro de um sistema digital. Ele é responsável por ativar linhas de saída específicas com base em combinações de entrada, sendo amplamente utilizado em memória de acesso aleatório (RAM), dispositivos de entrada/saída e outras aplicações que requerem seleção e direcionamento de sinais.
2. Decodificador 4 bits:

- **Resumo:** O decodificador de 4 bits é um componente fundamental em circuitos digitais. Ele traduz um código binário de 4 bits em um único sinal de saída ativo entre múltiplas linhas de saída. Esta funcionalidade é essencial para a seleção de linhas em memória, multiplexadores e outros dispositivos digitais que necessitam de controle de linha.
- **Funcionamento:** Ele recebe um conjunto de 4 bits de entrada, que representam um número binário entre 0 e 15. Baseado na combinação desses 4 bits de entrada, ele ativa uma única linha de saída correspondente ao número binário fornecido. Todas as outras linhas de saída permanecem desativadas.
- **Exemplo:** Por exemplo, se a entrada binária for "0101" (que representa o número decimal 5), a linha de saída correspondente a 5 será ativada, enquanto todas as outras linhas permanecerão desativadas. Este processo de decodificação é crucial em várias aplicações de controle de linha, como a seleção de bancos de memória.

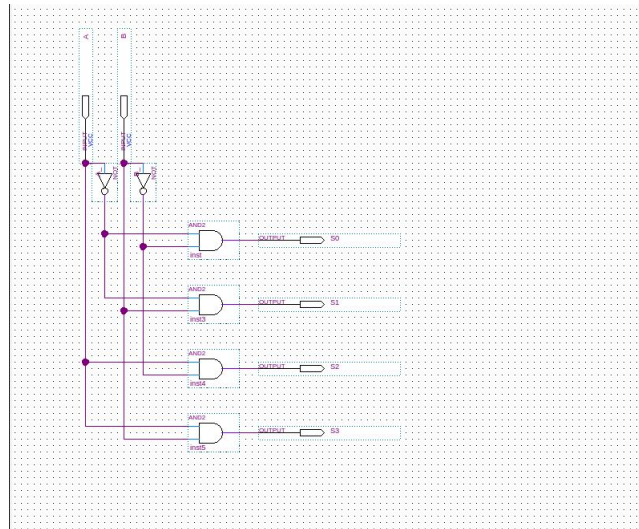


Figure 1: Decoder2_4.

3. Decodificador 8 bits:

- **Resumo:** O decodificador de 8 bits é um componente essencial em circuitos digitais, responsável por traduzir um código binário de 8 bits em um único sinal de saída ativo entre múltiplas linhas de saída. Esta funcionalidade é crucial para a seleção de linhas em memória, multiplexadores e outros dispositivos digitais que necessitam de controle preciso de linha.
- **Funcionamento:** Ele recebe um conjunto de 8 bits de entrada, que representam um número binário entre 0 e 255. Baseado na combinação desses 8 bits de entrada, ele ativa uma única linha de saída correspondente ao número binário fornecido. Todas as outras linhas de saída permanecem desativadas.
- **Exemplo:** Por exemplo, se a entrada binária for "00010101" (que representa o número decimal 21), a linha de saída correspondente a 21 será ativada, enquanto todas as outras linhas permanecerão desativadas. Este processo de decodificação é vital em várias aplicações de controle de linha, como a seleção de grandes bancos de memória e em sistemas que necessitam de uma grande quantidade de linhas de controle.

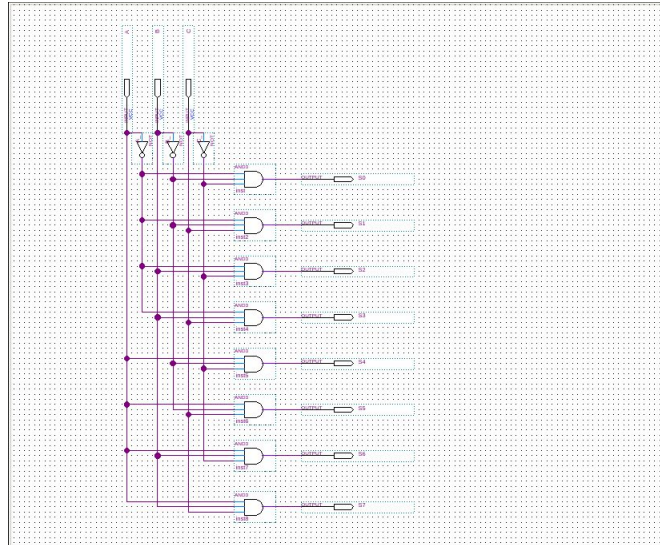


Figure 2: Decoder2_8.

3.1 Full Adder

O Somador Completo é um bloco fundamental para a construção de circuitos aritméticos complexos. Ele realiza a adição de dois bits de entrada mais um bit de transporte (carry-in), gerando um bit de soma e um bit de transporte (carry-out). Este componente é a base para a construção de somadores multi-bit, essenciais para a realização de operações aritméticas mais complexas em ULAs e outros sistemas digitais.

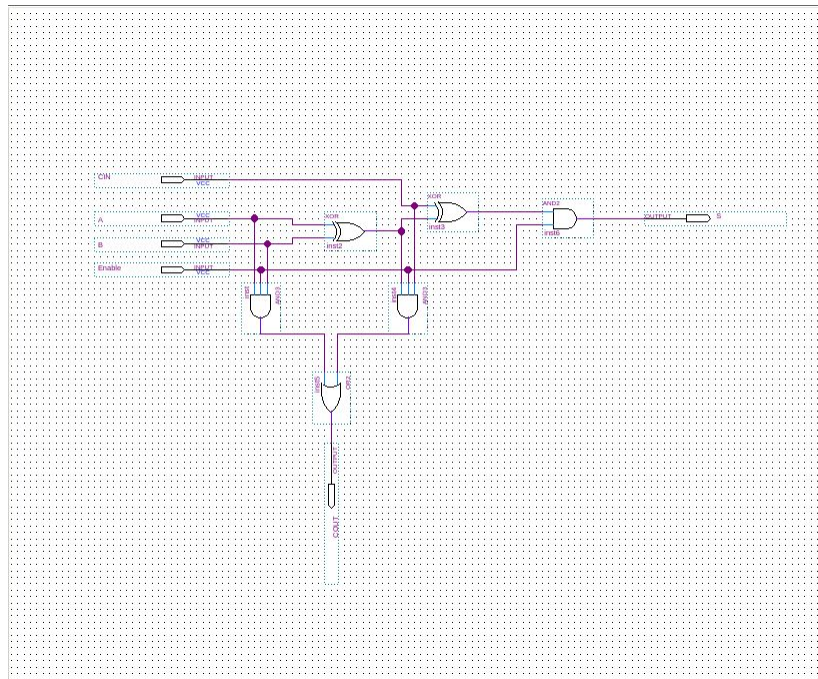


Figure 3: Full Adder_1bit.

3.2 Unidade Lógica Aritmética(ULA)

1. ULA 1 bit:

- **Resumo:** A unidade lógica aritmética (ULA) de 1 bit é um componente fundamental em circuitos digitais, responsável por executar operações aritméticas e lógicas básicas em um único bit. Embora simples, a ULA de 1 bit é essencial, pois serve como bloco de construção para ULAs de maior largura de bits, que são usadas em processadores e sistemas computacionais.
- **Funcionamento:** Ela recebe dois bits de entrada, juntamente com sinais de controle que determinam a operação a ser executada. As operações aritméticas típicas incluem soma e subtração, enquanto as operações lógicas incluem AND, OR, XOR e NOT. A saída da ULA é um único bit resultado da operação selecionada, e pode incluir um bit de carry out no caso de operações aritméticas.
- **Exemplo:** Por exemplo, se a ULA de 1 bit é configurada para realizar a operação AND e recebe os bits de entrada "1" e "0", a saída será "0". Esta funcionalidade básica é repetida em paralelo para criar ULAs de maior largura, capazes de realizar operações em números binários maiores.

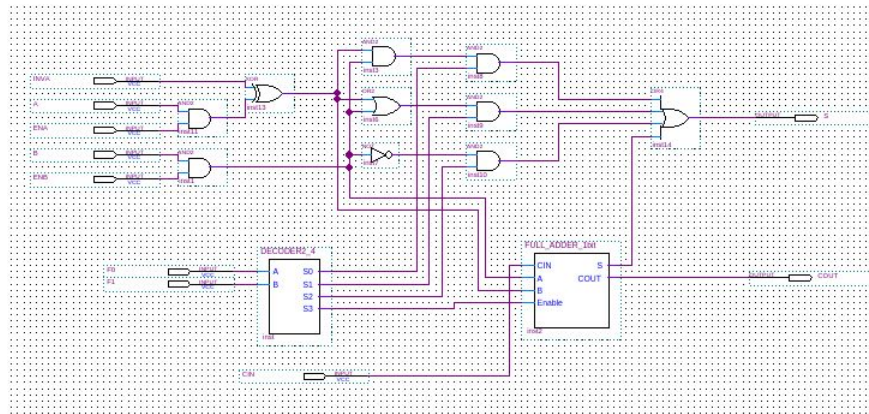


Figure 4: ULA_1bit.

2. ULA 8 bits:

- **Resumo:** A unidade lógica aritmética (ULA) de 8 bits é responsável por executar operações aritméticas e lógicas em dados de 8 bits. Esta ULA é mais complexa do que a de 1 bit e é utilizada em processadores e sistemas computacionais para realizar cálculos e manipulações de dados.
- **Funcionamento:** Ela recebe dois conjuntos de 8 bits de entrada, juntamente com sinais de controle que determinam a operação a ser executada. As operações aritméticas típicas incluem soma, subtração, e operações de incremento/decremento. As operações lógicas incluem AND, OR, XOR, NOT, entre outras. A saída da ULA é um conjunto de 8 bits resultado da operação selecionada, podendo incluir um bit de carry out ou borrow out no caso de operações aritméticas.
- **Exemplo:** Por exemplo, se a ULA de 8 bits é configurada para realizar a operação de soma e recebe os conjuntos de bits de entrada "00001101" e "00000111" (que representam os números decimais 13 e 7), a saída será "00010010" (que representa o número decimal 20). Esta capacidade de realizar operações complexas em dados de 8 bits torna a ULA um componente vital em diversos sistemas digitais.

4 Resultados

4.1 Decoder 2_4

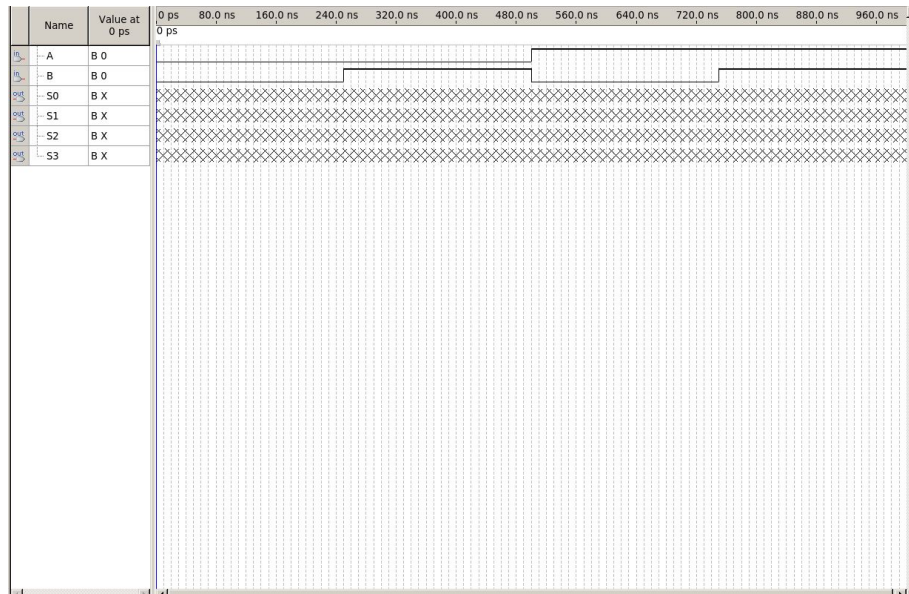


Figure 7: Gráfico de onda Decoder 2_4.

4.2 Decoder 2_8

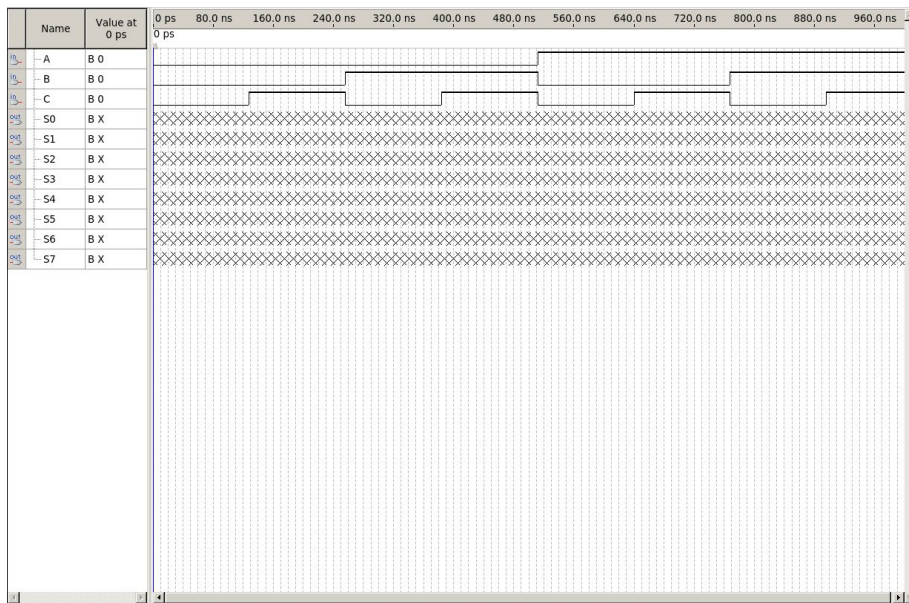


Figure 8: Gráfico de onda Decoder 2_8.

4.3 Full Adder

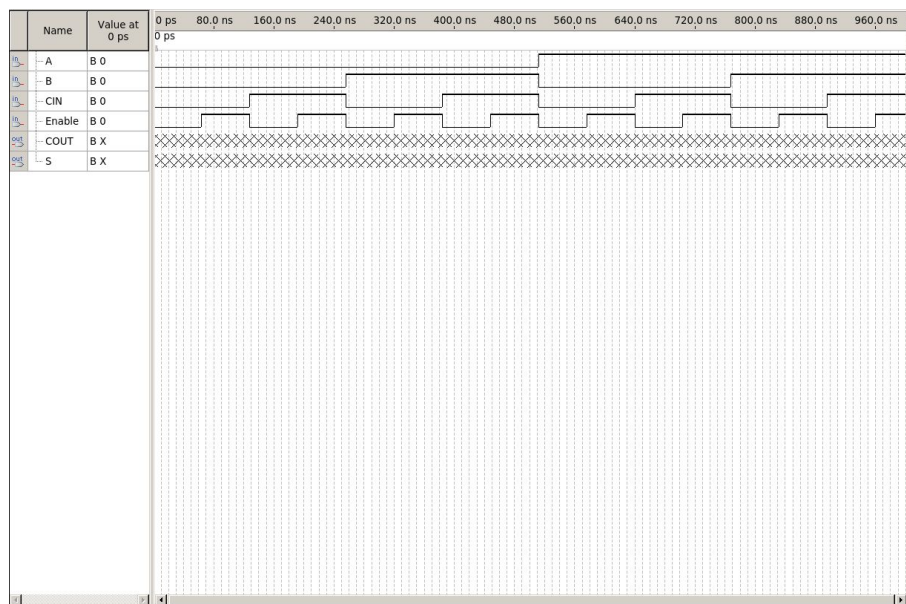


Figure 9: Gráfico de onda Full Adder_1bit.

4.4 ULA-1bit

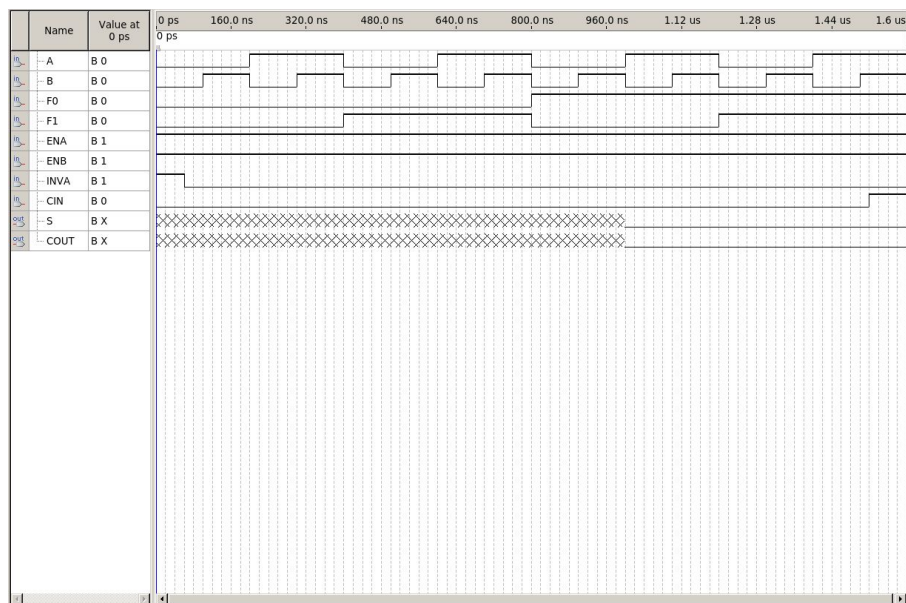


Figure 10: Gráfico de onda ULA_1bit.

4.5 ULA-8bits

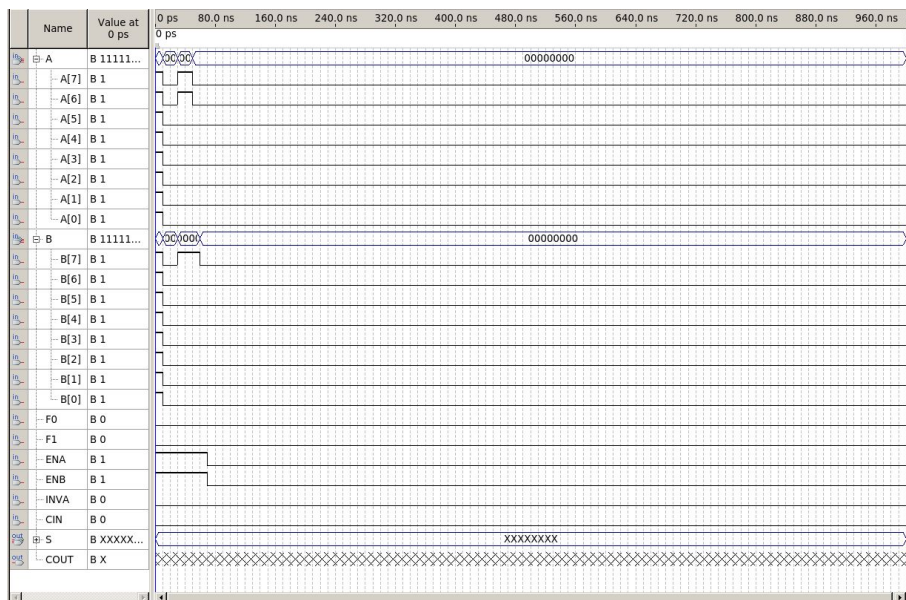


Figure 11: Gráfico de onda ULA_8bits.

4.6 ULA-32bits

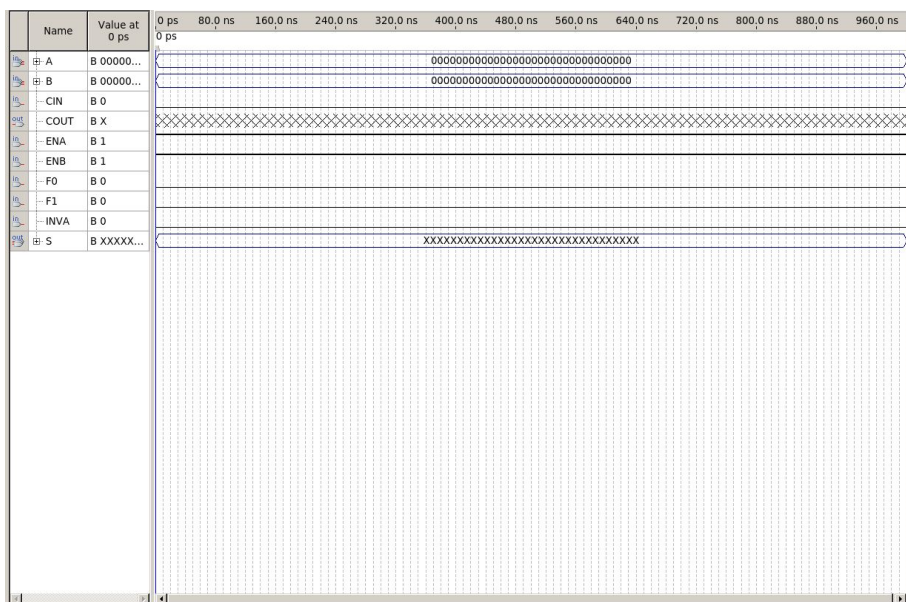


Figure 12: Gráfico de onda ULA_32bits.

5 Conclusão

Neste relatório, analisamos três componentes fundamentais de circuitos digitais: decodificadores, full adder e unidades lógicas aritméticas (ULAs). Cada um destes componentes desempenha um papel crucial no funcionamento e na eficiência de sistemas computacionais modernos.

Os decodificadores são responsáveis por traduzir códigos binários em sinais de controle, essenciais para a seleção de linhas em memórias e a direção de operações em circuitos digitais. Analisamos decodificadores de 4 e 8 bits, destacando sua importância na simplificação e eficiência de processos de seleção e endereçamento em sistemas complexos.

O full adder foi apresentado como um componente chave para operações aritméticas básicas, especificamente a soma binária. Sua capacidade de somar dois bits de entrada e um bit de carry-in para produzir uma soma e um carry-out é fundamental para a construção de somadores de maior bit-width, que são essenciais para operações aritméticas em processadores.

As ULAs (Unidades Lógicas Aritméticas) foram discutidas em diferentes larguras de bits, incluindo 1 bit, 8 bits e 32 bits. Estas unidades são responsáveis por executar uma variedade de operações aritméticas e lógicas, desde somas e subtrações até operações lógicas como AND, OR e XOR. As ULAs de maior bit-width são essenciais para a execução eficiente de cálculos complexos e manipulações de dados em processadores modernos.

Em conjunto, estes componentes formam a base dos sistemas computacionais, permitindo que operações complexas sejam realizadas de maneira eficiente e confiável. Os decodificadores garantem a correta seleção e direcionamento de sinais, o full adder possibilita a execução de somas binárias básicas, e as ULAs realizam uma ampla gama de operações aritméticas e lógicas. Esses componentes são importantes para o desenvolvimento de sistemas digitais mais rápidos, eficientes e poderosos.

References

- [1] *Andrew S. Tanenbaum - Structured Computer Organization*
- [2] *Git Hub* - <https://github.com/AndersonR-S/ULA-digital.git>