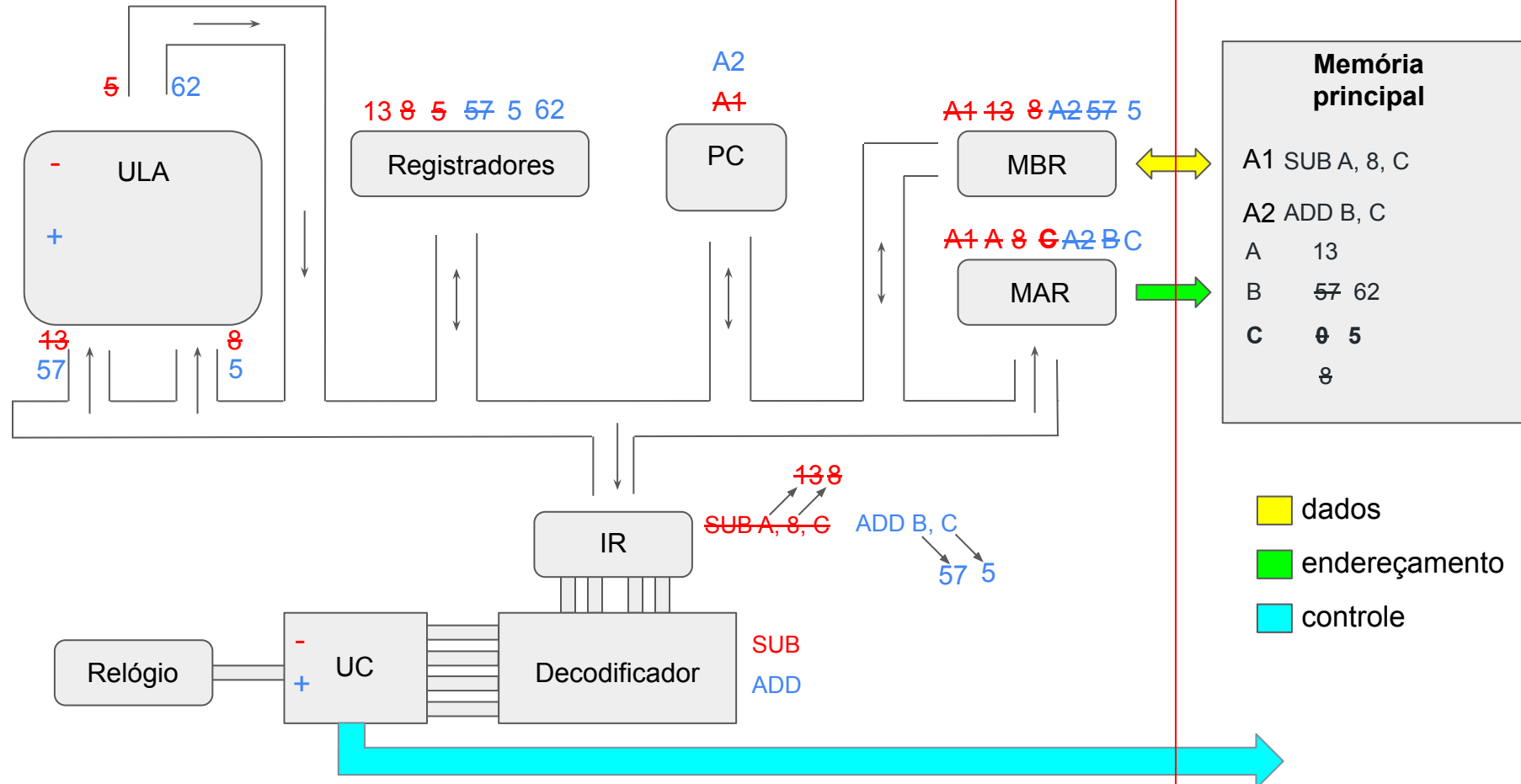


Nome: André de Souza Ocleciano
Turma 01B
RA: 21505071

CPU

Valor C = Valor A - 8
Valor B = Valor B + Valor C

MB



Micro ciclos de instrução

Valor C = Valor A - 8

T1: MAR <- PC (A1)
T2: MBR <- MEMÓRIA (A1)
PC <- PC + 1 (A2)
T3: IR <- MBR (SUB A,B,C)

T1: DECOD <- IR (SUB)
T2: UC <- DECOD (SUB)
T3: ULA <- UC (SUB)

T1: MAR <- IR (A 8)
T2: MBR <- MEMÓRIA (~~43~~ 8)
T3: IR (end) <- MBR (~~43~~ 8)
ULA <- MBR (~~43~~ 8)

T1: IR (code) == SUB
(SUB 13,8)

T1: REG <- ULA (13 8 5)
MBR <- ULA (5)
T2: MAR <- IR (end) (C)
T3: MEMÓRIA <- MBR (C=5)

Valor B = Valor B + Valor C

T1: MAR <- PC (A2)
T2: MBR <- MEMÓRIA (A2)
PC <- PC + 1
T3: IR <- MBR (ADD B,C)

T1: DECOD <- IR (ADD)
T2: UC <- DECOD (ADD)
T3: ULA <- UC (ADD)

T1: MAR <- IR (B C)
T2: MBR <- MEMÓRIA (~~57~~ 5)
T3: IR (end) <- MBR (~~57~~ 5)
ULA <- MBR (~~57~~ 5)

T1: IR (code) == ADD
(ADD 57,5)

T1: REG <- ULA (57 5 62)
MBR <- ULA (62)
T2: MAR <- IR (end) (B)
T3: MEMÓRIA <- MBR (B=62)