

N_HARD COMPA3 - Texto de apoio

Site: [EAD Mackenzie](#)
Tema: HARDWARE PARA COMPUTAÇÃO {TURMA 01B} 2021/2
Livro: N_HARD COMPA3 - Texto de apoio

Impresso por: ANDRE SOUZA OCLECIANO .
Data: terça, 28 set 2021, 21:34

Descrição

Índice

1. UCP – COMPONENTES INTERNOS, CICLO DE INSTRUÇÃO E FUNCIONAMENTO

1. UCP – COMPONENTES INTERNOS, CICLO DE INSTRUÇÃO E FUNCIONAMENTO

Características e componentes internos

A UCP (Unidade Central de Processamento) ou CPU (*Central Processing Unit*) é o “cérebro” do computador, processando e armazenando temporariamente as instruções.

Para que a UCP consiga executar suas funcionalidades, ela é composta por (Figura 1):

- § Registradores públicos e específicos
- § ULA (Unidade Lógica e Aritmética)
- § UC (Unidade de Controle)
- § Barramento interno

Figura 1 – Visão geral da UCP



Fonte: elaborada pela autora.

Registradores públicos

Armazenamento temporário interno ao processador.

Registradores específicos

Armazenamento temporário interno ao processador.

Incluem: MAR, MBR, PC e IR.

MAR – Memory Address Register ou Registrador de Endereço de Memória

- Armazena um endereço de memória que será acessado para leitura ou escrita. É uma “porta de saída” do processador conectada ao barramento de endereço.

MBR – Memory Buffer Register ou Registrador de Dados de Memória

- Armazena dado ou instrução lido da memória ou a ser escrito na memória. É uma “porta de entrada/saída” do processador conectada ao barramento de dados.

PC – Program Counter ou Contador de Programa

- Armazena o endereço da próxima instrução a ser executada, ou seja, o endereço da instrução a ser buscada.

IR – Instruction Register ou Registrador de Instrução

- Armazena a instrução lida da memória, até o fim de sua execução. Contém a última instrução buscada e sendo executada.

ULA

Realiza as operações lógicas e aritméticas com 0s e 1s.

Processa os dados e atualiza os registradores.

UC

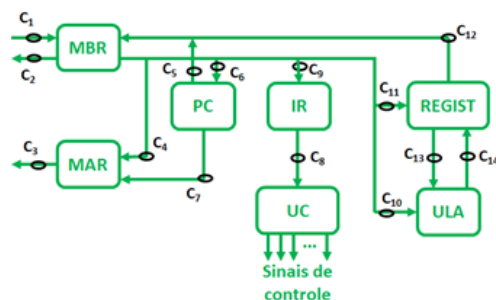
Controla a operação da UCP e encaminha sinais de controle para controlar a execução fora do processador.

Controla cada uma das etapas de execução de uma instrução.

- Barramento interno (interconexão interna ou *data path*)

Faz a transmissão de dados entre os componentes internos do processador. O *data path* se ramifica, permitindo a execução concorrente de instruções. A UC é responsável por guiar os sinais de dados pelo *data path*, indicando, para cada parte, qual transformação, se existir, deve ser realizada nos elementos de dados. A UC faz todo esse controle enviando sinais para cada parte do *data path*, indicado por C_x , na Figura 2, permitindo ou inibindo a passagem do sinal elétrico que representa o dado/instrução.

Figura 2 – Caminho de dados ramificado



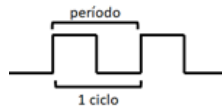
Fonte: elaborada pela autora.

- clock (relógio)

Utilizado para sincronizar e cadenciar as ações realizadas pela UC. É um dispositivo responsável por gerar pulsos cuja duração é chamada de ciclo. Existem duas medidas associadas ao clock:

Período: tempo gasto para se obter um ciclo completo, medido em nanossegundos ($1 \text{ ns} = 10^{-9} \text{ s}$)

Figura 3 – Ciclo de *clock*



Fonte: elaborada pela autora.

Frequência (ou taxa de *clock*): quantidade de ciclos/segundo de um relógio. É o inverso do período, medida em Hertz (Hz).

POPUP – Por exemplo: se $F = 1 \text{ GHz}$ $P = \frac{1}{F} = \frac{1}{1.000.000.000} = \frac{1}{10^9} = 1 \cdot 10^{-9} = 1 \text{ ns}$

POPUP – GRANDEZAS

$1 \text{ G} = 10^9$

$1 \text{ M} = 10^6$

$1 \text{ K} = 10^3$

As funções do processador são:

- interpretar e executar as instruções da memória principal;
- controlar os demais componentes.

CICLO DE INSTRUÇÃO

Como você viu, uma das funções do processador é interpretar e executar instruções. Cada instrução passa por diferentes etapas básicas de execução que, juntas, são denominadas de ciclo de instrução (Figura 4).

Figura 4 – Ciclo de instrução dividido em 5 estágios



Fonte: elaborada pela autora.

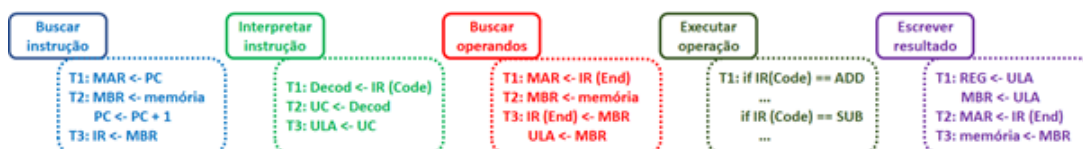
O ciclo de instrução é iniciado quando o computador é ligado e fica em constante execução (em ciclo, em *loop*) até que o computador seja desligado ou reiniciado.

Importante!

Inicialmente, só se executava a próxima instrução depois de finalizada a anterior. Hoje, temos execuções concorrentes e, até mesmo, simultâneas.

Cada etapa do ciclo de instrução é constituída por microoperações (Figura 5), que constituem a menor parte individualmente executável do processador. A execução de todas as microoperações de cada uma das etapas do ciclo de instrução equivale ao funcionamento da UCP.

Figura 5 – Microoperações de cada etapa do ciclo de instrução



Fonte: elaborada pela autora.

FUNCIONAMENTO DA UCP

(1) Quando um programa é carregado para na memória principal, o endereço de memória da primeira instrução é copiado para a UCP. O endereço é copiado da memória principal para o barramento de dados, do barramento de dados é copiado para o MBR, e do MBR, finalmente, é copiado para o PC.

Importante!

Como um endereço é copiado para o MBR, e não para o MAR?

Quando o endereço de memória da primeira instrução é copiado para o processador, o endereço entra no processador como um dado, e não como um endereço que será acessado.

(2) Buscar instrução. Processador acessa o conteúdo de PC, porque o PC armazena o endereço da próxima instrução a ser executada. O conteúdo de PC é copiado para o MAR. O endereço da próxima instrução a ser executada é copiado para o barramento de endereço e acessado na memória principal. O valor de PC é incrementado para a próxima instrução. O conteúdo acessado na memória principal é copiado para o barramento de dados, entra no processador pelo MBR e é copiada para o IR.

(3) Interpretar instrução. O código da instrução armazenada no IR é copiado para o decodificador. O decodificador decodifica o código da instrução em uma operação/comando e o resultado é passado para a UC. A UC encaminha um sinal de controle para a ULA, informando a operação/comando que deverá ser realizada quando a instrução for executada.

(4) Buscar operandos. Operandos são os dados que serão manipulados na execução da operação/comando, por exemplo valores numéricos, nome de variável. Se o operando é o nome de uma variável, é necessário buscar pelo valor a ser manipulado na memória principal. Assim, o endereço do operando (nome da variável) é copiado da instrução no IR para o MAR. O endereço é colocado no barramento de endereço e acessado na memória principal. O valor armazenado no endereço indicado é, então, copiado para o barramento de dados e chega até o MBR. Do MBR, o valor é copiado para a ULA e, ao mesmo tempo, substitui seu endereço no IR. Esta etapa é repetida caso exista outro operando cujo valor esteja armazenado na memória principal.

(5) Executar a operação. Nesta etapa, a instrução pode ser executada pela ULA porque os operandos foram buscados na etapa anterior, e a ULA já foi notificada na etapa (3) sobre qual operação/comando deve executar.

(6) Escrever o resultado. Esta etapa acontece se necessário. O resultado da ULA, oriundo da etapa de execução, é armazenado em um registrador público e pode ser armazenado também na memória principal, se assim for indicado na instrução sendo executada. O endereço de memória é copiado do IR para o MAR, e o resultado da operação é copiado para o MBR. A memória principal é acessada no endereço indicado no MAR e o valor do MBR é copiado para aquela posição de memória.

(7) O ciclo é iniciado para uma nova instrução e retorna-se à etapa (2).