

Circuitos e Sistemas Integrados – Introdução ao Projeto VLSI

Prof. Fabian L. Cabrera & Prof. José L. Güntzel

e-mail: fabian.cabrera.r@gmail.com

Laboratório 4 – Somador CMOS de 3 bits

Forma de avaliação do Laboratório 4:

- Entregar relatório individual em no máximo duas folhas no Moodle.
- Entrega da biblioteca criada no Cadence comprimida. Se o nome da biblioteca é “aula4” então pode usar o comando para comprimir: `tar cvfz aula4.tar.gz aula4`
- Mostrar o resultado correto do DRC e LVS.
- Mostrar a simulação da vista extraída (incluindo parasitas RC).

CrITÉrios de avaliação do Laboratório 4:

- A nota será atribuída conforme uma figura de mérito (FoM), onde $FoM = \text{área ocupada no layout} * \text{tempo de propagação na transição simultânea}$: a primeira entrada indo de “000” para “111” e a segunda entrada indo de “000” para “001”.
- No testbench de simulação deve haver um inversor antes de cada entrada do somador e após cada saída do somador. Estes inversores tem esquemático e não tem vista de layout. Todos os transistores para este inversor têm $L=0,18\mu m$ e $W=2\mu m$.
- O menor valor de FoM corresponderá à nota 10.
- Valores de FoM iguais entre diferentes trabalhos apresentados têm nota 6.

Especificações de projeto:

- O somador tem duas entradas, cada uma de 3 bits.
- O somador tem uma saída de 4 bits.