

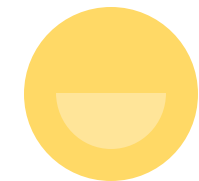


Progetto Asmeta

Specifica di Bistabili



Andrea Tresoldi



Introduzione

Nei circuiti sequenziali il valore delle uscite in un determinato istante t_1 dipende sia dal valore degli ingressi in quell'istante t_1 sia dal tempo.

Come conseguenza di questo aspetto, un particolare valore degli ingressi può determinare differenti valori delle uscite se applicati a diversi istanti temporali.

Un circuito sequenziali ha quindi memoria degli eventi passati e per farlo richiede degli elementi in grado di conservare informazioni.

I Bistabili sono degli elementi in grado di conservare informazioni.

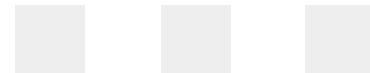
Questo termine deriva dal fatto che tale componente è stabile in solo due stati (0 e 1) e le transizioni da uno stato all'altro sono dettate da segnali in ingresso all'elemento stesso.

Possiamo suddividere i bistabili in due grandi categorie:

1: Asincroni – sono elementi che non hanno un segnale di sincronizzazione e modificano il loro stato rispondendo direttamente a cambiamenti sui segnali di ingresso.

2: Sincroni – sono sensibili ad un segnale di controllo chiamato clock.

Il cambiamento di stato può avvenire solo quando questo segnale di clock è attivo.



Progetto

I progetti che ho deciso di implementare sono le specifiche di due differenti Bistabili:

1 : Bistabile asincrono SR (Set-Reset).

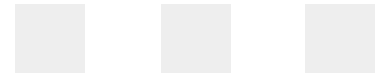
Codice: bistabileAsincronoSR.asm

Test: bistabileAsincronoSR.avalla

2 : Latch sincrono SR (Set-Reset), ottenuto aggiungendo al Bistabile asincrono SR un circuito di controllo.

Codice: latchSR.asm

Test: latchSR.avalla



Bistabile asincrono SR

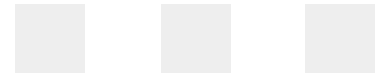
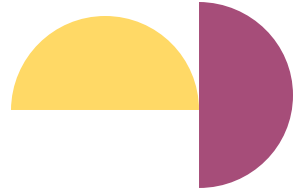
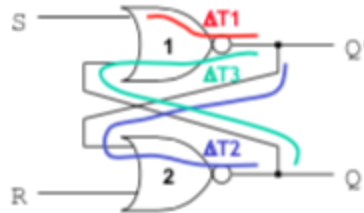
Descrizione:

Questo Bistabile è costituito da due segnali in ingresso chiamati Set e Reset, da due segnali in uscita chiamati Q e NotQ (uscita Q negata) e da due porte logiche NOR.

In particolare l'uscita Q è quella che rappresenta lo stato del Bistabile e ne formalizza il concetto di stato.

Le linee colorate rappresentano dal punto di vista temporale il flusso dei segnali all'interno del componente in reazione al comando di Set.

Nota: I due segnali Set e Reset sono le uniche due variabili monitorate all'interno della specifica.



Bistabile asincrono SR

Funzionamento e transizioni di stato:

Un valore 1 sull'ingresso S quando R ha valore 0 porta lo stato del Bistabile al valore $Q=1$.

Un valore 1 sull'ingresso R quando S ha valore 0 porta lo stato del Bistabile al valore $Q=0$.

Un valore 0 sugli ingressi R e S non modifica in nessun modo lo stato del Bistabile.

Un valore 1 sugli ingressi R e S è una configurazione non ammissibile:

In questa situazione il circuito si porta in uno stato instabile e Q ritorna in modo assolutamente imprevedibile e non deterministico allo stato $Q=0$ oppure $Q=1$.

La seguenti tabelle riassumono il funzionamento del Bistabile.

Nota: Q^* rappresenta lo stato prossimo allo stato corrente Q in seguito alla transizione di stato

Tabella delle transizioni

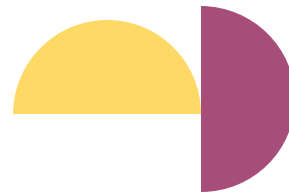
Q \ SR	SR			
	00	01	11	10
0	0	0	-	1
1	1	0	-	1



S	R	Q^*
0	0	Q
0	1	0
1	0	1
1	1	-

Tabella delle eccitazioni

Q	Q^*	S	R
0	0	0	-
0	1	1	0
1	0	0	1
1	1	-	0



Latch sincrono SR

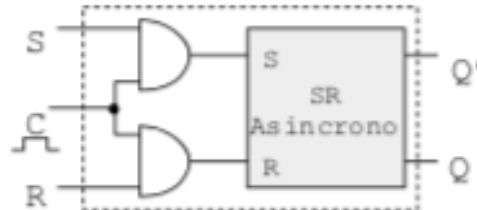
Descrizione:

A differenza del Bistabile precedente, il Latch sincrono SR non modifica il proprio stato solo in relazione ad eventi sugli ingressi S e R ma richiede che la modifica dello stato avvenga in modo controllato: questo segnale di controllo viene denominato Clock C.

Aggiungendo al Bistabile precedente un circuito di controllo otteniamo il Latch SR.

Come possiamo vedere dall'immagine qui sotto il circuito di controllo è costituito da due porte logiche And. L'aggiunta di questo circuito di controllo garantisce che solo sul livello alto del segnale C una variazione sugli ingressi modifica lo stato interno e lo stato interno modifica l'uscita Q.

Quando il segnale C è 1 il Latch viene detto essere in modalità trasparente, mentre quando il segnale C vale 0 è in modalità opaca.



Latch sincrono SR

Funzionamento e transizioni di stato:

La seguenti tabelle riassumono il funzionamento del Bistabile.

Nota: Q^* rappresenta lo stato prossimo allo stato corrente Q in seguito alla transizione di stato

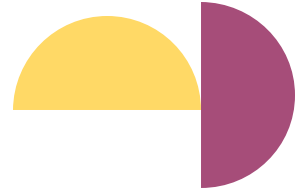
Tabella delle transizioni

C	S	R	Q^*
0	-	-	Q
1	0	0	Q
1	0	1	0
1	1	0	1
1	1	1	-

hold
reset
set
not allowed

Tabella delle eccitazioni

Q	Q^*	C	S	R
0	0	0	-	-
1	1	0	-	-
0	0	1	0	-
0	1	1	1	0
1	0	1	0	1
1	1	1	-	0





Grazie!!!

