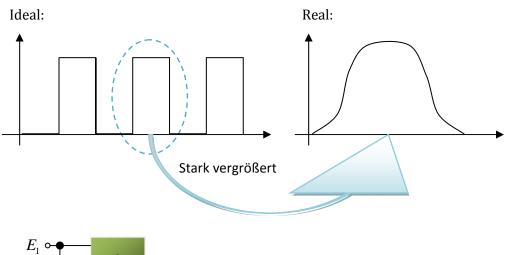
Übung 3: *Laufzeiten*

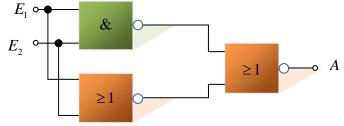
in "**Digitaltechnik"** WS 2008/09

Aufgabe 1

Zeichnen Sie die Signalverläufe für die nachfolgende Schaltung. Beachten Sie, dass jedes Gatter eine Laufzeit von **1ns** hat.

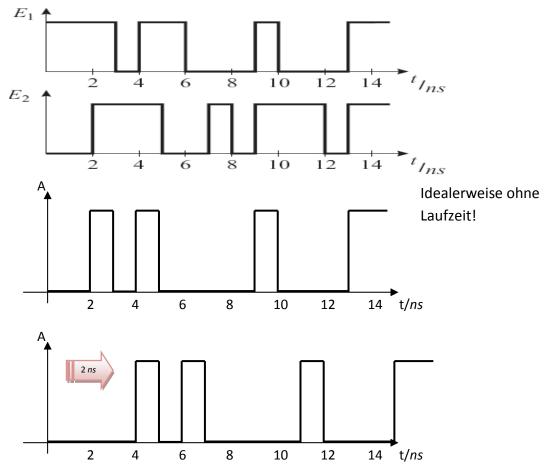
Laufzeiten: Zeit, die eine logische Schaltung "braucht", um auf eine Eingangssignaländerung zu reagieren.





$$\begin{split} A &= \overline{E_1 \cdot E_2} + \overline{E_1 + E_2} \\ &= \overline{E_1 \cdot E_2} \cdot \overline{E_1 + E_2} \\ &= E_1 \cdot E_2 \cdot \left(E_1 + E_2 \right) \\ &= E_1 \cdot E_2 \cdot \left(E_1 + E_1 \cdot E_2 \cdot E_2 \right) = \underbrace{E_1 \cdot E_1 \cdot E_2}_{E_1 \cdot E_2} + \underbrace{E_1 \cdot E_2 \cdot E_2}_{E_1 \cdot E_2} \\ &= E_1 \cdot E_2 + E_1 \cdot E_2 = E_1 \cdot E_2 \end{split}$$

E_1	E_2	A
0	0	0
0	1	0
1	0	0
1	1	1



Welche Ihnen bekannte logische Grundfunktion ist hier realisiert?

Nur eine einfache Und – Funktion.

Aufgabe 2

a) Was versteht man unter Hazards bzw. Glithes und welche Auswirkungen haben Sie auf eine digitale Schaltungen?

Hazard/Glitch:

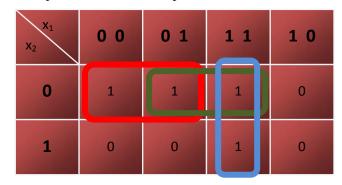
- Ein fehlerhaftes Ausgagnssignal, das nicht zum Eingangssignal unter Berücksichtigung des Laufzeiten passt.
- Entsteht durch unterschiedliche Laufzeiten in den Gattern oder dadurch, dass nicht alle Signalpfade die gleiche Laufzeiten haben.
- Folge: fehlerhafte Weiterverarbeitung von Daten.
- b) Wie kann man sie mit Hilfe eines KV Diagramms umgehen?
 - Umgehung des Glitches durch Verbinden benachbarter Blöcke im KV – Diagrammen.
 - Erschaffung einer Redundanten Struktur, die einen Glitch verhindert.
 - Ziel der minimalen Gatterzahlen wird zwar nicht erreicht
 → Sicherheit, keine Glitches zu bekommen.

Aufgabe 3

Gegeben ist die folgende Wahrheitstabelle.

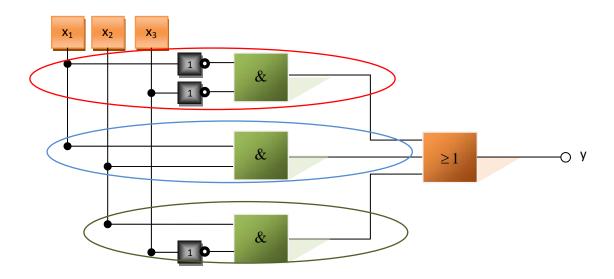
<i>X</i> ₁	x_2	<i>X</i> ₃	y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

a) Zeichnen Sie ein KV-Diagramm und ermitteln Sie die maximal vereinfachte Funktion y^* .



$$y^* = \overbrace{x_1 \cdot \overline{x_3}} + \underbrace{x_1 \cdot x_2} + \underbrace{x_2 \cdot \overline{x_3}}_{\text{Redundante Funktion}}$$

b) Zeichnen Sie die sich ergebende logische Schaltung für y*.



C) Vervollständigen Sie das Impulsdiagramm auf der nächsten Seite. Gehen Sie von einer Verzögerung von 1ns pro Gatter aus. Es entsteht ein Glitch. Wo befindet er sich?

