

Esercitazione N.3: Misure DC su transistor e NOT TTL

Gruppo BF

Andrea Luzio, Gianfranco Cordella, Valerio Lomanto

20 Ottobre 2016

1 Scopo e strumentazione

Scopo dell'esercitazione è verificare i vari regimi di funzionamento di un transistor BJT. Si misurano i parametri rilevanti di tale componente come il guadagno in corrente. Si usa il transistor come amplificatore di corrente e come commutatore per realizzare un circuito not.

2 Materiali

Si è analizzato il funzionamento di un transistor 2N17711. Da datasheet si legge:

- massima tensione collettore-base: $75V$
- massima tensione collettore-emettitore: $50V$
- massima tensione base-emettitore: $7V$
- massima corrente di collettore: $500mA$
- massima potenza dissipata: circa $1W$

Per come è pensato l'esperimento non è previsto andare oltre questi limiti.

3 Misure in DC sul transistor

3.1 b

Si è montato il circuito in figura (2). Per le caratteristiche del circuito ($V_1 \simeq 10V$, $R_1 \simeq 1k\Omega$) si ottiene la retta di carico in figura (1)

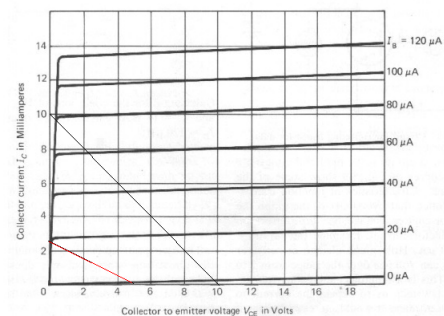


Figura 1: Retta di carico e curve tensione corrente.

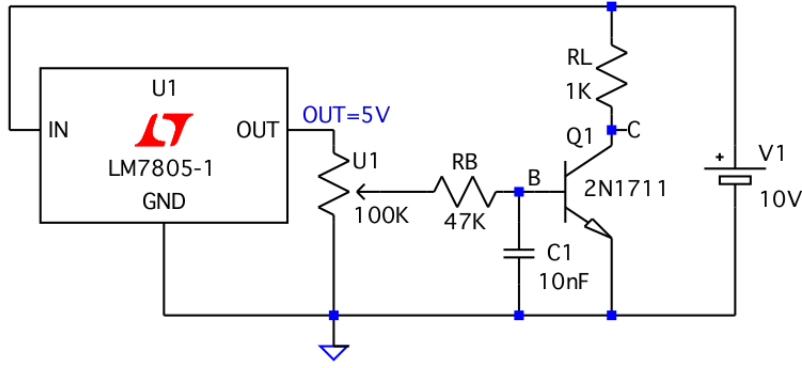


Figura 2: Circuito usato nella prima parte dell'esperienza .

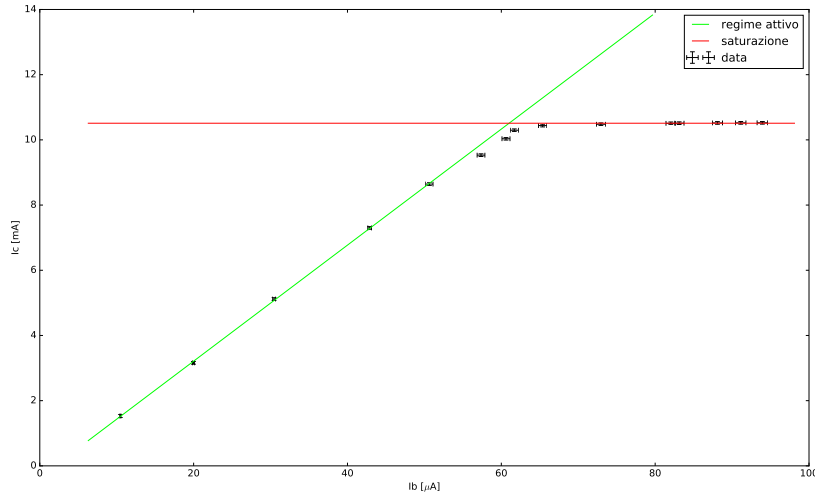


Figura 3: Fit di corrente di saturazione e di I_c vs I_b in zona attiva.

3.2 c

Si è misurata la corrente di collettore in funzione della corrente e della tensione di base (corrente di base misurata attraverso la caduta di potenziale su R_B , corrente di collettore attraverso la caduta su R_L); i dati sono riassunti in tabella (1). In figura (3) si possono vedere i dati sperimentali della corrente di collettore in funzione della corrente di base. Le rette verde e rossa sono i rispettivi fit in regione attiva e regione di saturazione. Gli errori riportati dal grafico sono solo quelli di lettura. Per procedere con il fit solo questi sono stati considerati casualmente indipendenti, dunque utilizzati per la minimizzazione del χ^2 .

Il fit in regione attiva è una retta affine ($I_c = h_{fe}I_b + K_0$, 2 parametri). Si sono tagliati arbitrariamente i dati considerati in regione attiva a $55 \mu A$. Le caratteristiche fittate sono le seguenti:

$$h_{fe} = 178 \pm 3$$

$$K_0 = -0.35 \pm 0.05 mA$$

La correlazione lineare fra i due parametri è di 0.8, il $\chi^2 = 3.25(3 \text{ dof})$.

I risultati meritano un commento. In prima battuta si può pensare che K_0 non sia compatibile con zero, ma alle misure fatte vanno ancora aggiunti gli errori sistematici. In particolare:

$$R_B = 46.2 \pm 0.5 k\Omega$$

$$R_L = 981 \pm 90 \Omega$$

errore calibrazione oscilloscopio: 3%

Propaghiamo dunque gli errori di calibrazione su questi parametri. Essendo $h_{fe} = I_c/I_b$ basterà sommare in quadratura gli errori relativi su I_c e I_b (se ne prenderà un valore medio nel campione). Questo da un 6% di errore di calibrazione sul h_{fe} , che sommato (sempre in quadratura) con il risultato

$I_b[\text{mA}]$	$V_{be}[\text{mV}]$	$I_c[\mu\text{A}]$
10.48 ± 0.07	604 ± 4	1.53 ± 0.04
19.98 ± 0.12	620 ± 4	3.16 ± 0.04
30.45 ± 0.17	636 ± 4	5.12 ± 0.04
42.88 ± 0.23	644 ± 4	7.30 ± 0.04
50.6 ± 0.4	652 ± 4	8.64 ± 0.04
57.4 ± 0.5	664 ± 4	9.53 ± 0.04
60.6 ± 0.5	668 ± 4	10.03 ± 0.04
61.7 ± 0.5	660 ± 4	10.30 ± 0.04
65.4 ± 0.5	668 ± 4	10.44 ± 0.04
72.9 ± 0.5	672 ± 4	10.48 ± 0.04
82.0 ± 0.6	672 ± 4	10.51 ± 0.04
83.1 ± 0.6	668 ± 4	10.51 ± 0.04
88.1 ± 0.6	672 ± 4	10.52 ± 0.04
91.1 ± 0.6	672 ± 4	10.52 ± 0.04
93.9 ± 0.6	672 ± 4	10.52 ± 0.04

Tabella 1: Dati raccolti variando la posizione del potenziometro.

del fit:

$$h_{fe} = 178 \pm 10$$

Per K_0 bisogna procedere similmente. Le correnti I_c hanno un errore di calibrazione del 5%, dunque in media (6mA) nel campione un errore di 0.3mA . $K_0 = -0.35 \pm 0.3\text{mA}$. Si può procedere similmente per la zona di saturazione. Questa volta si è preferito fittare la retta costante (1 parametro), scegliendo come corrente di base di taglio $70\mu\text{A}$. I risultati del fit sono:

$$I_{c(sat)} = 10.51 \pm 0.02\text{mA}$$

con un $\chi^2 = 0.8(5 \text{ dof})$. L'errore va naturalmente trattato come prima. In pratica si aggiunge un errore del 5%. Dunque:

$$I_{c(sat)} = 10.5 \pm 0.5\text{mA}$$

Chiaramente il χ^2 così basso non permette di dare significato statistico al primo errore dato.

Dal valore ottenuto per $I_{c(sat)}$, unitamente ai valori misurati per V_{cc} e R_L (rispettivamente $10.46 \pm 0.04\text{V}$ e $981 \pm 9\Omega$), si ricava il valore di V_{ce} in sona di saturazione:

$$V_{ce(sat)} = V_{cc} - R_L I_{c(sat)} = 0.15 \pm 0.10\text{V}$$

La corrente I_c massima erogabile dal transistor è data dall'intersezione tra la retta di carico e le curve caratteristiche del transistor in zona di saturazione; approssimando queste ultime a rette verticali (approssimazione non valida se si intende lavorare su rette di carico molto distanti, e in particolare molto più basse, di quella determinata dal circuito usato) $V = V_{ce(sat)}$ si ha, in funzione delle altre caratteristiche del circuito, $I_{max} = \frac{V_{cc} - V_{ce(sat)}}{R_L}$.

3.3 e

Al variare della tensione di alimentazione V_{cc} la retta di carico viene traslata verticalmente: ci aspettiamo dunque che mantenendo I_b costante il punto di lavoro si sposti al variare di V_{cc} lungo la curva caratteristica corrispondente (che in zona attiva ci attendiamo sia approssimabile a una retta dal basso coefficiente angolare).

Portandoci a $I_b = 33.8 \pm 0.4\mu\text{A}$ (in pieno regime attivo secondo quanto visto precedentemente), si sono presi al variare di V_{cc} i dati in tabella (2), riassunti dal grafico in figura (4); è stata poi fittata una retta (2 parametri) la cui intersezione con l'asse delle ascisse dà il valore di V_{Early} (l'errore è stato trattato come nei fit precedenti): si sono ottenuti valori di $82 \pm 19\mu\text{A/V}$ per il coefficiente angolare e $5.41 \pm 0.05\text{mA}$ per l'intercetta (coefficiente di correlazione -0.75 , $\chi^2 = 14$ (8 dof)), che danno per V_{Early} un valore di $-66 \pm 16\text{V}$. Il χ^2 relativamente alto e l'andamento particolare dei dati nel grafico sono probabilmente dovuti a effetti di dipendenza della corrente di base (e dunque quella di collettore) dalla temperatura: durante la presa dati abbiamo infatti notato che mantenendo V_{cc} (e dunque di V_{ce})

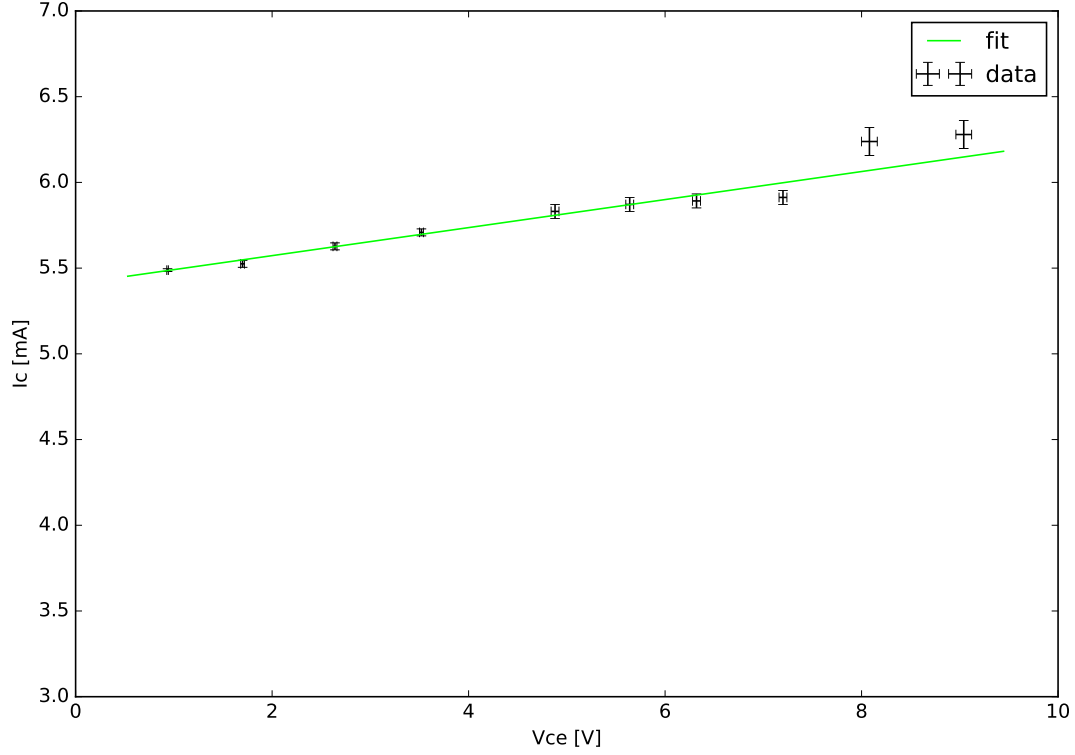


Figura 4: Fit della retta che approssima la curva caratteristica in zona attiva.

a valori abbastanza alti (ma pur sempre entro i 15 V) la caduta di tensione su R_B , e con essa la corrente I_b variava in modo non trascurabile (0.5-1%), il che abbiamo ritenuto essere attribuibile la variazione delle caratteristiche del circuito in seguito al leggero riscaldamento dei componenti attivi. Abbiamo cercato di minimizzare questo effetto (che ci avrebbe essenzialmente portato a prendere dati su curve caratteristiche relative a I_b diverse) alternando misure a V_{cc} più bassi e più alti, riuscendo a mantenere le variazioni di V_{R_B} sempre entro 1 digit della misura effettuata con il multimetro ($\lesssim 0.1\%$), ma questo potrebbe non essere stato sufficiente.

3.4 I_c vs V_b

Da questi dati si è provato a procedere con un fit in zona attiva (curva rossa), ma la scarsità di punti non ha permesso di ottenere risultati soddisfacenti (tensione termica $v_t \simeq 5\text{ mV}$). La tensione di soglia sembra essere comunque dell'ordine dei 0.6 V

V_{ce} [V]	I_c [mA]
0.936 ± 0.008	5.488 ± 0.008
1.700 ± 0.020	5.525 ± 0.020
2.640 ± 0.020	5.627 ± 0.020
3.520 ± 0.020	5.708 ± 0.020
4.88 ± 0.04	5.83 ± 0.04
5.64 ± 0.04	5.87 ± 0.04
6.32 ± 0.04	5.89 ± 0.04
7.20 ± 0.04	5.91 ± 0.04
8.08 ± 0.08	6.24 ± 0.08
9.04 ± 0.08	6.28 ± 0.08

Tabella 2: Dati raccolti variando V_{cc} in zona attiva.

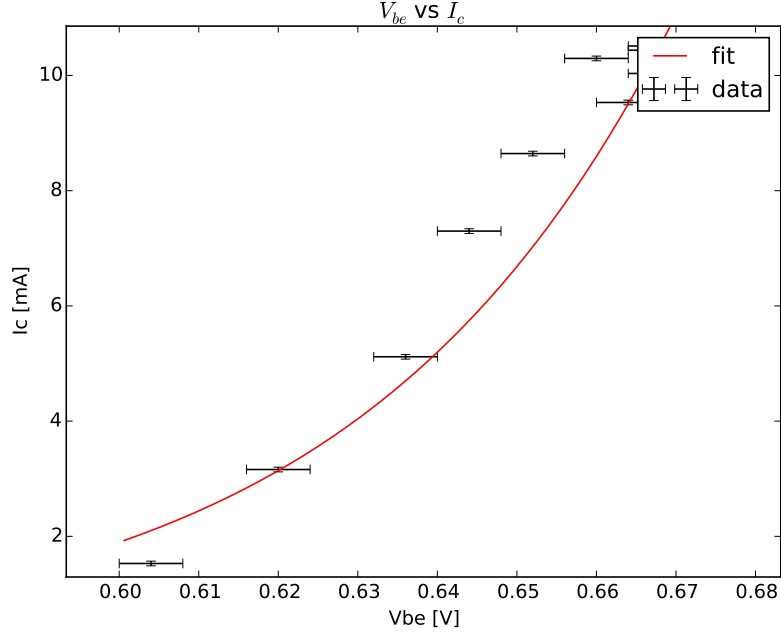


Figura 5: La curva rossa non approssima bene i dati sperimentali.

4 Circuito logico not

4.1 Controllo funzionamento circuito

Si è montato il circuito in figura con i valori delle resistenze indicate. Si verifica il funzionamento del circuito not e quindi dei regimi di interdizione e saturazione del transistor. Posto $V_{cc} = 5.00 \pm 0.03 \text{ V}$, si sono misurati la tensione ai capi della base V_b e del collettore $V_c = V_{out}$ utilizzando i due canali dell'oscilloscopio: da questi si ricavano $I_b = \frac{V_{in}-V_b}{R_1} - \frac{V_b}{R_2}$; $I_c = \frac{V_{in}-V_c}{R_L}$. Al variare della tensione in ingresso, fornita dal'uscita Output Pulse del generatore d'onda, si ha:

Ingresso	V_{in}	V_{out}	V_{be}	I_b	I_c
Alto	$5.00 \pm 0.16 \text{ V}$	$25.0 \pm 1.4 \text{ mV}$	$0.64 \pm 0.02 \text{ V}$	$290 \pm 10 \mu\text{A}$	$2.20 \pm 0.03 \text{ mA}$
Basso	$0.8 \pm 0.8 \text{ mV}$	$4.96 \pm 0.14 \text{ V}$	$\pm 0.7 \text{ mV}$	$0.05 \pm 0.05 \mu\text{A}$	$0.02 \pm 0.02 \text{ mA}$

Nel caso di ingresso alto si verifica che il transistor è in regime di saturazione in quanto per i valori delle correnti I_b e I_c e di tensione ai capi del collettore prima scritti, il punto di lavoro è a ridosso della parte sinistra della retta di carico in rosso in figura 1. Detto meglio la corrente I_b usata supera quella di soglia di $22 \mu\text{A}$ ¹ oltre la quale il transistor è in saturazione. Allo stesso modo per l'ingresso basso si verifica che il transistor è in interdizione poichè il punto di lavoro si trova a ridosso dell'intersezione della retta di carico in rosso con l'asse delle ascisse. La corrente di soglia $I_{b,int} = 3.9 \mu\text{A}$ ² è maggiore di quella usata $I_b = 0.1 \mu\text{A}$ per cui il transistor è interdizione.

4.2 Tempi di risposta del circuito

Si misurano i tempi di risposta del circuito sia per lo stato basso che alto del generatore usando i cursori dell'oscilloscopio. Si ha che $T_{rd} = 210.0 \pm 0.6 \text{ ns}$ e $T_d = 250.0 \pm 0.6 \text{ ns}$. Mentre si ha $T_{rs} = 4.760 \pm 0.004 \mu\text{s}$ e $T_s = 1.680 \pm 0.004 \mu\text{s}$. Gli errori sono stati valutati come riportato sul manuale dell'oscilloscopio. I grafici riportati dopo sono stati acquisiti utilizzando OpenChoice.

¹Tale corrente di soglia si calcola nel seguente modo $I_{b,sat} = \frac{I_{c,sat}}{h_{fe}}$. $I_{c,sat}$ corrisponde alla corrente di saturazione che scorre nel collettore quando il transistor è in tale regime ed è: $I_{c,sat} = \frac{V_{in}-V_{ce,sat}}{R_L} = \frac{5-0.2}{2.2 \cdot 10^3} = 22 \mu\text{A}$.

²Tale corrente corrisponde a quella di interdizione che scorre nel transistor quando entrambe le giunzioni sono polarizzate inversamente. Quindi imponendo che V_{be} sia al massimo 0.7 V si trova $V_{in} = V_{be}(1 + \frac{R_1}{R_2}) = 0.8 \text{ V}$ da cui si deduce $I_{b,int} = \frac{V_{in}-V_{be}}{R_1} - \frac{V_{be}}{R_2}$

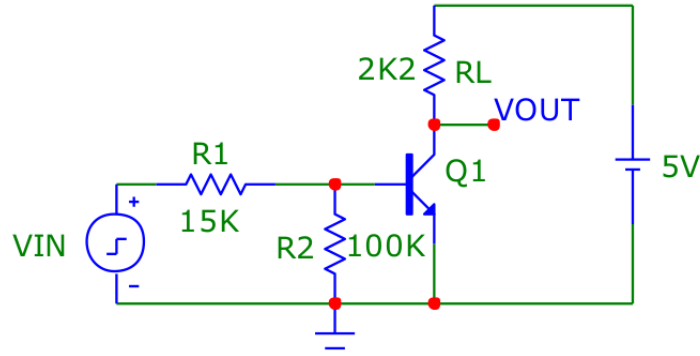


Figura 6: Circuito not usato nell'esperienza.

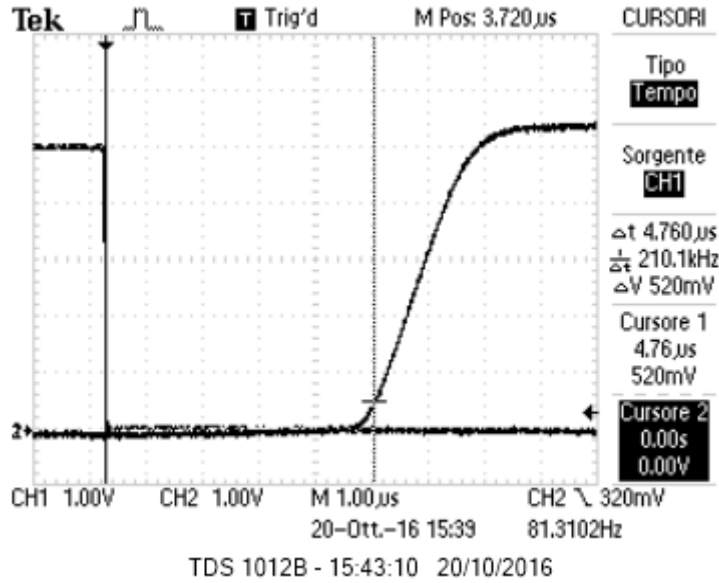


Figura 7: Tempo ritardo di salita per l'ingresso basso. È il valore Δt misurato tra i due cursori.

A questo punto si è modificata la resistenza R_2 per vedere come evolvono i tempi di risposta in funzione della corrente di base. In particolare ci si aspetta che abbassando la resistenza R_2 venga convogliata una maggiore corrente su quel ramo, dunque cali anche la corrente I_b , di fatto avvicinando il transistor alla zona attiva. Questa minore saturazione intuitivamente dovrebbe essere più veloce a passare prima a uno stato attivo e poi di saturazione, dunque dovrebbe abbassare i tempi T_{rs} e T_s . Di fatto sono state eseguite le seguenti misure (non sono riportati gli errori in quanto solo indicative):

R_2	T_{rs}	T_s	T_{rd}	T_d
$98 \pm 1 \text{ k}\Omega$	$4.7 \mu\text{s}$	$1.7 \mu\text{s}$	210 ns	250 ns
$3.28 \pm 0.03 \text{ k}\Omega$	900 ns	750 ns	250 ns	750 ns
$2.37 \pm 0.03 \text{ k}\Omega$	200 ns	800 ns	300 ns	$3 \mu\text{s}$

4.3 Discussione sui tempi

Si nota che $T_{rs} \gg T_{rd}$. Quando il transistor è in saturazione, la capacità della giunzione base-emettitore risulta essere molto maggiore della stessa quando si è in interdizione. Quindi non appena l'ingresso passa da alto a basso si deve scaricare un condensatore con costante di tempo (RC) molto maggiore che nel caso l'ingresso passi da basso ad alto. Essendo $R_2 \gg R_1$ si può considerare R_1 in serie alla capacità della giunzione base emettitore. Considerando come costante di tempo $T_{rs} = R_1 C_s$ si trova che $C_s = 0.3 \text{ nF}$ e allo stesso modo da $T_{rd} = R_1 C_d$ si trova che $C_d = 0.02 \text{ nF}$. Si nota anche che $T_{rs} > T_s$ questo perchè quando l'uscita inizia a spostarsi verso lo stato alto, la capacità della giunzione

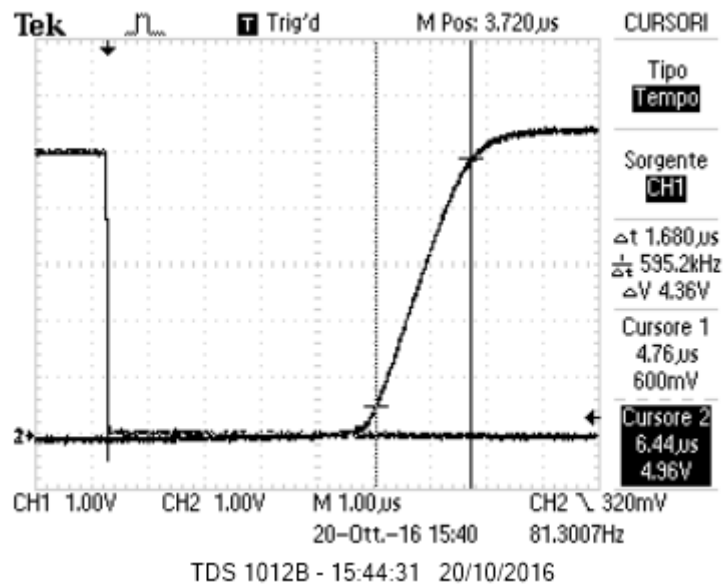


Figura 8: Tempo di salita per l'ingresso basso. È il valore Δt misurato tra i due cursori.

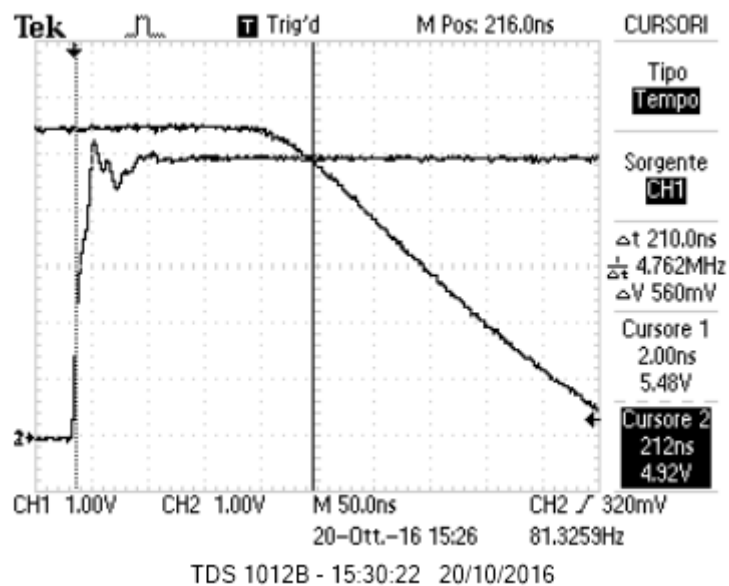


Figura 9: Tempo ritardo in discesa per l'ingresso alto. È il valore Δt misurato tra i due cursori.

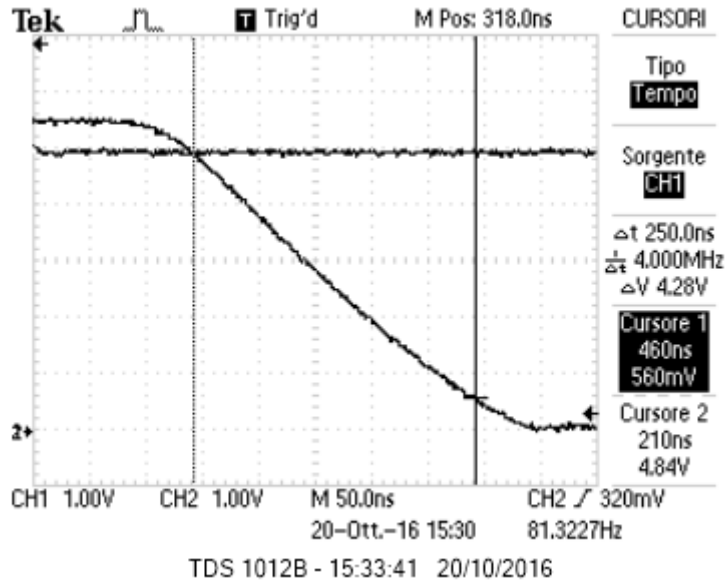


Figura 10: Tempo discesa per l'ingresso basso. È il valore Δt misurato tra i due cursori.

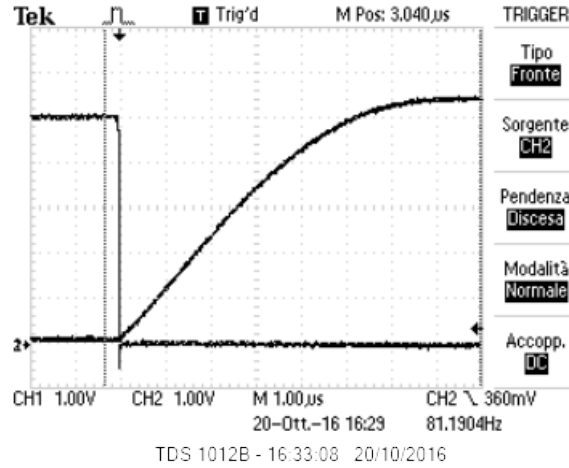


Figura 11: Acquisito con $R_2 = 1.48k\Omega$. Si osserva $T_{rs} \approx 0ns$ e $T_s = 4\mu s$.

base-emettitore risulta minore di un fattore 10 rispetto alla stessa quando la giunzione è in conduzione. Si osserva dai dati precedenti e dai grafici in figure (12–13–14–15) che T_{rs} diminuisce al diminuire della resistenza R_2 mentre T_{rd} aumenta.

A questo punto si è provato a vedere con precisione il limite di T_{rs} : il risultato in figura (11). Per fare questo si è adoperato il primo circuito (sostituendo l'output PULSE al LM7805-1 e settando V_{cc} a 5V). Questo permette una migliore gestione della corrente di base quando l'ingresso è alto, permettendo di lavorare proprio al limite tra regione attiva e saturazione. In questa configurazione $T_s = 4.5\mu s$ mentre $T_{rs} = 200ns$. La cosa più significativa è però la scomparsa del regime, presente anche con l'uso della resistenza di $2.3k\Omega$, in cui il transistor sembra non reagire alla commutazione del segnale.

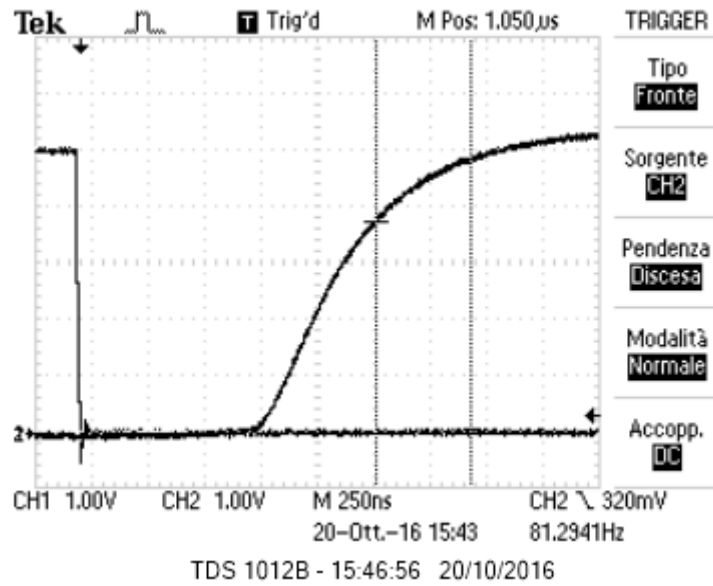


Figura 12: Acquisito con $R_2 = 3.28k\Omega$. Si osserva $T_{rs} = 750ns$ e $T_s = 1.2\mu s$

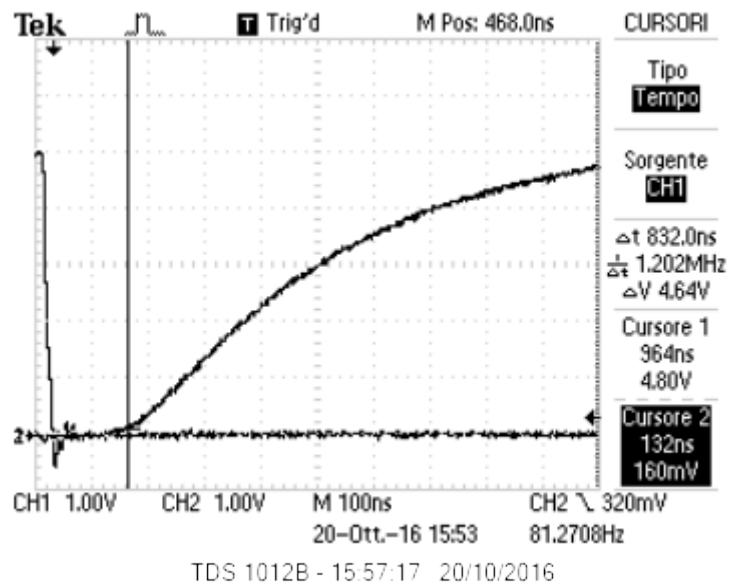


Figura 13: Acquisito con $R_2 = 2.37k\Omega$. Si osserva $T_{rs} = 100ns$ e $T_s = 700ns$

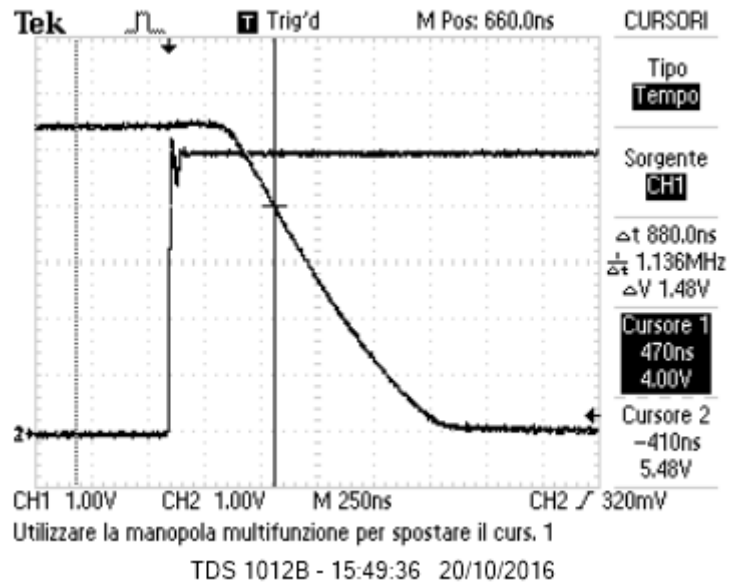


Figura 14: Acquisito con $R_2 = 3.28k\Omega$. Si osserva $T_{rd} = 250ns$ e $T_d = 650ns$.

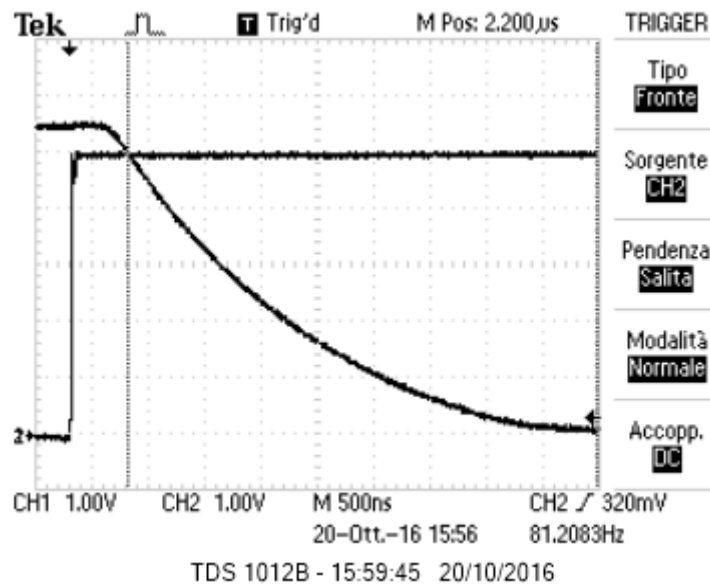


Figura 15: Acquisito con $R_2 = 2.37k\Omega$. Si osserva $T_{rd} = 500ns$ e $T_d = 1.3\mu s$.