

Esercitazione N.5: Transistor JFET

Gruppo BF

Andrea Luzio, Gianfranco Cordella, Valerio Lomanto

10 Novembre 2016

1 Scopo e strumentazione

Scopo di quest'esperienza è studiare il funzionamento di un transistor JFET e verificarne l'utilizzo come amplificatore in configurazione common source e source follower. Si è consultato il datasheet del transistor e verificato che i valori raggiungibili durante l'utilizzo restassero sempre entro gli absolute maximum ratings.

2 Studio del funzionamento del transistor

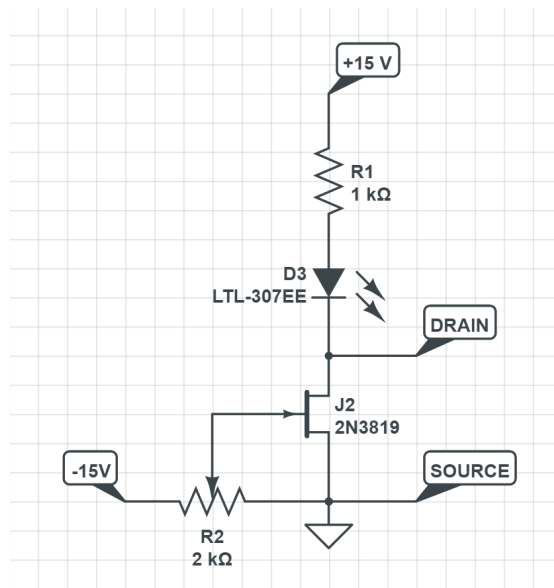


Figura 1: Montaggio iniziale del circuito.

Si è montato il circuito come in figura (1), verificando per prima cosa il passaggio del transistor da interdizione a saturazione al variare della regolazione del potenziometro (osservando l'accendersi e lo spegnersi del led). Si è dunque proceduto a registrare diversi valori di V_{GS} e I_D (quest'ultima mediante la misura della caduta di tensione sulla resistenza R_1), determinando $V_P = -4.4\text{ V}$ e registrando come massima corrente di drain 10.7 mA . Considerando la caduta di tensione sul led ($\approx 1.9\text{ V}$ quando si alimenta con i 15 V il led in serie ad una resistenza $\approx 1\text{ k}\Omega$; questa è una buona stima per la caduta di tensione a led acceso assumendo che la sua curva I/V sia come per tutti i diodi molto ripida oltre la tensione di soglia), si è dedotto di non riuscire con le resistenze usate a raggiungere la saturazione per $V_{GS} = 0$ (il che rende tra le altre cose impossibile la misura di I_{DSS}); abbiamo dunque provveduto a rimuovere il led dal circuito e sostituire la resistenza di drain con una da $551 \pm 5\Omega$, ottenendo i dati riassunti in tabella (1) e mostrati in figura (2).

Dai dati si deduce $V_P = -4.41 \pm 0.03\text{ V}$, $I_{DSS} = 13.83 \pm 0.09\text{ mA}$, rispettivamente presi come il valore di tensione di gate a cui la corrente di drain si annulla e corrente di drain osservata a tensione

di gate nulla; entrambi i valori rientrano negli intervalli indicati nel datasheet. Con la nuova resistenza si nota come valga sempre $V_{DS} > V_{GS} - V_P$ ¹, ovvero il transistor raggiunga sempre la saturazione, permettendoci di determinare I_{DSS} (e di scegliere, per le misure successive, un opportuno punto di lavoro).

V_{GS} [V]	V_{R_1} [V]	I_D [mA]
0.40 \pm 0.10 $\times 10^{-3}$	7.62 \pm 0.05	13.83 \pm 0.09
-4.40 \pm 0.03	0.10 \pm 0.10 $\times 10^{-3}$	0.18 \pm 0.18 $\times 10^{-3}$
-4.42 \pm 0.03	0.00 \pm 0.10 $\times 10^{-3}$	0.00 \pm 0.18 $\times 10^{-3}$
-6.14 \pm 0.04	0.00 \pm 0.10 $\times 10^{-3}$	0.00 \pm 0.18 $\times 10^{-3}$
-3.94 \pm 0.03	104.1 \pm 0.6 $\times 10^{-3}$	188.9 \pm 1.1 $\times 10^{-3}$
-4.05 \pm 0.03	45.1 \pm 0.3 $\times 10^{-3}$	81.9 \pm 0.6 $\times 10^{-3}$
-3.56 \pm 0.03	0.425 \pm 0.003	0.771 \pm 0.006
-3.08 \pm 0.03	1.037 \pm 0.006	1.882 \pm 0.011
-2.530 \pm 0.023	1.918 \pm 0.011	3.481 \pm 0.019
-1.616 \pm 0.009	3.72 \pm 0.03	6.75 \pm 0.05
-0.992 \pm 0.006	5.07 \pm 0.04	9.20 \pm 0.06
-0.420 \pm 0.003	6.45 \pm 0.04	11.71 \pm 0.08

Tabella 1: Valori registrati per tensioni e correnti variando la resistenza del potenziometro.

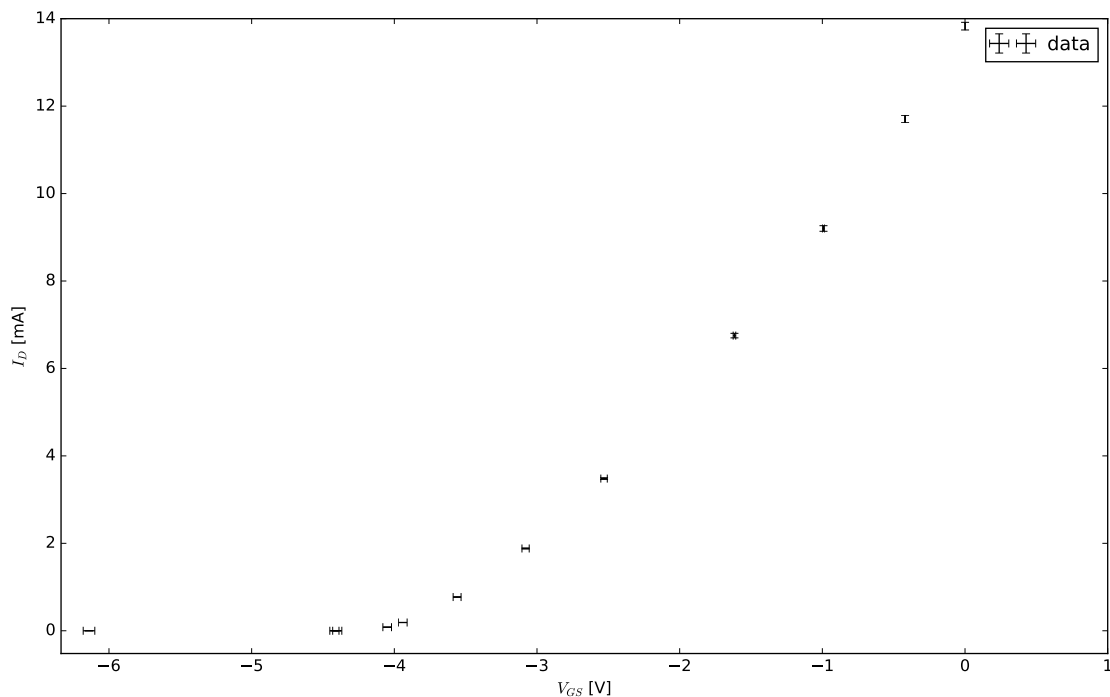


Figura 2: I_D contro V_{GS} .

3 Montaggio Amplificatore

Si è montato il circuito come in figura (3). Si è variata la resistenza del potenziometro in modo da ottenere una corrente di quiescenza pari a metà di I_{dss} . Utilizzando $R_2 = 227 \pm 3 \Omega$ si è ottenuto il punto di lavoro:

¹Con l'esclusione dei punti presi in interdizione, chiaramente.

$$I_d^Q = 6.8 \pm 0.1 \text{ mA}$$

$$V_{ds} = 9.9 \pm 0.2 \text{ V}$$

$$V_{gs} = -1.25 \pm 0.01 \text{ V}$$

Poichè $V_{ds} > V_{gs} - V_p$ il transistor è in regime di saturazione. Utilizzando i valori misurati prima per I_{DSS} e V_p , si ricava la corrente di drain prevista $I_D = (I_{DSS}/V_p^2)(V_{GS} - V_p)^2 = 7.09 \pm 0.14 \text{ mA}$, essenzialmente in accordo con quanto misurato. Si è stimata poi la transconduttanza $g_m = \frac{2I_{dss}}{|V_p|} \sqrt{\frac{I_d}{I_{dss}}}$ che risulta :

$$g_m = 4.40 \pm 0.08 \text{ mS}$$

Citiamo indicativamente il fatto che tale valore è compatibile con quello riportato sul datasheet per $V_{GS} = 0$, che varia in un intervallo di (2–6.5) mS.

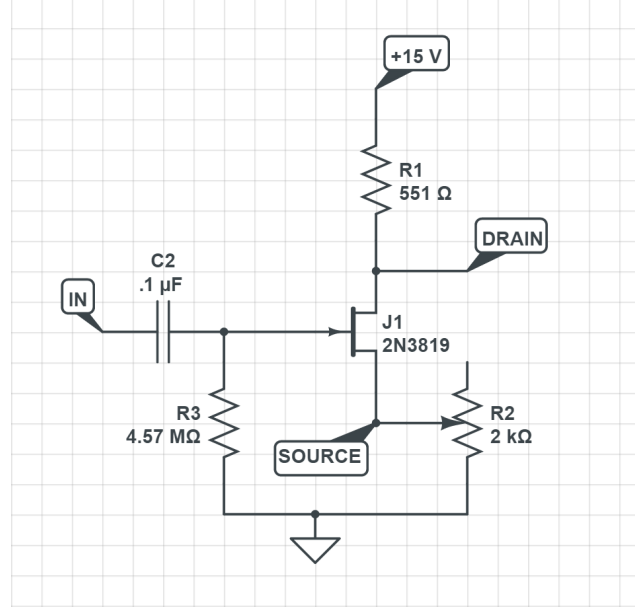


Figura 3: Montaggio del circuito ampli.

4 Misure a frequenza fissa

In questa sezione si è analizzato il funzionamento (guadagno in tensione, limiti di linearità, eventuali fenomeni di clipping) a frequenza fissa. Si è scelto di operare dunque a $f = 1.031 \pm 0.050 \text{ kHz}$ (frequenza misurata dal frequenzimetro dell'oscilloscopio).

4.1 Common source

Innanzitutto si è notato che il circuito sfasa effettivamente il segnale di π come si può notare dall'immagine seguente 4 (acquisita dall'oscilloscopio).

Si sono poi presi i segnali di input e output con l'oscilloscopio. In configurazione di common source (misurando la tensione sul drain) sono stati ottenuti i dati e il fit riassunti in figura 5

Ovviamente, posto che la linearità si perde a tensioni di ingresso elevate, per poter fittare la retta si è dovuto scegliere un valore di cutoff. Si è scelto di porlo a 4.5 V. Per il fit, sebbene ci si aspetti di trovare una retta passante per l'origine, si è scelta una retta affine. Sono stati considerati sia gli errori sulle tensioni di ingresso che quelli sulle tensioni di uscita, e sono stati trascurati, per il fit, gli errori di calibrazione. Sono stati dunque ottenuti questi risultati:

$$A = 1.193 \pm 0.006$$

$$V_0 = -0.007 \pm 0.003 \text{ V}$$

$$\rho = -0.78$$

$$\chi^2 = 7.23 \text{ (10 dof, } p = 0.70)$$

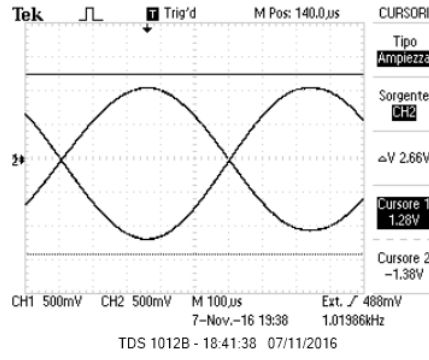


Figura 4: Inversione in configurazione di common source

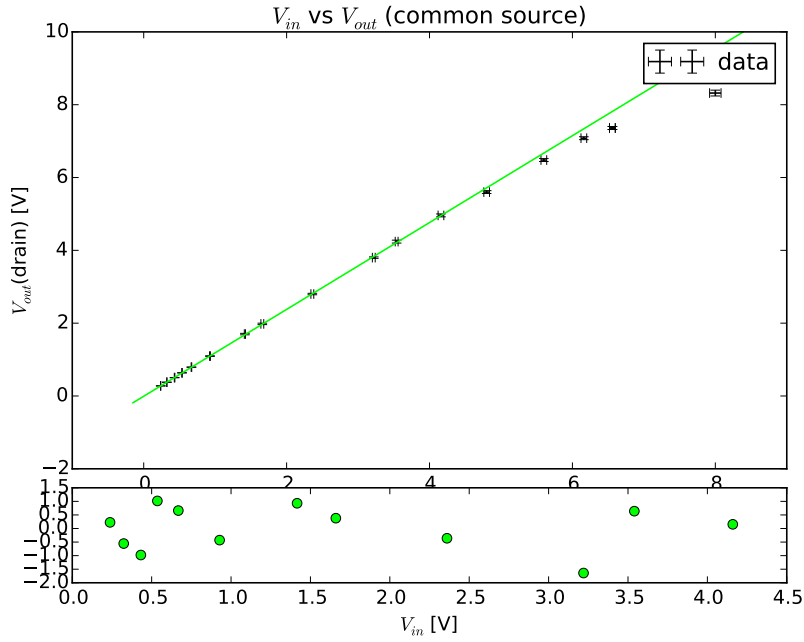


Figura 5: Piccola tensione di uscita al drain del circuito al variare della tensione (pp) del segnale V_{in}

Vi è ancora da aggiungere il contributo dovuto all'errore di calibrazione. Supponendo che gli errori di calibrazione fra le tensioni di ingresso e quelle di uscita siano a loro volta scorrelati, l'errore sistematico su $\sigma_{V_0}^2 = \sigma_{V_{out}}^2 + A^2 \sigma_{V_{in}}^2$. Usando come errore sistematico quando riportato nel data-sheet ($3\% + 1\text{ mV}$ errore di lettura, mediato sul campione delle misure) si ottiene un errore sistematico di 2 mV . Se si sommano in quadratura quest'errore sistematico e l'errore dato dal fit si ottiene $V_0 = -0.007 \pm 0.004\text{ V}$, compatibile entro 2 sigma con 0. Si può applicare la stessa procedura ad A. In questo caso per gli errori relativi vale: $(\delta A)^2 = (\delta V_{in})^2 + (\delta V_{out})^2 = 4\%$. Sommando nuovamente in quadratura quest'errore sistematico a quello dato dal fit si ottiene:

$$A = 1.19 \pm 0.04$$

Si nota come, in questo caso, l'errore sistematico sia tutt'altro che trascurabile.

Si devono confrontare i valori misurati con quanto atteso. Usando il valore di transconduttanza misurato in precedenza e il valore di resistenza del trimmer di $227 \pm 3\ \Omega$ si ottiene un'amplificazione attesa di: $A = -\frac{g_m R_1}{1 + g_m R_2} = 1.213 \pm 0.018$ compatibile con quanto atteso.

Per quanto riguarda l'uscita dalla linearità essa è evidente dal grafico fin sopra i 4.5 V , palesata ancor di più dal clipping visibile in 6.

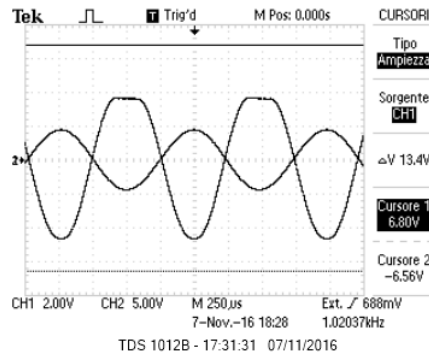


Figura 6: Clipping del segnale in configurazione common source. Come ci si può aspettare si vede nella parte alta del segnale

4.2 Source follower

Procedendo similmente a quanto fatto per la configurazione di common source, si sono ottenuti i dati e il fit riassunto nella figura 7. Per il fit, sempre di una retta affine, si è scelto un cutoff di 5 V. Si sono ottenuti i seguenti parametri:

$$A = 0.467 \pm 0.002$$

$$V_0 = 0.0025 \pm 0.0011 \text{ V}$$

$$\rho = -0.75$$

$$\chi^2 = 14.76 \text{ (11 dof, } p = 0.19)$$

Anche qui sono da aggiungere gli errori sistematici. Si sono ottenuti i valori di:

$$V_0 = 0.003 \pm 0.002 \text{ V}$$

$$A = 0.47 \pm 0.01$$

Anche qui questi valori vanno confrontati con i valori attesi:

$$A = \frac{g_m R_2}{1 + g_m R_2} = 0.500 \pm 0.006$$

Si ha dunque un discreto disaccordo con il valore atteso.

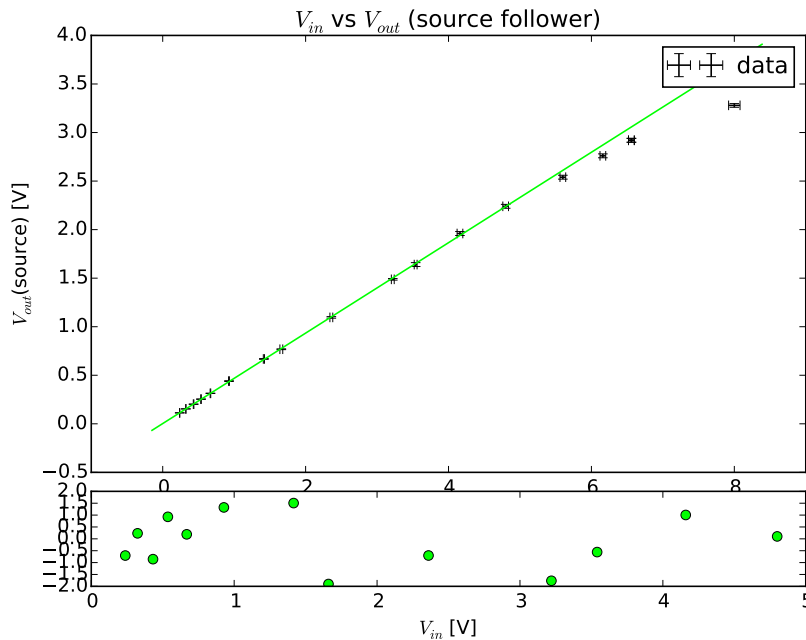


Figura 7: Piccola tensione di uscita al source del circuito al variare della tensione (pp) del segnale V_{in}

Anche in questo grafico è evidente il clipping

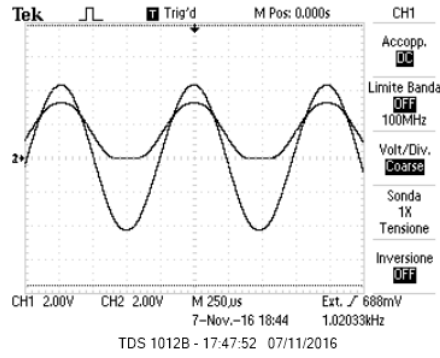


Figura 8: Clipping del segnale in configurazione source follower. Si nota inoltre come il segnale non sia invertito

5 Impedenza in ingresso

Ci proponiamo di valutare l'impedenza in ingresso R_{in} del circuito (o più propriamente il suo modulo) alle frequenze di 1.02 ± 0.05 kHz e 10.1 ± 0.5 kHz, ponendo una resistenza $R_s = 4.70 \pm 0.07$ M Ω tra l'uscita del generatore e l'ingresso del circuito; la tensione V_2 "vista" dal circuito all'ingresso è legata alla tensione V_1 senza resistenza e alle resistenze R_{in} , R_s dalla formula del partitore, $V_1/V_2 = 1 + R_s/R_{in}$. Poiché non possiamo misurare direttamente la tensione in ingresso al circuito (dal momento che le impedenze di tutti gli strumenti a nostra disposizione sono confrontabili o inferiori a quelle che intendiamo misurare), sfruttiamo l'amplificazione lineare (alle tensioni a cui lavoravamo) per identificare il rapporto delle tensioni in ingresso con il rapporto delle tensioni in uscita, che possiamo misurare senza problemi. I valori raccolti sono riassunti in tabella (2).

f [kHz]	$V_{out,1}$ (senza R_s)	$V_{out,2}$ (con R_s)	V_1/V_2	R_{in} [M Ω]
1.02 ± 0.05	2.48 ± 0.06	1.18 ± 0.03	2.09 ± 0.08	4.3 ± 0.3
10.1 ± 0.5	2.54 ± 0.06	0.520 ± 0.016	4.88 ± 0.19	1.21 ± 0.08

Tabella 2: Misure relative all'impedenza in ingresso del circuito.

Si nota come R_{in} , appena compatibile con R_3 a frequenze più basse, se ne discosti molto ad alte frequenze. La causa di ciò è da ricercare nell'impedenza finita della giunzione di gate, che sebbene possa essere schematizzata come una resistenza essenzialmente infinita (essendo sempre polarizzata inversamente), ha una capacità certamente non nulla. Introducendo una capacità C_{gs} tra gate e source nel modello a piccoli segnali del transistor, ci si attende per l'impedenza in ingresso (trascurando il condensatore, la cui impedenza è a queste frequenze molto minore delle altre in gioco) $Z_{in} = R_3 \parallel (\frac{1}{j\omega C_{gs}} + R_p)$, dove $R_p = 227 \pm 3$ Ω è la resistenza del potenziometro alla regolazione usata per le misure: si ricava così un valore di 12.6 ± 0.7 pF per C_{gs} , che però risulta piuttosto lontano dal valore massimo indicato nel datasheet per la capacità in ingresso (8 pF). Supponiamo che il valore di "Reverse Transfer Capacitance" indicato (4 pF) sia la capacità tra gate e drain; il risultato ottenuto per C_{gs} è dunque interpretabile come la somma di queste due capacità (con cui è in accordo), il che ha senso poiché nel nostro modello, essendo le impedenze di queste capacità molto grandi, introdurre una capacità tra source e drain e una tra source e gate equivale essenzialmente a introdurre una capacità tra drain e ground pari alla somma delle due. Purtroppo avendo solo dati a due diverse frequenze e resistenze R_1 e R_2 relativamente molto piccole non è possibile ricavare le due capacità con un modello esatto, poiché la grande correlazione causa errori maggiori (di svariati ordini di grandezza) del valore stesso delle capacità.

6 Aumento del guadagno

Variando la resistenza del potenziometro (R_2) si modifica sia il guadagno in tensione che il punto di lavoro in quanto, come visto nella sezione 3, la corrente di quiescenza dipende da R_2 . Si osserva che

il guadagno cresce sempre al diminuire di R_2 : ponendola al minimo e misurando con l'oscilloscopio le ampiezze del segnale in ingresso ed in uscita (common source) si è ottenuto :

$$v_{in} = 2.10 \pm 0.02 \text{ V}$$

$$v_{out} = 5.32 \pm 0.04 \text{ V}$$

$$R_2 = 1.3 \pm 0.3 \Omega$$

Da tali misure si ottiene un guadagno pari a $A_V = 2.53 \pm 0.04$.

La nuova corrente di quiescenza è pari a $I_d^Q = 13.72 \pm 0.08 \text{ mA}$ da cui ricalcolando la transconduttanza

$g_m = 6.24 \pm 0.08 \text{ mS}$ (compatibile con quanto indicato nel datasheet per $V_{GS} = 0$) e usando la formula

$$A_v = -\frac{g_m R_1}{(1 + g_m R_2)} \text{ si ottiene:}$$

$$A_v = 3.41 \pm 0.04.$$

Tale risultato non è compatibile con quello misurato, ma non ci è chiaro da dove derivi questa grande discrepanza.