

Laboratorio 5: Lógica Secuencial II

Índice

1. Introducción	1
1.1. Procedimiento	1
2. Investigación	1
3. Ejercicio	2
3.1. Problema Planteado	2
3.1.1. Controlador VGA	2
3.1.2. Aplicación y controlador principal	2

1. Introducción

La lógica secuencial, al tomar en cuenta el tiempo, ha sido utilizada para la creación de controladores de diferentes dispositivos en los computadores modernos. Cada componente de hardware que se anexa a un computador tiene su protocolo para configuración y uso. Uno de los dispositivos más comunes anexados a un computador es el dispositivo de visualización, como es el caso de un monitor. Existen diferentes tecnologías y protocolos de configuración de monitores. Para este laboratorio se trabajará con monitores que trabajan con una interfaz VGA (Video Graphics Array) en una resolución de 640x480 píxeles.

En este laboratorio se aplicarán los conceptos de diseño digital secuencial, en el diseño de un controlador para un monitor VGA, que eventualmente podría ser usado por un computador para la visualización de información. Adicionalmente, se implementará una aplicación simple que permita poner en uso el controlador diseñado, por medio de una máquina de estados finitos, como controlador general.

1.1. Procedimiento

A lo largo del laboratorio se desarrollará un ejercicio que guiará a los estudiantes por el proceso de diseño, y verificación de un controlador para un monitor VGA, cuya especificación se detallará más adelante. Para el desarrollo de este laboratorio se deberán acatar las siguientes indicaciones.

1. Lea y trate de comprender todo el trabajo solicitado antes de iniciarlo.
2. Para cada ejercicio, utilice hojas de bitácora separadas. Muestre en la bitácora todas las tablas de verdad, circuitos, figuras, diagramas, etc. usados en las preguntas planteadas. Incluya una sección para la etapa de investigación.

3. Para la presentación funcional, se le pedirá que muestre algunos de los circuitos propuestos, ya sea en implementación o simulación. Dicha selección se hará el día de la presentación.

2. Investigación

Para el desarrollo de este laboratorio se deben responder las siguientes preguntas.

1. Investigue sobre las señales involucradas en la sincronización de una interfaz VGA.
2. Muestre un diagrama de tiempos de las señales de sincronización de VGA para una resolución de 640x480 pixeles.
3. Para la resolución del punto anterior, calcule matemáticamente la frecuencia aproximada de las señales de sincronización vertical y horizontal.
4. Proponga un diagrama de bloques que implemente el controlador de VGA. Tenga en cuenta que este será parte de su diseño final, utilizando un modelado de estructura.

3. Ejercicio

A continuación se presenta un ejercicio práctico, el cual debe resolver de manera completa. Para el ejercicio, muestre en la bitácora todos los pasos de diseño que llevan a la solución del problema.

3.1. Problema Planteado

Para el problema se deberán diseñar dos módulos: un controlador de VGA, para una resolución de 640x480 pixeles, así como un controlador (máquina de estados finita) que permita implementar una aplicación simple, utilizando el controlador de VGA.

3.1.1. Controlador VGA

Para el diseño del controlador VGA debe realizar un modelo de estructura, en SystemVerilog, que incluya los subcomponentes del mismo. Tome en cuenta la naturaleza de las señales, así como el diagrama de tiempos investigado en la sección anterior. El controlador deberá manejar las señales de sincronización, así como las señales de color por pixel, que serán generadas tomando en cuenta el controlador principal de la aplicación.

3.1.2. Aplicación y controlador principal

La aplicación que utilizará el controlador de VGA deberá separar la pantalla en 4 secciones de igual tamaño. Al presionar un botón de la tarjeta, iniciando por la sección superior izquierda, se deberá asignar un color aleatorio (RGB, 8 bits por canal) a dicha sección, luego se deberá mover a la siguiente sección y esperar el botón de asignación. Este proceso debe repetirse para las 4 secciones. Al terminar, la aplicación volverá a su estado inicial y deberá esperar nuevamente el botón para comenzar.

Ante esta descripción, el controlador que maneja el proceso deberá ser diseñado con una máquina de estados finitos (FSM). Dicha máquina deberá implementar el control del proceso anterior. El sistema deberá contar con una lógica de reset, que vuelva al estado inicial al proceso, sin importar en qué sección se encuentre.

Con base en la descripción anterior:

1. Diseñe el controlador VGA. Parta de los circuitos básicos (contadores, comparadores, etc) que considere necesarios. Muestre los diagramas de bloques, tablas de verdad, diagramas de tiempos y circuitos de cada módulo en el diseño.
2. Diseñe la máquina de estados del controlador de la aplicación. Implemente el diseño utilizando SystemVerilog. Muestre el diagrama de estados del controlador.
3. Diseñe la lógica para generación aleatoria de color. Utilice un modelo de estructura para dicho módulo.
4. Integre el controlador VGA, la máquina de estados y la lógica de generación de color. Muestre un diagrama de bloques completo del diseño.
5. Realice un *testbench*, en SystemVerilog, en el que se muestre de manera simple el funcionamiento de la aplicación (controlador general + color aleatorio). Muestre el resultado de la prueba para las 4 secciones.
6. Implemente en la FPGA el sistema completo.