



Universidad Nacional Autónoma de
México

Facultad de ingeniería
Semestre 2020-1

Diseño Digital VLSI

Profesor: Ramirez Chavarria Roberto
Giovanni

Idea para proyecto final:
Maceta Inteligente

Integrantes del equipo

López Martínez Andrés
Martínez Martínez Andrés
Morales Téllez Carlos Gamaliel
Pérez Quiroz Miguel Ángel

Fecha de entrega: 24/10/2019

Descripción

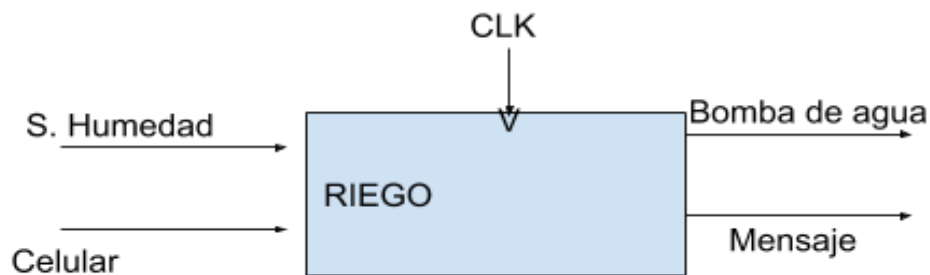
Un problema cotidiano de muchas personas es que éstas olvidan regar sus plantas, lo que hace que las plantas se marchiten y a veces mueran. Debido a esto decidimos buscar una forma de automatizar este proceso, utilizando un FPGA.

Nuestro proyecto es una maceta la cual se riega automáticamente cuando la planta lo requiere, esto gracias a la medición de la humedad. El proceso de evaluación de la humedad de la planta se lleva a cabo permanentemente (o por lo menos, mientras el sistema esté activo). Por consiguiente, se elimina la preocupación del constante regado de la planta; ahora solo se tendrá que rellenar el tanque cuando éste se acabe.

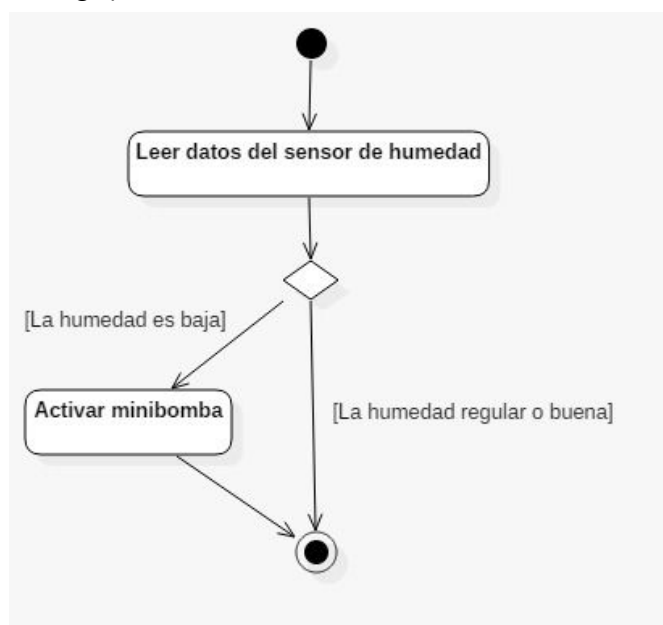
Además de lo mencionado, el sistema de riego automatizado se comunicará con un smartphone (utilizando el estándar GSM) para poder consultar la humedad en tiempo real y regar la planta manualmente.

Diagramas

De bloques:



De actividades (solo riego):



De actividades (con comunicación con el usuario):

