PCS3225 - Sistemas Digitais II Atividade Formativa 1 - Multiplicador Binário Modificado

Edson Midorikawa

Data: 07/08/2023

O objetivo deste trabalho é implementar uma variante do Multiplicador Binário estudado em PCS3115. O algoritmo do processo de multiplicação é apresentado no enunciado. A metodologia de projeto de circuitos digitais síncronos deve ser seguida com o detalhamento do funcionamento do algoritmo, identificação dos elementos do fluxo de dados, elaboração do diagrama ASM da Unidade de Controle, desenvolvimento do Fluxo de Dados e criação dos casos de teste para a verificação funcional do circuito.

Atividades formativas visam praticar os conceitos estudados através de exercícios práticos na aplicação de técnicas de Aprendizagem Ativa.

Introdução

O algoritmo usado no projeto mostrado em PCS3115 aplicava **somas sucessivas** do valor do multiplicando pelo número de vezes dado pelo valor do multiplicador. Um **algoritmo alternativo** de multiplicação binária é baseado em somas e deslocamentos. O algoritmo segue os seguintes passos:

Somas sucessivas vs somas e deslocamentos

```
Algorithm 1 Multiplicação com somas e deslocamentos
```

```
1: procedure Multiplicador Modificado
       armazenar multiplicando de n bits
       armazenar multiplicador de n bits
       iniciar produto parcial de 2n bits para ZERO
 4:
       // ⊳ processar um bit do multiplicador de cada vez, começando pelo bit menos significativo
       while não terminou processamento de todos os bits do multiplicador do
 6:
 7:
           if bit do multiplicador = 1 then
              produto\ parcial \leftarrow multiplicando + produto\ parcial
              // \trianglerightsoma realizada nos n<br/> bits mais significativos do produto parcial
 9:
10:
              armazenar o bit de vai-um do somador em um flip-flop
11:
              deslocar o conjunto do flip-flop e produto parcial para a direita
           else
12:
              somente deslocar o conjunto do flip-flop e produto parcial para a direita
           passa para próximo bit do multiplicador
14:
       // ⊳ fim da multiplicação
15:
       Resultado \leftarrow produto parcial
```

Um exemplo de aplicação deste algoritmo para 4 *bits* é mostrado abaixo.

```
13
                1101
                              multiplicando
                \frac{1011}{0000}
 11
                              multiplicador
                              valor inicial do produto parcial
                \frac{1101}{1101}
                              soma multiplicando, bit do multiplicador é \mathbf{1}
                0110 1
                              desloca para a direita
                              soma multiplicando, bit do multiplicador é 1
                 1101
                0011 1
                1001 11
                              desloca para a direita
                              só desloca para a direita, bit do multiplicador é 0
                0100 111
                1101
                              soma multiplicando, bit do multiplicador é 1
                1000 1111
                              desloca para a direita
143
                10001111 produto
```

Enunciado

Nesta atividade, cada grupo deverá estudar o algoritmo apresentado acima e, usando a metodologia de projeto estudado em PCS3115, projetar o circuito digital que implementa a multiplicação binária com somas e deslocamentos.

Adotar a seguinte definição da **entidade principal** do circuito do multiplicador modificado.

```
entity multiplicador_modificado is
  port (
    Clock:    in    bit;
    Reset:    in    bit;
    Start:    in    bit;
    Va,Vb:    in    bit_vector(3 downto o);
    Vresult:    out bit_vector(7 downto o);
    Ready:    out bit
);
end entity;
```

Etapas de Projeto

A implementação do projeto do multiplicador modificado pode seguir as seguintes etapas:

- Estudo do algoritmo de multiplicação binária por somas e deslocamentos;
- Definição dos casos de teste para verificação de funcionamento do circuito;
- 3. Detalhamento do algoritmo e desenvolvimento do pseudocódigo;
- 4. Elaboração do diagrama ASM de alto nível;
- ctivos
- Identificação dos elementos do fluxo de dados e seus respectivos sinais de controle e sinais de condição (ou status);
- 6. Detalhamento da máquina de estados da unidade de controle;
- 7. Codificação do circuito em VHDL;
- 8. Codificação do testbench em VHDL;
- 9. Simulação dos casos de teste definidos.

Ao final, o grupo deve elaborar um breve relato do projeto do multiplicador, incluindo figuras das simulações e submeter o arquivo PDF e um arquivo ZIP com os fontes VHDL na tarefa da atividade no e-Disciplinas.

Instruções para os Grupos

As atividades formativas devem ser realizadas em **grupos de até 5 alunos**. Recomenda-se que sejam desenvolvidas no horário da aula, com auxílio do professor.

Material sobre o projeto do Multiplicador Binário desenvolvido em PCS3115 está disponível no *site* do e-Disciplinas.

Sugestão de etapas de projeto