

Министерство образования и науки Российской Федерации  
Калужский филиал  
федерального государственного бюджетного образовательного  
учреждения высшего образования  
«Московский государственный технический университет  
имени Н.Э. Баумана  
(национальный исследовательский университет)»  
(КФ МГТУ им. Н.Э. Баумана)

**Ю.Е. Гагарин**  
**ЛАБОРАТОРНАЯ РАБОТА №4: ИССЛЕДОВАНИЕ РАБОТЫ**  
**УНИВЕРСАЛЬНОГО СДВИГОВОГО РЕГИСТРА**  
Методические указания по выполнению лабораторных работ  
по курсу «Архитектура ЭВМ»

Калуга - 2018

## ОГЛАВЛЕНИЕ

ОГЛАВЛЕНИЕ .....	3
ВВЕДЕНИЕ .....	<b>Ошибка! Закладка не определена.</b>
ЛАБОРАТОРНАЯ РАБОТА №3: ИССЛЕДОВАНИЕ РАБОТЫ СЧЕТЧИКОВ .....	<b>Ошибка! Закладка не определена.</b>
ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ .....	<b>Ошибка! Закладка не определена.</b>
МЕТОДИЧЕСКИЕ УКАЗАНИЯ .....	<b>Ошибка! Закладка не определена.</b>
ВАРИАНТЫ ИНДИВИДУАЛЬНЫХ ЗАДАНИЙ .....	<b>Ошибка! Закладка не определена.</b>
КОНТРОЛЬНЫЕ ВОПРОСЫ И ЗАДАНИЯ ..	<b>Ошибка! Закладка не определена.</b>
ФОРМА ОТЧЕТА ПО ЛАБОРАТОРНОЙ РАБОТЕ №3	<b>Ошибка! Закладка не определена.</b>
ЛАБОРАТОРНАЯ РАБОТА №4: ИССЛЕДОВАНИЕ РАБОТЫ УНИВЕРСАЛЬНОГО СДВИГОВОГО РЕГИСТРА .....	4
ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ .....	5
МЕТОДИЧЕСКИЕ УКАЗАНИЯ .....	12
ВАРИАНТЫ ИНДИВИДУАЛЬНЫХ ЗАДАНИЙ .....	13
ФОРМА ОТЧЕТА ПО ЛАБОРАТОРНОЙ РАБОТЕ №4 .....	14
КОНТРОЛЬНЫЕ ВОПРОСЫ И ЗАДАНИЯ .....	15

## **ЛАБОРАТОРНАЯ РАБОТА №4: ИССЛЕДОВАНИЕ РАБОТЫ УНИВЕРСАЛЬНОГО СДВИГОВОГО РЕГИСТРА**

### **Цель задания**

Изучение работы универсального сдвигового регистра 74194 (K555ИР11) при различных способах приема и выдачи информации.

### **Постановка задачи**

- 1) На базе МС 74194 построить схему регистра. Регистр в режиме параллельной загрузки должен принять значение, полученное с выходов самоотстаивающегося счетчика разработанного по заданию 3 лабораторной работы №4. Далее регистр сдвигает это значение на заданное количество разрядов и в направлении, указанном в варианте задания.
- 2) Исследовать разработанную схему с помощью логического анализатора и двоичного или шестнадцатеричного индикатора. Логический анализатор использовать для отображения результатов работы регистра.

## ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

### Регистры

Регистры – самые распространенные узлы ЭВМ и наиболее распространенный тип последовательных узлов в цифровых устройствах. Наиболее простой пример использования регистра – это микрокалькулятор, в котором при наборе каждой новой цифры на клавиатуре, числа на индикаторе сдвигаются влево. Например, для набора числа 26, сначала нажимается и отпускается клавиша с цифрой 2. Цифра 2 появляется в крайней правой позиции на индикаторе. Затем нажимается и отпускается клавиша с цифрой 6. В результате цифра 2 на индикаторе сдвигается на одну позицию влево, а на её месте в крайнем правом положении появляется цифра 6, то есть на индикаторе появляется число 26. Благодаря этому примеру можно выделить две основные характеристики регистра:

1. регистр обладает временной памятью, т.к. числа остаются на индикаторе даже при отпускании клавиши на клавиатуре;

2. регистр сдвигает числа на индикаторе на одну позицию влево каждый раз, когда набирается новая цифра.

Регистры выполняют ряд микроопераций над словами. Первая группа микроопераций связана с приемом слова: установка в нулевое или единичное состояние, прием слова в прямом и обратном коде. Принятые данные хранятся в регистре, пока не появится команда на их смену. Вторая группа операций – выдача слов из регистра в прямом или обратном коде. Третья группа – выполнение подразрядных логических операций над несколькими словами. Четвертая – сдвиг слов в разрядной сетке (влево или вправо на различное число разрядов), а также преобразование последовательного кода в параллельный и обратно.

Для выполнения вышеперечисленных микроопераций наиболее удобны *JK*, *RS* и *D* – триггеры.

Основными признаками, по которым классифицируются регистры, являются способ приема – выдачи информации и способ тактирования.

По первому признаку регистры делятся на параллельные (статические), последовательные (сдвигающие) и параллельно – последовательные.

В параллельных регистрах прием и выдача слов производятся по всем разрядам одновременно, их основная функция – хранение слова.

В последовательных регистрах слова принимаются и выдаются разряд за разрядом. Такие регистры еще называют сдвигающими, поскольку тактирующие сигналы перемещают слово в разрядной сетке.

Последовательно – параллельные регистры имеют одновременно входы последовательного и параллельного приема – выдачи слов и могут выполнять взаимные преобразования последовательных кодов в параллельные и наоборот.

По способу тактирования различают одноктактные и многотактные. Первые управляются одной последовательностью синхронизирующих сигналов, а вторые - несколькими.

### Последовательные регистры

Рассмотрим схему регистра (рис.1), состоящего из четырех D – триггеров.

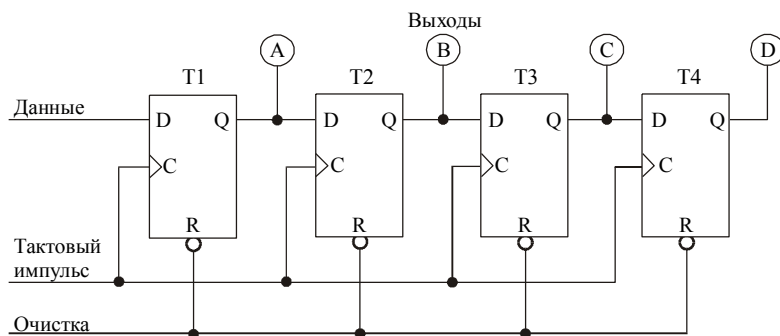


Рис. 1. Регистр сдвига на D – триггерах

Регистр, изображенный на рис. 1, называется 4 – разрядным регистром сдвига. Он хранит 4 двоичных разряда данных:  $A, B, C, D$ .

С помощью таб. 14.1. рассмотрим принцип работы регистра. Для очистки регистра, установки уровня логического 0 на его выходах, подадим логический 0 на вход C каждого триггера (строка 1, табл. 1). До прихода тактового импульса выходы регистра остаются в состоянии 0000 (строка 2, табл. 1.).

Таблица 1. Таблица состояний регистра сдвига

Входы				Входы			
Номер строки	Очистка	Данные	Номер тактового импульса	T1	T2	T3	T4
				A	B	C	D
1	0	0	0	0	0	0	0
2	1	1	0	0	0	0	0
3	1	1	1	1	0	0	0
4	1	1	2	1	1	0	0
5	1	1	3	1	1	1	0
6	1	0	4	0	1	1	1
7	1	0	5	0	0	1	1
8	1	0	6	0	0	0	1
9	1	0	7	0	0	0	0
10	1	0	8	0	0	0	0

Подадим первый импульс на синхронизирующий вход  $C$ , на выходе получим  $1000$  (строка 3, табл.1.), поскольку логическая  $1$  со входа  $D$  – триггера  $T1$  переносится на его выход  $Q$ . При наличии логической  $1$  на входе  $D$  – триггера  $T1$ , она с каждым тактовым импульсом вводится в разряд  $A$ , а введенные ранее единицы сдвигаются на одну позицию вправо (строки 4, 5, табл. 1). При подаче логического  $0$  на вход  $D$  – триггера  $T1$  он при каждом тактовом импульсе вводится в разряд  $A$ , а введенные ранее единицы и нули сдвигаются вправо (строки 6 – 10, табл.1).

Из приведенного примера видно, что в последовательном регистре данные вводятся поразрядно. Для ввода в регистр двоичной комбинации  $0111$ , нужно пройти всю последовательность комбинаций от  $0000$  до  $0111$  (строки 1 – 6, табл. 1) за 5 тактов.

Представленный на рис. 1 регистр сдвига можно трансформировать в 5 – разрядный, добавив в схему еще один  $D$  – триггер. Обычно регистры сдвига бывают 4 –, 5 – или 8 – разрядными. В них можно использовать не только  $D$  – триггеры, но и триггеры другого типа, например  $JK$  – или  $RS$  – триггеры.

### Параллельные регистры

Последовательный регистр обладает недостатками: он позволяет вводить только по одному биту информации на каждом тактовом импульсе и, кроме этого, каждый раз при сдвиге информации в регистре вправо теряется крайний правый информационный бит.

При параллельном способе загрузки все информационные биты (разряды) вводятся в регистр одновременно по команде одного тактового импульса.

Рассмотрим схему 4 – разрядного параллельного кольцевого регистра (рис. 2).

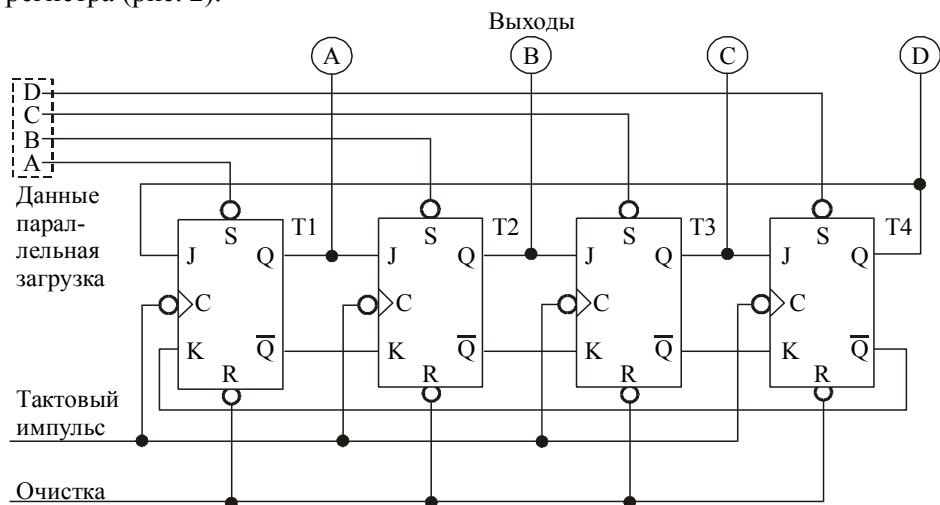


Рис. 2. Схема параллельного кольцевого регистра

В схеме на рис.2 используется четыре  $JK$  – триггера. Входы  $A, B, C, D$  в этом устройстве являются информационными входами. Данный регистр является кольцевым, благодаря наличию обратной связи с выходов  $Q$  и  $\bar{Q}$  триггера  $T4$  на ходы  $J$  и  $K$  триггера  $T1$ . Введенная в регистр информация, которая обычно теряется на выходе триггера  $T4$ , будет циркулировать по регистру. Для очистки регистра, установки его выходов в состояние  $0000$ , нужно подать логический  $0$  на вход  $R$ . Входы параллельной загрузки данных  $A, B, C, D$  связаны со входами предварительной установки триггеров ( $S$ ). Это позволяет устанавливать уровень логической  $1$  на любом выходе. Если на один из этих входов даже кратковременно подать логический  $0$ , то на соответствующем выходе будет установлена логическая  $1$ .

Подача тактовых импульсов на входы  $C$  всех триггеров  $T1-T4$  приводит к сдвигу информации в регистре вправо. Из триггера  $T4$  данные передаются в триггер  $T1$  (кольцевое перемещение информации).

Рассмотрим принцип работы параллельного регистра сдвига (табл.2).

Таблица 2. Таблица состояний параллельного кольцевого регистра

Входы							Выходы			
Номер строки	Очистка	Параллельная загрузка данных				Номер тактового импульса	T1	T2	T3	T4
		A	B	C	D		A	B	C	D
1	1	1	1	1	0	0	1	1	1	0
2	0	1	1	1	1	0	0	0	0	0
3	1	1	0	1	1	0	0	1	0	0
4	1	1	1	1	1	1	0	0	1	0
5	1	1	1	1	1	2	0	0	0	1
6	1	1	1	1	1	3	1	0	0	0
7	1	1	1	1	1	4	0	1	0	0
8	1	1	1	1	1	5	0	0	1	0

При включении питания на выходах регистра может установиться любая двоичная комбинация, например, как в (строке 1, табл.2.). При подаче логического 0 на входы *R* триггеров происходит очистка (строка 2). В строке 3 показана загрузка в регистр двоичной комбинации 0100. Последовательные тактовые импульсы (строки 4 - 8) вызывают сдвиг введенной информации вправо. При этом, единица из крайнего правого триггера *T4* (строка 5) переносится в крайний левый триггер *T1* (строка 6). Это говорит о кольцевом перемещении информации в регистре.

Если в данном регистре разорвать петлю обратной связи, то получится обычный параллельный регистр сдвига.

### **Универсальный сдвиговый регистр**

Рассмотрим интегральную схему (ИС) *K555ИР11* (74194), которая представляет собой универсальный 4 – разрядный сдвиговый регистр. С помощью данной ИС можно синхронно сдвигать информацию вправо и влево, допускается как последовательная так и параллельная загрузка данных. Путем каскадного включения нескольких таких ИС можно получать восьмиразрядные сдвиговые регистры. Этот регистр можно использовать для кольцевого перемещения информации.

На рис. 3. показана схема расположения выводов рассматриваемого регистра.



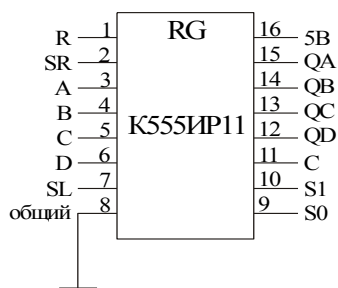


Рис. 3. Схема расположения выводов

Режимы работы регистра представлены в табл. 14.3.

Таблица 3. Режимы работы регистра

Режим работы	Очистка	Тактовый	Входы								Выходы			
			Режим		Послед.		Параллельные				Q <sub>A</sub>	Q <sub>B</sub>	Q <sub>C</sub>	Q <sub>D</sub>
			S <sub>1</sub>	S <sub>0</sub>	SR	SL	A	B	C	D				
Сброс	Н	Х	Х	Х	Х	Х	Х	Х	Х	Х	Н	Н	Н	Н
Хранение	В	Х	Н	Х	Х	Х	Х	Х	Х	Х	Q <sub>A</sub>	Q <sub>B</sub>	Q <sub>C</sub>	Q <sub>D</sub>
←	В	↑	В	Н	Х	Н	Х	Х	Х	Х	Q <sub>B</sub>	Q <sub>C</sub>	Q <sub>D</sub>	Н
	В	↑	В	Н	Х	В	Х	Х	Х	Х	Q <sub>B</sub>	Q <sub>C</sub>	Q <sub>D</sub>	В
→	В	↑	Н	В	Н	Х	Х	Х	Х	Х	Н	Q <sub>A</sub>	Q <sub>B</sub>	Q <sub>C</sub>
	В	↑	Н	В	В	Х	Х	Х	Х	Х	В	Q <sub>A</sub>	Q <sub>B</sub>	Q <sub>C</sub>
Парал. загрузка	В	↑	В	В	Х	Х	A	B	C	D	A	B	C	D

В таблице 3. условные обозначения следующие: Н – низкий уровень; В – высокий уровень; Х – любое состояние; - переход от низкого уровня к высокому.

Режим сброса информации реализуется при подаче низкого уровня сигнала на вход очистки ( $R$ ). Если на входы режима  $S_1$  и  $S_0$  поданы напряжения низкого уровня, то код регистра сохраняется (сохранение). При высоких уровнях сигнала на входах  $S_1$  и  $S_0$  осуществляется параллельная загрузка информации со входов  $A, B, C, D$ .

При напряжении низкого уровня на входе  $S_1$  и высокого на  $S_0$ , код поступающий на вход последовательных данных  $SR$ , сдвигается по регистру вправо (от  $Q_A$  к  $Q_D$ ). При обратном соотношении уровней на входах  $S_1$  и  $S_0$  код принимается последовательным входом  $SL$  и затем

при каждом положительном перепаде тактовых импульсов сдвигается влево, т. е. от  $Q_D$  к  $Q_A$ .

Из таблицы 3 видно, что регистр *K555ИП11* можно использовать в качестве последовательного регистра сдвига вправо, последовательного регистра сдвига влево, и параллельного двунаправленного регистра сдвига. Все эти режимы задаются путем подачи сигналов на соответствующие входы.

Рассмотрим схему 8 – разрядного параллельного регистра сдвига вправо, который собран из двух ИС *K555ИП11* (рис. 4).

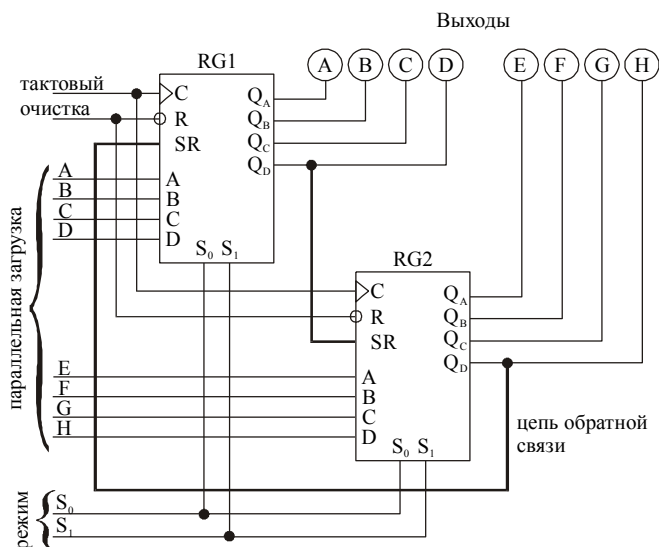


Рис. 4. Схема 8 – разрядного параллельного регистра сдвига вправо

Вход  $R$  позволяет установить выходы регистра в состояние 0000 0000. Входы параллельной загрузки ( $A - H$ ) используются для ввода в регистр 8 бит информации на одном тактовом импульсе, при состоянии входов  $S_0=1$  и  $S_1=1$ . При  $S_0=1$  и  $S_1=0$  регистр сдвигает данные на одну позицию вправо на каждом такте. Благодаря цепи обратной связи, идущей от выхода  $H$  (выход  $Q_D$  регистра  $RG2$ ) на последовательный вход сдвига вправо регистра  $RG1$  (вход  $SR$ ), данные возвращаются в разряд  $A$  регистра. Без цепи обратной связи данные на выходе  $H$  теряются. При  $S_0=0$  и  $S_1=0$  регистр находится в режиме хранения (данные не сдвигаются).

## **МЕТОДИЧЕСКИЕ УКАЗАНИЯ**

- 1) По заданию 3 лабораторной работы №4 разработать схему самоостанавливающегося счетчика.
- 2) Значение, полученное на выходе счетчика подать на входы регистра в режиме параллельной загрузки.
- 3) На двоичных или шестнадцатеричных индикаторах отобразить результат параллельной загрузки.
- 4) Автоматически изменить режим работы регистра и выполнить сдвиг значения на заданное количество разрядов и в направлении, указанном в варианте задания.
- 5) На двоичных или шестнадцатеричных индикаторах и логическом анализаторе отобразить результат сдвига.

## ВАРИАНТЫ ИНДИВИДУАЛЬНЫХ ЗАДАНИЙ

№	Количество разрядов сдвига	Направление сдвига
1	3 - разряда	сдвиг вправо
2	2 - разряда	сдвиг влево
3	5 - разрядов	сдвиг вправо
4	4 – разряда	сдвиг влево
5	3 - разряда	сдвиг вправо
6	2 - разряда	сдвиг влево
7	5 - разрядов	сдвиг вправо
8	4 – разряда	сдвиг влево
9	3 - разряда	сдвиг вправо
10	2 - разряда	сдвиг влево
11	5 - разрядов	сдвиг вправо
12	4 – разряда	сдвиг влево
13	3 - разряда	сдвиг вправо
14	2 - разряда	сдвиг влево
15	5 - разрядов	сдвиг вправо
16	4 – разряда	сдвиг влево
17	3 - разряда	сдвиг вправо
18	2 - разряда	сдвиг влево
19	5 - разрядов	сдвиг вправо
20	3 – разряда	сдвиг влево
21	3 - разряда	сдвиг вправо
22	2 - разряда	сдвиг влево
23	5 - разрядов	сдвиг вправо
24	3 – разряда	сдвиг влево
25	3 - разряда	сдвиг вправо
26	2 - разряда	сдвиг влево
27	5 - разрядов	сдвиг вправо
28	4 – разряда	сдвиг влево
29	3 – разряда	сдвиг вправо
30	4 - разряда	сдвиг влево

## **ФОРМА ОТЧЕТА ПО ЛАБОРАТОРНОЙ РАБОТЕ №4**

- 1) Постановка задачи.
- 2) Схема построенного регистра.
- 3) Временные диаграммы выходных сигналов.
- 4) Выводы.

## КОНТРОЛЬНЫЕ ВОПРОСЫ И ЗАДАНИЯ

1. Какие основные действия выполняют регистры?
2. Назовите основные признаки, по которым классифицируются регистры.
3. В чем особенность последовательно – параллельных регистров?
4. На базе, каких триггеров строятся регистры?
5. Какое количество тактовых импульсов требуется для передачи бита информации со входа D триггера Т1 на выход Q триггера Т4 в схеме на рис 1?
6. Изобразите схему 6 – разрядного последовательного регистра.
7. Каким образом осуществляется очистка регистра, представленного на рис.1?
8. Какие основные недостатки последовательного регистра вы можете назвать?
9. Как производится ввод информации в параллельном регистре?
10. Какие дополнительные связи введены в регистр на рис.2 для циклического перемещения информации?
11. На какие входы и какого уровня подается сигнал для очистки параллельного регистра, показанного на рис.2?
12. В чем особенность универсального сдвигового регистра?
13. Перечислите режимы работы универсального сдвигового регистра.
14. Какой входной комбинации универсального сдвигового регистра соответствует режим хранения?
15. Какие способы ввода информации используются в универсальном сдвиговом регистре?