

## **ЛАБОРАТОРНАЯ РАБОТА №1: ИССЛЕДОВАНИЕ РАБОТЫ ТРИГГЕРОВ**

### **Цель задания**

- 1) Получение практических навыков использования триггеров для построения последовательностных схем.
- 2) Изучение работы триггеров при различных комбинациях входных сигналов.

### **Постановка задачи**

Для соответствующего варианта:

- 1) По заданным временным диаграммам сигналов, которые подаются на соответствующие входы D–триггера, получить сигнал на прямом выходе Q.
- 2) Используя временные диаграммы сигналов, поступающих на соответствующие входы JK–триггера, получить временную диаграмму на прямом выходе Q.

## ТЕОРЕТИЧЕСКИЕ СВЕДЕНИЯ

### Общие сведения о триггерах

**Триггер** — логическое устройство, способное хранить 1 бит данных. К триггерным принято относить все устройства, имеющих два устойчивых состояния. В основе любого триггера находится кольцо из двух инверторов, показанное на рис.1. Общепринято это кольцо изображать в виде так называемой защелки, которая показана на рис.2.

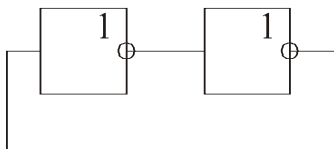


Рис.1. Кольцо из двух инверторов

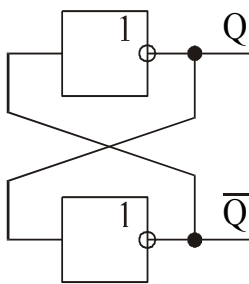


Рис.2. Изображение бистабильного элемента защелки

В настоящее время существует много разновидностей триггерных схем. Все они появились как результат разработки новых цепей запуска. Состояние триггера определяется значением выходного сигнала  $Q$ . Если изменение  $Q$ , т.е. переключение триггера, происходит только при поступлении синхронизирующего сигнала (синхроимпульса), то триггер называется синхронным. Триггеры могут синхронизироваться **уровнем** или **фронтом синхроимпульсов**. Триггеры, синхронизируемые уровнем, могут изменять свое состояние в течение длительности синхроимпульса (уровня синхросигнала) при поступлении соответствующих управляющих сигналов, т.е. могут переключаться несколько раз за время действия одного синхроимпульса. В течение паузы между синхроимпульсами состояние такого триггера сохраняется при любых изменениях управляющих сигналов.

Триггеры, синхронизируемые фронтом, изменяют свое состояние при поступлении на синхронизирующий вход соответствующего фронта (положительного или отрицательного) синхроимпульса, а затем

это состояние сохраняется при любых изменениях управляющих сигналов. За время действия одного синхроимпульса, триггер, синхронизируемый фронтом, может переключаться только один раз.

В асинхронных триггерах отсутствует вход синхронизации. Поэтому переключение таких триггеров происходит, когда на управляющие входы поступает соответствующая комбинация управляющих сигналов.

### **RS- триггер**

RS-триггер имеет два входа раздельной установки в нулевое и единичное состояния. Воздействия по входу  $S$  (от слова *SET* - установка) приводит триггер в единичное состояние, а воздействие по входу  $R$  (от слова *RESET* – сброс) – в нулевое. Одновременная подача сигналов  $R$  и  $S$  не допускается.

На рис.3 показано условное графическое обозначение RS - триггера.

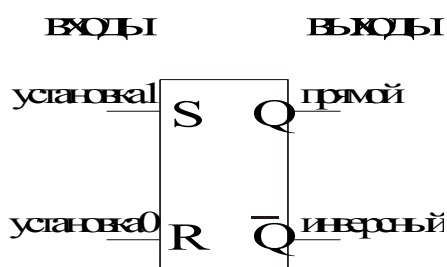


Рис.3. Условное графическое обозначение RS-триггера

Рассмотрим таблицу истинности для RS-триггера, которая иллюстрирует принцип его работы (табл.1).

Таблица 1. Таблица истинности для RS-триггера

Режим работы	Входы		Выходы		
	$S$	$R$	$Q$	$\bar{Q}$	Влияние на выход $Q$
Хранение	0	0	$Q$	$\bar{Q}$	Зависит от предыдущего состояния
Установка 1	1	0	1	0	Для установки $Q$ в 1
Установка 0	0	1	0	1	Для установки $Q$ в 0
Запрещенное состояние	1	1	x	x	Запрещено – не используется

Тип триггера определяется по его **характеристическому уравнению**, которое указывает значение выходного сигнала  $Q^{n+1}$  после переключения триггера (в момент времени  $t_{n+1}$ ) в зависимости от значений управляющих сигналов и выходного сигнала  $Q^n$  до переключения триггера (в момент времени  $t_n$ ).

В соответствие с таблицей характеристическое уравнение RS-триггера имеет вид :

$$Q^{n+1} = S + \bar{R}Q^n$$

При  $S = R = 0$  (режим хранения) – состояние выхода триггера не меняется:  $Q^{n+1} = Q^n$

RS-триггер может быть получен из двух логических элементов И-НЕ (рис.4).

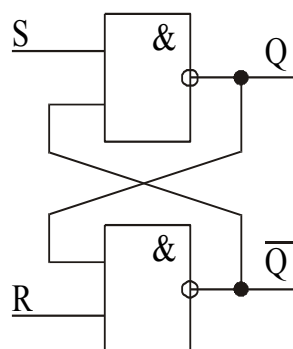


Рис.4. RS – триггер на двух логических элементах И-НЕ

**Временные диаграммы** показывают уровни напряжения и временные интервалы между входными и выходными сигналами и соответствуют той картине, которую можно наблюдать на экране осциллографа. По горизонтали откладывается время, по вертикали – уровень напряжения.

Временные диаграммы для различных режимов установки RS-триггера показаны на рис.5.

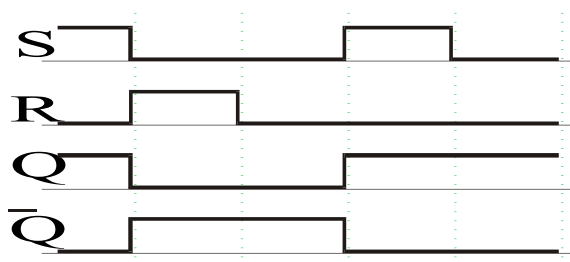


Рис.5. Временные диаграммы сигналов для RS-триггера

## Тактируемый (синхронный) RS-триггер

В тактируемых (синхронных) устройствах процесс переработки информации упорядочивается во времени с помощью специальных тактовых сигналов, вырабатываемых общим для всего устройства генератором.

Отличия тактируемого RS-триггера от обычного RS-триггера состоит в появлении одного дополнительного синхронизирующего входа. Условное графическое изображение тактируемого RS-триггера показано на рис.6.

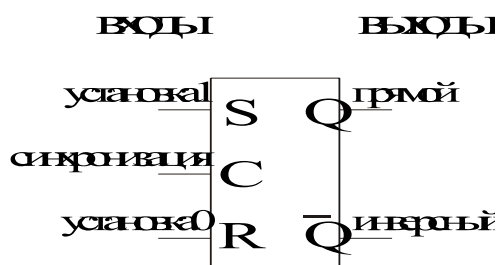


Рис.6. Условное графическое изображение тактируемого RS-триггера

Из таблицы истинности (табл.2) видно, что только три верхние строки таблицы описывают реальные режимы работы тактируемого RS-триггера. Нижняя строка соответствует запрещенному состоянию, которое никогда не используется.

Для получения тактируемого RS-триггера нужно ввести два дополнительных элемента И-НЕ (рис.7).

Таблица 2. Таблица истинности для тактируемого RS-триггера

Режим работы	Входы			Выходы		
	<i>C</i>	<i>S</i>	<i>R</i>	<i>Q</i>	$\bar{Q}$	Влияние на выход <i>Q</i>
Хранение		0	0	Без изменений		Без изменений
Установка 1		0	1	0	1	Сброс или очистка в состояние 0
Установка 0		1	0	1	0	Сброс или очистка в состояние 1
Запрещенное состояние		1	1	1	1	Запрещено – не используется

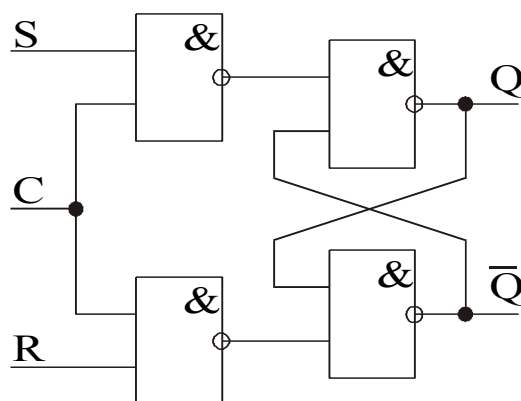


Рис.7. Тактируемый  $RS$ -триггер на четырех элементах И-НЕ

Рассмотрим временные диаграммы, которые иллюстрируют принцип работы тактируемого  $RS$ -триггера (рис.8).

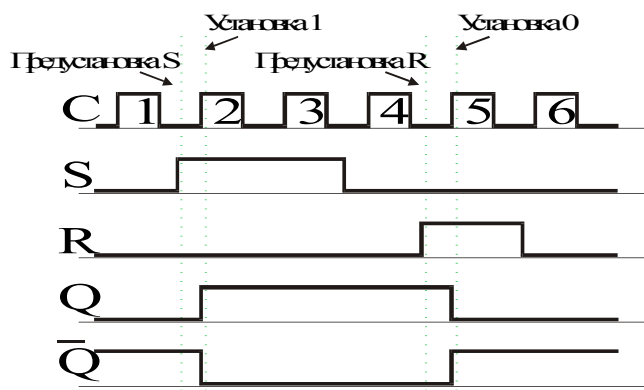


Рис.8. Временные диаграммы сигналов для тактируемого  $RS$ -триггера

Синхронизирующему входу соответствует самая верхняя диаграмма. Тактовый импульс 1 не оказывает никакого влияния на состояние выхода  $Q$ , когда на обоих входах  $R$  и  $S$  установлен уровень логического 0. Во время прохождения импульса 1 триггер находится в режиме хранения. В момент предварительной установки (предустановки) входа 5, когда на этот вход подается логическая 1, выход  $Q$  все ещё остается в прежнем состоянии  $Q = 0$ , и только на фронте (нарастающем крае) тактового импульса 2 происходит его переключение к 1. Тактовые импульсы 3 и 4 не влияют на состояние выхода  $Q$ . Во время прохождения импульса 3, триггер находится в режиме установки 1, во время прохождения импульса 4 - в режиме хранения. Затем логическая 1 подается на вход  $R$  (предустановка входа  $R$ ). На фронте импульса 5 происходит сброс (очистка) выхода  $Q$  путем установки его в состояние 0. Во время прохождения

импульсов 0 и 6 триггер находится в режиме установки 0, во время прохождения импульса 7 – в режиме хранения.

Из временных диаграмм (рис.8) видно, что состояние выходов тактируемого *RS*-триггера может изменяться только в моменты прихода тактовых импульсов. В этом случае триггер работает синхронно, т.е. процесс переключения его выходов находится в синхронизме с тактовыми импульсами.

Важную роль во многих цифровых схемах играет такая характеристика *RS*-триггера, как наличие памяти. Если триггер установлен в состояние 1 или 0, то он остается в этом состоянии даже при некоторых изменениях входных сигналов. Такое свойство триггера проявляется в режиме хранения. Из временных диаграмм (рис.8) видно, что этот режим реализуется во время прохождения тактовых импульсов 1, 4 и 7.

Изменение состояний триггера при поступлении различных последовательностей входных (управляющих и синхронизирующих) сигналов представляются с помощью *графа переходов*.

Рассмотрим граф переходов (рис.9) для *RS*-триггера, синхронизируемого положительным фронтом ( $C = 0 \rightarrow 1$ ) синхросигнала.

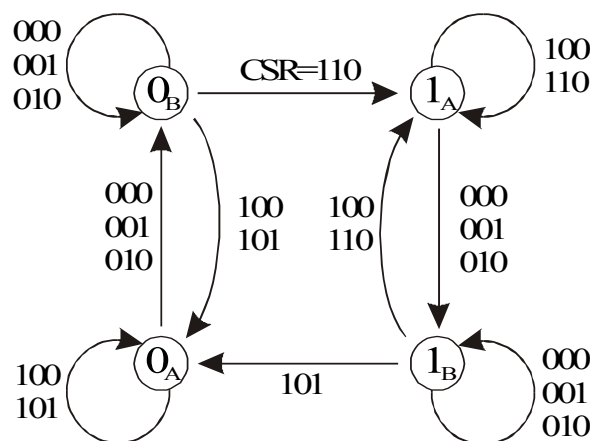


Рис.9. Графы переходов *RS*-триггера, синхронизируемого фронтом

На рис.9 кружками, в которых указаны значения выходного сигнала  $Q$ , обозначены устойчивые состояния триггера. Стрелками показаны переходы из одного состояния в другое, при поступлении соответствующих комбинаций входных сигналов. Если данная комбинация не вызывает изменения  $Q$ , то стрелка замыкается на исходном состоянии. Триггер, синхронизируемый фронтом имеет по

два различных состояния, соответствующих  $Q = 0$  и  $Q = 1$ , которые помечены индексами  $A$  и  $B$ . Изменение значения  $Q$  происходит при поступлении перепада  $C = 0 \rightarrow 1$ , если предварительно при  $C = 0$  на управляющих входах установлены соответствующие комбинации:  $RS = 10$  или  $01$ . Поэтому граф переходов имеет промежуточные состояния  $0_B$ ,  $1_B$ , в которые триггер переводится перед переключением.

### D-триггер

$D$ -триггер (от слова *delay* – задержка) принимает информацию по одному входу. Его состояние повторяет входной сигнал, но с задержкой, определяемой тактовым сигналом.

Условное графическое обозначение  $D$ -триггера показано на рис.10.

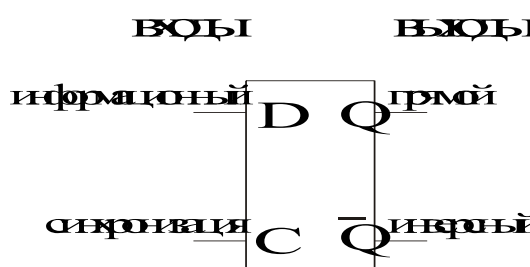


Рис.10. Условное графическое обозначение  $D$ -триггера

Табл.3 показывает, что сигнал на выходе  $Q$  в такте  $n+1$  ( $Q^{n+1}$ ) повторяет сигнал, который был на входе  $D$  в предыдущем такте  $n$  ( $D^n$ ).

Таблица 3. Таблица истинности для  $D$ -триггера

Вход	Выход
$D^n$	$Q^{n+1}$
0	0
1	1

$D$ -триггеры бывают только синхронными. В соответствии с табл.3, характеристическое уравнение  $D$ -триггера имеет вид:

$$Q^{n+1} = D^n$$

Граф перехода для  $D$ -триггера, синхронизируемого положительным фронтом ( $C = 0 \rightarrow 1$ ) синхросигнала, показан на рис.11.



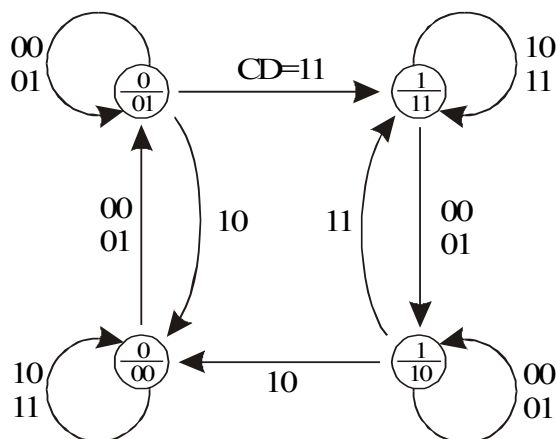


Рис.11. Граф переходов  $D$ -триггера, синхронизируемого положительным фронтом синхросигнала

На рис.11 в кружках указаны значения выходного сигнала  $Q$ . В знаменателях дробей показаны промежуточные состояния, в которые триггер переводится перед переключением. Стрелками показаны переходы триггера из одного состояния в другое при поступлении соответствующих комбинаций входных сигналов  $C$  и  $D$ .

$D$ -триггер можно получить из тактируемого  $RS$ -триггера, путем добавления инвертора (рис.12).

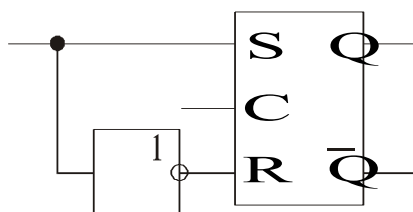


Рис.12.Схема  $D$ -триггера

Серийно выпускаемые  $D$ -триггеры имеют два дополнительных входа: предварительной установки ( $S$ ) и очистки ( $R$ ). Название этих входов происходит от английских слов *PRESET* (предустановка) и *CLEAR* (очистка).

Условное графическое обозначение  $D$ -триггера с двумя дополнительными входами показано на рис.13.

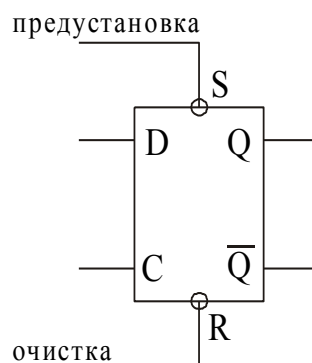


Рис.13. Условное графическое обозначение  $D$ -триггера с двумя дополнительными входами

Логический 0 на входе  $S$  инициирует установку логической 1 на выходе  $Q$ . Логический 0 на входе  $R$  инициирует очистку выхода  $Q$  (установку логического 0 на выходе  $Q$ ). В активных состояниях входы  $S$  и  $R$  блокируют действия входов  $D$  и  $C$ . При разблокировании входы  $D$  и  $C$  действуют так, как и в обычном  $D$ -триггере. В таблице истинности (табл.4) входы разделяются на асинхронный и синхронный. Асинхронные входы  $S$  и  $R$  в активных состояниях блокируют действия синхронных входов ( $D$  и  $C$ ). Первые три строки табл.12.4 описывают режимы, в которых работа триггера контролируется асинхронными входами. При этом синхронные входы ( $D$  и  $C$ ) могут находиться в любых состояниях, что отмечено знаком  $X$  в табл.12.4.

Таблица 4. Таблица истинности для  $D$ -триггера с дополнительными входами

Режим работы	Входы				Выходы	
	Асинхронный		Синхронный			
	$S$	$R$	$C$	$D$	$Q$	$\overline{Q}$
Асинхронная установка 1	0	1	X	X	1	0
Асинхронная установка 0	1	0	X	X	0	1
Запрещенное состояние	0	0	X	X	1	1
Установка 1	1	1	↑	1	1	0
Установка 0	1	1	↑	0	0	1

Если оба асинхронных входа приведены в неактивное состояние ( $S = 1$  и  $R = 1$ ),  $D$ -триггер можно установить в состояние 1 или 0, используя  $D$  и  $C$  входы. Две последние строки табл.4 описывают передачу информационного сигнала с  $D$  входа триггера на его  $Q$ -выход с использованием тактового импульса. Поскольку эта операция осуществляется одновременно с приходом тактового импульса, она называется **синхронной операцией**. В данном триггере для передачи сигнала с  $D$ -входа на выход  $Q$  используется положительный перепад напряжений (от низкого уровня к высокому) на фронте тактового импульса. Этот факт показан в табл.4 знаком  $\uparrow$ .

### JK-триггер

$JK$ -триггер наиболее широко используемый универсальный триггер, обладающий характеристиками всех других типов триггеров.  $JK$ -триггер в отличие от  $RS$ -триггера не имеет запрещенных комбинаций входных сигналов, которые следует исключать при работе цифровых систем.

На рис.14 показано условное графическое обозначение  $JK$ -триггера.

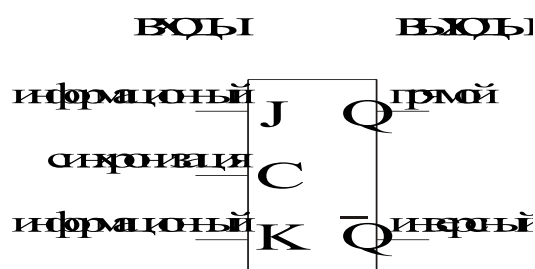


Рис.14. Условное графическое обозначение *JK*-триггера

Рассмотрим табл.5, иллюстрирующую принципы работы *JK*-триггера.

Таблица 5. Таблица истинности для *JK*-триггера

Режим работы	Вход			Выходы	
	<i>C</i>	<i>J</i>	<i>K</i>	<i>Q</i>	$\bar{Q}$
Хранение	1	0	0	Без изменений	
Установка 1	1	1	0	1	0
Установка 0	1	0	1	0	1
Переключение	1	1	1	Противоположное состояние	

Из табл.5 видно, что когда на оба входа *J* и *K* подается уровень логического 0, триггер блокируется, и состояния его выходов не изменяются. В этом случае триггер находится в режиме хранения.

Строки 2 и 3 табл.5 описывают режимы, соответствующие установке триггера в состояние 0 и 1. Строка 4 соответствует переключательному режиму работы *JK*-триггера. Если на обоих входах *J* и *K* установлен уровень логической 1, то следующие друг за другом тактовые импульсы будут вызывать перебросы уровней сигналов на выходах триггера от 1 к 0, от 0 к 1 и т.д. Такая работа триггера напоминает последовательно производимые переключения тумблера, откуда и происходит название режима.

Характеристическое уравнение *JK*-триггера имеет вид:

$$Q^{n+1} = J\bar{Q}^n + \bar{K}Q^n$$

$JK$ -триггер может быть реализован с использованием двух элементов И и  $RS$ -триггера (рис.15).

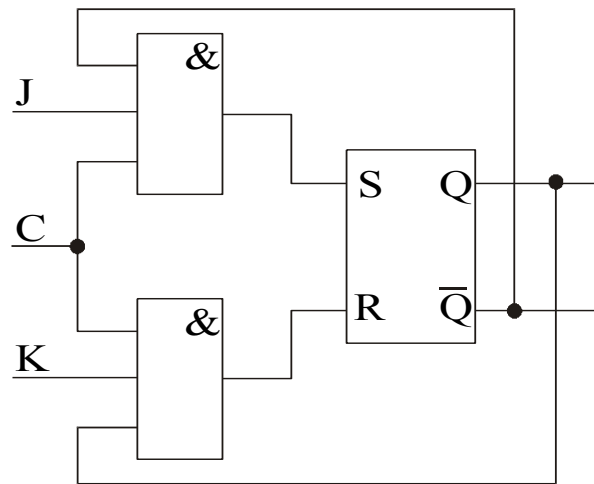


Рис.15. Реализация  $JK$ -триггера

Граф переходов  $JK$ -триггера, синхронизируемого отрицательным фронтом синхросигнала показан на рис.16. В кружках указаны значения выходного сигнала  $Q$ , в знаменателях дробей показаны промежуточные состояния триггера перед переключением.

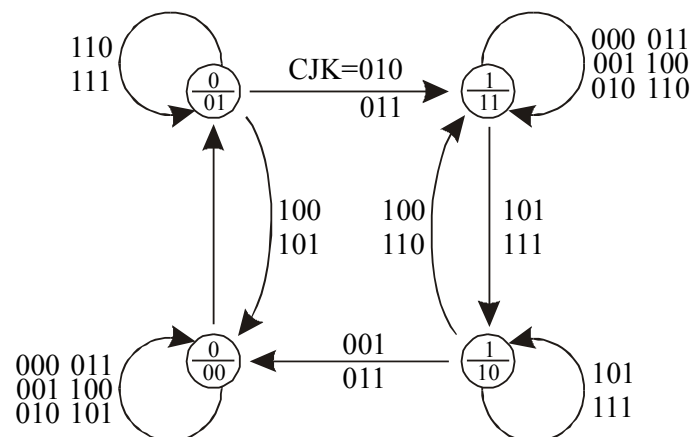


Рис.16. Граф переходов  $JK$ -триггера,  
синхронизируемого отрицательным фронтом ( $C = 0 \rightarrow 1$ )  
синхросигнала

$JK$ -триггер может иметь два дополнительных входа (асинхронных): предварительной установки  $S$  и очистки  $R$  (рис.17).

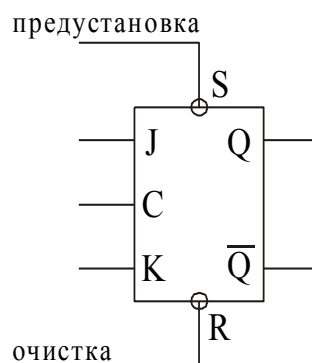


Рис.17. Условное графическое обозначение JK-триггера с дополнительными входами

Асинхронные входы ( $S$  и  $R$ ) в активных состояниях блокируют действия синхронных входов. Активным состояниям асинхронных входов соответствуют три первых строки табл.6. В этих режимах синхронные входы заблокированы и их состояния не влияют на состояние выходов триггера, поэтому для входов  $J$ ,  $K$  и  $C$  в этих строках поставлен знак  $X$  (любое состояние). Одновременная подача на оба асинхронных входа активного уровня сигнала (логического 0) соответствует запрещенному состоянию.

При блокировании обоих асинхронных входов ( $S$  и  $R$ ) уровнем логической 1, работу триггера контролируют синхронные входы. Это показано в четырех нижних строках табл.6.

Таблица 6. Таблица истинности для  $JK$ -триггера с дополнительными входами

Режим работы	Вход					Выходы	
	Асинхронные		Синхронные				
	$S$	$R$	$C$	$J$	$K$	$Q$	$\overline{Q}$
Асинхронная установка 1	0	1	X	X	X	1	0
Асинхронная установка 0	1	0	X	X	X	0	1
Запрещенное состояние	0	0	X	X	X	1	1
Хранение	1	1	1	0	0	Без изменений	
Установка 1	1	1	1	1	0	1	0
Установка 0	1	1	1	0	1	0	1
Переключение	1	1	1	1	1	Противоположное состояние	

$JK$ -триггеры широко применяются во многих цифровых схемах, в частности они используются для построения счетчиков.

## МЕТОДИЧЕСКИЕ УКАЗАНИЯ

- 1) При исследовании работы D–триггера использовать D–триггер из группы Digital с асинхронными входами низкого уровня.
- 2) При исследовании работы JK–триггера использовать JK–триггер из группы Digital с асинхронными входами низкого уровня (для такого рода триггера приведены исходные временные диаграммы). Следует обратить внимание, что в этой группе имеется JK–триггер с асинхронными входами высокого уровня.
- 3) При исследовании работы триггера для задания последовательности тактовых импульсов использовать генератор слова.

### Генератор слова (WORD GENERATION).

Генератор слова предназначен для генерации 16-разрядных двоичных слов. Кодовые комбинации задаются:

- в шестнадцатеричном коде (столбец значений ячеек);
- в двоичном коде (нижняя часть генератора, окно BINARY);
- в коде ASCII (нижняя часть генератора, окно ASCII).

Номер редактируемой ячейки, а всего таких ячеек 2048, отображается в окне EDIT блока ADDRESS. При работе генератора в блоке ADDRESS отображаются:

номер текущей ячейки – окно CURRENT;

номер ячейки инициализации или начала работы – окно INITIAL;

номер ячейки окончания работы – окно FINAL.

Генератор может работать:

- в циклическом режиме – кнопка CYCLE;
- с выбранного слова до конца – кнопка BURST (адреса начального и конечного слова задаются в окнах INITIAL и FINAL блока ADDRESS);
- в пошаговом режиме – кнопка STEP.

В режимах CYCLE и BURST в блоке FREQUENCY можно устанавливать частоту выдачи слов на выходные клеммы генератора.

В блоке TRIGGER есть возможность выбора запуска генератора:

- внутренний запуск – кнопка INTERNAL;
- внешний запуск – кнопка EXTERNAL (рядом расположена клемма для подключения внешнего сигнала синхроимпульса).

С помощью кнопок в блоке TRIGGER запуск может осуществляться по переднему или по заднему фронту синхроимпульса.

В генераторе имеются дополнительные элементы управления:



- кнопка BREAKPOINT – прерывание работы генератора в указанной ячейке (выбор ячейки осуществляется курсором, затем нажимается кнопка BREAKPOINT);

- кнопка PATTERN, при нажатии на которую, открывается дополнительное меню PRESAVED PATTERNS.

В меню PRESAVED PATTERNS содержатся следующие переключатели:

- CLEAR BUFFER – стирание содержимого всех ячеек;
- OPEN – загрузка кодовых комбинаций из файла с расширением .dp;
- SAVE – запись набранных комбинаций в файл;
- UP COUNTER – заполнение буфера экрана кодовыми комбинациями, начиная с 0 в нулевой ячейке и далее с увеличением на 1 в последующих ячейках;
- DOWN COUNTER – заполнение буфера экрана кодовыми комбинациями, начиная с FFFF в нулевой ячейке и далее с уменьшением на 1 в последующих ячейках;
- SHIFT RIGHT – заполнение каждой четырех ячеек комбинациями 1-2-4-8 со смещением их в следующих четырех ячейках вправо;
- SHIFT LEFT – заполнение каждой четырех ячеек комбинациями 1-2-4-8 со смещением их в следующих четырех ячейках влево;

С помощью клеммы DATA READY осуществляется внешний запуск генератора по готовности данных. Сигнал с этого выхода сопровождает каждую выдаваемую на выход комбинацию и используется, когда исследуемое устройство обладает свойством квитирования (подтверждения). При этом исследуемое устройство после получения кодовой комбинации должно выдать сигнал подтверждения получения данных, который подается на вход синхронизации данных (клемма в блоке TRIGGER) и производит очередной запуск генератора.

Сформированные слова выдаются на 16 клемм, расположенные в нижней части генератора.

Для получения выходных временных диаграмм использовать логический анализатор.

### **Логический анализатор (LOGIC ANALYZER).**

Анализатор предназначен для отображения кодовых последовательностей одновременно в шестнадцати точках схемы, а также в виде двоичных чисел на клеммах анализатора. Анализатор имеет две визирные линии, что позволяет получать точные отсчеты временных интервалов T1, T2 и T2-T1. Кроме этого имеется линейка

прокрутки по горизонтали, что позволяет анализировать процессы на большом интервале времени.

Окно CLOCKS PER DIVISION необходимо для изменения длительности развертки.

Кнопка RESET служит для сброса информации.

В блоке CLOCK имеются клеммы для подключения источника запускающих сигналов:

- обычного EXTEND;
- избирательного QUALIFIER.

С помощью кнопки SET в блоке CLOCK вызывается меню CLOCK SETUP, которое предназначено для установки параметров запускающих сигналов. Запуск можно производить:

- по переднему (POSITIVE) или по заднему (NEGATIVE) фронту запускающего сигнала;
- с использованием внешнего (EXTERNAL) или внутреннего (INTERNAL) источника.

При использовании внешнего источника в окне INTERNAL CLOCK RATE есть возможность изменения частоты следования кодовых последовательностей.

В окне CLOCK QUALIFIER можно установить значение логического сигнала (0, 1 или X), при котором производится запуск анализатора.

В анализаторе существуют дополнительные условия запуска, которые выбираются с помощью кнопки SET блока TRIGGER. В окнах формы TRIGGER PATTERNS можно задать нужные двоичные 16-разрядные комбинации сигналов в каналах А, В и С. В строке TRIGGER COMBINATION можно установить дополнительные условия отбора.

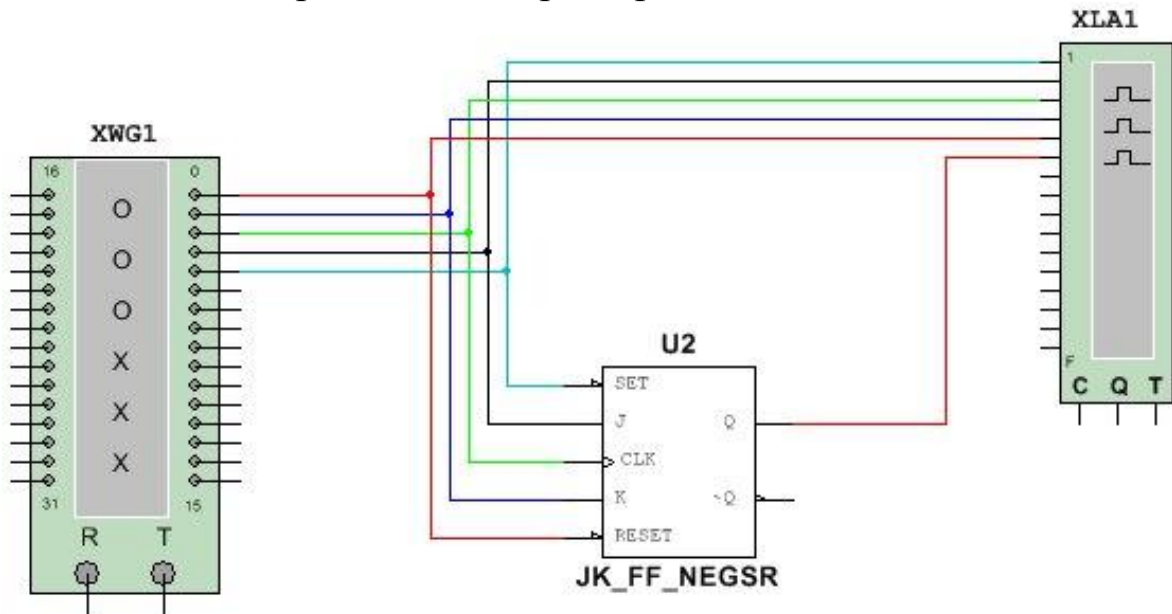
Таковыми условиями могут, например, являться:

- A OR B – запуск анализатора от канала А или В;
- A THEN B – запуск анализатора от канала А, если сигнал в канале В равен 1;
- (A OR B) THEN C – запуск анализатора от канала А или В, если сигнал в канале С равен 1.

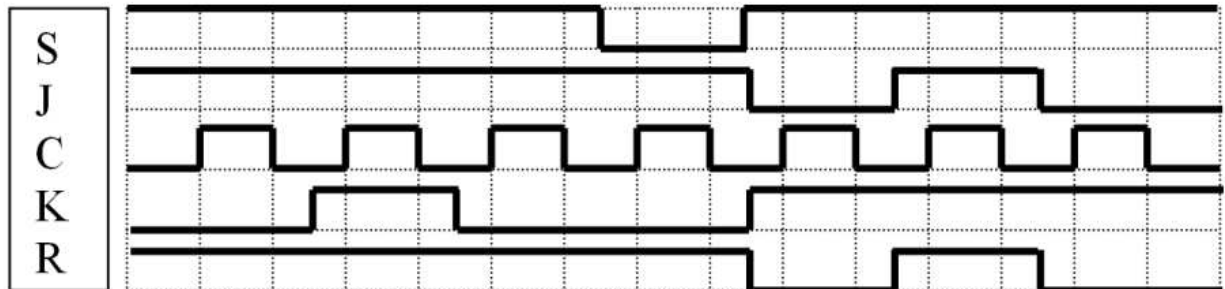
Окно TRIGGER QUALIFIER служит для того, чтобы задать логические сигналы 0, 1 или X, при которых производится запуск анализатора.

Временные диаграммы приведены для анализа работы D – триггера и JK – триггера с инверсными асинхронными входами. Асинхронными входами триггеров являются входы S и R. Эти триггеры можно найти на панели инструментов в разделе DIGITAL. D – триггер соответствует

элементу D Flip – Flop with Active Low Asynch Inputs. JK – триггер соответствует элементу JK Flip – Flop with Active Low Asynch Inputs. Генератор слова и логический анализатор находятся на панели инструментов в разделе INSTRUMENTS. Схема для анализа работы JK – триггера:



Исходные временные диаграммы:



Каждый такт синхроимпульса разбивается на 4 участка. Для каждого участка задается шестнадцатеричный (или двоичный) код. Всего на приведенных диаграммах используется 7,5 тактов синхроимпульсов. Поэтому потребуется  $7,5 \cdot 4 = 30$  участков. Далее приведены 30 кодовых комбинаций для генератора слова. Генератор слова работает в цикле, номер начальной комбинации 0000, номер конечной – 001D. Эти данные можно сохранить в отдельном файле: меню PRESAVED PATTERNS – SAVE (запись набранных комбинаций в файл).

Data:

0019  
0019  
001D  
001D

0019  
001B  
001F  
001F  
001B  
0019  
001D  
001D  
0019  
0009  
000D  
000D  
0009  
0012  
0016  
0016  
0012  
001B  
001F  
001F  
001B  
0012  
0016  
0016  
0012  
0012  
Initial: 0000  
Final: 001D

Например, первые две клетки будут разбиты на 4 участка. Для этих участков получим двоичные кодовые комбинации:

- 11001
- 11001
- 11101
- 11101

Им соответствуют шестнадцатеричные комбинации:

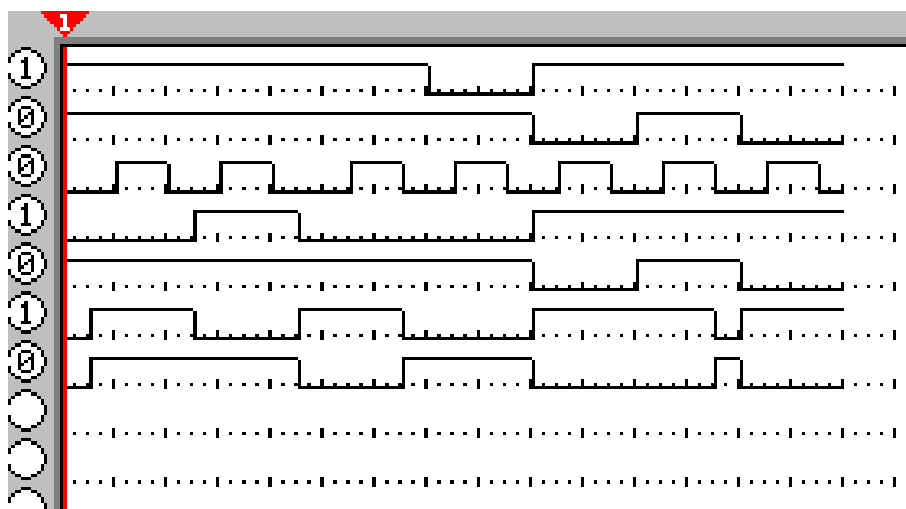
- 19
- 19
- 1D
- 1D

Двоичные входные комбинации можно задать в окне **BINARY** генератора слова, шестнадцатеричные комбинации задаются в столбце значений ячеек. Следует отметить, что шестнадцатеричные комбинации могут быть сохранены в отдельном файле: кнопка **PATTERN**, меню **PRESAVED PATTERNS**, переключатель **SAVE** – запись набранных комбинаций в файл.

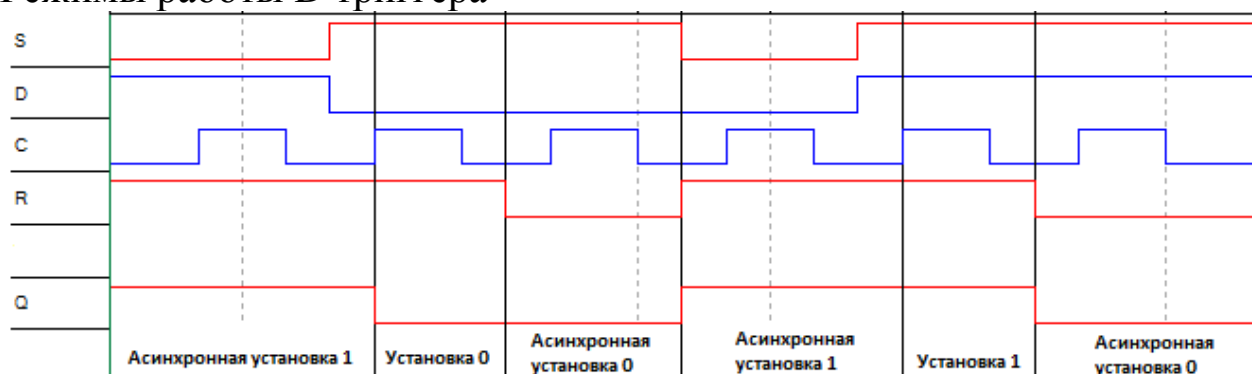
Для просмотра временных диаграмм необходимо сделать следующие настройки:

- для логического анализатора задать частоту следования кодовых последовательностей в окне **INTERNAL CLOCK RATE** соответствующую частоте выдачи слов на выходные клеммы генератора слова (блок **FREQUENCY**).
- для логического анализатора задать значение длительности развертки равное 2 (окно **CLOCKS PER DIVISION**).

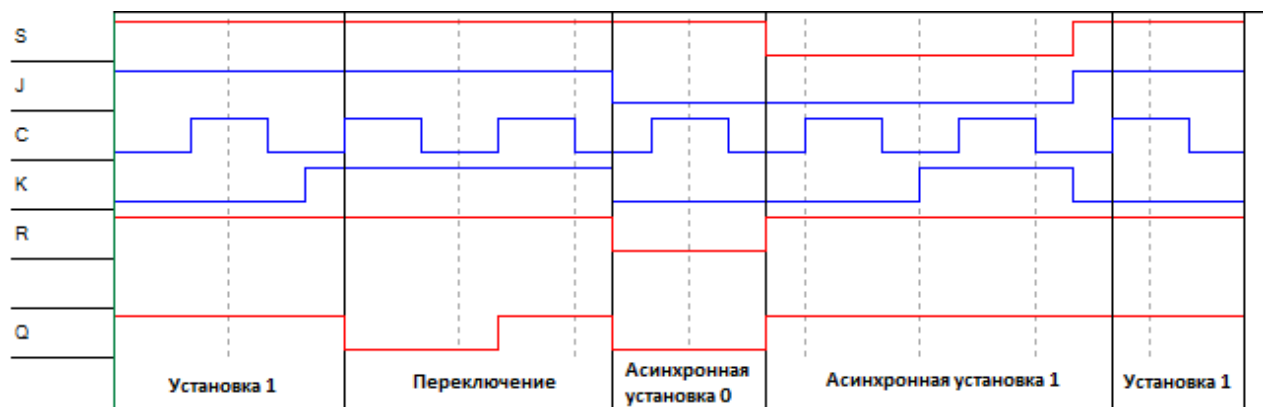
Входные и выходные временные диаграммы:



Режимы работы D триггера



## Режимы работы JK триггера



## КОНТРОЛЬНЫЕ ВОПРОСЫ И ЗАДАНИЯ

1. В чем отличие между синхронными и асинхронными триггерами?
2. Перечислите режимы работы RS – триггера.
3. С помощью каких, логических элементов может быть построен тактируемый RS – триггер? Приведите логическую схему.
4. Приведите характеристическое уравнение для D – триггера.
5. Какие дополнительные входы может иметь D – триггер?
6. Назовите режимы работы JK – триггера.
7. На каких элементах может быть реализован JK – триггер?

## **ФОРМА ОТЧЕТА ПО ЛАБОРАТОРНОЙ РАБОТЕ №1**

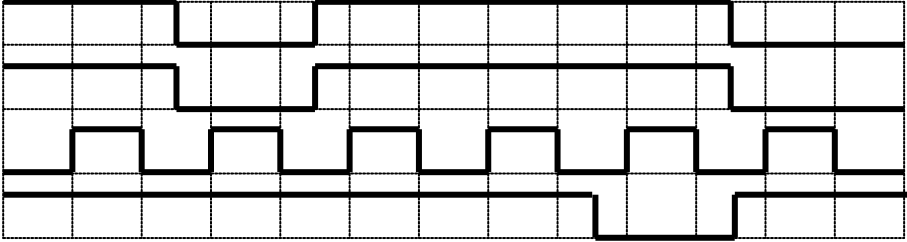
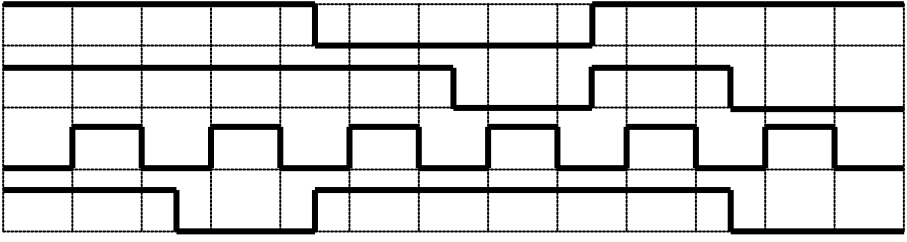
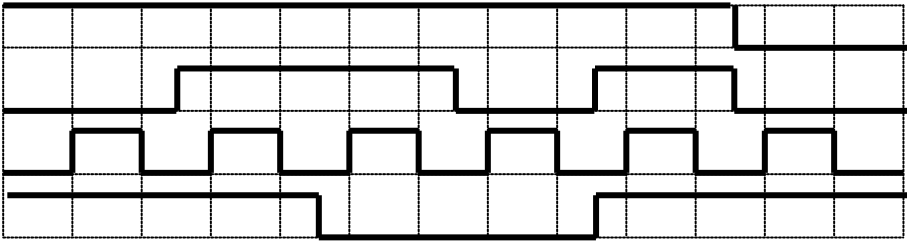
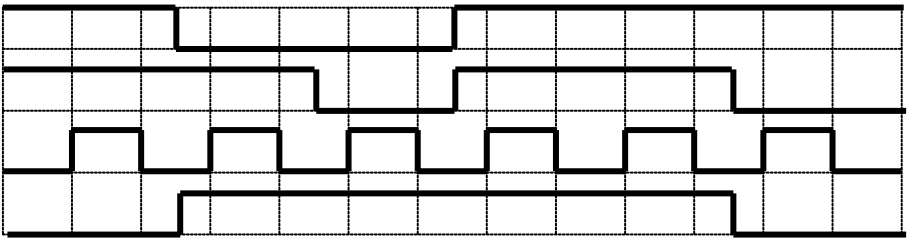
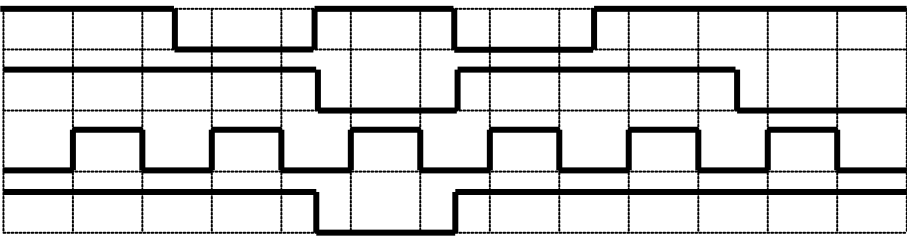
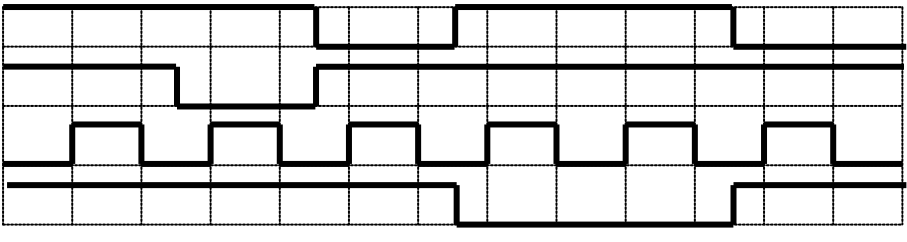
Номер варианта студенту выдается преподавателем. Отчет на защиту предоставляется в печатном виде.

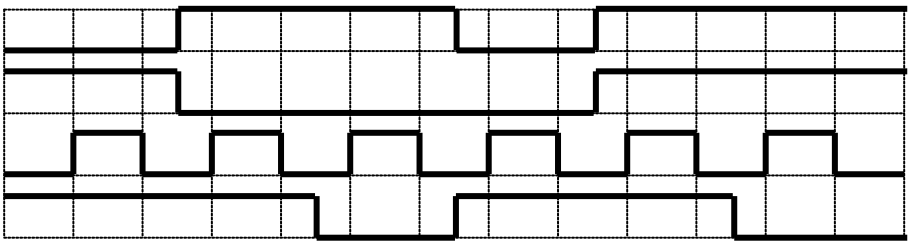
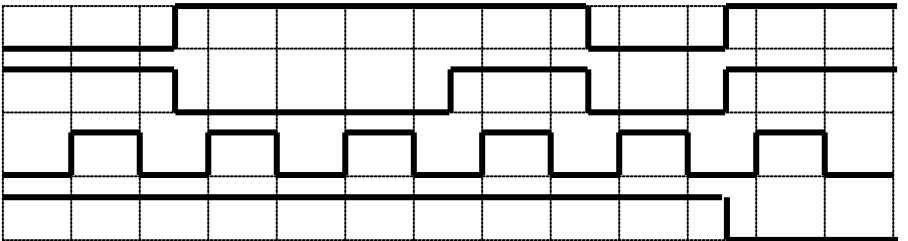
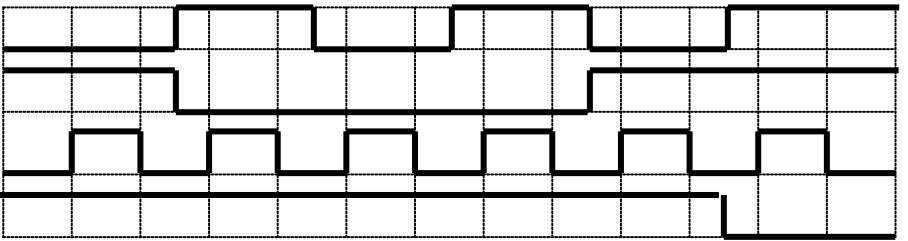
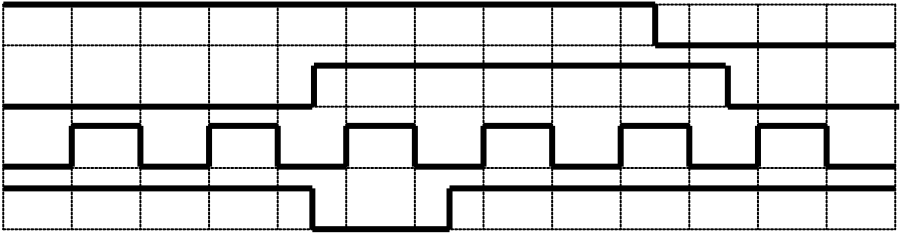
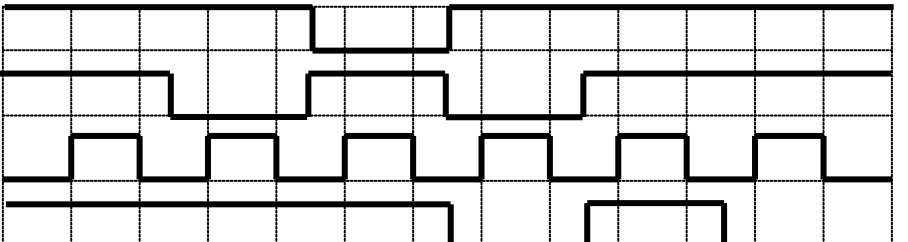
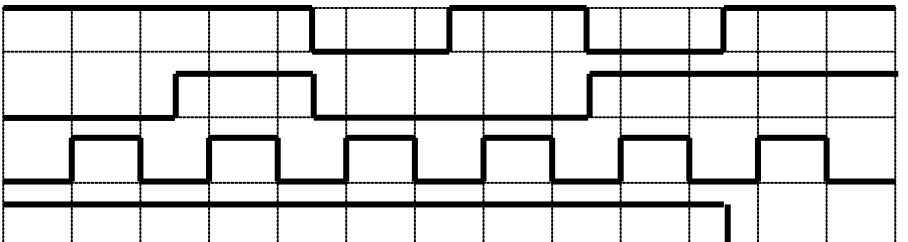
Структура отчета (на отдельном листе(-ах)):

- Титульный лист.
- Цели и задачи работы.
- Формулировка задания (вариант).
- Структурная схема исследования триггеров.
- Временные диаграммы, соответствующие сигналам на входах триггеров.
- Временные диаграммы на прямых выходах триггеров. *Для каждого участка временной диаграммы указать режим работы триггера.*
- Выводы.

№	Диаграммы для D - триггера			
1	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>			
2	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>			
3	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>			
4	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>			
5	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>			
6	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>			



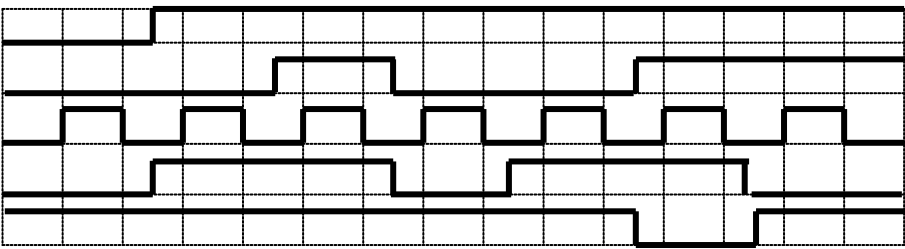
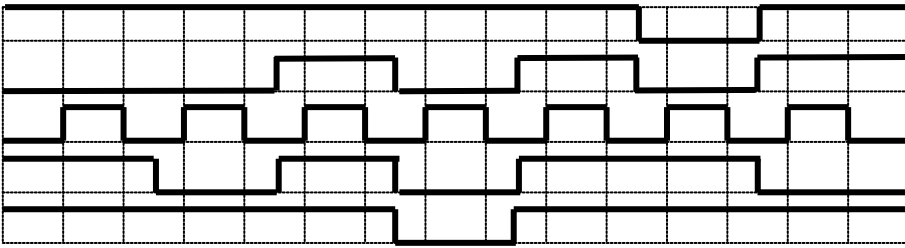
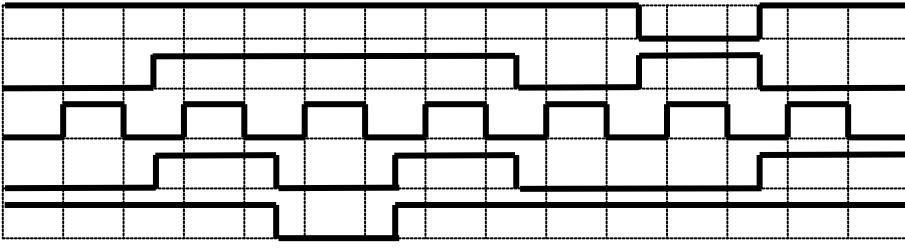
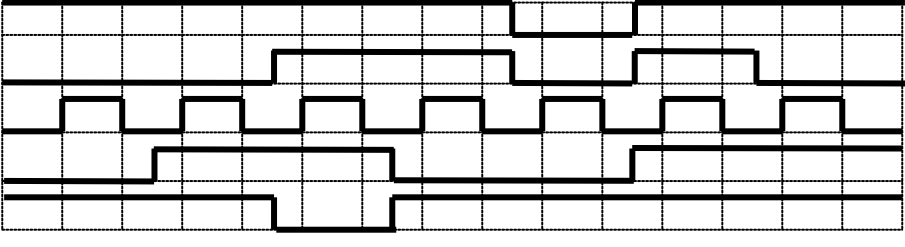
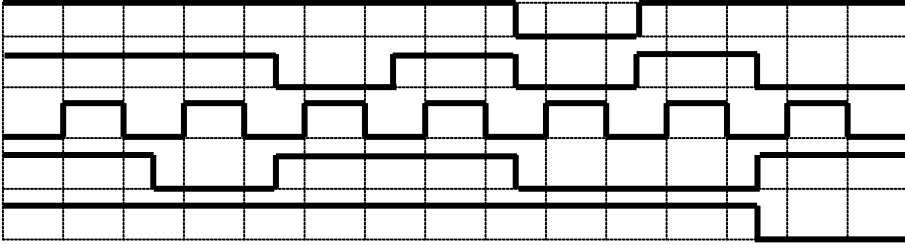
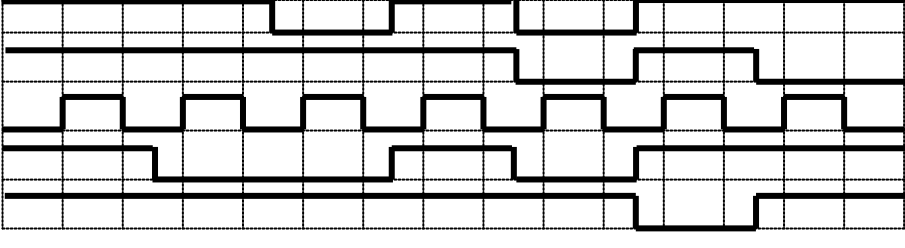
7	<div><div>S D C R</div></div>
8	<div><div>S D C R</div></div>
9	<div><div>S D C R</div></div>
10	<div><div>S D C R</div></div>
11	<div><div>S D C R</div></div>
12	<div><div>S D C R</div></div>

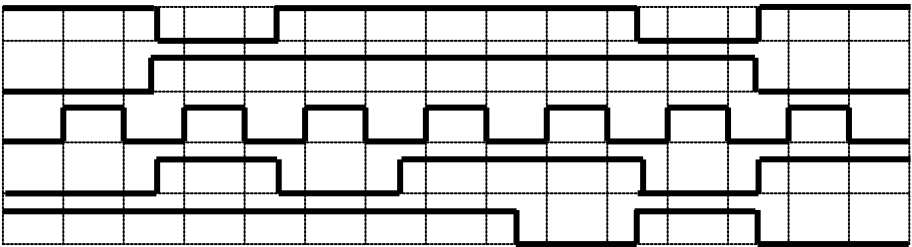
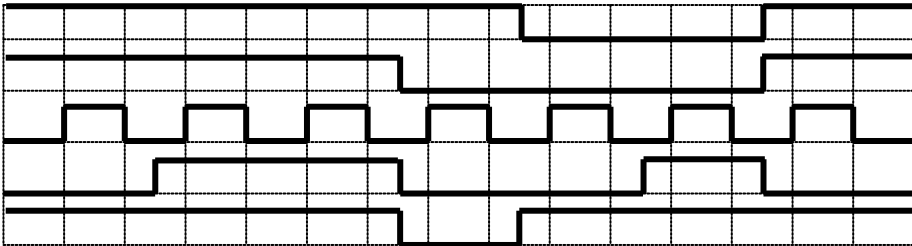
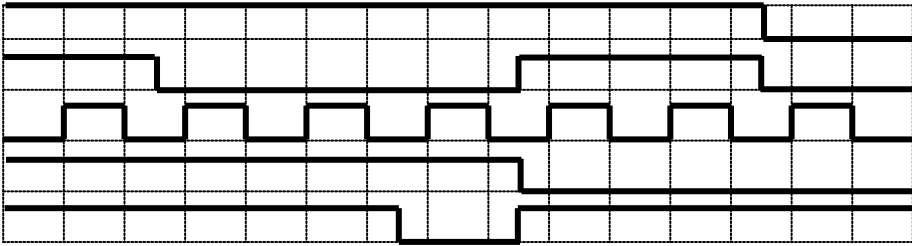
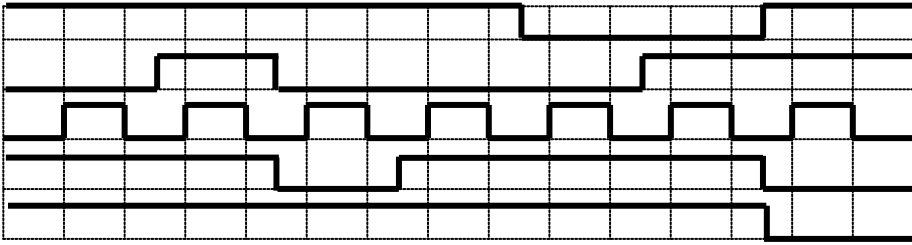
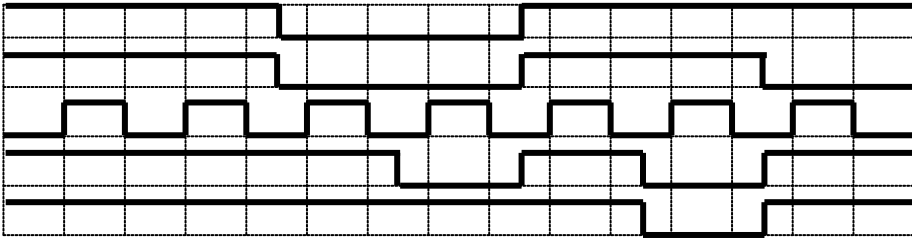
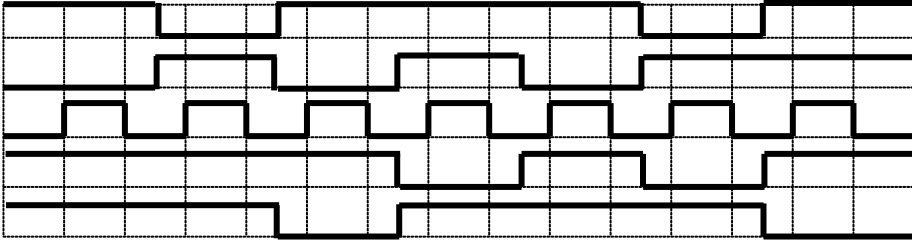
13	<div><div>S D C R</div></div>
14	<div><div>S D C R</div></div>
15	<div><div>S D C R</div></div>
16	<div><div>S D C R</div></div>
17	<div><div>S D C R</div></div>
18	<div><div>S D C R</div></div>

19	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>
20	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>
21	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>
22	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>
23	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>
24	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>

25	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>
26	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>
27	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>
28	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>
29	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>
30	<div> <div>S</div> <div>D</div> <div>C</div> <div>R</div> </div>

№	Диаграммы для JK - триггера	
1	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div>	
2	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div>	
3	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div>	
4	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div>	
5	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div>	
6	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div>	

7	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>  <p>Timing diagram for problem 7. The diagram shows five signals (S, J, C, K, R) over 16 clock cycles. S is high from cycle 3 to 14 and high from cycle 15 to 16. J is high from cycle 4 to 5 and high from cycle 12 to 13. C is high from cycle 2 to 3, 4 to 5, 6 to 7, 8 to 9, 10 to 11, 12 to 13, 14 to 15, and 16 to 17. K is high from cycle 3 to 7 and high from cycle 11 to 15. R is high from cycle 3 to 4, high from cycle 11 to 12, and high from cycle 15 to 16.</p>
8	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>  <p>Timing diagram for problem 8. The diagram shows five signals (S, J, C, K, R) over 16 clock cycles. S is high from cycle 1 to 14 and high from cycle 15 to 16. J is high from cycle 4 to 5 and high from cycle 12 to 13. C is high from cycle 2 to 3, 4 to 5, 6 to 7, 8 to 9, 10 to 11, 12 to 13, 14 to 15, and 16 to 17. K is high from cycle 3 to 7 and high from cycle 11 to 15. R is high from cycle 3 to 4, high from cycle 11 to 12, and high from cycle 15 to 16.</p>
9	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>  <p>Timing diagram for problem 9. The diagram shows five signals (S, J, C, K, R) over 16 clock cycles. S is high from cycle 1 to 14 and high from cycle 15 to 16. J is high from cycle 4 to 5 and high from cycle 12 to 13. C is high from cycle 2 to 3, 4 to 5, 6 to 7, 8 to 9, 10 to 11, 12 to 13, 14 to 15, and 16 to 17. K is high from cycle 3 to 7 and high from cycle 11 to 15. R is high from cycle 3 to 4, high from cycle 11 to 12, and high from cycle 15 to 16.</p>
10	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>  <p>Timing diagram for problem 10. The diagram shows five signals (S, J, C, K, R) over 16 clock cycles. S is high from cycle 1 to 14 and high from cycle 15 to 16. J is high from cycle 4 to 5 and high from cycle 12 to 13. C is high from cycle 2 to 3, 4 to 5, 6 to 7, 8 to 9, 10 to 11, 12 to 13, 14 to 15, and 16 to 17. K is high from cycle 3 to 7 and high from cycle 11 to 15. R is high from cycle 3 to 4, high from cycle 11 to 12, and high from cycle 15 to 16.</p>
11	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>  <p>Timing diagram for problem 11. The diagram shows five signals (S, J, C, K, R) over 16 clock cycles. S is high from cycle 1 to 14 and high from cycle 15 to 16. J is high from cycle 4 to 5 and high from cycle 12 to 13. C is high from cycle 2 to 3, 4 to 5, 6 to 7, 8 to 9, 10 to 11, 12 to 13, 14 to 15, and 16 to 17. K is high from cycle 3 to 7 and high from cycle 11 to 15. R is high from cycle 3 to 4, high from cycle 11 to 12, and high from cycle 15 to 16.</p>
12	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>  <p>Timing diagram for problem 12. The diagram shows five signals (S, J, C, K, R) over 16 clock cycles. S is high from cycle 1 to 14 and high from cycle 15 to 16. J is high from cycle 4 to 5 and high from cycle 12 to 13. C is high from cycle 2 to 3, 4 to 5, 6 to 7, 8 to 9, 10 to 11, 12 to 13, 14 to 15, and 16 to 17. K is high from cycle 3 to 7 and high from cycle 11 to 15. R is high from cycle 3 to 4, high from cycle 11 to 12, and high from cycle 15 to 16.</p>

13	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div> 
14	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div> 
15	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div> 
16	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div> 
17	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div> 
18	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div> 

19	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div> <p>Timing diagram for problem 19. The diagram shows five signals (S, J, C, K, R) over 20 time units. S is high from 0-10 and 15-20, low from 10-15. J is high from 1-4, 6-8, 11-13, 16-18, low from 4-6, 8-11, 13-16, 18-20. C is a periodic square wave with period 4, high from 1-2, 5-6, 9-10, 13-14, 17-18. K is high from 3-10, low from 10-20. R is high from 18-20, low from 0-18.</p>
20	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div> <p>Timing diagram for problem 20. The diagram shows five signals (S, J, C, K, R) over 20 time units. S is high from 0-4, 8-12, 16-20, low from 4-8, 12-16. J is high from 2-4, 6-8, 10-12, 14-16, 18-20, low from 0-2, 4-6, 8-10, 12-14, 16-18. C is a periodic square wave with period 4, high from 1-2, 5-6, 9-10, 13-14, 17-18. K is high from 1-10, low from 10-20. R is high from 4-20, low from 0-4.</p>
21	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div> <p>Timing diagram for problem 21. The diagram shows five signals (S, J, C, K, R) over 20 time units. S is high from 0-10, 15-20, low from 10-15. J is high from 1-4, 6-8, 11-13, 16-18, low from 4-6, 8-11, 13-16, 18-20. C is a periodic square wave with period 4, high from 1-2, 5-6, 9-10, 13-14, 17-18. K is high from 3-10, low from 10-20. R is high from 18-20, low from 0-18.</p>
22	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div> <p>Timing diagram for problem 22. The diagram shows five signals (S, J, C, K, R) over 20 time units. S is high from 0-4, 8-12, 16-20, low from 4-8, 12-16. J is high from 2-4, 6-8, 10-12, 14-16, 18-20, low from 0-2, 4-6, 8-10, 12-14, 16-18. C is a periodic square wave with period 4, high from 1-2, 5-6, 9-10, 13-14, 17-18. K is high from 1-10, low from 10-20. R is high from 4-20, low from 0-4.</p>
23	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div> <p>Timing diagram for problem 23. The diagram shows five signals (S, J, C, K, R) over 20 time units. S is high from 0-10, 15-20, low from 10-15. J is high from 1-4, 6-8, 11-13, 16-18, low from 4-6, 8-11, 13-16, 18-20. C is a periodic square wave with period 4, high from 1-2, 5-6, 9-10, 13-14, 17-18. K is high from 3-10, low from 10-20. R is high from 18-20, low from 0-18.</p>
24	<div> <div>S</div> <div>J</div> <div>C</div> <div>K</div> <div>R</div> </div> <p>Timing diagram for problem 24. The diagram shows five signals (S, J, C, K, R) over 20 time units. S is high from 0-4, 8-12, 16-20, low from 4-8, 12-16. J is high from 2-4, 6-8, 10-12, 14-16, 18-20, low from 0-2, 4-6, 8-10, 12-14, 16-18. C is a periodic square wave with period 4, high from 1-2, 5-6, 9-10, 13-14, 17-18. K is high from 1-10, low from 10-20. R is high from 4-20, low from 0-4.</p>



25	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>
26	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>
27	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>
28	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>
29	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>
30	<div><div>S</div><div>J</div><div>C</div><div>K</div><div>R</div></div>