STEP-MAX10 硬件手册

小脚丫 STEP FPGA

STEP 2017/2/20

STEP-MAX10 硬件手册

目录

	概述	
2.	包装内容	4
3.	产品布局与元件	5
	3.1 开发板布局	
	3.2 FPGA 器件	6
	3.3 编程配置	
	3.4 引脚	6
	3.5 显示设备	6
	3.6 按键与开关	
	3.7 电源	
4.	板卡框图	
	引脚分配	
	出厂预设程序	
	6.1 目的	
	6.2 效果	
7.	结构图	
	版本信息	

1. 概述

小脚丫 STEP-MAX10 是一款超小巧 40 脚 DIP 结构的 FPGA 开发板。核心 FPGA 芯片选用了 Intel-Altera 公司 MAX10 系列的 10M02 产品,同时板上集成了 USB-Blaster 编程器和按键、拨码开关、数码管、LED 等多种外设资源。板上的 36 个 FPGA IO 接口都通过 2.54mm 通孔焊盘引出,可以和面包板配合使用,快速搭建自己的硬件电路。板卡尺寸为 52mm X 18mm,能够灵活的嵌入到插座或者其他的系统中。

STEP-MAX10 FPGA 板上集成的编程器能够完美支持 Intel-Altera 工具 Quartus 系列开发软件,只需要一根 Micro USB 数据线就能够完成 FPGA 的编程仿真和下载,使用更加方便。

核心器件: Altera 10M02SCM153

2000 个 LE (逻辑单元) 资源

12Kbit User Flash, 108Kbit RAM;

2 路 PLL;

16 路硬件乘法器;

支持 DDR/DDR2/LPDDR 存储器;

上电瞬时启动;

板载资源:

- 1 路 Micro USB 接口
- 2 位 7 段数码管;
- 2 个 RGB 三色 LED;
- 4 路拨码开关:
- 4 路按键;
- 8 路用户 LED;
- 36 个用户可扩展 I/O

集成 USB-Blaster 编程器

2. 包装内容

图 1 为包装所含内容:







图 1 STEP MAX10 包装内容

STEP MAX10 包装包含: 1.小脚丫 STEP MAX10 开发板

2.产品包装盒

3.快速上手说明书

3. 产品布局与元件

3.1 开发板布局

本节将为您介绍小脚丫 STEP MAX10 的产品硬件信息及其特点。 图 2 与图 3 介绍了硬件布局信息:

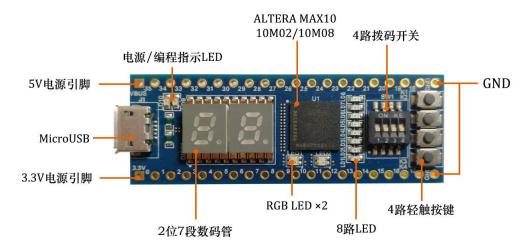


图 2 STEP MAX10 正面布局图

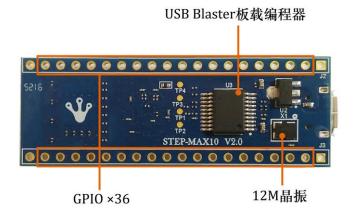


图 3 STEP MAX10 背面布局图

3.2 FPGA 器件

目前 STEP MAX10 FPGA 开发板有两种型号,分别是采用了 Altera MAX10 FPGA 系列中的不同芯片。所以两种型号的管脚,外设资源完全相同,唯一不同的是 FPGA 芯片,一个采用了 10M02SCM153,一个采用了 10M08SCM153。

型号	10M02SCM153	10M08SCM153		
逻辑单元	2000	8000		
Block Memory	108Kb	378Kb		
用户 Flash	12KB	32KB		
18×18 乘法器	16	24		
PLL	2	2		
内部配置模式	单路	双路		
外部存储接口	仅支持 SRAM	仅支持 SRAM		

3.3 编程配置

STEP-MAX10 上采用成熟稳定的 USB-Blaster 编程器解决方案,完美支持 Quartus Prime/Quartus II 系列开发设计工具。用户只需要一根 Micro USB 连接线就能够实现板卡的供电和 FPGA 下载编程工作。

3.4 引脚

·36 个 GPIO 引脚。

3.5 显示设备

· 2位7段数码管

STEP-MAX10 上设计配备了一个 2 位的贴片 7 段数码管,方便用户更直观学习数字电路的实验。数码管大小只有 0.2 英寸。

·8 个用户 LED

板上提供了8位的用户LED。

· 三色 RGB LED

2路的全彩色 RGB LED。

3.6 按键与开关

• 4 路轻触按键

STEP-MAX10 提供了 4 路的按键。

• 4 路拨码开关

STEP-MAX10 提供了一个 4 路的贴片拨码开关。

3.7 电源

·STEP-MAX10 可以通过板上的 Micro USB \Box 5V 供电,同时在 DIP40 的第 1 脚预留了 VBUS \Box ,可以外接 5V 电源实现供电。

4. 板卡框图

图 4 给出了小脚丫 STEP MAX10 的板卡框图,所有外围器件均可直接通过 MAX10 FPGA 进行编程。

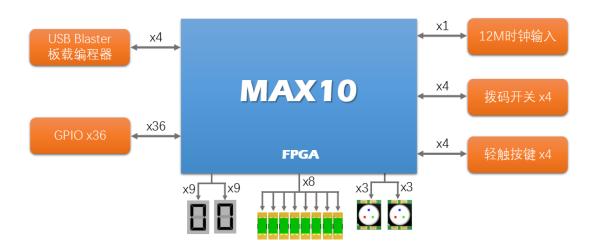


图 4 小脚丫 STEP MAX10 板卡框图

5. 引脚分配

STEP	FPGA	STEP	FPGA		FPGA	12M	FPGA PINS
PINs	PINS	PINs	PINS	数码管 1	PINs	时钟	11 d/11 livs
3.3V	1 1113	VBUS	1 1113	SEG-A1	E1	PCLK	J5
	27.4		D.4				,
GPI00	M4	GPIO35	B4	SEG-B1	D2	LED	FPGA PINs
GPIO1	Р3	GPIO34	A5	SEG-C1	K2	LED1	N15
GPIO2	M5	GPIO33	A7	SEG-D1	J2	LED2	N14
GPIO3	R3	GPIO32	В6	SEG-E1	G2	LED3	M14
GPIO4	L6	GPIO31	E7	SEG-F1	F5	LED4	M12
GPIO5	P4	GPIO30	D7	SEG-G1	G5	LED5	L15
GPI06	L7	GPI029	B7	SEG-DP1	L1	LED6	K12
GPI07	R5	GPI028	C8	SEG-DIG1	E2	LED7	L11
GPI08	P6	GPIO27	B8	数码管 2	FPGA	LED8	K11
GPI09	R7	GPIO26	D10	双问目 2	PINs	拨码开关	FPGA PINs
GPIO10	P7	GPIO25	A9	SEG-A2	A3	SW1	J12
GPIO11	P8	GPIO24	A11	SEG-B2	A2	SW2	H11
GPIO12	P9	GPIO23	A13	SEG-C2	P2	SW3	H12
GPIO13	R9	GPI022	B11	SEG-D2	P1	SW4	H13
GPIO14	R11	GPIO21	A14	SEG-E2	N1	轻触按钮	FPGA PINs
GPIO15	P12	GPIO20	B13	SEG-F2	C1	KEY1	J9
GPIO16	R14	GPIO19	B14	SEG-G2	C2	KEY2	K14
GPIO17	P15	GPIO18	B15	SEG-DP2	R2	KEY3	J11
GND		GND		SEG-DIG2	B1	KEY4	J14
RGB LED1	R	G	В	RGB_LED2	R	G	В
FPGA PINs	G15	E15	E14	FPGA PINs	C15	C14	D12

6. 出厂预设程序

6.1 目的

驱动 STEP MAX10 板载资源工作,增加对 STEP MAX10 板载资源的了解,同时达到测试硬件的效果,图 5 为板卡测试程序效果图。

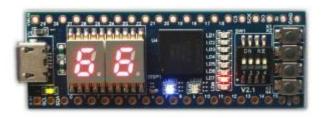


图 5 STEP MAX10 出厂程序运行效果图

6.2 效果

数码管:

循环显示 0~7 之间的数字;

流水灯:

依次闪烁实现流水效果;

三色灯:

两个三色灯逐次显示红,绿,蓝,白颜色

拨码开关:

控制数码管、流水灯及三色闪烁的速度。

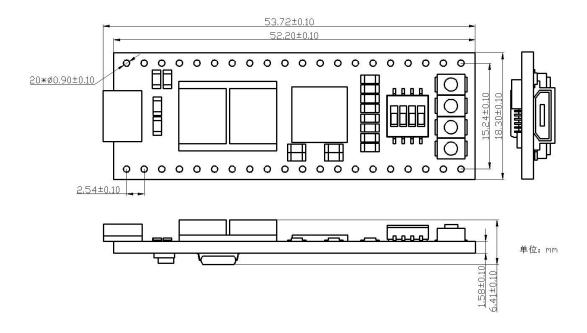
- ·四位拨码开关全部至下端,闪烁速度最快(最快 0.5s 左右);
- ·四位拨码开关全部至上端,速度最慢(2s左右);
- •四位拨码开关,速度适中(1s左右);

按键开关:

控制数码管、流水灯及三色闪烁的方向显示亮度。

- · K1: 控制数码管、流水灯及三色闪烁的方向或顺序;
- K2: 控制所有显示的亮度,分六级亮度等级,按 K2 亮度增强;
- K3: 控制所有显示的亮度,分六级亮度等级,按 K3 亮度减弱;
- K4: 软件复位。

7. 结构图



8. 版本信息

版本编号	修改日期	修改
V1.0	2016/8/28	初始版本
V1.1	2017/1/20	修订小错误,增加结构图,增加 10M08 说明
V1.2	2017/2/20	排版优化,增加板卡框图