

基于FPGA的流水灯电路设计


罗杰

❖ 参考资源：

✧ 数字电子技术基础MOOC—第9章 可编程逻辑器件

- 附2 基于Intel FPGA 的数字电路设计与实现（Quartus Prime）
 - Lab1 Quartus Prime 软件安装与使用入门
 - Lab2 Verilog HDL流水灯电路的设计与实现


目录

- 
- 一、流水灯实验目的
 - 二、实验内容
 - 三、实施进程及学习资源
 - 四、教学效果（2018年春）

流水灯实验目的

- ❖ 将数字逻辑中数据选择器、译码器、计数器、分频器、移位寄存器等相关知识结合起来，实现一个功能较简单、又有一定趣味性的项目。培养学生的实践动手能力。
- ❖ 能够掌握数字系统层次化设计方法；
- ❖ 能够使用Verilog HDL、EDA软件工具进行电路的辅助分析和设计，并使用FPGA器件进行实现和验证。
- ❖ 实现方法具有多样性，实验内容能够逐层次递进。
- ❖ 通过课堂实验和课外开放实验相结合的方式，训练学生动手能力，激发学生创新意识。

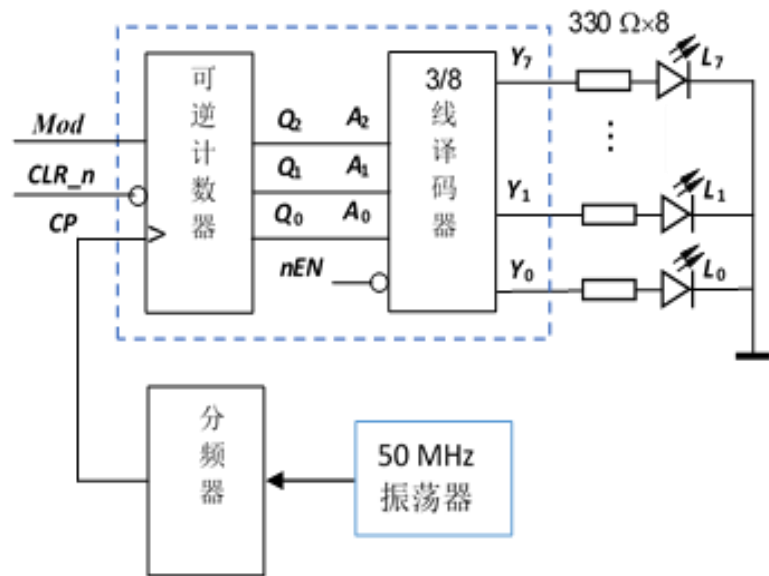
目 录

- 
- 一、流水灯实验目的
 - 二、实验内容
 - 三、实施进程及学习资源
 - 四、教学效果（2018年春）

实验内容1

❖ 基本要求：

- ❖ 每次仅有一个LED灯亮，每隔1秒钟，亮点移动一次，不断循环。
- ❖ 设计译码器、手动控制（Mod）的可逆计数器，使流水灯可以双向移动（如果做提高要求1，手动计数器可以不做）。
- ❖ 设计分频器。对50MHz信号分频，得到1Hz脉冲，作为计数器时钟输入。



实验内容2

❖ 提高要求：

1. 去掉Mod开关，实现自动可逆计数器，让亮点能够自动地双向移动。
2. 将图1.1中虚线框内部的两个模块改成8位双向移位寄存器，实现上述电路功能。（如果做提高要求3，该项可以不做）
3. 如果每次有两个（或者3个等）LED灯亮，并自动地移动，你如何修改上述电路？

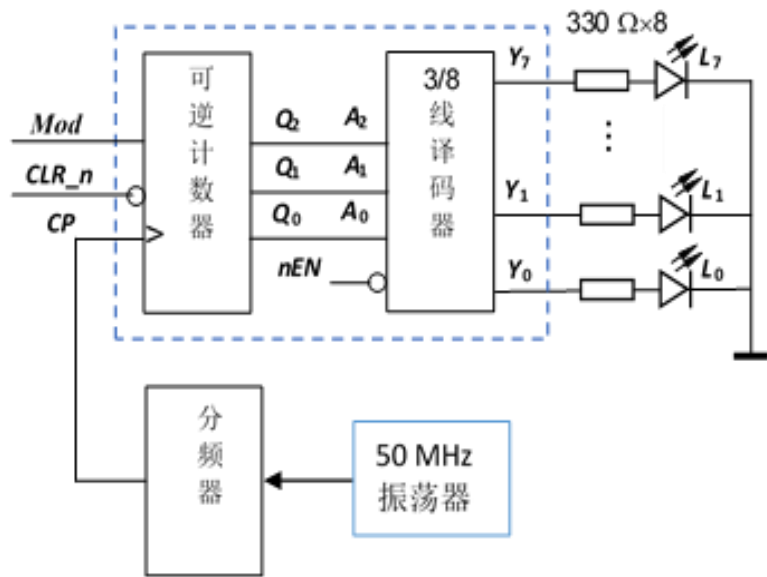
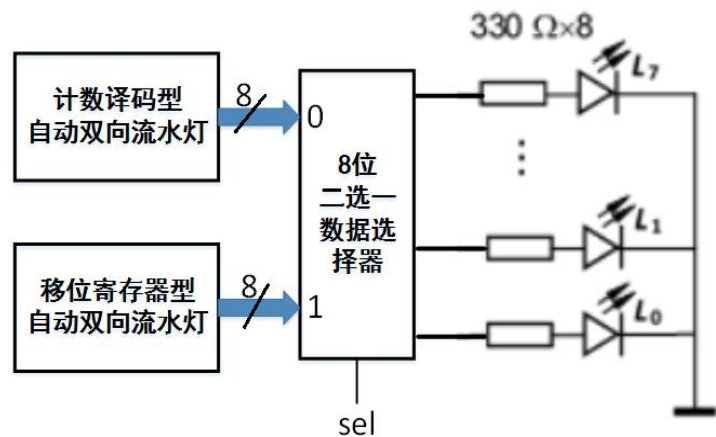


图1.1 流水灯电路框图

实验内容3

❖ 发挥要求：

- ✧ 试将上述两种自动双向流水灯电路集成在一起，用一个开关选择其中的一个电路，实现 8 个LED的流水灯。
- ✧ 设计与实现 16 个LED的流水灯。
要求：



- 设计一个带参数的通用移位寄存器模块，在顶层实例引用该模块时，将参数值（16）传到子模块中。
- 或者，实例引用两次8位带预置数据端的双向移位寄存器；

目 录



一、流水灯实验目的

二、实验内容

三、实施进程及学习资源

四、教学效果（2018年春）

教学实施进程

讲实验内容及要求；
以 3/8 译码器为例，讲
Quartus软件使用；
讲引脚分配、编译、下载
(DE2-115) ；
学生练习 (带回DE2) 。

实验课前 → 第1次实验课 (4学时) → 课外阶段

理论课预告实验
内容；
要求学生自己安
装软件；
仿真单元模块。

答疑、指导



<https://blog.csdn.net/chengfengwenalan/article/details/79606351>

基于FPGA实现的流水灯

← → ↻ ⌂ <https://blog.csdn.net/chengfengwenalan/article/details/79606351>

应用 Google 翻译 Terasic - SoC平台 ECE 5760_Cornell U 精品开放课程共享 智慧华中大 | 网上办 华中科技大学 ModelSim

三、实验原理

译码是将具有特定含义的二进制码转换成对应的输出信号，具有译码功能的逻辑电路称为译码器。译码器分为两种类型，一种是将一系列代码转换成与之——对应的有效信号。这种译码器可称为二进制译码器或唯一地址译码器，它常用于计算机中对存储器单元地址的译码，即将每一个地址代码转换成一个有效信号，从而选中对应的单元。另一种是将一种代码转换成另一种代码，所以也称为代码变换器。例如BCD至七段显示译码器执行的动作就是把一个4位BCD码转换成七段码输出，以便在七段显示器上显示出这个十进制数。

计数器一种用于对时钟脉冲进行计数的电路，它还可用于分频、定时、产生节拍脉冲以及其他时序信号。计数器的种类不胜枚举，按触发器动作分类，可分为同步计数器和异步计数器；按编码数值增减分类，可分为递增计数器、递减计数器和可逆计数器；按编码分类，又可分为二进制码（简称二进制）计数器、BCD计数器、循环码计数器。

计数器运行时，依次遍历规定的各状态后完成一次循环。它所经过的状态总数称为计数器的“模”（Modulo），并用M表示。若某个计数器在n个状态下循环计数，通常则称之为模n计数器。有时也把模n计数器称为容量为n的计数器或n进制计数器。

本实验将把二进制译码器与计数器结合起来，按照框图1.1组成一个流水灯电路，实现依次循环点亮8个LED的功能。要求用Verilog HDL进行设计，并在FPGA开发平台上最终实现该电路。

[/blog.csdn.net/chengfengwenalan](https://blog.csdn.net/chengfengwenalan)

图1.1 流水灯电路的组成框图

四、实验步骤

教学实施进程

● 讲实验内容及要求；
以 3/8 译码器为例，讲
Quartus软件使用；
讲引脚分配、编译、下载
(DE2-115)。
学生练习 (带回DE2)。

● 学生完成整体电路的调
试与功能测试。
老师答疑；
现场验收、记录
(演示、回答问题)。

实验课前

第1次实验课

(4 学时)

课外阶段

第2次实验课

(4 学时)

总结阶段

理论课预告实验
内容；
要求学生自己安
装软件；
仿真单元模块。

答疑、指导



博客

撰写实验报告：
单元电路、整体电路
设计、仿真；
电路测试方法；
实验遇到问题及解决
方法；心得与建议。

学习资源

<http://www.icourse163.org/course/HUST-1001909001>



<http://www.icourse163.org/course/HUST-1001943003>



❖ Verilog HDL与FPGA数字系统设计

❖ 电子线路设计.实验.测试（第5版）

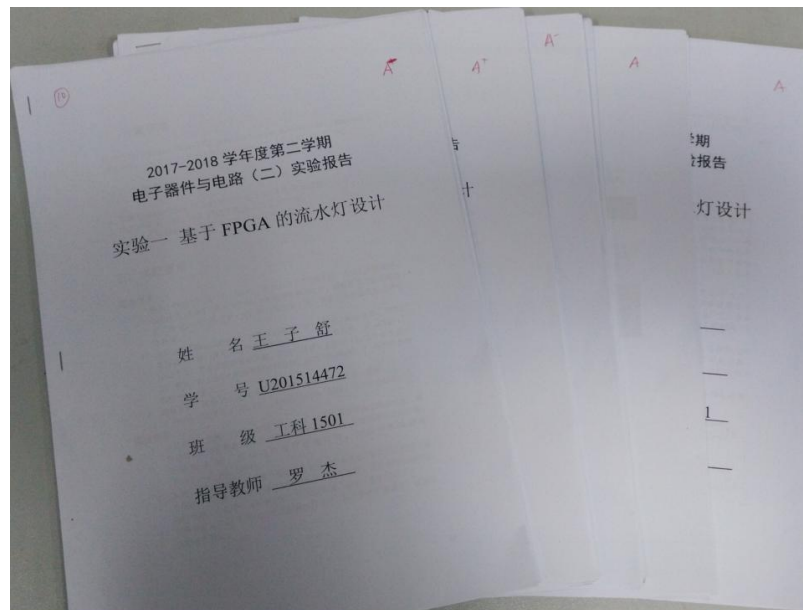
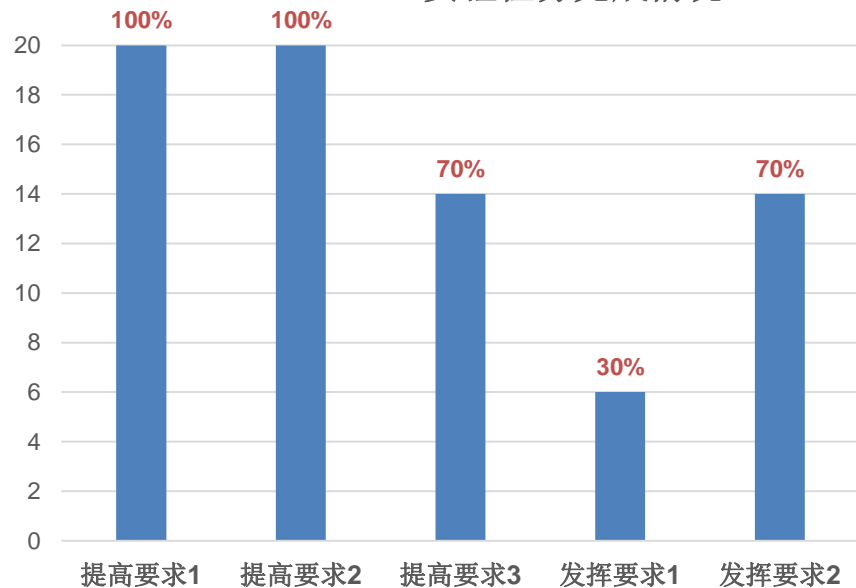


目 录

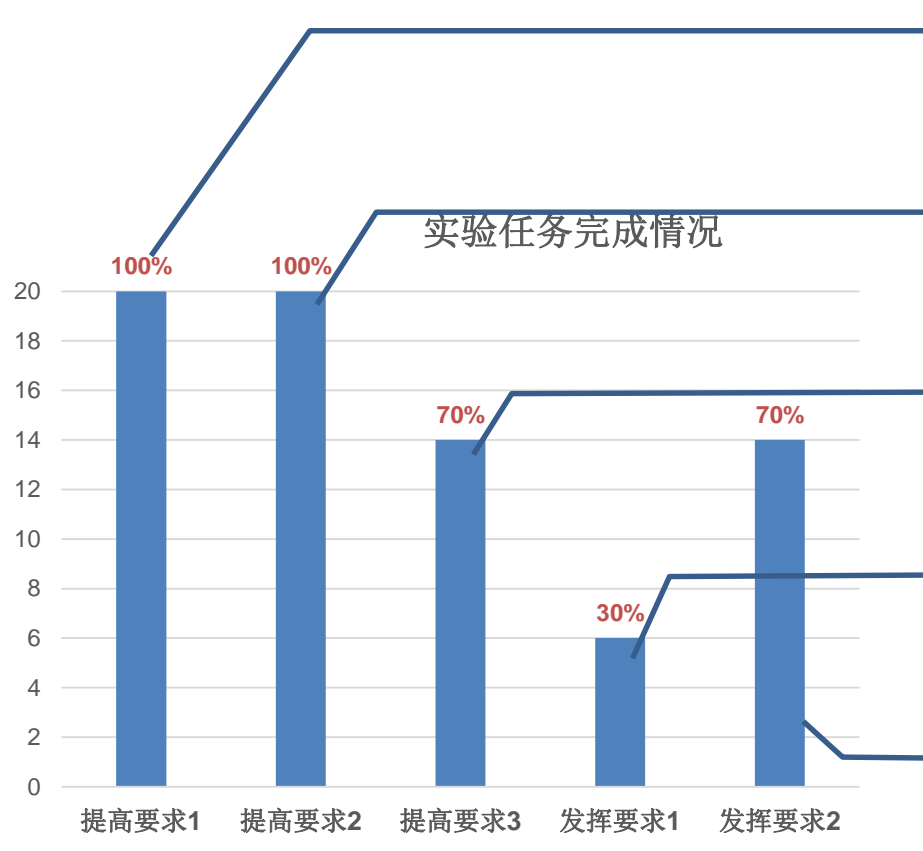
- 
- 一、流水灯实验目的
 - 二、实验内容
 - 三、实施进程及学习资源
 - 四、教学效果（2018年春）

实验教学效果——实验完成情况

实验任务完成情况



实验教学效果——实验完成情况



计数-译码型自动双向流水灯 (8位)

移位寄存器自动双向流水灯 (8位)

可以设置亮灯个数的 流水灯 (8位)

集成两种自动双向流水灯 (8位)

双向移位自动流水灯 (16位)

实验教学效果——学生总结1

❖ 肖云清，包硕桢

本次实验是我第一次接触 FPGA，虽然上课学习了理论知识，但是实际操作的时候发现一切都很不熟悉。从软件环境的安装配置，到新建工程、添加文件，以及仿真、下载到开发板上。虽然一开始错误百出，始终记不住流程，但是经过几次亲身体验，我已经能够较为流畅地实现整个过程。实验所使用的是 Verilog 语言。虽然课上老师讲授了相关知识，但是“实践出真知”，只有自己反复练习编写代码才能真正掌握清楚相关语法规则。

仿真是检测代码功能性的一大手段，通过仿真，观察时序波形，可以清楚看到实现机理，方便找到错与原因。通过此实验，我已经能熟练地编写仿真测试程序。从仿真到实际开发板，需要一定的过渡，比如引脚的配置。通过查找开发板数据手册，可以找到引脚编号，写好引脚文件后导入即可。但是，有些仿真软件里面的语言不能用在开发板中，比如 `repeat`、`while`。需分清楚仿真与实际测试的区别。

实验教学效果——学生总结2

❖ 张丰懿，仲嘉阳

通过本次试验，我们基本掌握了 FPGA 板的开发流程，并对于课上所学的知识，各种电路结构有了更深层次的了解。在此次实验中，我们学会了使用 modelsim 和 Quartus Prime 等软件，并对电路设计的工业规范有了认识，并掌握了几个简单电路模块如计数器，译码器，寄存器等的设计方法。实验过程中遇到的问题也都通过自己的思考和老师助教的指导一一克服，最终成功完成了此次实验，感觉受益匪浅。

❖ 伍星星，邹万冰

在这次实验中，收获很多，学会了用 verilog 语言实现时钟分频、增减计数器、3/8 译码器以及移位寄存器。并且对 gvim 软件有了初步了解，在 modelsim 中的仿真也熟练了很多，学会了怎么去处理各种各样的错误。