

ALL PROGRAMMABLE

ANY MEDIA

5G

4K/8K

ANY STANDARD

ANY MACHINE

ANY NETWORK

5G Wireless • Embedded Vision • Industrial IoT • Cloud Computing



XILINX

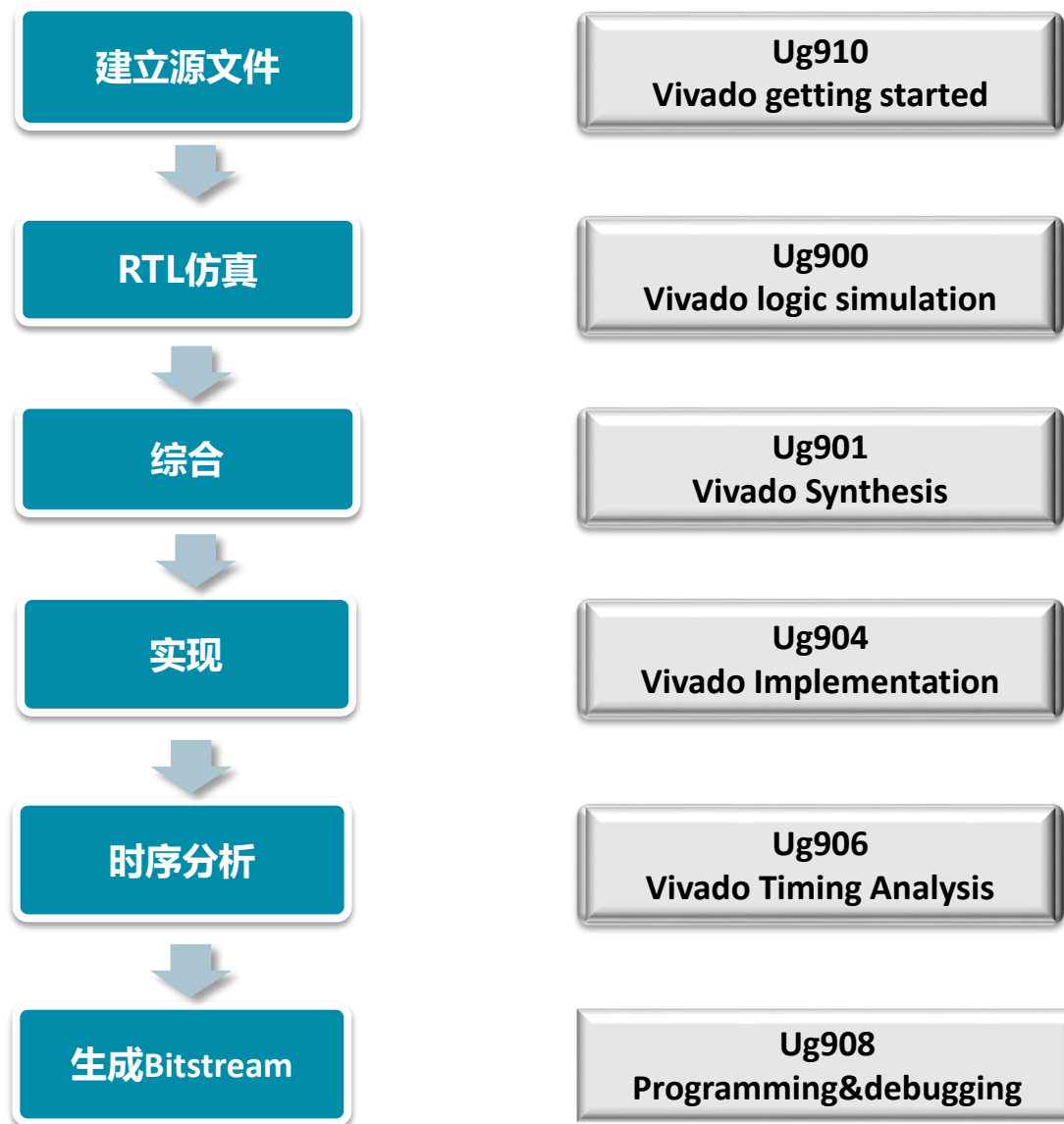
ALL PROGRAMMABLE™

FPGA入门教程

FPGA开发流程

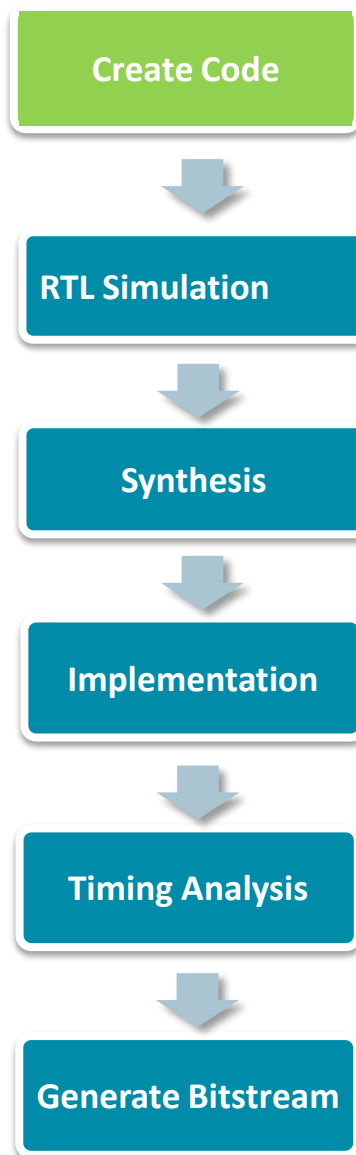
- FPGA开发流程介绍
- Vivado-创建工程
- Vivado-仿真
- Vivado-综合

FPGA开发流程介绍

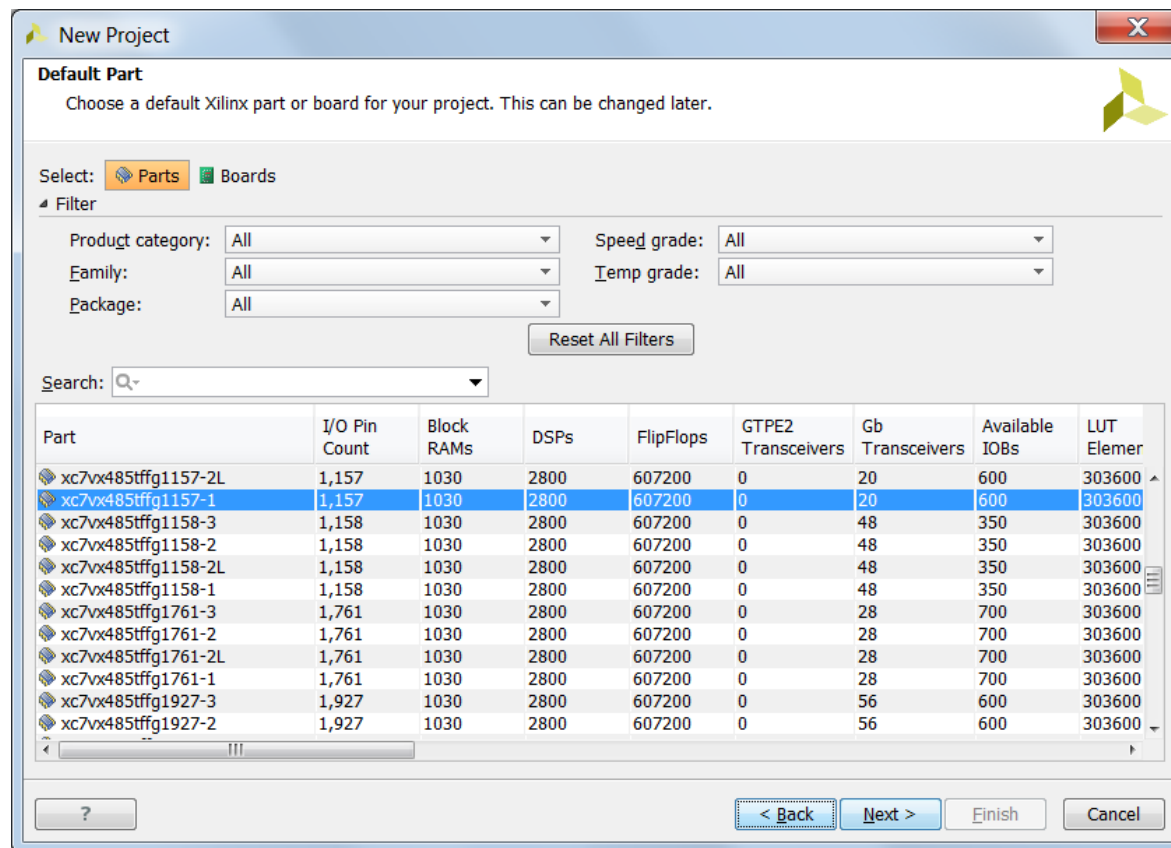


FPGA 设计流程 -

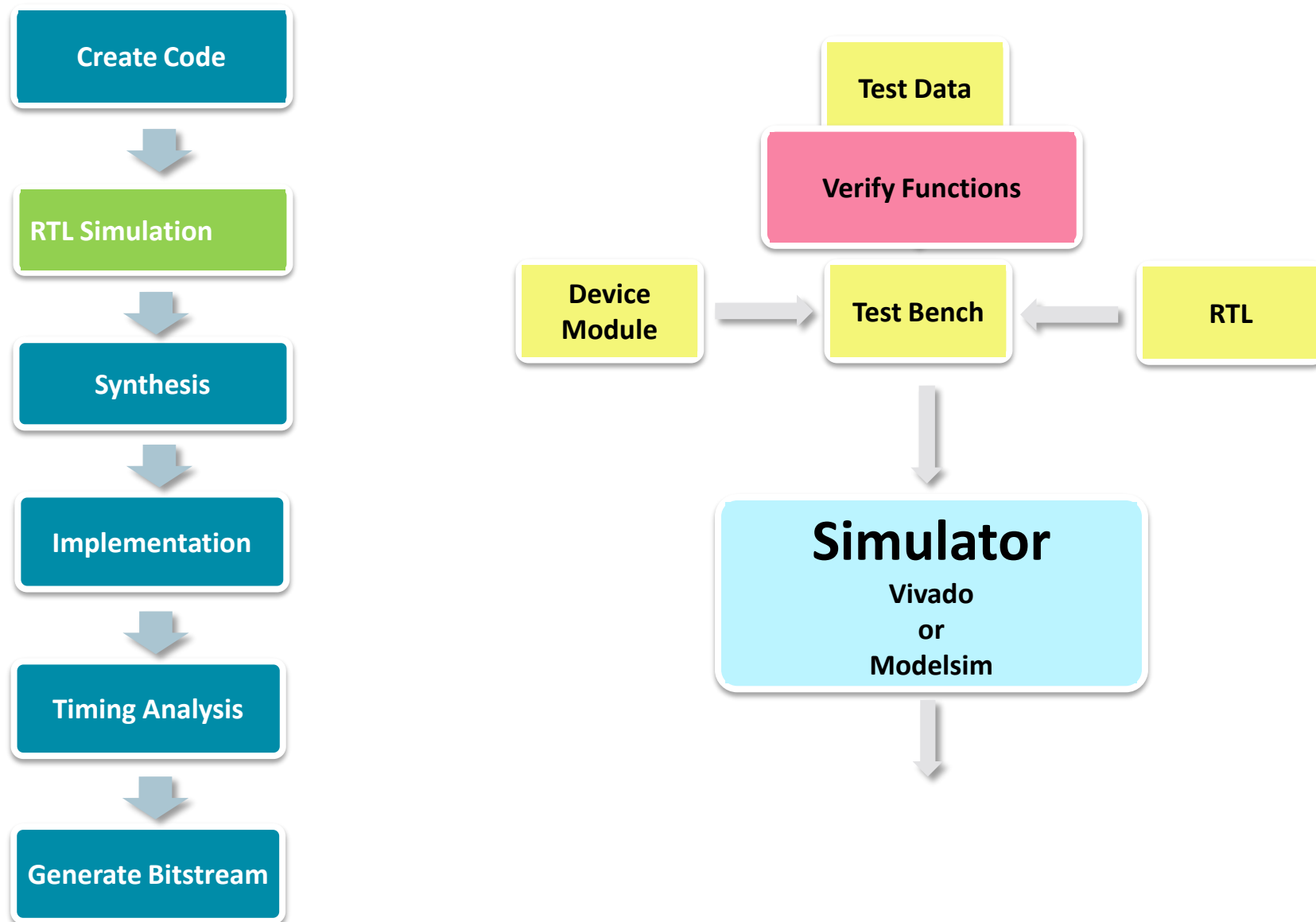
创建源文件



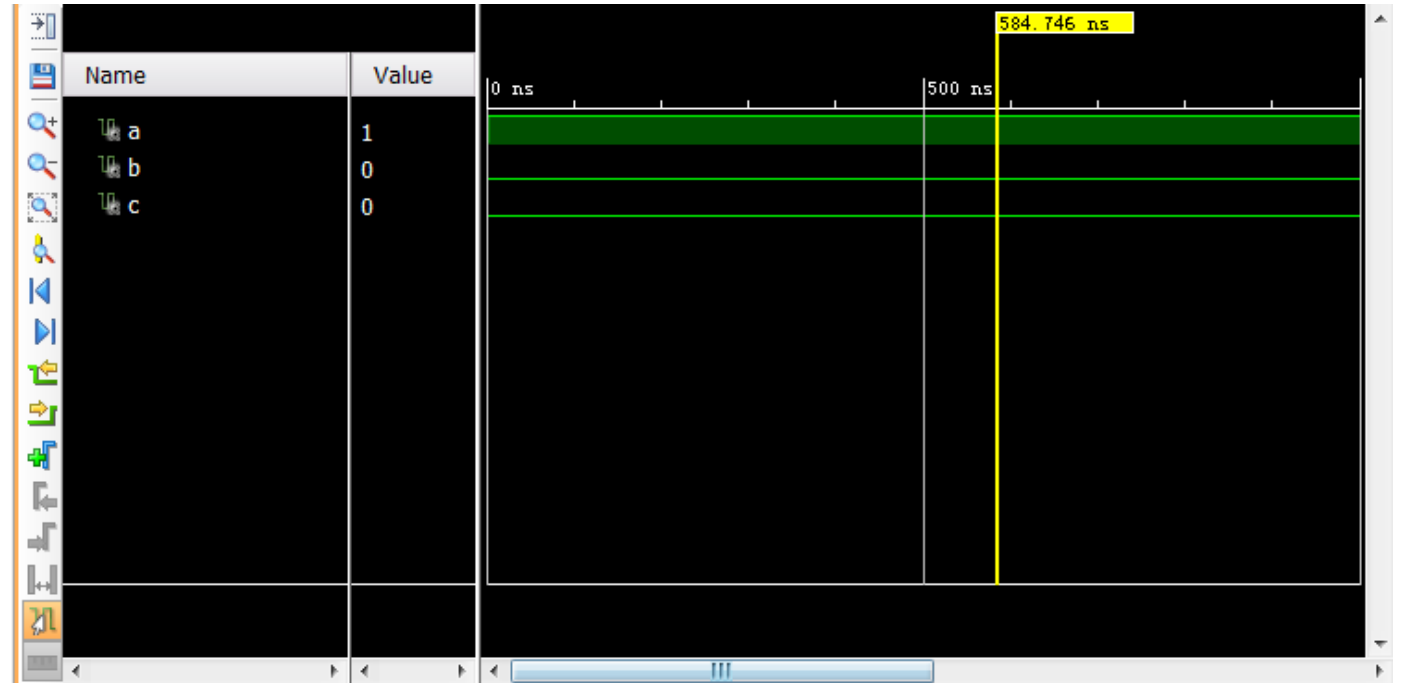
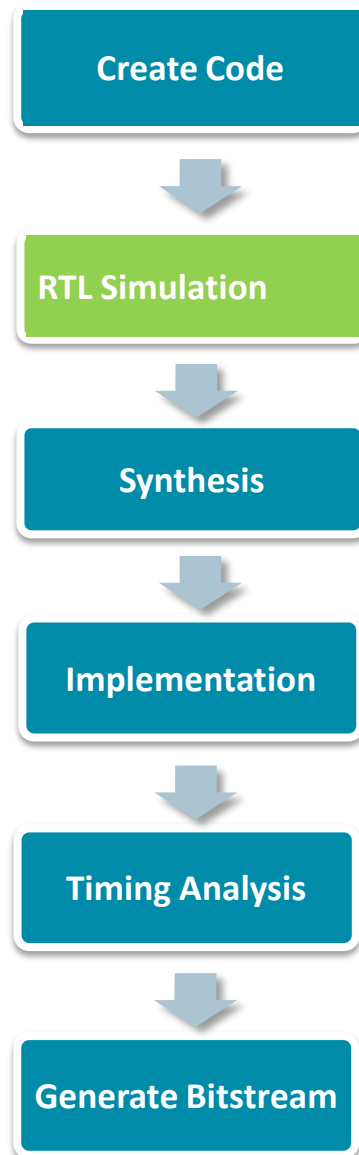
Device



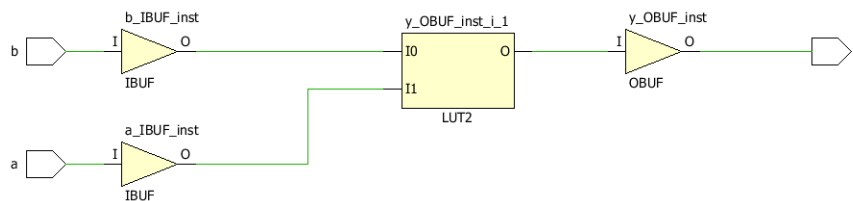
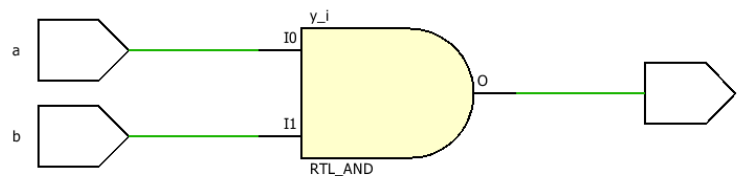
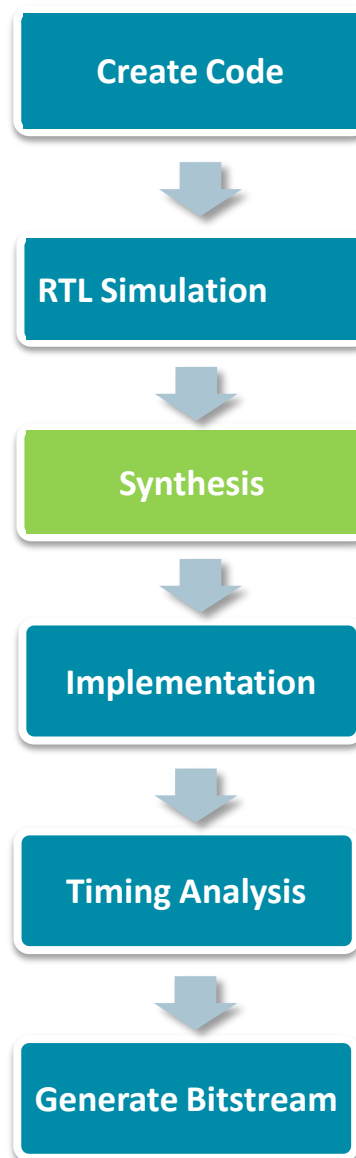
FPGA 设计流程 - RTL 仿真



FPGA 设计流程 - RTL 仿真



FPGA 设计流程 - 综合



Step 1: 创建工程

- 创建新工程
- 选择工程名字和路径
- 导入源文件/约束文件
- 选择器件
- 创建/添加源文件
- 创建/添加约束文件

Step 2: 行为级仿真

- 添加/创建仿真文件
- 仿真选项设置
- 运行行为级仿真
- 察看结果

Step 3: 综合

- 设置综合选项
- 运行综合
- 打开综合后工程
- 添加Debug调试信号