

Andy Mendoza

Procesadores IBM de arquitectura de 4 y 8 bits

IBM no empezó a competir en el mundo de los procesadores hasta que existió la arquitectura de 16 bits. Un procesador que fue erróneamente clasificado como procesador de 4 y 8 bits fue el IBM PALM, aunque su arquitectura real era de 16 bits y se implementó en la IBM 5100 para ejecutar microcódigo [1]. Se malinterpretaba que también soportaba la arquitectura de 4 y 8 bits porque algunas operaciones internas se manejaban a esos niveles.

Procesadores IBM de arquitectura de 16 bits

IBM implementó arquitecturas de 16 bits especialmente en equipos de bajo costo o portabilidad. Ejemplo de esto son el IBM PALM y el IBM System/360 Model 20, el primero se utilizó en la IBM 5100, IBM 5110 y en la IBM 5120 [1], y el segundo fue una versión simplificada del System/360.

- IBM PALM

Este procesador se caracterizaba por tener un bus de datos de 16 bits + 2 bits de paridad, contaba con una memoria direccionable de hasta 64 Kb, y no era un chip único, sino una tarjeta de circuitos que contaba con puertas lógicas y chips TTL, estos últimos son circuitos integrados que utilizan transistores bipolares para implementar funciones lógicas [2].

Contaba con 16 registros de uso general, los cuales eran de 16 bits cada uno. Estaban organizados en 4 bancos, lo que daba lugar a un manejo eficiente de interrupciones, es decir, cada banco podía estar representado con un nivel de prioridad distinto. Además, incluía registros para los acumuladores, controladores de flujo y para el contador de programa [3].

El IBM PALM no estaba diseñado para ejecutar directamente instrucciones de alto nivel en lenguajes como APL o BASIC, este ejecutaba microinstrucciones que simulaban el entorno de un System/360 y podía interpretar las instrucciones de los lenguajes antes mencionados. Las instrucciones estaban dirigidas a mover datos entre los registros, realizar operaciones aritméticas y gestionar flujos de control [3].

- IBM System/360 Model 20

Este mainframe que utilizaba el procesador IBM 2020 estaba basado en la arquitectura de 16 bits. Se trataba de un sistema económico que era una versión reducida del System/360 que se basaba en una arquitectura de 32 bits. Contaba con un bus de datos y registros de 16 bits y

utilizaba una serie de instrucciones personalizadas que no eran compatibles con el anteriormente mencionado System/360 [3].

Poseía 8 registros de uso general, que iban desde R0 a R7 y estos eran de 16 bits. Estos podían emplearse para realizar operaciones lógicas, aritméticas, de comparación y direccionamiento. Sus instrucciones estaban codificadas en un formato de longitud fija de 2 bytes, y podía ejecutar instrucciones para realizar las operaciones aritméticas y lógicas antes mencionadas, además de instrucciones de control como salto, salto condicional y subrutina, e instrucciones de movimiento como carga, almacenamiento y transferencia entre registros [3].

Referencias Bibliográficas

- [1] E. A. Egreira and A. Abuhamra, "Importance of Computer Hardware," *International Journal of Advances in Engineering and Management (IJAEM)*, vol. 5, no. 6, p. 428, 2023, doi: 10.35629/5252-0506428433.
- [2] Nexperia, *LOGIC APPLICATION HANDBOOK PRODUCT FEATURES & APPLICATION INSIGHTS Design Engineer's Guide*. 2020.
- [3] G. Stoner, C. Wootton, and B. Kemmerer, "Mechanisation, computerisation and information systems," in *The Routledge Companion to Accounting History*, 2nd ed., 2020.