

UNIVERSIDAD TÉCNICA ESTATAL DE QUEVEDO

MATERIA: Arquitectura de Computadoras

GRUPO: F

INTEGRANTES: Herrera Gilmar, Mendoza Andy, Zamora Ronaldo

MICROARQUITECTURA

1. Microarquitectura

La microarquitectura define la implementación de una ISA en un procesador. Debido a las diferentes organizaciones y combinaciones de componentes dentro de un procesador, los diseños de microarquitectura bajo un proceso tecnológico específico pueden afectar la disipación de energía, el rendimiento, el área de la matriz, etc., de un núcleo [1].

La arquitectura del conjunto de instrucciones del procesador (ISA) es un modelo abstracto de la computadora que describe qué operaciones puede realizar directamente el procesador, qué datos, cómo y cuánto puede procesar. En ocasiones, la arquitectura del conjunto de instrucciones puede incluir múltiples sistemas de comandos [2].

1.1.Datos históricos

En 1971, Intel lanzó el chip Intel 4004 junto con su chipset, y nació el primer microprocesador comercial y con este la microarquitectura [3].

A mediados de la década de los 80, los investigadores intentaron aumentar aún más el ancho de banda de procesamiento, pero la compleja microarquitectura se convirtió en un gran obstáculo para la decodificación del conjunto de instrucciones. Esto condujo a la idea de la arquitectura informática de conjunto de instrucciones reducido (RISC) [3].

2. Diseño

La configuración de la microarquitectura consta de varios parámetros de diseño del procesador, cada uno de los cuales debe ajustarse en función de su impacto en la potencia y el rendimiento general del procesador. Seleccionar una configuración de microarquitectura implica una rigurosa exploración del espacio de diseño en un espacio de búsqueda que incluye todas las configuraciones posibles para los parámetros de diseño del procesador ajustables. Hay dos desafíos principales que deben abordarse en este proceso: [4].

En primer lugar, la metodología de exploración del espacio de diseño, empleada para seleccionar las configuraciones de microarquitectura de los procesadores, debe ser

temporalmente eficiente. En segundo lugar, la metodología de exploración del espacio de diseño debe equilibrar el consumo de energía del procesador con el rendimiento, que son métricas de diseño contradictorias. No es posible obtener soluciones óptimas para problemas de optimización con métricas de diseño contradictorias [4].

Bibliografía

- [1] C. Bai, Q. Sun, J. Zhai, Y. Ma, B. Yu, and M. D. F. Wong, “BOOM-Explorer: RISC-V BOOM Microarchitecture Design Space Exploration,” *ACM Transact Des Autom Electron Syst*, vol. 29, no. 1, pp. 1–23, Jan. 2024, doi: 10.1145/3630013.
- [2] T. R. Zmyzgova, A. V. Solov’ev, E. N. Polyakova, and D. I. Dik, “The Impact of Hardware Features on the Processor Instruction Set Architecture,” in *2020 International Multi-Conference on Industrial Engineering and Modern Technologies (FarEastCon)*, IEEE, Oct. 2020, pp. 1–5. doi: 10.1109/FarEastCon50210.2020.9271271.
- [3] F. H. Khan, M. A. Pasha, and S. Masud, “Advancements in Microprocessor Architecture for Ubiquitous AI—An Overview on History, Evolution, and Upcoming Challenges in AI Implementation,” *Micromachines (Basel)*, vol. 12, no. 6, p. 665, Jun. 2021, doi: 10.3390/mi12060665.
- [4] P. Kansakar and A. Munir, “Selecting Microarchitecture Configuration of Processors for Internet of Things (IoT),” *IEEE Trans Emerg Top Comput*, pp. 1–1, 2018, doi: 10.1109/TETC.2018.2817923.