

# 实验 2 计数器

电子科学与工程学院 刘时宜 201180078

实验日期: 2021 年 11 月 3 日

2021 年 11 月 10 日

指导老师: 高健

点击目录、书签栏、以及行文中的图表标号的均可跳转至相应页面

## 目录

1 实验目的	2
2 实验仪器与主要器材	2
3 实验原理	2
4 实验过程	3
4.1 十进制加法计数器	3
4.1.1 实验结果	3
4.1.2 小结	5
4.2 16 进制加法计数器	5
4.2.1 实验结果	5
4.2.2 小结	7
4.3 六进制计数器（置零法）	7
4.3.1 实验步骤	7
4.3.2 实验结果	8
4.3.3 小结	9
4.4 六进制计数器（置 9 法）	9
4.4.1 实验步骤	9
4.4.2 实验结果	9
4.4.3 小结	10
4.5 秒表设计实现	10

4.5.1	秒表设计与功能实现 . . . . .	10
4.5.1.1	按秒表所需进制数搭建计数器 . . . . .	10
4.5.1.2	对于计数状态的控制 . . . . .	11
4.5.1.3	暂停时数字闪烁（附加功能） . . . . .	12
4.5.2	实验验证 . . . . .	14
4.5.3	小结 . . . . .	14
5	实验总结	14

## 1 实验目的

- a. 验证计数器工作原理
- b. 利用已有计数器模块设计实现其他进制的计数器模块
- c. 利用计数器设计实现秒表

## 2 实验仪器与主要器材

### 仪器:

Basys3 FPGA 开发板	1 台
KEYSIGHT DSOX1102AG 示波器	1 台
示波器高频探头	1 套
ROGOL DM3068 万用表	1 台

### 软件:

Multisim	14.1
Digilent Adept	2.19.2
Vivado	2015.4

### 耗材:

导线	若干
----	----

## 3 实验原理

计数器在数字系统中广泛使用，可以用于对时钟脉冲计数、分频、定时、进行数学运算等。

计数器种类繁多。如果按照计数器中的触发器是否同时翻转分类，可以将计数器分为同步式和异步式两种。同步计数器中，当时钟脉冲输入时触发器的翻转同时发生，而在异步计数器中，触发器的翻转又先后，不是同时发生的。

如果按照计数过程中数字的增减分类，可以分为加法计数器、减法计数器以及可逆计数器。随着计数脉冲的不断输入而作递增的计数器称为加法计数器，作递减计数的称为减法计数器，可增可减的称为可逆计数器。

本实验中用到的计数器多为异步加法计数器。

## 4 实验过程

### 4.1 十进制加法计数器

开发板连接至电脑后下载已经编译好的十进制计数器 bit 流文件。

将  $SW_0$ 、 $SW_1$  开关均拨至断开位置，观察计数器数字缓慢变化。将  $SW_1$  闭合，使用示波器观察计数器各输出引脚波形。

#### 4.1.1 实验结果

$SW_0 = SW_1 = 0$  时，时钟周期为  $0.75\text{ Hz}$ ，计数器数字缓慢变化。观察到十进制计数器共有 10 个稳态，分别显示数字  $0 \sim 9$ ，如图4.1.1所示。

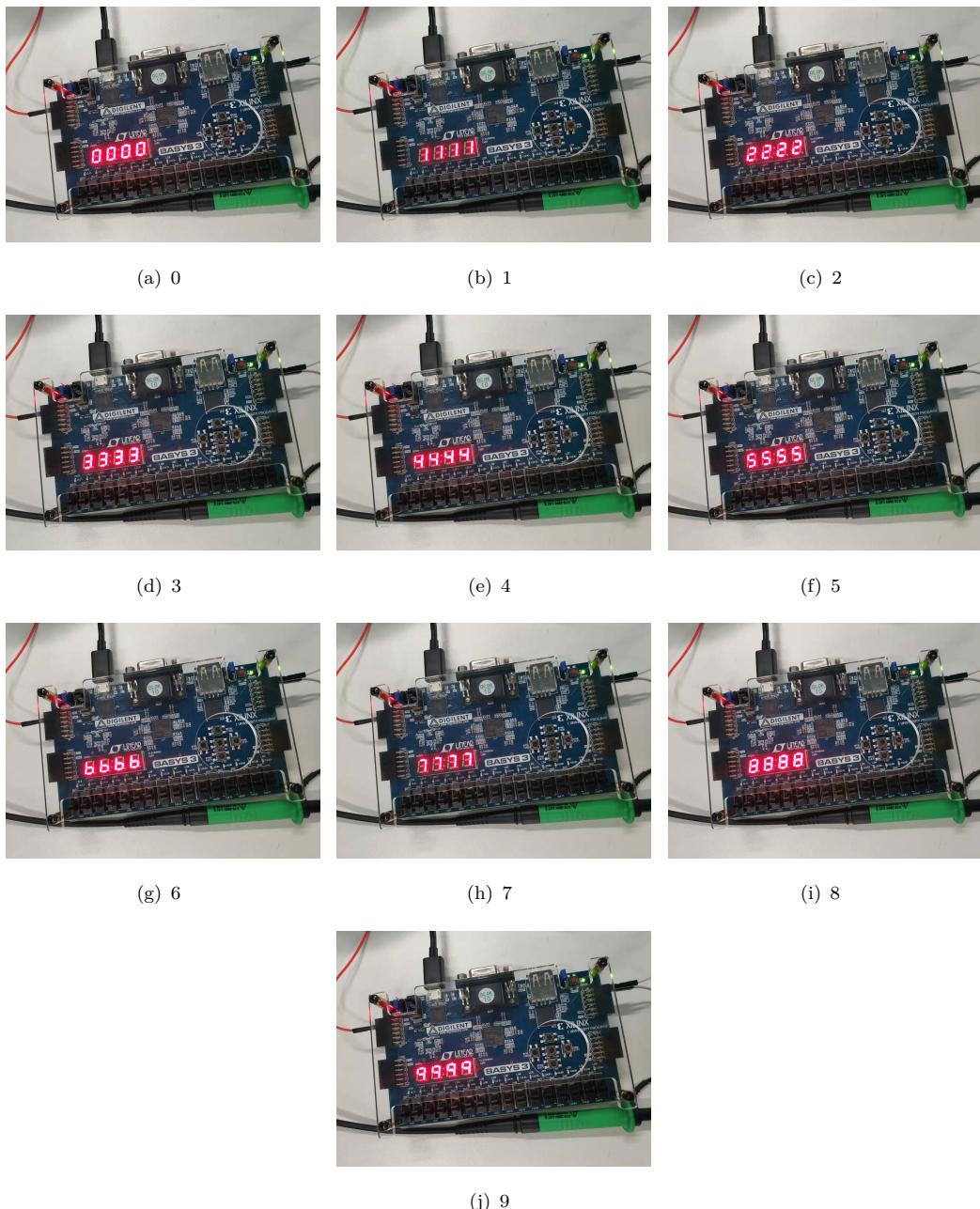


图 4.1.1: 十进制计数器数码管显示

$SW_0 = 0, SW_1 = 1$  时, 时钟周期为3 kHz, 数码管由于视觉暂留现象全亮, 此时使用示波器观察计数器各输出引脚波形如图4.1.2所示。可以看出, 在计数器一个全周期内共经历了10个时钟周期, 与十进制计数器要求相符。

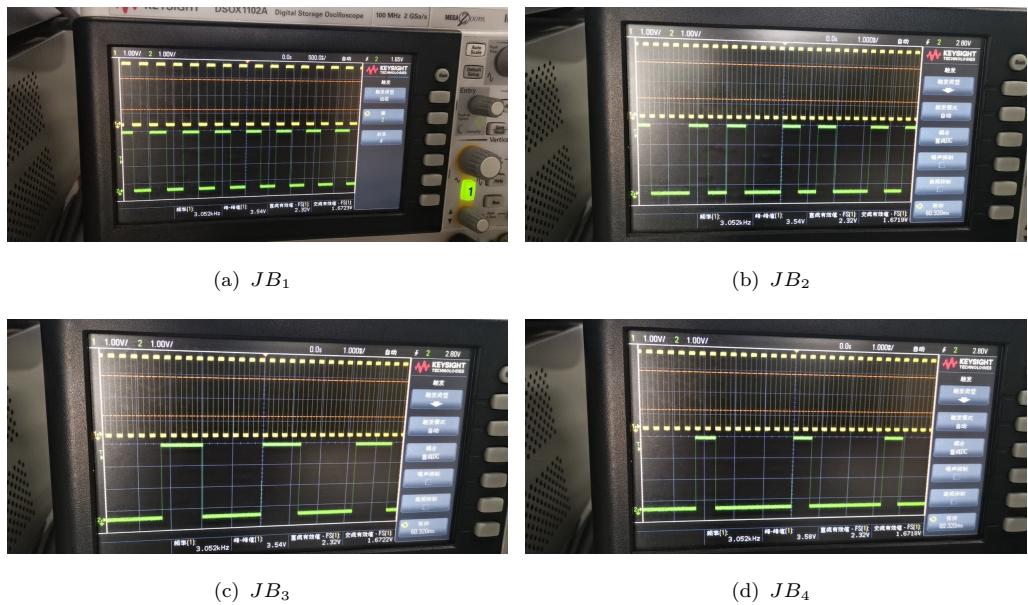


图 4.1.2: 十进制计数器引脚输出波形

#### 4.1.2 小结

- 观察了十进制计数器连接数码管可以实现  $0 \sim 9$  数字循环显示的功能。
- 测量了十进制计数器的输出波形，符合 10 个时钟周期 1 循环的要求。

#### 4.2 16 进制加法计数器

开发板连接至电脑后下载已经编译好的 16 进制计数器 bit 流文件。

将  $SW_0$  拨至闭合位置、 $SW_1$  拨至断开位置，观察计数器数字缓慢变化。将  $SW_1$  闭合，使用示波器观察计数器各输出引脚波形。

#### 4.2.1 实验结果

$SW_0 = 1, SW_1 = 0$  时，时钟周期为  $0.75\text{Hz}$ ，计数器数字缓慢变化。观察到十进制计数器共有 10 个稳态，分别显示数字  $0 \sim 9$ ，以及  $10 \sim 15$  所对应输出数码，如图4.2.1所示。

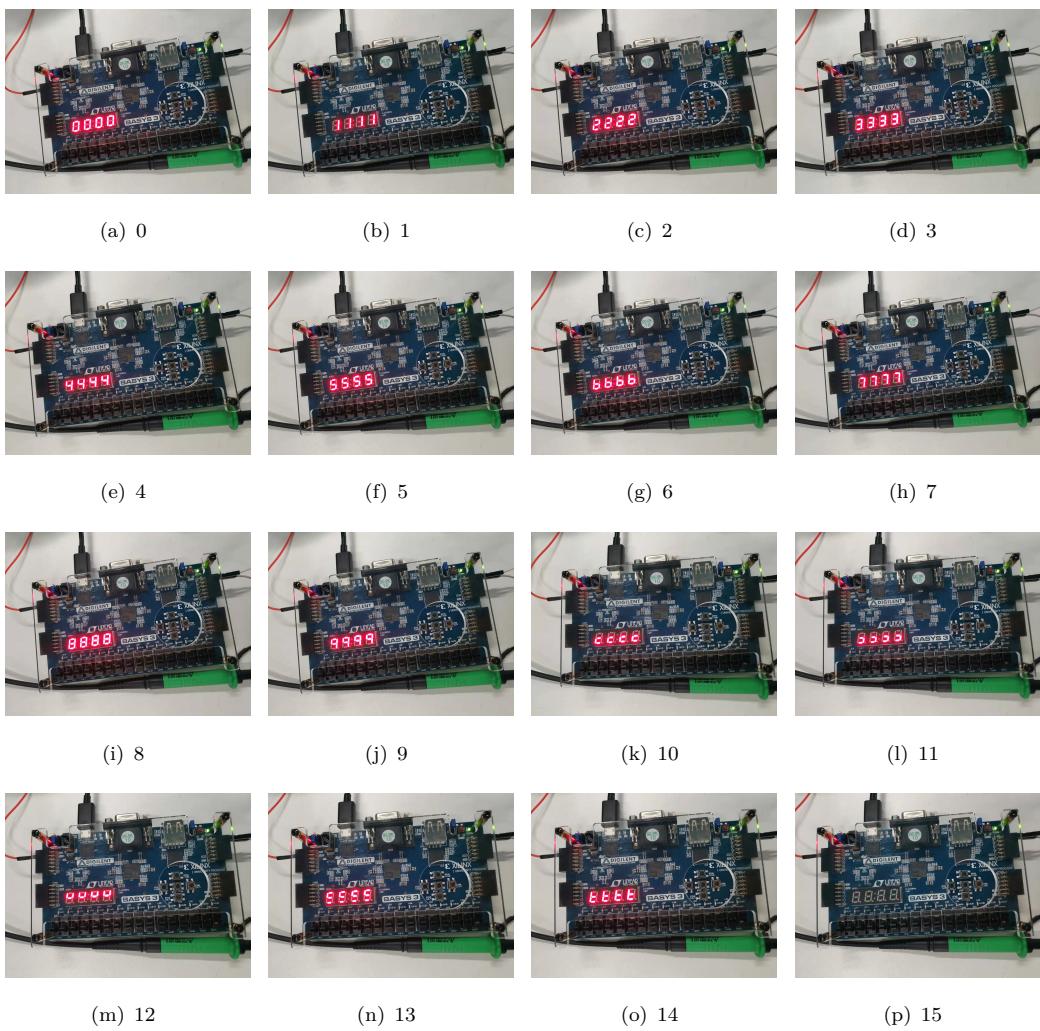


图 4.2.1: 16 进制计数器数码管显示

$SW_0 = 1, SW_1 = 1$  时, 时钟周期为 3 kHz, 数码管由于视觉暂留现象全亮, 此时使用示波器观察计数器各输出引脚波形如图 4.2.2 所示。可以看出, 在计数器一个全周期内共经历了 16 个时钟周期, 与 16 进制计数器要求相符。

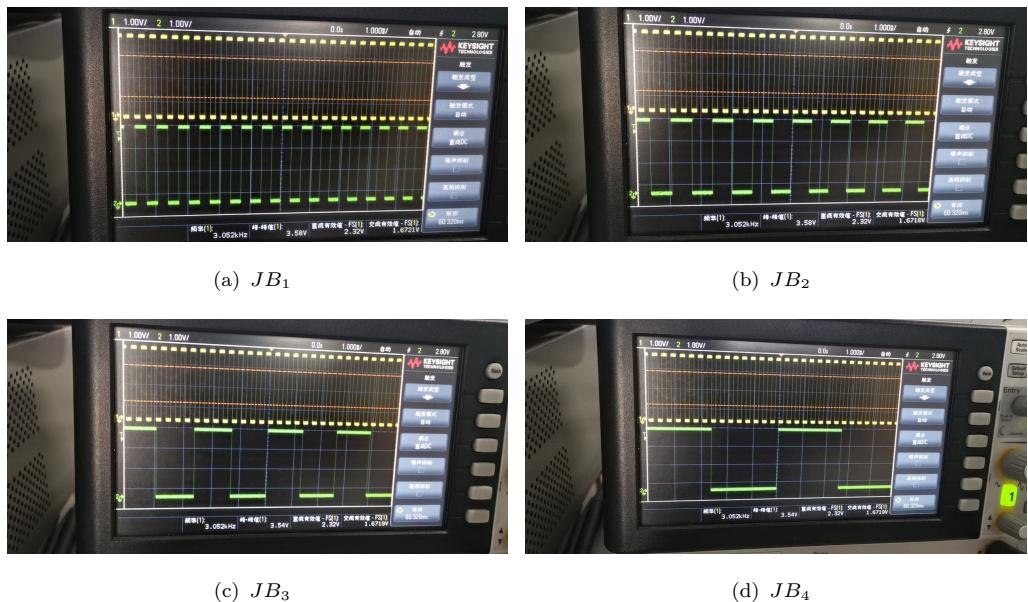


图 4.2.2: 16 进制计数器引脚输出波形

### 4.2.2 小结

- 观察了 16 进制计数器连接数码管可以实现 16 种数码循环显示的功能。
  - 测量了 16 进制计数器的输出波形，符合 16 个时钟周期 1 循环的要求。

### 4.3 六进制计数器（置零法）

### 4.3.1 实验步骤

利用计数器的置零端，使得计数器输出为二进制 6，即“0110”时，计数器置零端全部为高电平，将计数器输出置零，使得计数器仅有数字 0 到数字 5 共 6 个稳态，成为六进制计数器。

改变置零端连接后的电路图如图4.3.1所示。

生成 bit 文件，下载到开发板上，观察实验现象。

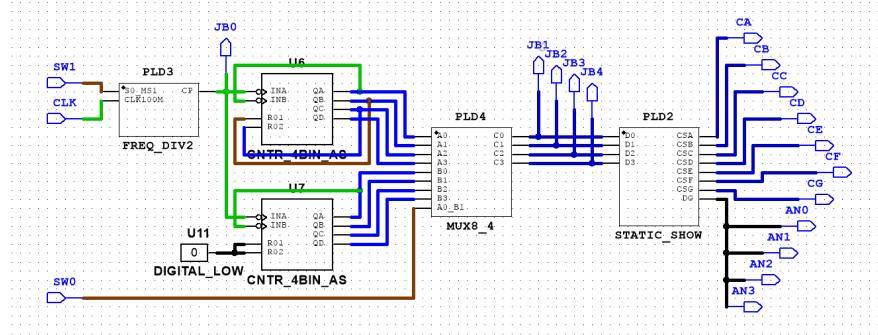


图 4.3.1: 六进制计数器（置零法）电路图

### 4.3.2 实验结果

$SW_0 = SW_1 = 0$  时，时钟周期为 0.75 Hz，计数器数字缓慢变化。观察到十进制计数器共有 6 个稳态，分别显示数字 0 ~ 5，实验现象已录制成为视频“6 进制计数器（置零法）.mp4”，附在邮件中。

$SW_0 = 0, SW_1 = 1$  时，时钟周期为 3 kHz，数码管由于视觉暂留现象全亮，此时使用示波器观察计数器各输出引脚波形如图 4.3.2 所示。可以看出，在计数器一个全周期内共经历了 6 个时钟周期，与六进制计数器要求相符。

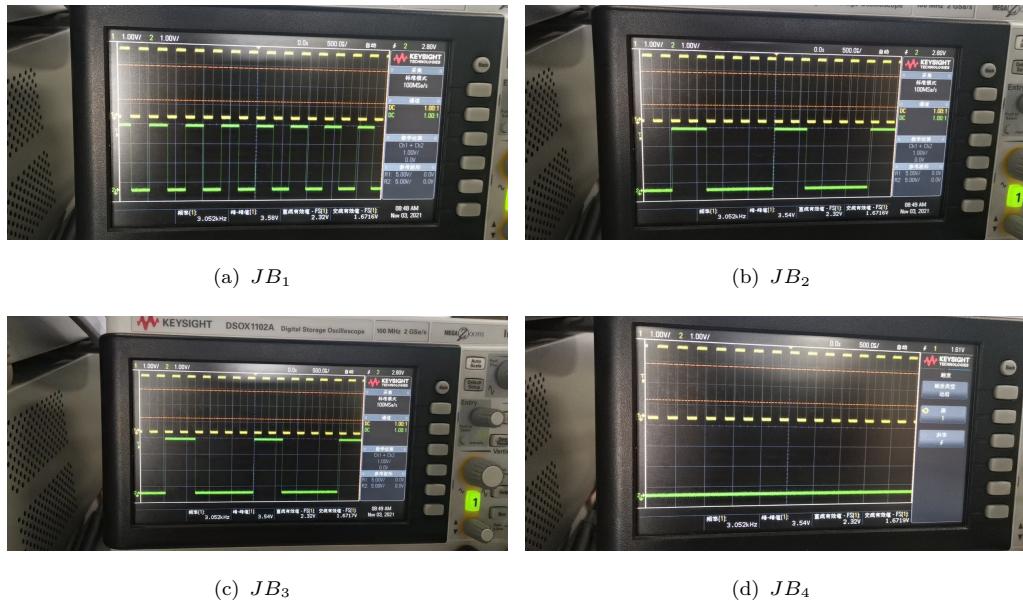


图 4.3.2: 六进制计数器引脚输出波形

### 4.3.3 小结

- 熟悉了计数器置零端的用法，掌握了利用置零端使计数器数字归零，调整进位的方法。
- 利用置零法，在输出数字 6 的时候将数字置零，实现了六进制计数器。

## 4.4 六进制计数器（置 9 法）

### 4.4.1 实验步骤

将原有计数器模块改为带置数端的计数器模块，将二进制数字 9，即“1001”连接到计数器置数端。利用与非门，使得当且仅当输出为二进制 4 时置数使能端（~load）为低电平，当且仅当输出为二进制 10 时置零端为低电平。将计数器两使能端连接高电平，使计数器始终工作。更改后的电路图如图4.4.1所示。

生成 bit 文件，下载到开发板上，观察实验现象。

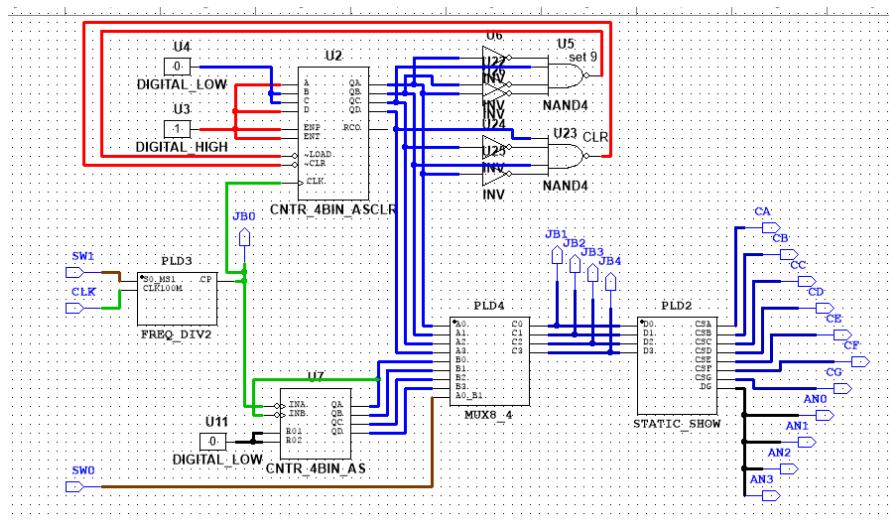


图 4.4.1: 六进制计数器（置零法）电路图

### 4.4.2 实验结果

$SW_0 = SW_1 = 0$  时，时钟周期为 0.75 Hz，计数器数字缓慢变化。观察到十进制计数器共有 6 个稳态，分别显示数字 0 ~ 4 以及数字 9，实验现象已录制成为视频“6 进制计数器（置 9 法）.mp4”，附在邮件中。

$SW_0 = 0, SW_1 = 1$  时，时钟周期为 3 kHz，数码管由于视觉暂留现象全亮，此时使用示波器观察计数器各输出引脚波形如图4.4.2所示。可以看出，在计数器一个全周期内共经历了 6 个时钟周期，与六进制计数器要求相符。

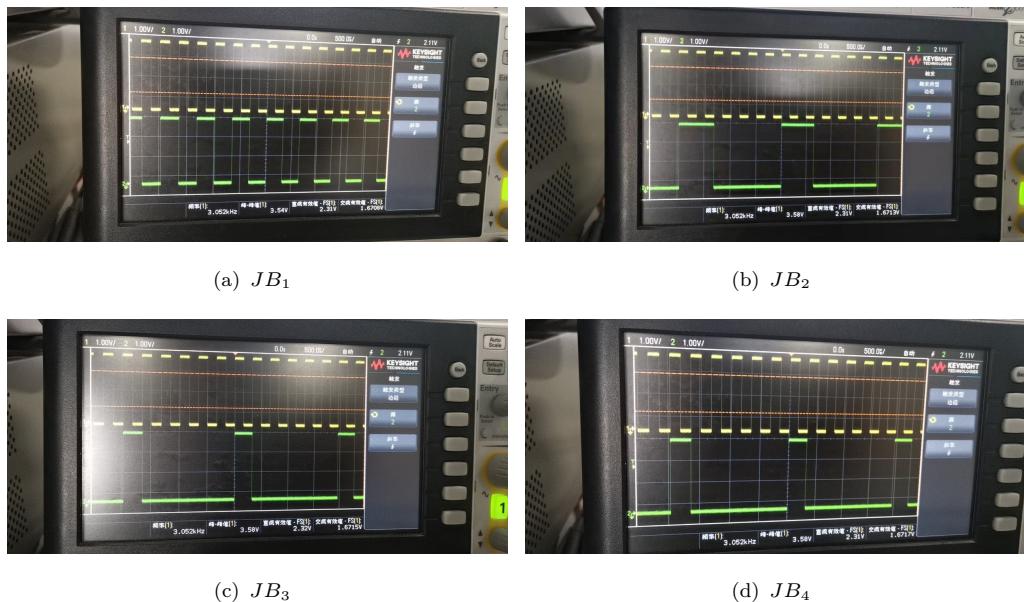


图 4.4.2: 六进制计数器引脚输出波形

### 4.4.3 小结

- 熟悉了计数器置数端的用法，掌握了利用置数端以及置零端使计数器数字归零，调整进位的方法。
  - 利用置 9 法，实现了六进制计数器。

## 4.5 秒表设计实现

利用计数器设计一个秒表，最小精度为0.1 s。每0.1 s，秒表跳一个数字，计10次，秒位加一，秒位计60次，分位加一，四位数码管总计时容量约10分钟。

本秒表设计除实验材料中给定的秒分频电路、动态显示模块外，均为自主设计完成，未使用任何其他已有的的设计资料！

#### 4.5.1 秒表设计与功能实现

#### 4.5.1.1 按秒表所需进制数搭建计数器

由设计要求，最低位为 10 进制计数器，第 2、3 位共同组成 60 进制计数器，最高位组成 10 进制计数器。计数器串联获得秒表所需的计数器。具体实现方式如下：

- a. 搭建最低位的 10 进制计数器，时钟信号 CLK 使用秒分频电路产生的0.1s周期信号。

- b. 搭建第 2 位 10 进制计数器，时钟信号为最低位计数器的清零信号 ( $\sim CLR$ ) 取反。取反的原因是由于采用的计数器模块触发方式为上升沿。
- c. 搭建第 3 位 6 进制计数器，时钟信号为第 2 位计数器的清零信号 ( $\sim CLR$ ) 取反。
- d. 为确保第 2、3 位实现 60 进制计数器时需使第 3 位输出 6 时同时将第 2 为置零。则将第 2 位计数器置数端输入“0000”，将第 3 位的清零信号连接第 2 位置数端。
- e. 搭建最高位 10 进制计数器，时钟信号为第 3 位计数器的清零信号 ( $\sim CLR$ ) 取反。
- f. 将各位计数器输出连接至动态显示模块相应端口，实现对数码管的显示控制。

#### 4.5.1.2 对于计数状态的控制

设计要求中，要求实现开始、暂停、继续、复位的功能，使用 1 个开关和 1 个按键，结合计数器控制端即可实现，具体解决方案如下：

- a. 利用计数器的使能端 ENT 为低电平时，计数暂停的性质，将各数位上计数器的 ENT 端均连接到开关 SW0，则可以实现使用开关 SW0 达到开始、暂停、继续的功能。
- b. 利用计数器的置零端，将各计数器原有置零端信号与按键信号取反后所得的信号取“与”运算即可实现在不影响原有功能下，加入按键清零的功能。

以上两部分的电路图如图4.5.1所示。搭建完成的电路即可完成计时以及控制计时开始、暂停、继续和复位的功能。

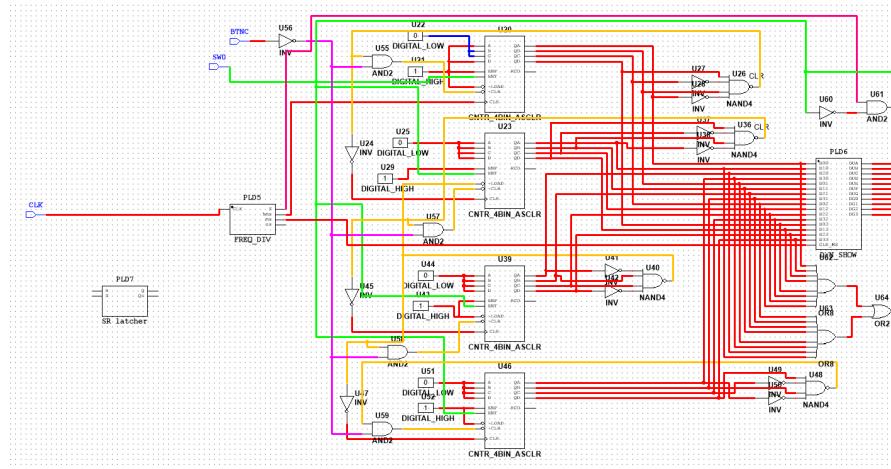


图 4.5.1: 计数器电路模块

#### 4.5.1.3 暂停时数字闪烁（附加功能）

希望能够扩展做到计时暂停时数字闪烁，具体分析其需求如下：

- 初始时，秒表稳定显示“0000”，不闪烁。
- 正常计时过程中，稳定显示当前计时数字，不闪烁。
- 当开始计时又暂停时，数字闪烁。

使用 1s 的时钟信号作为闪烁信号的闪烁来源，则可以画出功能表如下表所示：

秒表显示“0000”	暂停	时钟信号	输出
1	x	x	数字
0	0	x	数字
0	1	0	0
0	1	1	数字

表 4.5.1: 实现闪烁功能的功能表

注意暂停时 SW0 为低电平，则可以使用如图4.5.2所示的逻辑电路实现上表：

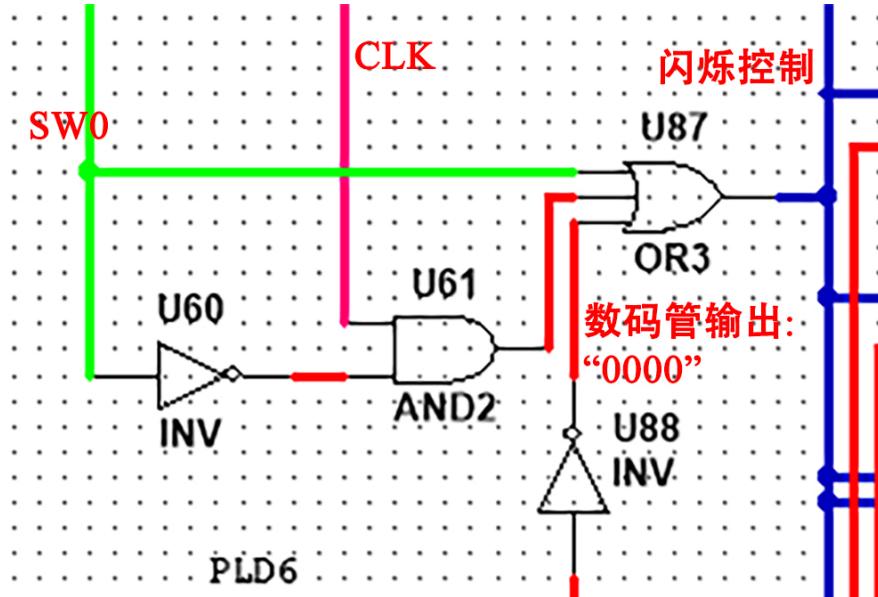


图 4.5.2: 闪烁逻辑功能实现

最后，将所得的闪烁控制信号与原信号的反取“与非”关系控制响应数码管即可实现闪烁控制的功能。之所以要取反和取与非的原因是所用数码管为共阳极数码管，低电平时点

亮。这部分电路如图4.5.3所示。

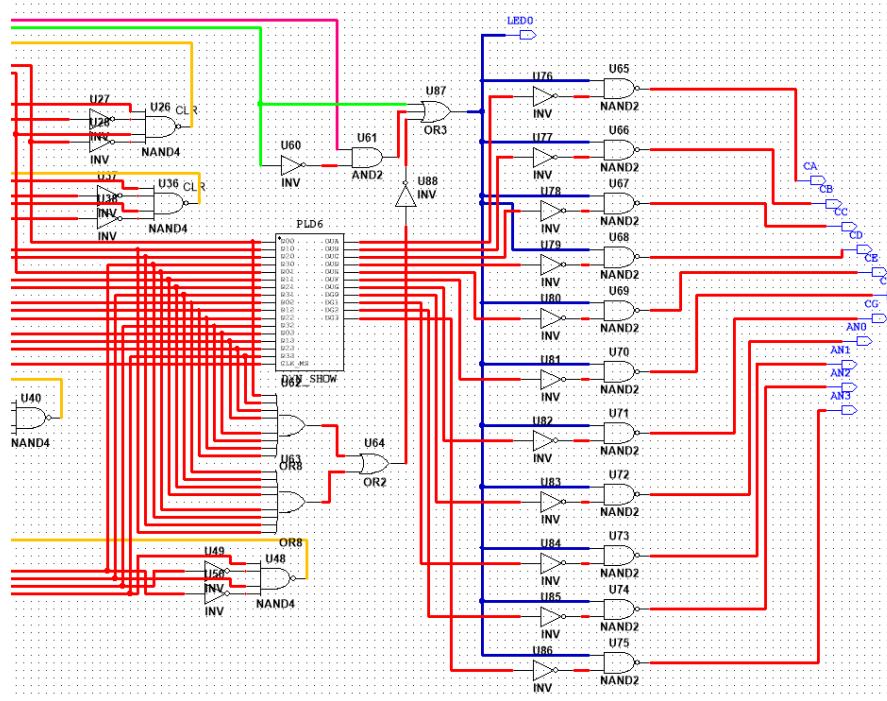


图 4.5.3: 闪烁逻辑功能模块

到此即完成了秒表全部功能的实现，包括计时、开始、暂停、继续、清零、暂停时闪烁。完整电路图如图4.5.4所示。

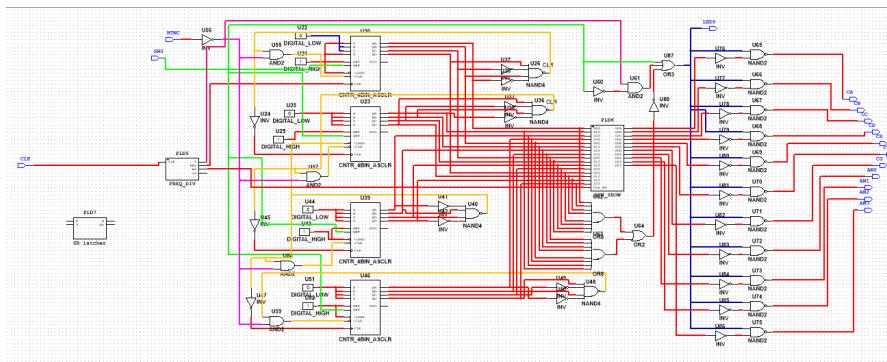


图 4.5.4: 秒表全电路图

#### 4.5.2 实验验证

将电路设计下载到 Basys3 开发板上，验证了设计的电路完全满足实验要求。验证视频为邮件附件中“秒表实验.mp4”。

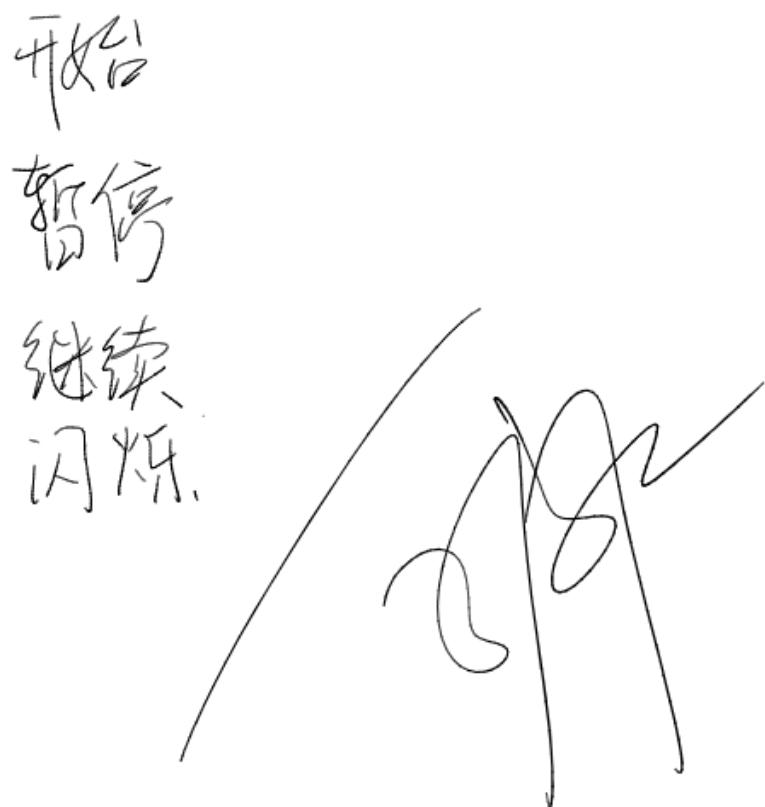
#### 4.5.3 小结

- a. 利用计数器设计实现了秒表的计时功能。
- b. 设计实现了秒表的计时状态控制功能。
- c. 设计实现了秒表暂停时闪烁的功能。

### 5 实验总结

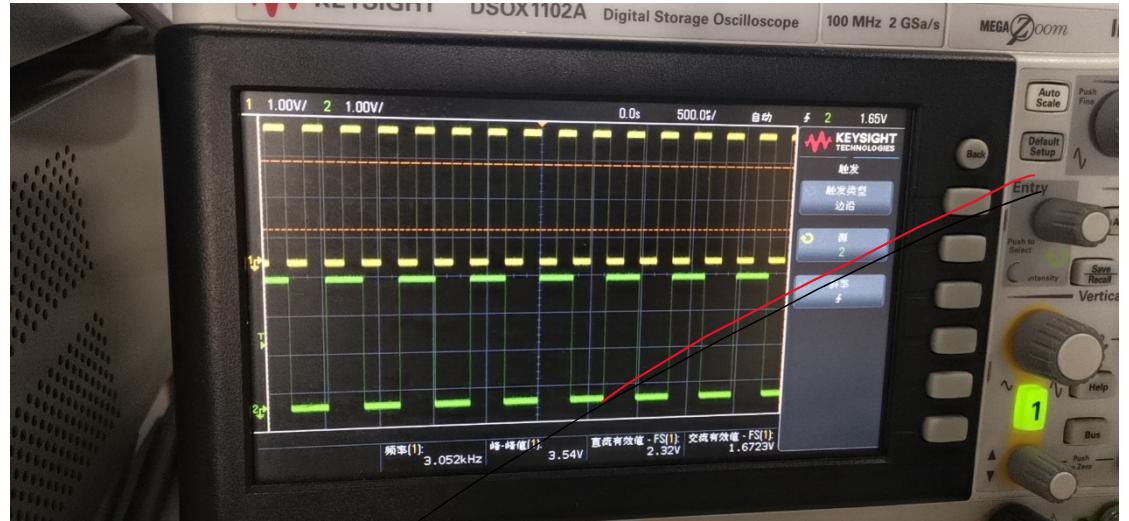
- a. 了解了计数器的基本工作原理与输出波形
- b. 掌握了利用已有计数器模块实现不同数值计数器的方法
- c. 利用计数器设计实现了秒表

## 原始数据

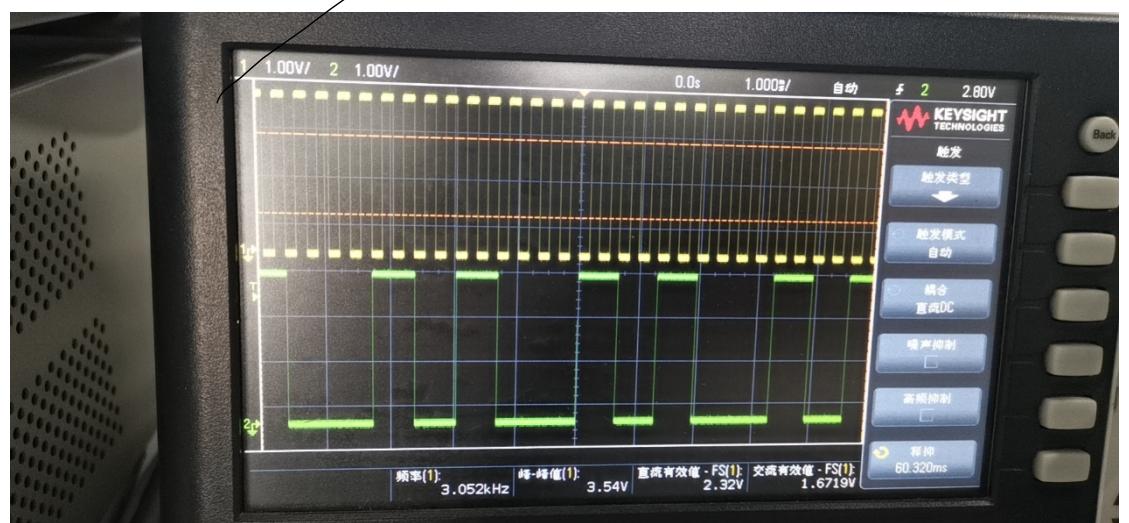


## 1. 十进制测量

- a) 通道一 (黄色): JB0 通道二 (绿色): 被测信号
- b) JB1



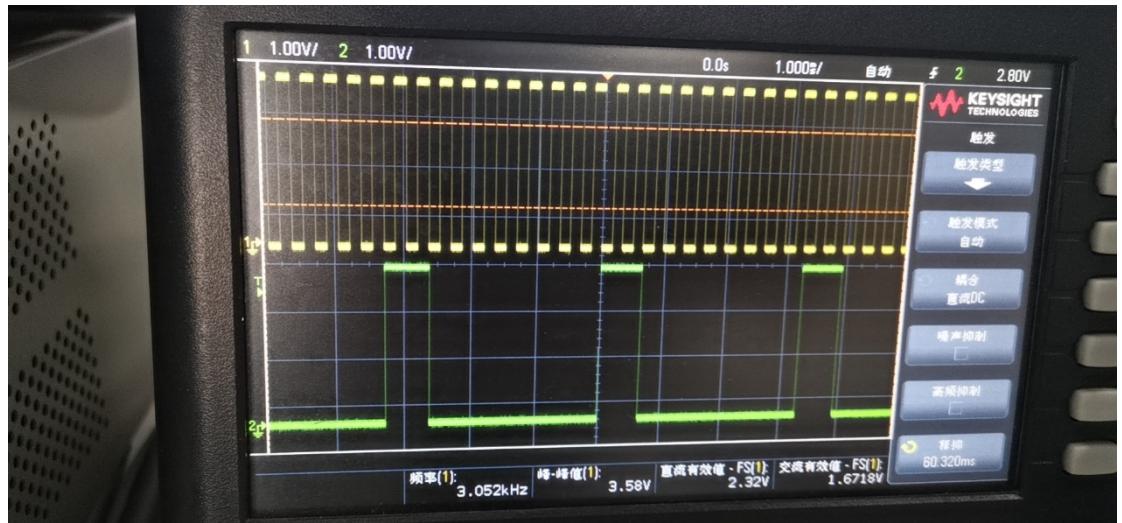
c) JB2



d) JB3



e) JB4

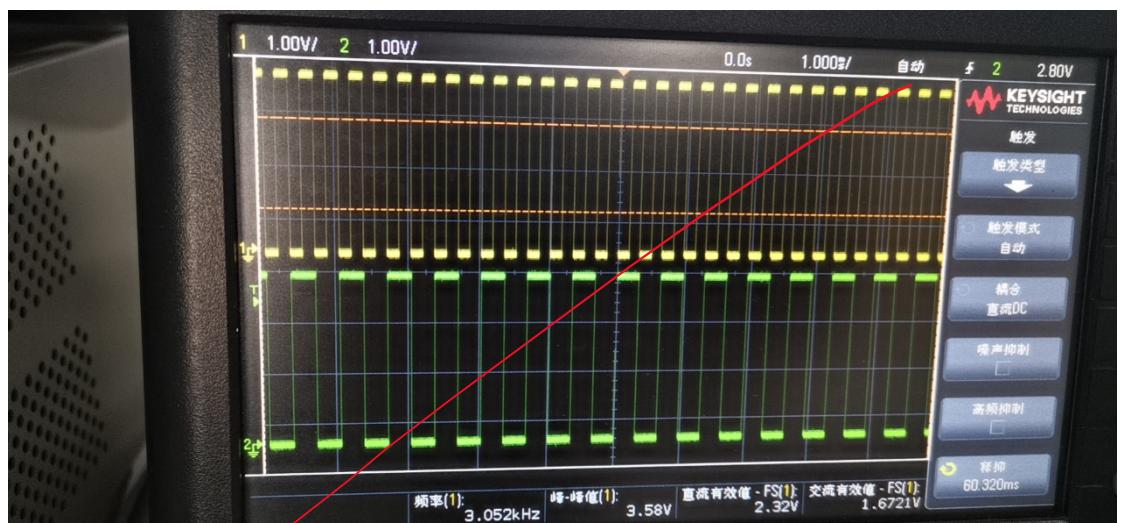


i.

## 2. 十六进制测量

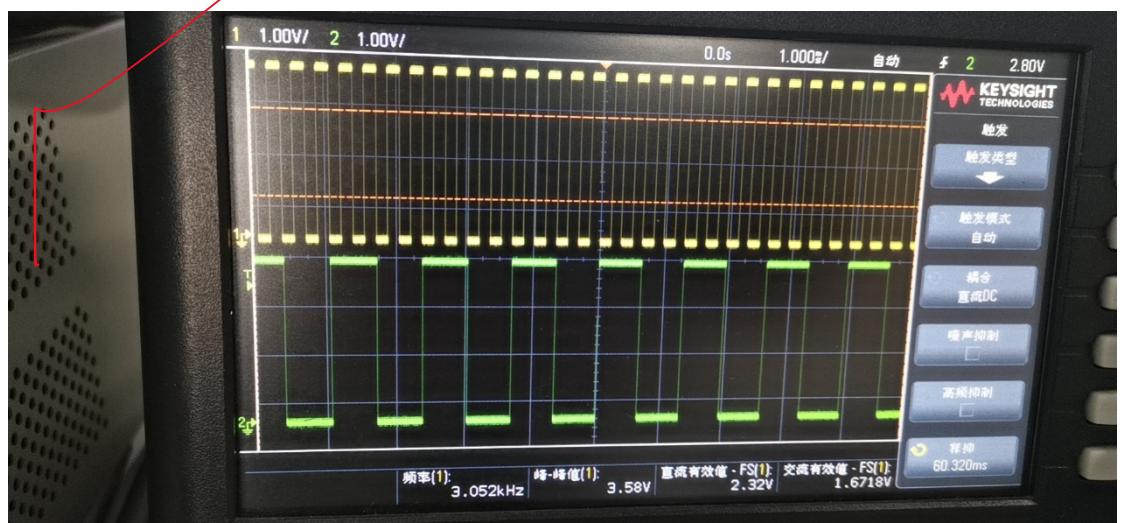
a) 通道一 (黄色): JB0 通道二 (绿色): 被测信号

b) JB1



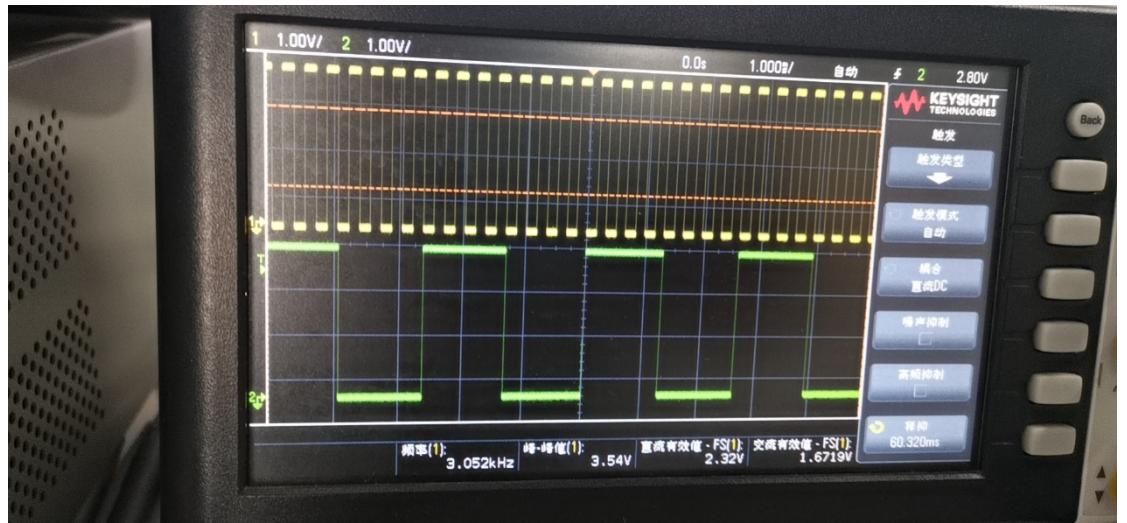
i.

c) JB2



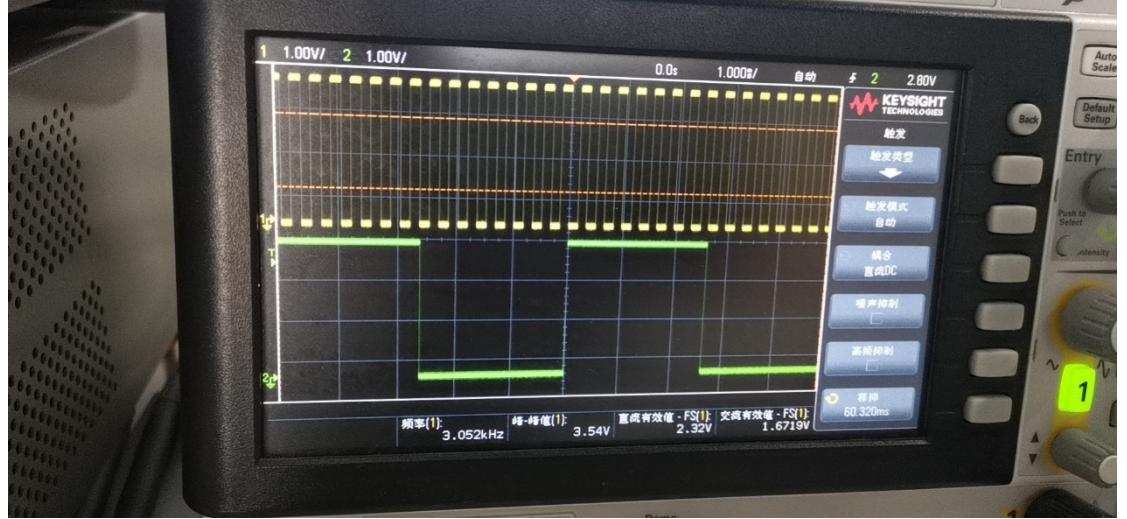
i.

d) JB3



i.

e) JB4

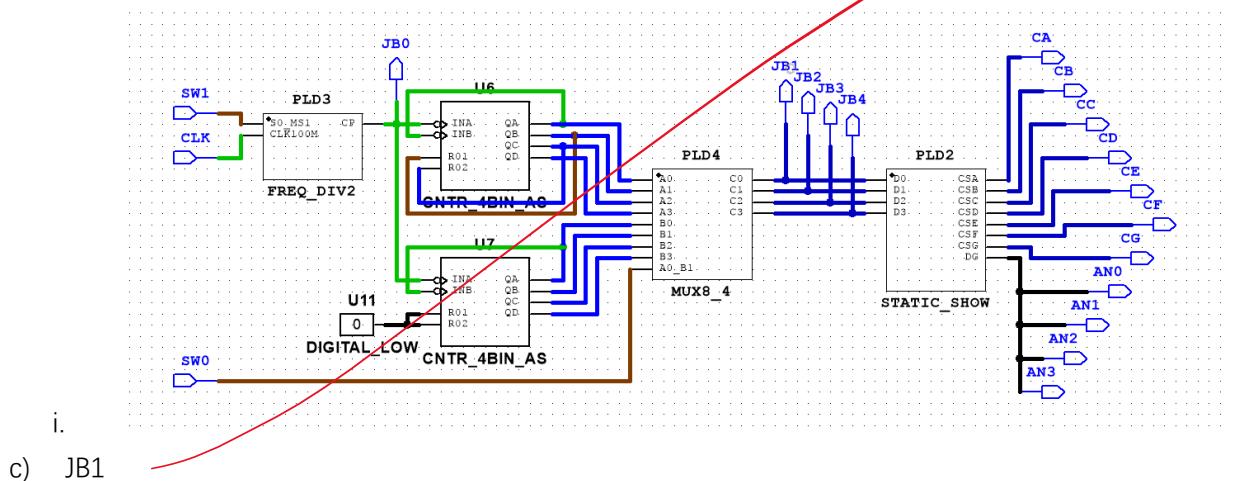


i.

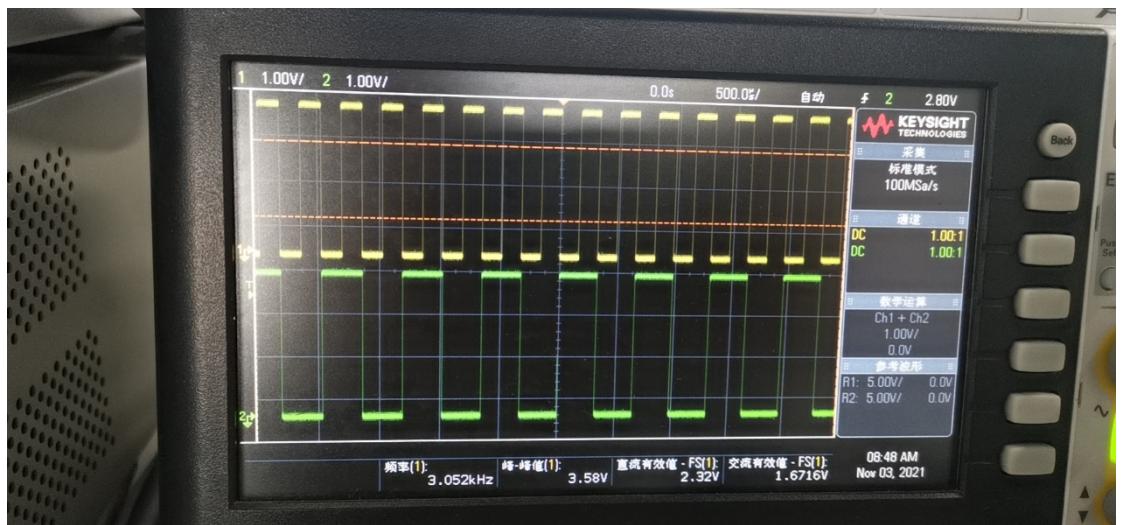
### 3. 六进制测量 (置零法)

a) 通道一 (黄色): JB0 通道二 (绿色): 被测信号

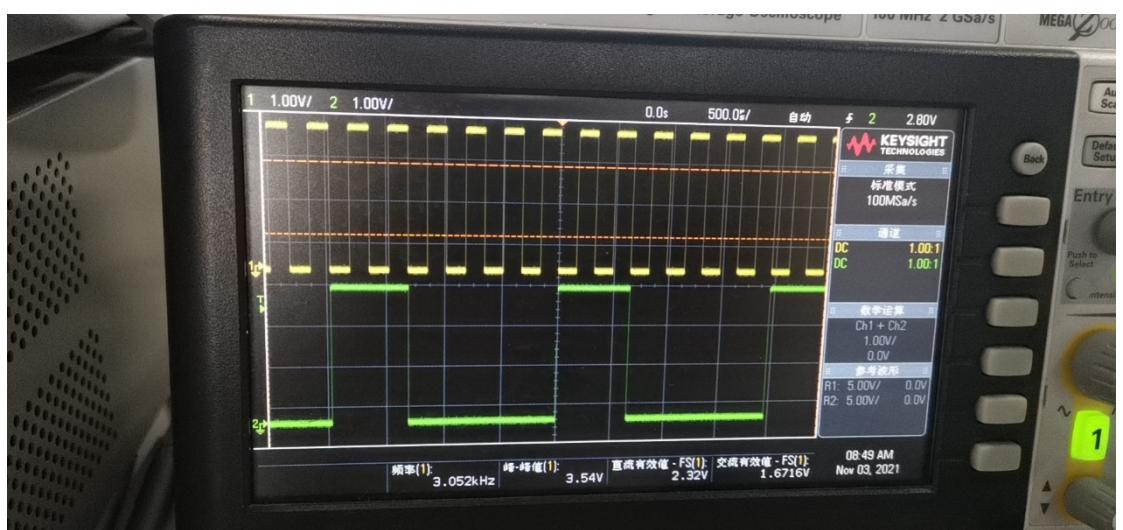
b) 电路:



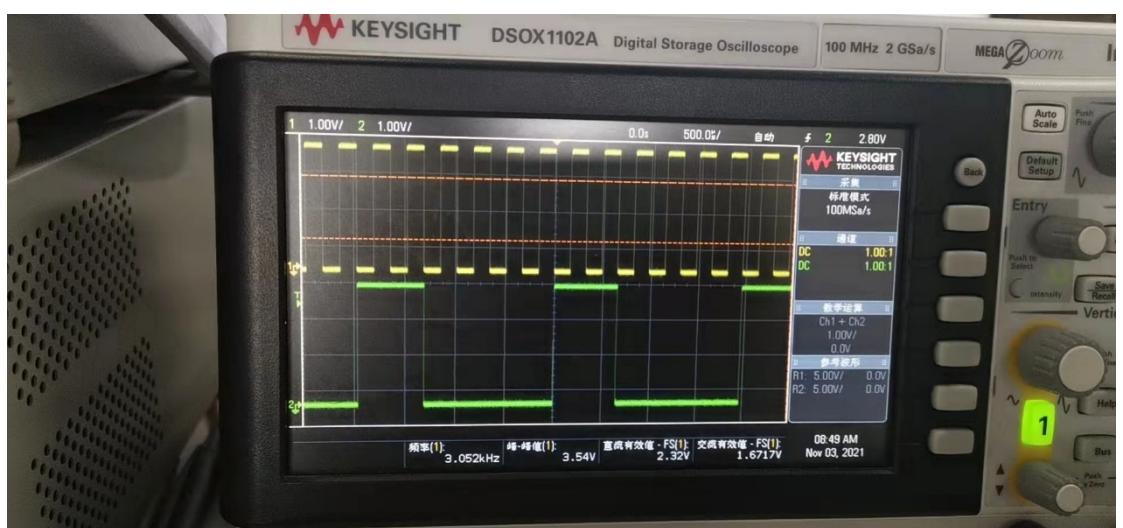
c) JB1



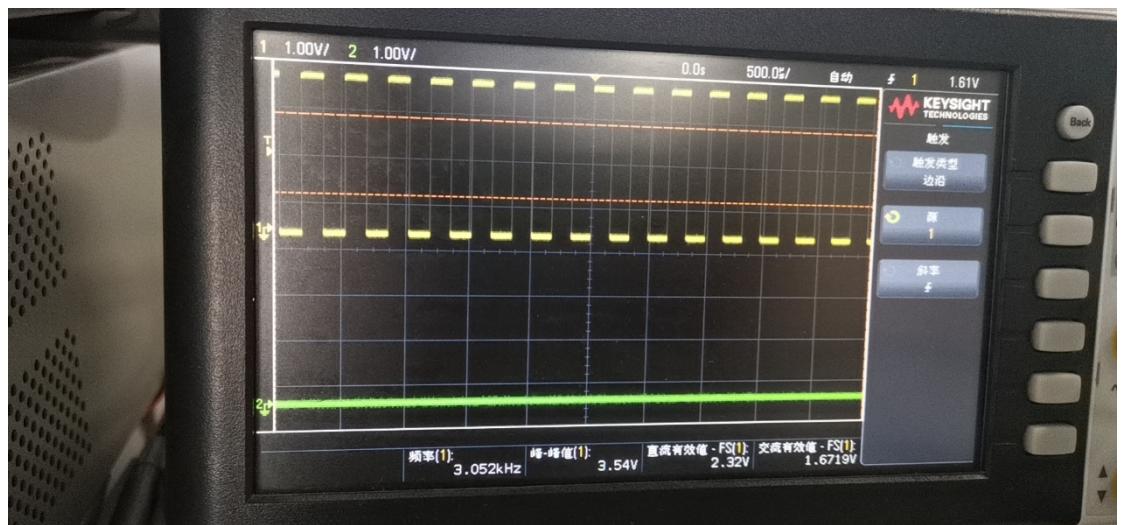
i) JB2



i) JB3

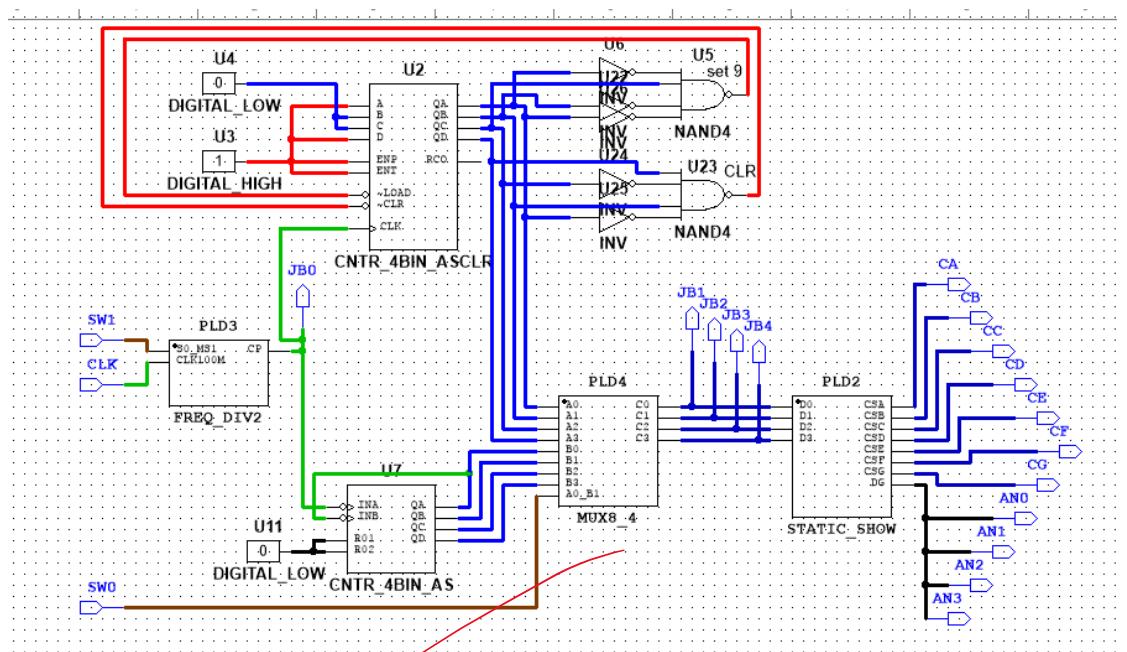


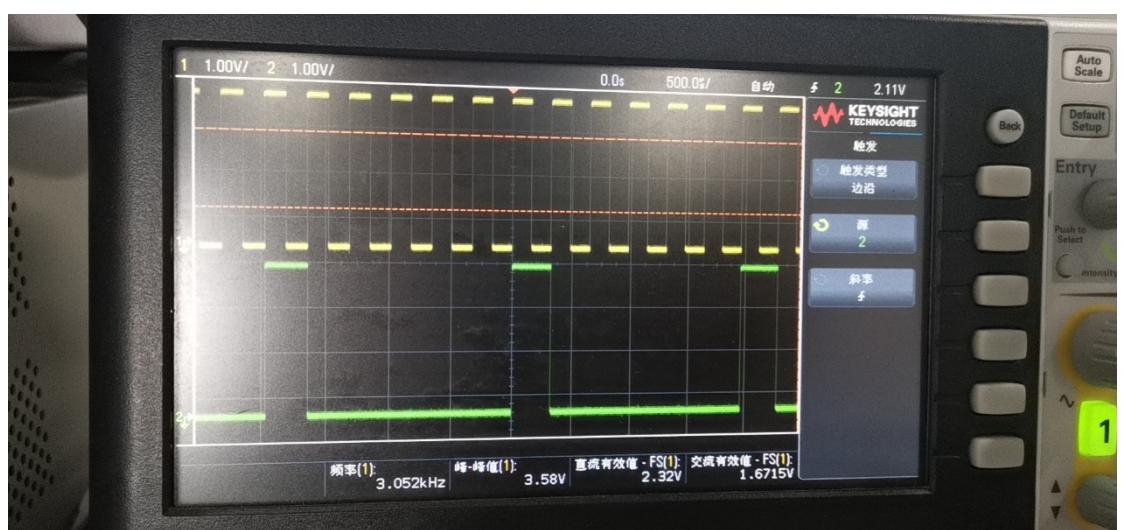
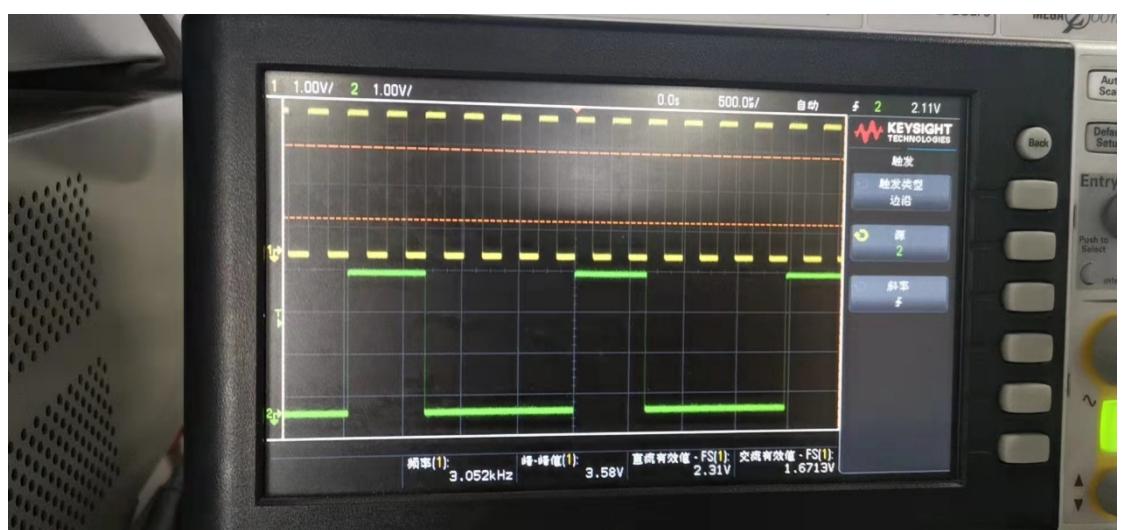
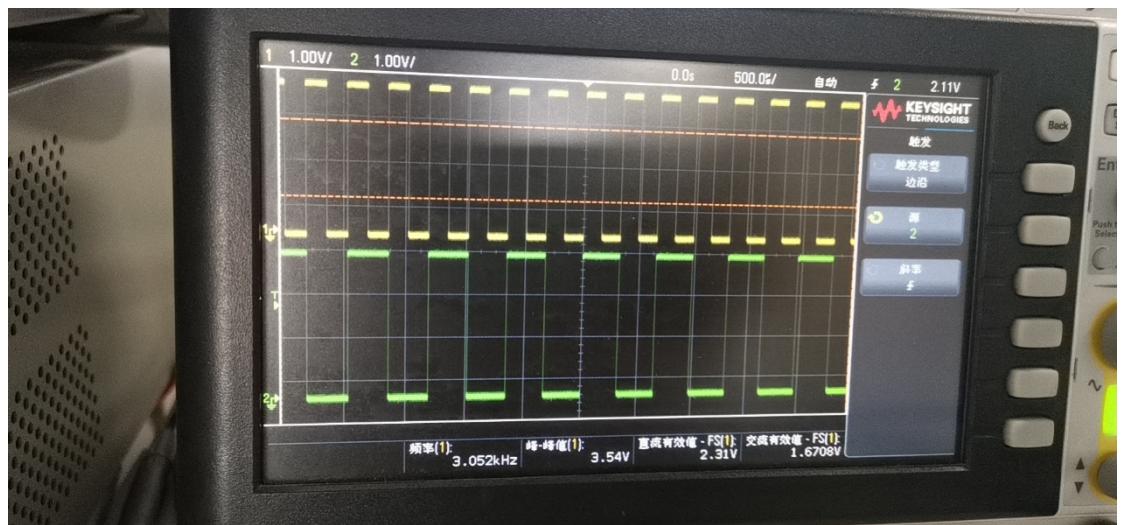
i) JB4

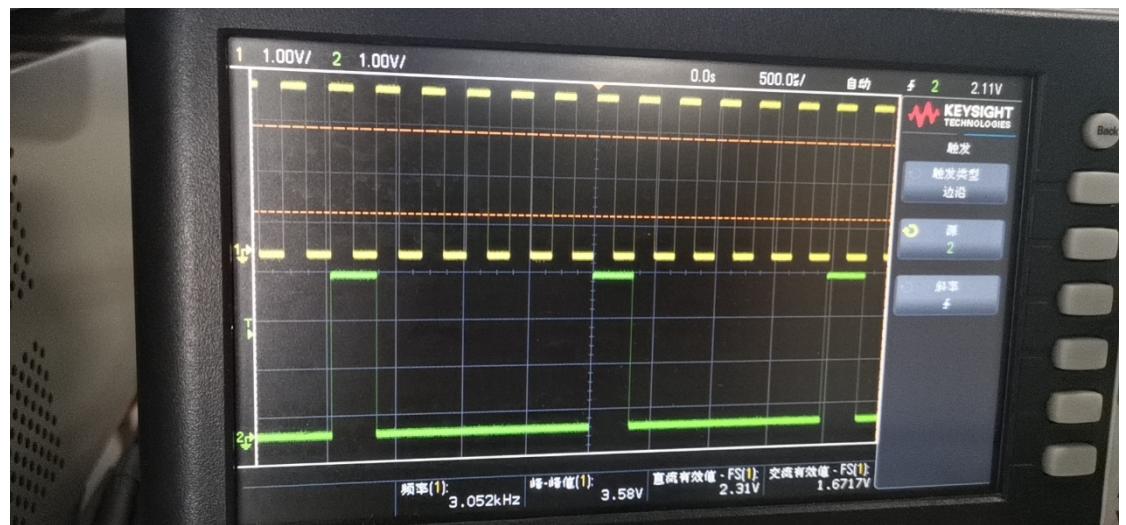


#### i. 4. 六进制测量 (置 9 法)

- a) 通道一 (黄色): JB0 通道二 (绿色): 被测信号
- b) 电路:







5.