



Arellano Granados Angel Mariano 218123444

Seminario de Traductores de Lenguajes I 17026 D02

Reporte de Actividades 2

Actividades 2 - Parte 1 - 3

Actividad 2 - Parte 1

Descripción

Representar cada cifra en formato de 16 bits en el sistema numerico binario que emplea el cpu x86.

- A. 100₁₀
- B. -64_{10}
- C. 450₁₀
- D. -8_{10}
- E. 1260₁₀

Resuelva las operaciones de suma, resta y multiplicación respetando el formato de 16 bits.

- A. $100_{10} + 44_{10}$
- B. $-6_{10} + 2_{10}$
- C. $69_{10} 70_{10}$
- D. $-10_{10} + 20_{10}$
- E. $(2_{10})(-6_{10})$
- F. (-2_{10}) (6_{10})
- G. $(12_{10})(4_{10})$
- H. $(-5_{10})(-6_{10})$

Represente las siguientes cifras en formato de coma flotante respecto la longitud de 32 bits.

- A. 100₁₀
- B. -64.28_{10}
- C. 45.36₁₀
- D. -0.458_{10}
- E. 126₁₀

Desarrollo y Resultados

Parte 1

- $\mathsf{A.}\ 100_{10} = 0000\ 0000\ 0110\ 0100$
- B. $-64_{10} = 1111 \ 1111 \ 1100 \ 0000$
- $\mathsf{C.}\ 450_{10} =\ 0000\ 0001\ 1100\ 0010$
- $\mathsf{D.} \; \mathsf{8}_{10} = \; 1111 \; 1111 \; 1111 \; 1000 \;$
- $\mathsf{E.}\ 1260_{10} =\ 0000\ 0100\ 1110\ 1100$

Parte 2

- $\mathsf{A.\ }100_{10} +\ 44_{10} =\ 0000\ 0000\ 0110\ 0100 +\ 0000\ 0000\ 0010\ 1100 =\ 0000\ 0000\ 1001\ 0000$
- $\mathsf{B.} 6_{10} +\ 2_{10} =\ 1111\ 1111\ 1111\ 1010 +\ 0000\ 0000\ 0000\ 0010 =\ 1111\ 1111\ 1111\ 1100$

 $\text{C. }69_{10}-\ 70_{10}=\ 0000\ 0000\ 0100\ 0101+1111\ 1111\ 1011\ 1010=1111\ 1111\ 1111\ 1111$

 $\mathsf{D.} - 10_{10} +\ 20_{10} =\ 1111\ 1111\ 1111\ 0110 + 0000\ 0000\ 0001\ 0100 = 0000\ 0000\ 0000\ 1010$

F. (-2_{10}) $(6_{10}) = 1111 1111 1111 0100$

G. $(12_{10})(4_{10}) = 0000\ 0000\ 0011\ 0000$

H. $(-5_{10})(-6_{10}) = 0000\ 0000\ 0001\ 1110$

Parte 3

B. $-64.28_{10} = 1100001010000001000111101011100$

C. $45.36_{10} = 0100001000110101111000010100100$

 $D. -0.458_{10} = 1\ 011111101\ 110101001111111011111010$

Reflexión

Conocer y dominar las operaciones y representaciones matemáticas en Binario nos ofrece una enorme ventaja a los programadores y tiene aún más peso ahora que trabajaremos en el más bajo de los lenguajes que es el ensamblador.

Actividad 2 – Parte 2

Descripción

Contestar el cuestionario.

Desarrollo y Resultados

Actividad 2 - Parte I

Registros del CPU 8086

Nombre:	Angel Mariano Arellano	Código	218123444	Sección:	D-
	Granados	_			02

En la sintaxis "SEGMENTO: OFFSET", el término OFFSET representa una distancia en bytes desde la dirección del segmento hasta el final del segmento. En un programa puede haber más de un segmento los cuales pueden iniciar casi en cualquier lugar de la memoria, variar en tamaño y estar en cualquier orden.

Falso.	X	Verdadero.	No lo sé.	Γ
i dioo.	/ \	Voludatio.	140 10 30.	ı

	i <mark>nejo de cadena</mark> CS				DS				SS	3	
X	ES				Ningun	<u> </u>					
	uáles son los ti	nos	de	rec			incluve	un n	nicr	oni	rocesador de l
	nilia 8086?	-						4		О Р.	
	Registro descri	•		_	_						
	Registros espe										
X	Registros de propósito general, uso específico, segmento de memoria y registros de control.										
	Registros índic										
nf	gistro encargad ormaciones de as. Muestra el e	est	ado	o co	mo el si	gn	o, acarre	o, d	esb	ord	damiento, entr
	MAR			BR			I/O AR				I/O BR
	IP		IR			X	PSW				
Re	gistro que espe	cifi	са	al d	ispositiv	/O)	ya sea de	e ent	rad	a c	salida.
	MAR			BR	•	X	I/O AR				I/O BR
	IP		IR				PSW				
	ES	de i	JSC	es	Ninguno pecífico.						
So	n los registros										
So	AX, BX, CX, D	(.		X	SP, BP,	SI	, DI.		CS	S, D	S, SS, ES.
So		(.) A				SI	, DI.		CS	6, D	9S, SS, ES.
Re	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma	(.) A PSV I ce r	v. na l	X la d	SP, BP, Ningund	SI).		nto (
Re	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I	(.) A PSV I ce r	v. na l	X la d	SP, BP, Ningund irección ograma.	SI).		nto d		ner	
Re	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma cuentran los da	(.) A PSV I ce r	v. na l	X la d I pr	SP, BP, Ningund irección ograma.	SI). de		nto (de n	ner	
Re en	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma cuentran los da CS ES menudo este reg	(.) A PSV icer tos	v. na l de	X la d l pr	SP, BP, Ningund irección ograma. DS Ningund	SI). de	l segme		de n	ner	moria donde s
Re en	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma cuentran los da CS ES	(.) A PSV icer tos	v. na l de	X la d l pr	SP, BP, Ningund irección ograma. DS Ningund	SI). de	l segme		de n	ner	moria donde s
Re en	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma cuentran los da CS ES nenudo este reg datos en la mei	(.) A PSV icer tos	v. na l de	X la d l pr	SP, BP, Ninguno irección ograma. DS Ninguno itiliza pa	SI de	l segme		de n	ner	moria donde s
Re en A r	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma cuentran los da CS ES menudo este reg datos en la mei AX DX	(.) A PSV icer tos gist	v. na l de ro :	la d I pr X	SP, BP, Ninguno irección ograma. DS Ninguno itiliza pa	SI). de	l segme	a di	SS reco	ner Siói	noria donde s n base de lista
Re end A r	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma cuentran los da CS ES nenudo este reg datos en la mei	(.) A PSW icer itos	v. na l de ro : ria.	Ia d I pr X se u	SP, BP, Ninguno irección ograma. DS Ninguno itiliza pa BX Ninguno tener los	de de	I segme	a di	SS reco	ner Siói	noria donde s n base de lista
Re end A r	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma cuentran los da CS ES menudo este reg datos en la men AX DX gistro encargade MAR	(.) A PSW icer itos	v. na l de ro : ria.	Ia d I pr X se u	SP, BP, Ninguno irección ograma. DS Ninguno itiliza pa BX Ninguno tener los	de de	guardar latos que	a di	SS reco	ner Siói	noria donde s n base de lista
Re end A r	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma cuentran los da CS ES menudo este reg datos en la men AX DX gistro encargade emoria o los que	(.) A >SV Icer Icer Icer Icer Icer Icer Icer Icer	v. na l de ro : ria.	X la d I pr X se t X con n le	SP, BP, Ninguno irección ograma. DS Ninguno itiliza pa BX Ninguno tener los	de de	I segme	a di	SS reco	ner Siói	noria donde s n base de lista r escritos en l
Reend Arde	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma cuentran los da CS ES menudo este reg datos en la mei AX DX gistro encargad emoria o los que MAR IP gistro encarga	(.) A SV icer tos gist mor	v. na l de ro : ia. M IR	X la d I pr X se t X con n le BR	SP, BP, Ninguno irección ograma. DS Ninguno itiliza pa BX Ninguno tener los eidos en	o. de	atos que	a di	SS recc	mer Siói	noria donde s n base de lista r escritos en l I/O BR
Re ende A re de	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma cuentran los da CS ES menudo este reg datos en la men AX DX gistro encargade MAR IP gistro encargade gmento de pila	(.) A SV icer tos gist mor	v. na de ro : ria. M IR de el	X la d I pr X se t Se t con top	SP, BP, Ninguno irección ograma. DS Ninguno itiliza pa BX Ninguno tener los eídos en ontener e e de la	o). de o). ra (ella de	atos que al I/O AR PSW desplaza	a dir	SS reco	sei	noria donde s n base de lista r escritos en l l/O BR on respecto a utiliza con la
Re end	AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, I gistro que alma cuentran los da CS ES menudo este reg datos en la mer AX DX gistro encargad emoria o los que MAR IP gistro encarga gmento de pila strucciones Pus	(.) A SV icer tos gist mor	v. na de ro : ria. M IR de el	X la d I pr X se t Se t con top	SP, BP, Ninguno irección ograma. DS Ninguno itiliza pa BX Ninguno tener los eídos en ontener e e de la	o). de o). ra (ella de	atos que al I/O AR PSW desplaza	a dir	SS reco	sei	noria donde s n base de lista r escritos en l l/O BR on respecto a utiliza con la

1	n los registros p		ei m				v	00		0.00	\ F0
	AX, BX, CX, DX		_	SP, BP,		וט.	X	US	, ບ	5, 55	8, ES.
	MAR, MBR, I/C I/O BR, IP, IR, F			Ninguno	•						
\ n	nenudo este reg	gistr	о со	ntiene el c	or	iteo para	cie	rtas	ins	struc	ciones d
or	rimientos y rot	acio	nes,	de iteraci	on	es en el	cicl	o lo	ор	у ор	eracione
ер	etidas de cadei	nas.									
	AX			BX			X	CX			
	DX			Ninguno							
Reg	gistro encarga	do (de c	ontener e	el (desplaza	mie	nto	СО	n re	specto a
seg	gmento extra de	un	elem	ento de u	na	cadena d	o ar	regl	ο.		
	SP			BP			X	DI			
	SI			Ninguno							
1											
₹eç	gistro encarga	do (de c	ontener e	el c	desplaza	mie	nto	СО	n re	specto a
eg	mento de dato	s de	un e	lemento d	e ek	un arregl	00	cad	ena	ì.	
	SP			BP				DI			
X	SI			Ninguno).						
Reç	gistro encargad	lo de	e cor	ntener la c	dire	ección de	la	sigu	iien	te in	strucció
Įuε	e se va a ejecut	ar.									
	MAR		MBF	₹		I/O AR				I/O E	3R
X	IP		IR			PSW					
Reg	gistro encargad	o de	con	tener el co	ódi	go de op	erac	ción	(0	PCOI	DE) de la
	trucciones a se					-			•		•
X	IR			IP				BP			
	SP			Ninguno).						
₹eç	gistro que alma	cen	a la d	dirección	del	segmen	to c	le m	em	oria	donde s
nc	cuentra el códig	jo de	e un	programa							
X	CS			DS				SS			
	ES			Ninguno).						
	s registros del n	nicro	opro			se usan	en	el m	od	o pro	tegido e
.05	_		-							-	_
	si todas las taı	cas	Cua	ildo se e	Jec	utan pro	9. 4				_
as	si todas las tai estra la longitu				-	-	_				
as		d de		ıbra de es	-	-	_			64 bi	ts
as nu	estra la longitu	d de	pala 16 bi	ibra de es ts	tos	registro 32 bits	_			64 bi	ts
as nu	estra la longitu 8 bits n los registros (d de X de p	pala 16 bi	ibra de es ts sito genei	tos ral.	registro 32 bits	_	cs	Ι		
as nu Sor	estra la longitu 8 bits n los registros (AX, BX, CX, DX	d de X de p X.	pala 16 bi	ts sito gener	tos ral.	registro 32 bits	_	CS	Ι		ts S, ES.
as nu Sor	estra la longitu 8 bits n los registros (d de X de p X. O AF	pala 16 bi ropó	ibra de es ts sito genei	tos ral.	registro 32 bits	_	CS	Ι		
as nu Sor X	estra la longitu 8 bits n los registros e AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR,	d de X de p X. O AF PSW	pala 16 bi ropó R,	ts sito gener SP, BP, Ninguno	ral.	s registro 32 bits , DI.	S.		, D:	S, SS	S, ES.
Sor X	estra la longitu 8 bits n los registros d AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, s segmentos (d de X de p X. O AF PSW	pala 16 bi ropó R, V.	sito general SP, BP, Ninguno ack y Co	ral.	32 bits , DI.	nt),	so	n u	S, SS	S, ES.
Sor X	estra la longitu 8 bits n los registros e AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR,	d de X de p X. O AF PSW (Data	pala 16 bi ropó R, V.	sito general SP, BP, Ninguno ack y Coalida	ral. SI.	32 bits , DI. Segme	nt),	so e 10	n (S, SS una (16 d	S, ES. parte de
Sor X	estra la longitu 8 bits n los registros e AX, BX, CX, DX MAR, MBR, I/O I/O BR, IP, IR, s segmentos (grama con inic	d de X de p X. O AF PSW (Data io e rte e	pala 16 bi ropó R, V. Sa, St n un	sito general SP, BP, Ninguno ack y Co a localida alquier lu	ral. SI.	32 bits DI. Segme	nt),	so e 10 oria	n (S, SS una (16 d cupa	parte de ecimal), ndo tant

Reg	gistro encargad	o de a	lmacenar	la di	rección	de	e m	em	oria	donde	se
efectuará la próxima lectura o escritura de datos.											
X	MAR	ME	R	I,	O AR				I/O	BR	
	IP	IR		F	PSW						
Reg	Registro encargado de contener el desplazamiento con respecto al										
•	mento de pila d				•					•	
	SP	7	K BP		•		DI				
	SI		Ninguno								
	OI .		INITIGUTIO	•							
Α	menudo este r	egistro			parte n	าás	sig	gni	ficati	va de	un
	<u>~:</u>	_	contiene	la _l				_			
pro	menudo este r	de una	contiene multiplica	la _l				_			
pro	menudo este r ducto después	de una	contiene multiplica	la _l				SS			
pro	menudo este r ducto después idendo antes de	de una	contiene multiplica sión.	la aciór			má	SS			
pro div	menudo este reducto después idendo antes de	de una la divi	contiene multiplica sión. BX Ninguno	la aciór	n; la pai	rte	más CX	s s	ignif	icativa c	lek
pro div X A n	menudo este r ducto después idendo antes de AX DX	de una la divi	contiene multiplica sión. BX Ningund onserva el	la aciór	n; la pai	rte	más CX	s s	ignif	icativa c	del
pro div X A n	menudo este reducto después idendo antes de AX DX nenudo este reg	de una la divi	contiene multiplica sión. BX Ningund onserva el	la aciór	n; la pai	rte	más CX	s s	ignif	icativa c	del

Reflexión

Este formulario me ayudo a conocer el uso de varios registros de procesador 8086, como sus contrapartes o "hermanos" que son muy parecidos en funcionamiento, pero funcionando para tareas específicas.

Actividad 2 - Parte 3

Descripción

Investigar los siguientes tipos de ensambladores:

- Ensambladores cruzados
- Ensambladores residentes
- Macroensambladores
- Micro ensambladores
- Ensambladores de una fase
- Ensambladores de dos fases

Además, realice una tabla comparativa con las ventajas y desventajas de cada uno.

Desarrollo y Resultados

Ensambladores cruzados

Se denominan así los ensambladores que se utilizan en una computadora que posee un procesador diferente al que tendrán las computadoras donde va a ejecutarse el programa objeto producido.

El empleo de este tipo de traductores permite aprovechar el soporte de medios físicos (discos, impresoras, pantallas, etc.), y de programación que ofrecen las máquinas potentes para desarrollar programas que luego los van a ejecutar sistemas muy especializados en determinados tipos de tareas.

VENTAJA	AS	DESVENTAJAS
Aprovechar el soporte o físicos y de programaci potentes.		Pueden existir problemas de compatibilidad entre los procesadores.

Ensambladores residentes

Son aquellos que permanecen en la memoria principal de la computadora y cargan, para su ejecución, al programa objeto producido. Este tipo de ensamblador tiene la ventaja de que se puede comprobar inmediatamente el programa sin necesidad de transportarlo de un lugar a otro, como se hacía en cross-assembler, y sin necesidad de programas simuladores.

Sin embargo, puede presentar problemas de espacio de memoria, ya que el traductor ocupa espacio que no puede ser utilizado por el programador. Asimismo, también ocupará memoria el programa fuente y el programa objeto. Esto obliga a tener un espacio de memoria relativamente amplio.

Es el indicado para desarrollos de pequeños sistemas de control y sencillos automatismo empleando microprocesadores.

VENTAJAS	DESVENTAJAS
Permiten ejecutar inmediatamente el programa.	Deben mantenerse en la memoria principal tanto el ensamblador como el programa fuente y el programa objeto.

Macroensambladores

Son ensambladores que permiten el uso de macroinstrucciones (macros). Debido a su potencia, normalmente son programas robustos que no permanecen en memoria una vez generado el programa objeto. Puede variar la complejidad de los mismos, dependiendo de las posibilidades de definición y manipulación de las macroinstrucciones, pero normalmente son programas bastantes complejos, por lo que suelen ser ensambladores residentes.

VENTAJAS	DESVENTAJAS
Permite crear programas robustos que no cabrían en la memoria.	Son programas bastantes complejos.

Micro ensambladores

Generalmente, los procesadores utilizados en las computadoras tienen un repertorio fijo de instrucciones, es decir, que el intérprete de las mismas interpretaba de igual forma un determinado código de operación.

El programa que indica al intérprete de instrucciones de la UCP cómo debe actuar se denomina microprograma. El programa que ayuda a realizar este microprograma se llama microensamblador. Existen procesadores que permiten la modificación de sus microprogramas, para lo cual se utilizan microensambladores.

VENTAJAS	DESVENTAJAS
Son más generalizados y no están destinados a una sola arquitectura de computadora.	Tienen un repertorio fijo de instrucciones.

Ensambladores de una fase

Estos ensambladores leen una línea del programa fuente y la traducen directamente para producir una instrucción en lenguaje máquina o la ejecuta si se trata de una pseudoinstrucción. También va construyendo la tabla de símbolos a medida que van apareciendo las definiciones de variables, etiquetas, etc.

Debido a su forma de traducción, estos ensambladores obligan a definir los símbolos antes de ser empleados para que, cuando aparezca una referencia a un determinado símbolo en una instrucción, se conozca la dirección de dicho símbolo y se pueda traducir de forma correcta. Estos ensambladores son sencillos, baratos y ocupan poco espacio, pero tiene el inconveniente indicado.

VENTAJAS	DESVENTAJAS
Son sencillos, baratos y ocupan poco	Obligan a definir los símbolos antes de
espacio.	ser empleados.

Los ensambladores de dos fases se denominan así debido a que realizan la traducción en dos etapas. En la primera fase, leen el programa fuente y construyen una tabla de símbolos; de esta manera, en la segunda fase, vuelven a leer el programa fuente y pueden ir traduciendo totalmente, puesto que conocen la totalidad de los símbolos utilizados y las posiciones que se les ha asignado. Estos ensambladores son los más utilizados en la actualidad.

VENTAJAS	DESVENTAJAS
Muchas veces, la primera fase de un	
ensamblador extremo de dos fases	Requiere de dos fases para escanear
genera el archivo de salida que luego	un archivo fuente.
se lee en la segunda fase.	

Reflexión

Conocer los diferentes tipos de ensambladores nos permite tener una vista general de los usos y limitaciones de cada uno de ellos, para poder descubrir que fue lo que los convirtió en los mas o menos usados.