

ARELLANO GRANADOS ANGEL MARIANO  
218123444

Universidad de Guadalajara  
Centro Universitario de Ciencias Exactas e Ingenierías

**ARELLANO GRANADOS ANGEL MARIANO**

**218123444**

**SEMINARIO DE SOLUCIÓN DE PROBLEMAS DE  
ARQUITECTURA DE COMPUTADORAS**

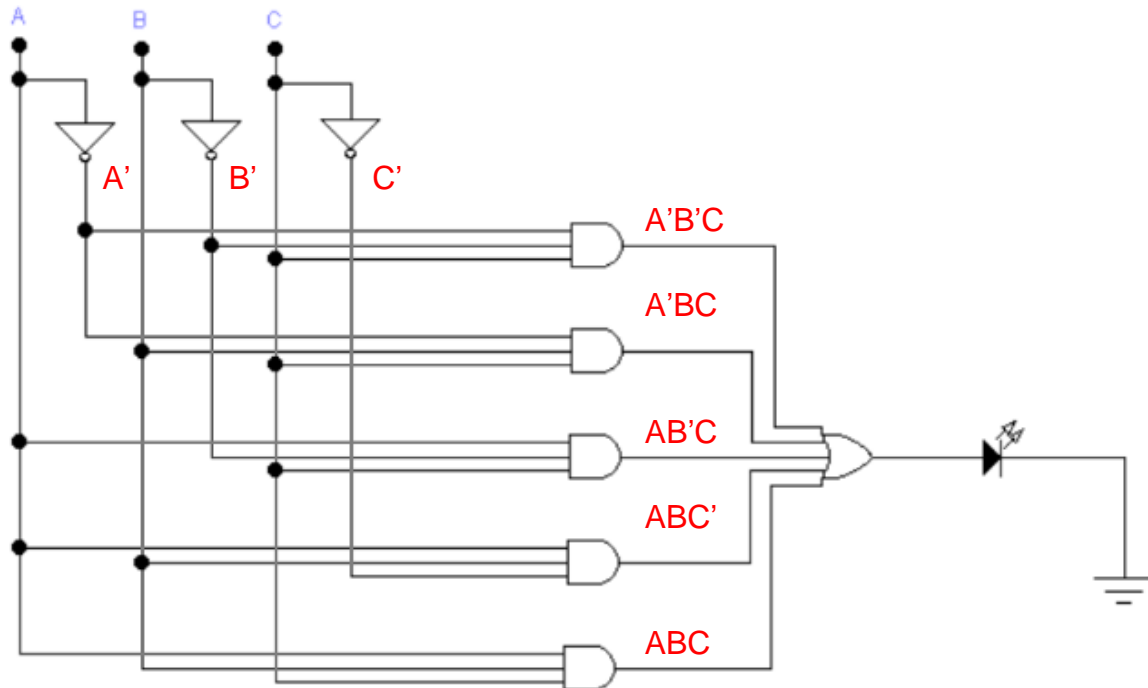
**2021B**

**D15**

**PRÁCTICA 3:  
COMPUERTAS LÓGICAS Y ÁLGEBRA DE BOOLE**

**ENTREGA: Lunes 13 de septiembre de 2021**

- a) Determine la ecuación de salida del circuito de la siguiente figura en términos de las entradas A, B, C y D.



$$(A'B'C) + (A'BC) + (AB'C) + (ABC') + (ABC)$$

- b) Reduzca mediante álgebra de Boole la ecuación obtenida en a).

$$(A'B'C) + (A'BC) + (AB'C) + (ABC') + (ABC)$$

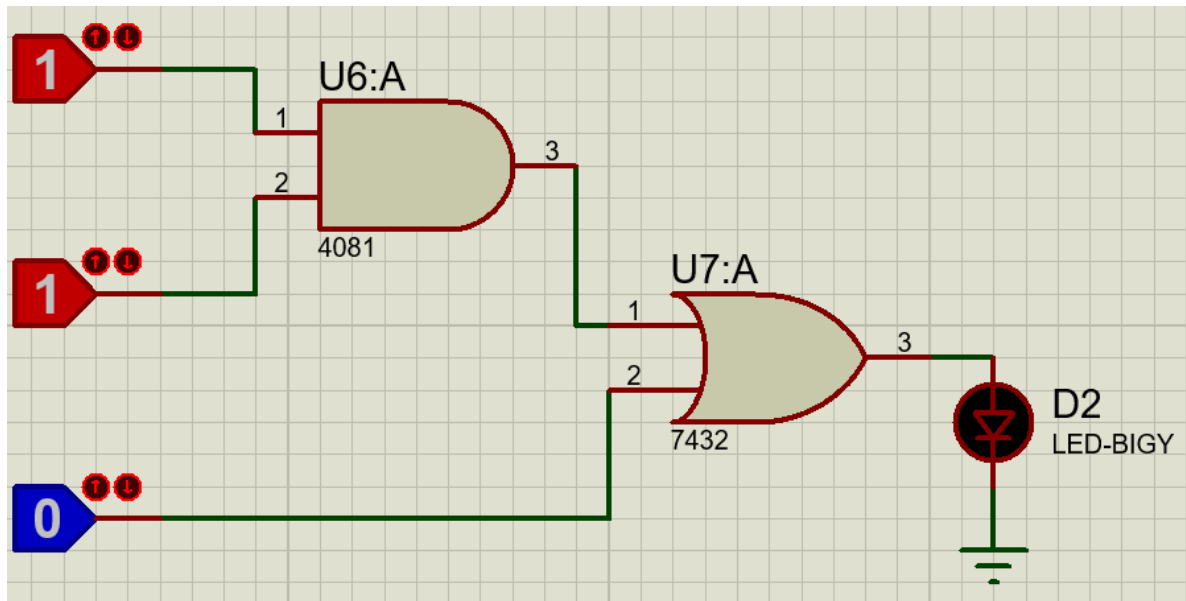
$$A'B'C + A'BC + AB'C + ABC' + ABC \quad \text{COMBINACIÓN}$$

$$A'B'C + A'BC + AB'C + AB \quad \text{ABSORCIÓN}$$

$$C + A'BC + AB'C + AB \quad \text{ABSORCIÓN}$$

$$C + AB$$

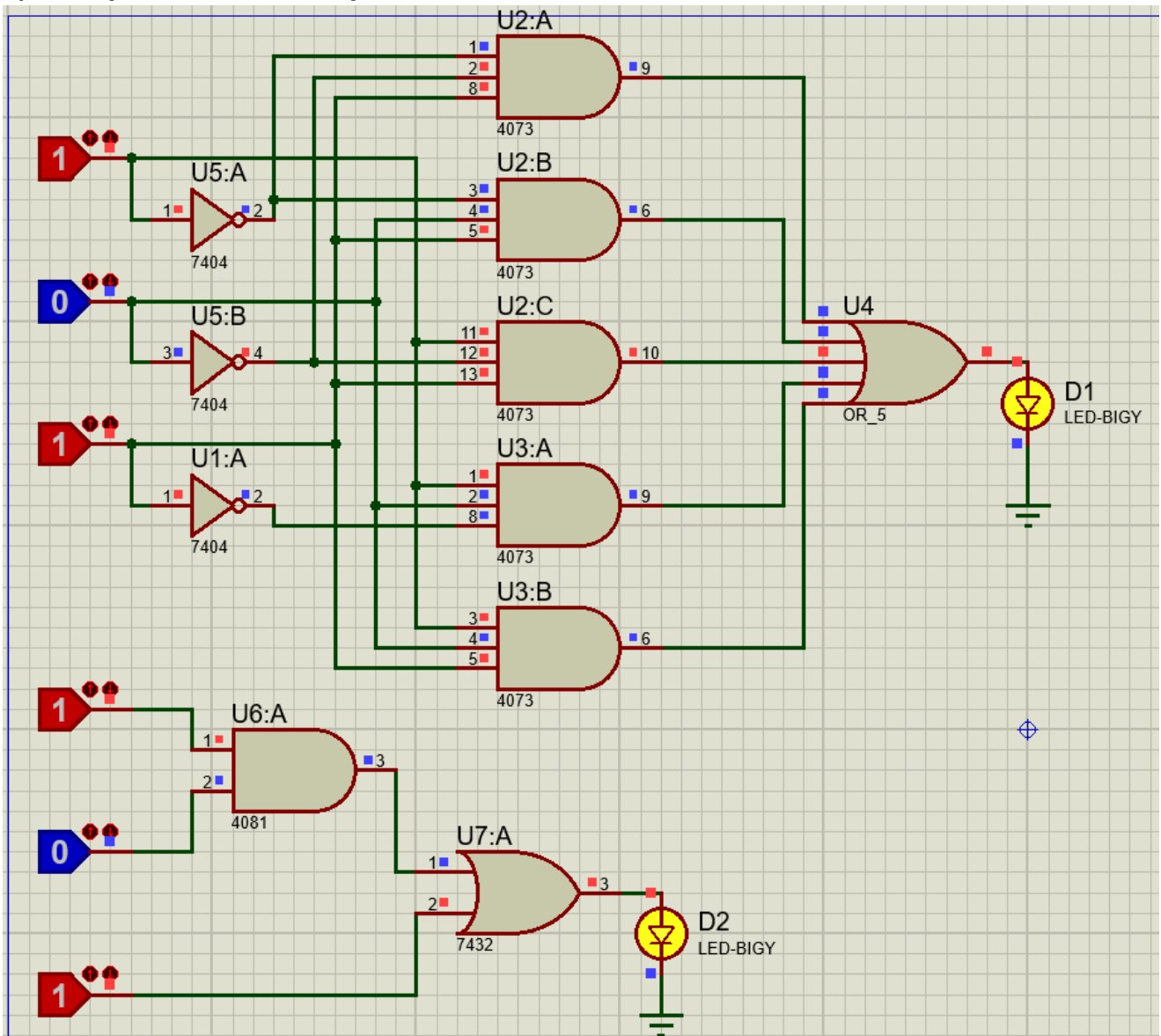
c) Dibuje el esquemático de la ecuación resultante.



d) Realice la tabla de verdad de la ecuación resultante

A	B	C	out
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

e) Compruebe ambos esquemas con la simulación.



f) Presente sus conclusiones.

Esta practica fue otro ejercicio para practicar la minimización de circuitos este siendo uno de los que tuvo mayor diferencia entre el original y el minimizado, pues el circuito pasa de tener 9 compuertas lógicas a solo 2 de ellas.