



# UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

## FACULTAD DE INGENIERÍA

**Asignatura:** Diseño Digital Moderno

**Proyecto 1er Parcial**

**Grupo:** 4

**Profesor:** Dr. Oscar Francisco Fuentes  
Casarrubias

**Alumnos:**

Cruz Maldonado Armando  
León Flores Pedro David  
Pozos Hernández Angel  
Mora Ortega Judith

**Semestre:** 2024-2

## Objetivo:

Haciendo el uso de un **Latch SR (set-reset)**, dependiendo del estado de éste, hacer que convierta de binario a exceso a 3 o de binario a BCD (binary coded decimal).

## Material

### Latch

- Pulsador (2)
- Resistencias  $1k\Omega$  (2),  $330\Omega$  (2)
- Leds (2)
- Regulador de 5V [LM7805] (1)
- Pila de 9V (1)

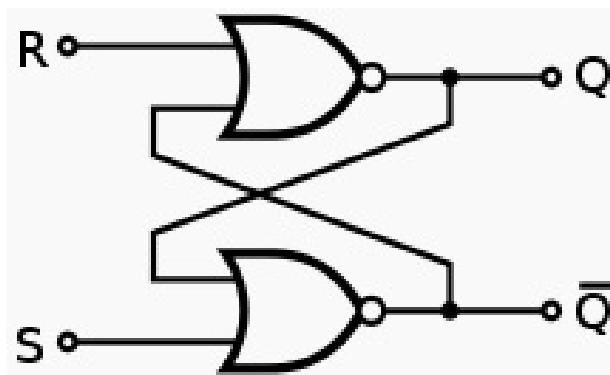
### BCD

- Conmutadores DIP de 4 Switches (1)
- Inversor Hexagonal (1)
- Puerta AND cuádruple (1)
- Puerta OR cuádruple (1)
- Resistencias de  $1k\Omega$  (5)
- Leds (5)

### Exceso 3

- Resistencias de  $1k\Omega$  (4)
- Leds (4)
- Inversor Hexagonal (1)
- Puerta OR cuádruple (1)
- Puerta XOR cuádruple (1)
- SPST de conmutadores DIP de 4 Switches (1)
- Puerta AND cuádruple (1)

### Latch



El latch lógico más simple es el RS, donde R y S permanecen en estado 'reset' y 'set'. El latch es construido mediante la interconexión

retroalimentada de puertas lógicas NOR (negativo OR), o bien de puertas lógicas NAND (aunque en este caso la tabla de verdad tiene salida en lógica negativa para evitar la incongruencia de los datos). El bit almacenado está presente en la salida marcada como Q.

Se pueden dar las siguientes combinaciones de entrada: set a 1 y reset a 0 (estado 'set'), en cuyo caso la salida Q pasa a valer 1; set a 0 y reset a 0 (estado 'hold'), que mantiene la salida que tuviera anteriormente el sistema; set a 0 y reset a 1 (estado 'reset'), en cuyo caso la salida Q pasa a valer 0; y finalmente set a 1 y reset a 1, que es un estado indeseado en los biestables de tipo RS, pues provoca oscilaciones que hacen imposible determinar el estado de salida Q.

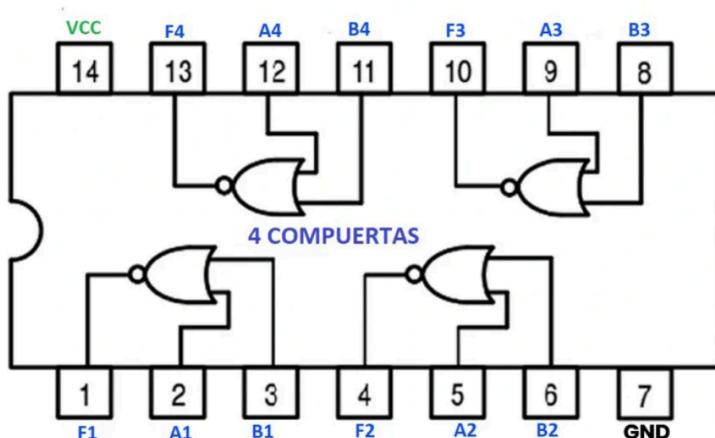
Esta situación indeseada se soluciona con los biestables tipo JK, donde se añade un nivel más de retroalimentación al circuito, logrando que dicha entrada haga comutar a las salidas, denominándose estado de 'toggle'.

Set	Reset	Q
1	0	1
0	0	$Q_{n-1}$
0	1	0
1	1	X

### NOR 74ls02

### 74LS02

#### NOR



## BCD

El código BCD, que significa "Binary Coded Decimal" en inglés, es un sistema de codificación numérica que representa cada dígito decimal (0 a 9) con su correspondiente representación binaria de 4 bits. En el código BCD, cada dígito decimal se convierte en su equivalente binario de 4 bits. Por lo tanto, los números decimales se representan como secuencias de dígitos binarios de 4 bits.

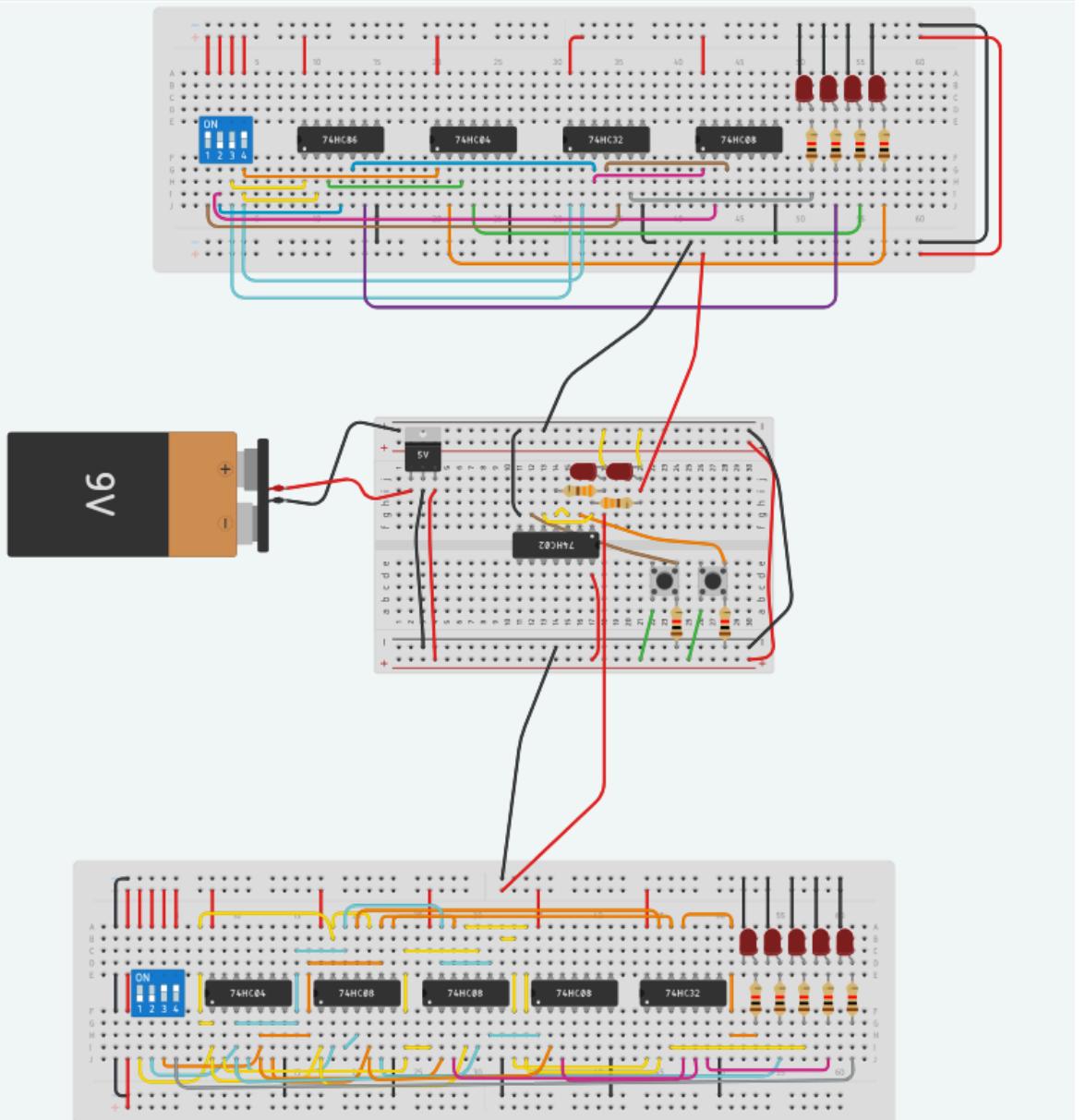
Binary Code A B C D	Decimal Number	BCD Code B <sub>5</sub>   B <sub>4</sub> B <sub>3</sub> B <sub>2</sub> B <sub>1</sub>
0 0 0 0	0	0   0 0 0 0
0 0 0 1	1	0   0 0 0 1
0 0 1 0	2	0   0 0 1 0
0 0 1 1	3	0   0 0 1 1
0 1 0 0	4	0   0 1 0 0
0 1 0 1	5	0   0 1 0 1
0 1 1 0	6	0   0 1 1 0
0 1 1 1	7	0   0 1 1 1
1 0 0 0	8	0   1 0 0 0
1 0 0 1	9	0   1 0 0 1
1 0 1 0	10	1   0 0 0 0
1 0 1 1	11	1   0 0 0 1
1 1 0 0	12	1   0 0 1 0
1 1 0 1	13	1   0 0 1 1
1 1 1 0	14	1   0 1 0 0
1 1 1 1	15	1   0 1 0 1

## Exceso 3

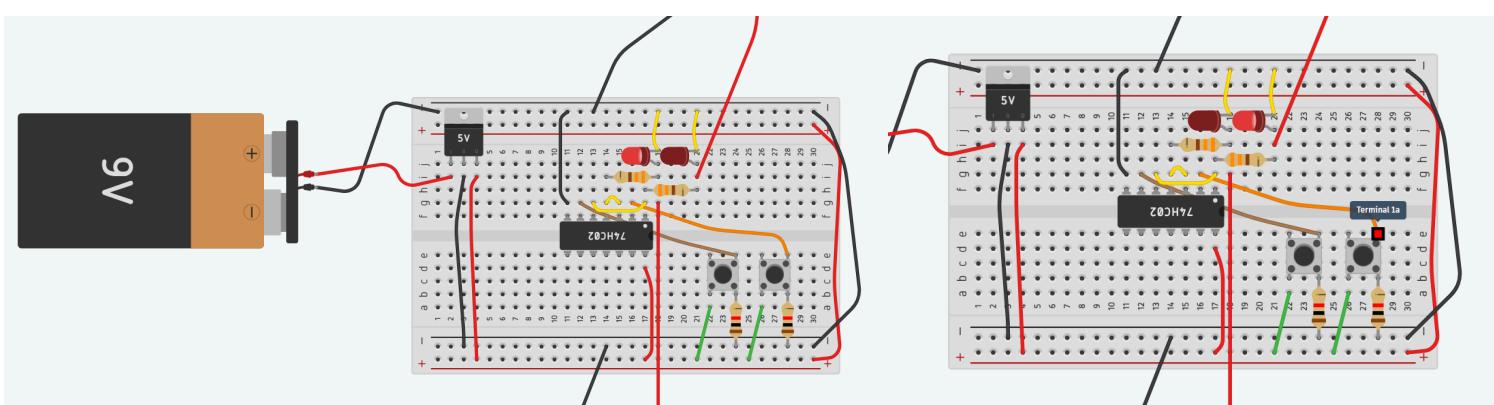
El código Exceso-3, también conocido como XS-3 o código de exceso de 3, es un sistema de codificación numérica en el que cada dígito decimal se representa mediante su equivalente decimal más 3, y luego se convierte en binario.

DECIMAL	BCD	Exceso 3
	8 4 2 1	
0	0000	0011
1	0001	0100
2	0010	0101
3	0011	0110
4	0100	0111
5	0101	1000
6	0110	1001
7	0111	1010
8	1000	1011
9	1001	1100

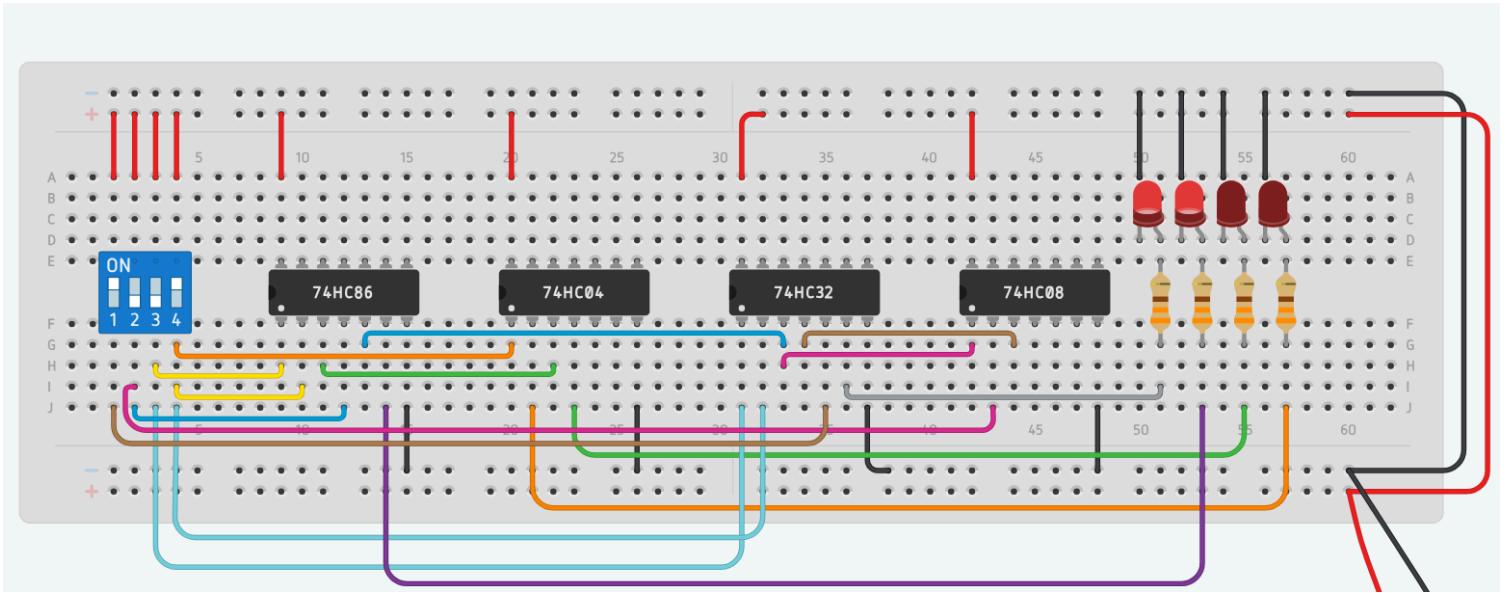
## Círcuito propuesto:



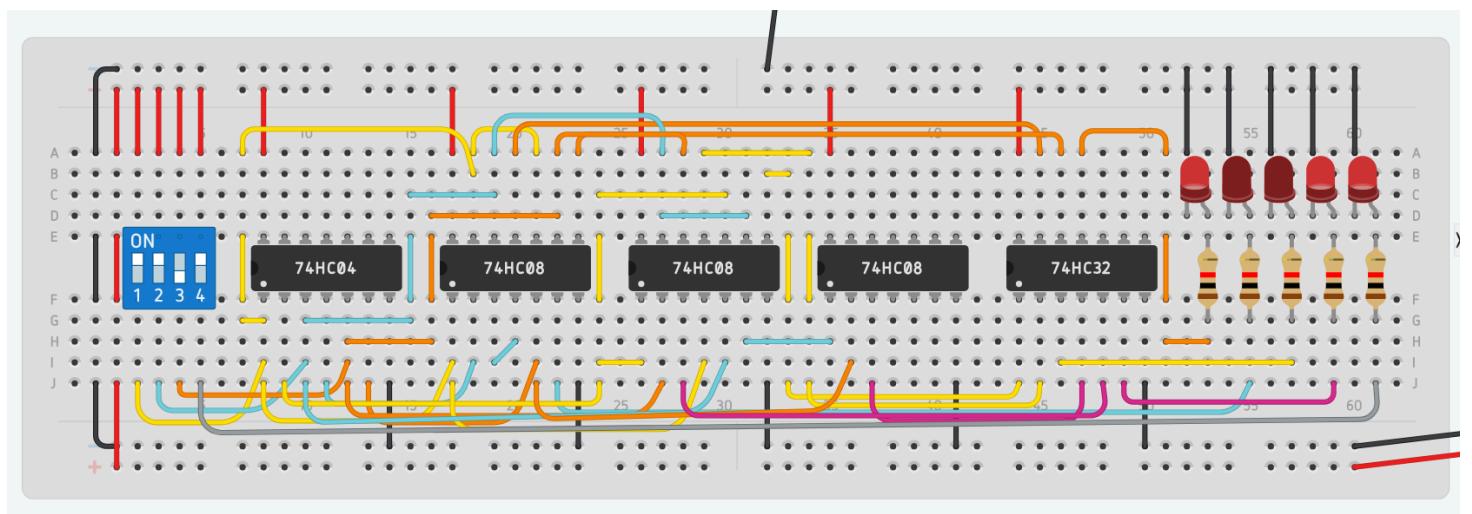
Nuestro circuito constó de 3 partes, la parte de en medio el Latch SR, el cual dependiendo de su estado, dará corriente a uno de los dos conversores, en la parte de arriba siendo el conversor de binario a exceso 3, y en la parte de abajo el conversor de binario a BCD.



Nuestro latch indicará por medio de un led en qué estado se encuentra, ya sea reset o set, además de dar paso al siguiente circuito conversor, si presionamos ambos al mismo tiempo entra a un “estado prohibido”.



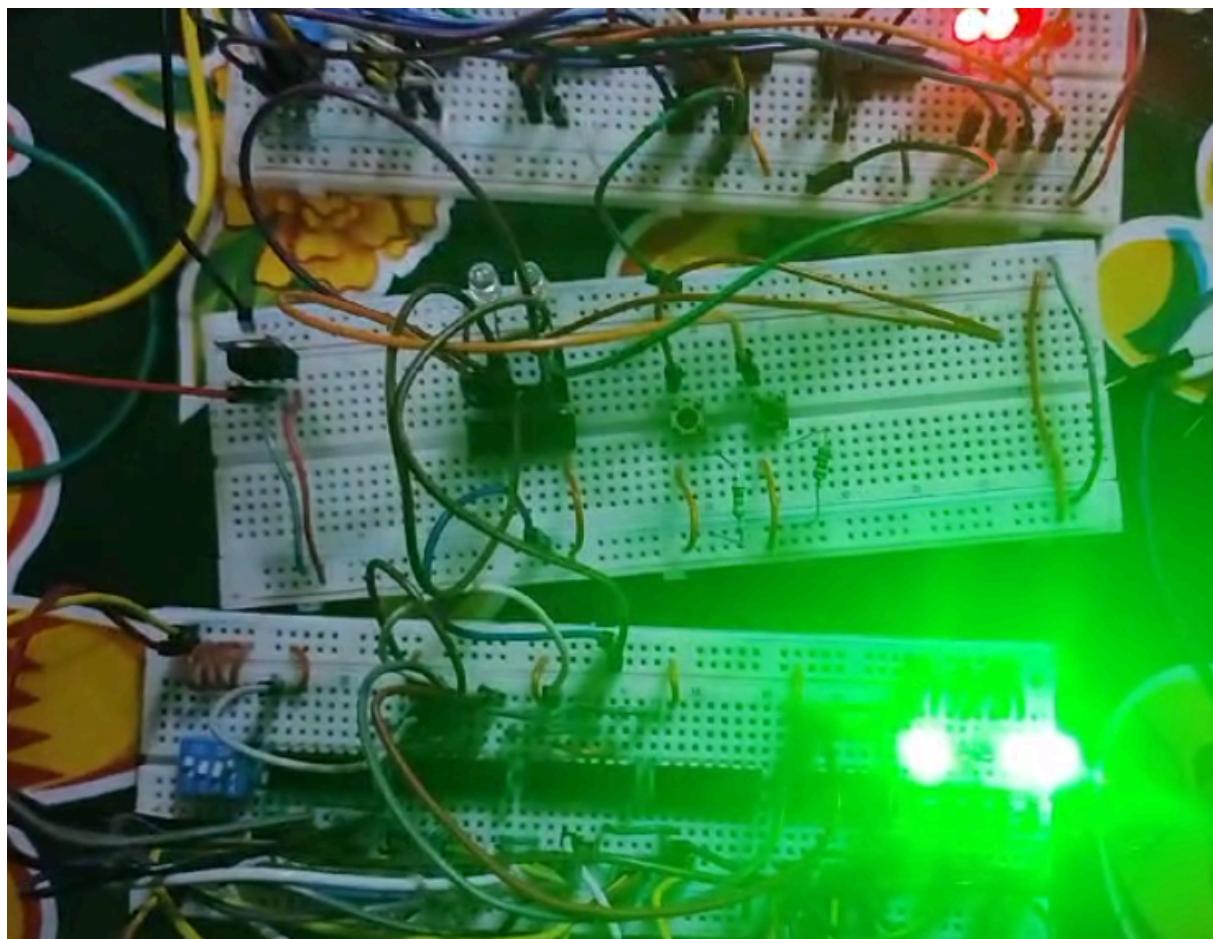
Luego tenemos nuestro circuito a exceso a 3, el cual metiendo las entradas por medio del dip switch de 4 switches, nos indicará en los leds su salida, en este caso se ejemplifica la entrada “1001” = 9 en binario, que en base a nuestra tabla de verdad, su salida en exceso a 3 será “1100”, como se refleja en los leds que se encienden.



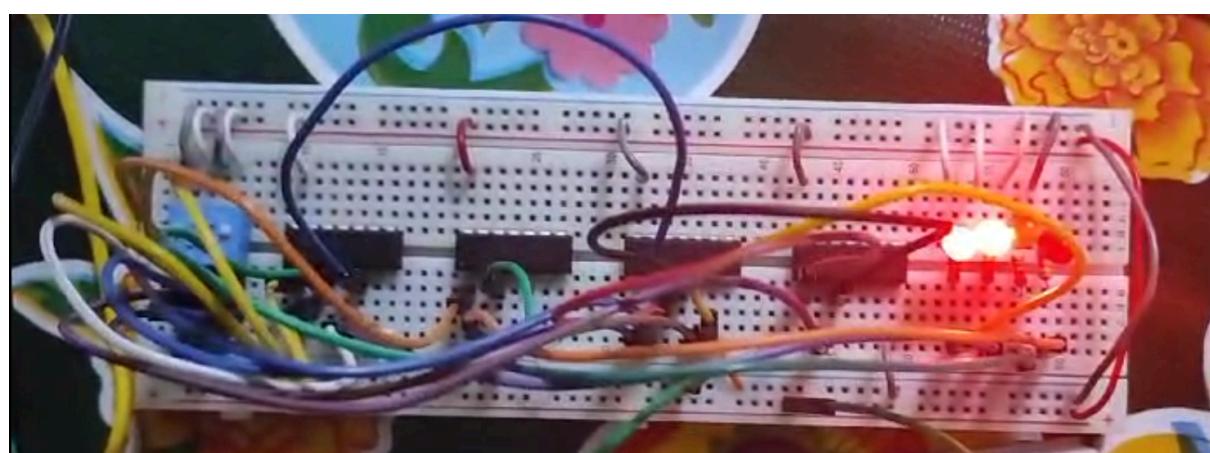
Por otra parte, tenemos nuestro conversor de binario a BCD, el cual, ingresando las entradas en el dip switch, nos regresará una salida reflejada en 5 leds, en base a nuestra tabla de verdad que se mencionó con anterioridad, podemos demostrar que el circuito funciona en base a esta, en este caso se ejemplifica la entrada “1101” en binario, “13” en decimal, y su salida es “10011”, siendo el primer led el cual indica que se está haciendo su conversión a BCD, ya que “0011” es “3” en decimal, por ende el primer led

indica que este pasa del “9” en decimal como se muestra en la tabla de verdad.

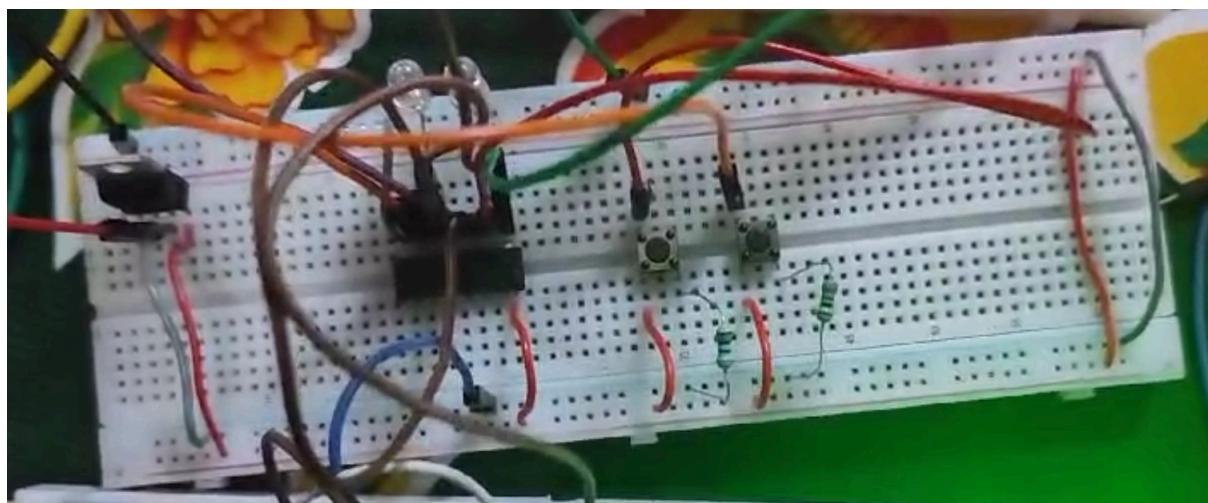
### Circuito construido:



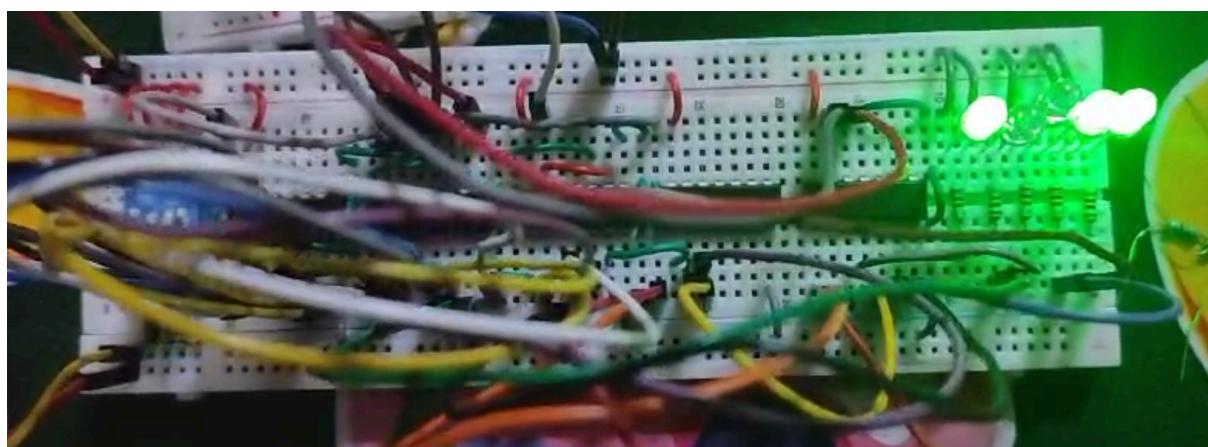
### Binario a Exceso a 3



## **Latch SR**



## **Binario a Binary Coded Decimal**



## **Conclusión**

Al realizar este proyecto combinamos varios conceptos vistos a lo largo del parcial, el funcionamiento de un latch, su estructura desde la tabla de verdad, esquema y circuito en físico, el cual nos fue útil para realizar la conversión entre BCD o Exceso 3, los cuales también se realizó el circuito en físico, para poder realizar el proyecto nos apoyamos de simuladores, ya que así nos aseguramos de que las conexiones fueran correctas.