



**Università di Verona**  
**Dipartimento Scientifico e Tecnologico**

Architettura degli Elaboratori: esame 05/09/00

**Cognome:.....Nome: ..... Matricola: .....**

**Note:** *le soluzioni devono essere opportunamente commentate,  
è vietato utilizzare appunti o libri.*

- 1) Si consideri il problema della sintesi automatica di circuiti digitali combinatori.
- Spiegare con un esempio l'utilizzo del *don't care set* nella sintesi esatta a due livelli.

- Si descriva, con un esempio, l'algoritmo di Paul-Unger.

- 2) Si consideri il circuito sequenziale che controlla la bilancia per pesare la frutta di un supermercato.

- Quando il sensore PESO passa da 0 a 1 vuol dire che un nuovo sacchetto è stato depositato sul piatto e deve essere pesato. In questo caso la bilancia mette a 1 l'uscita CONTA e la mantiene a 1 finché il sensore PESO\_RAGGIUNTO vale 0.
- Appena il peso è stato raggiunto, viene messa a 1 l'uscita STAMPA che viene mantenuta a 1 finché il piatto della bilancia non viene scaricato.
- La bilancia include un timer che mette sulla linea di uscita SCADUTO il valore 1 dopo cinque secondi che la linea INIZIA è stata posta a 1. Ogni volta che la bilancia non viene usata per cinque secondi si pone nello stato di attesa di un nuovo sacchetto da pesare.
- Si disegni il grafo delle transizioni della FSM che rappresenta il circuito, sapendo che gli ingressi e le uscite devono essere considerati nel seguente ordine: PESO, PESO\_RAGGIUNTO, SCADUTO, CONTA, STAMPA, INIZIA. Se ne ricavi poi la tabella delle transizioni.

- 
- Si identifichi la FSM minima equivalente a quella trovata.

- Dopo aver assegnato dei valori casuali a lunghezza minima agli stati della FSM, si scriva in somma di prodotti il segnale STAMPA.

---

3) Si consideri il problema della codifica binaria delle informazioni.

- Quali sono i passi che permettono di trasformare una grandezza analogica continua in una digitale discreta?.

- Specificare come viene identificato il numero minimo di bit necessari a codificare M informazioni.

- Descrivere l'algoritmo per la somma di due numeri in virgola mobile.

- 
- 4) Elencare le micro istruzioni (insieme dei segnali di controllo) relative alla completa esecuzione (caricamento, decodifica, esecuzione) della seguente istruzione assembler (Intel 80386 AT&T), assumendo che la CPU abbia TRE BUS, che l'istruzione sia composta da una sola parola, che (%EAX) rappresenti un metodo di indirizzamento indiretto a registro e che il salto condizionato sia di tipo indiretto (usare solamente le righe necessarie):

CALL (%EAX)

1. ....
2. ....
3. ....
4. ....
5. ....
6. ....
7. ....
8. ....
9. ....
10. ....
11. ....
12. ....
13. ....
14. ....
15. ....

- Descrivere lo schema di controllo di una CPU microprogrammata. Esemplificare lo schema utilizzando la fase di *fetch* dell'istruzione precedente.