

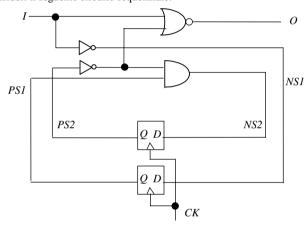
## Università di Veron Dipartimento Scientifico e Tecnologico

Architettura degli Elaboratori: esame 12/12/01

Cognome: ...... Matricola: .....

Note: le soluzioni devono essere opportunamente commentate, è vietato utilizzare appunti o libri.

1) Si consideri il seguente circuito sequenziale.



• Si estragga dal circuito lo STG della macchina a stati finiti assumendo che lo stato di reset sia 01 (NS2, NS1).

• Si riprogetti il circuito sequenziale, a partire dallo STG estratto, rappresentando la funzione di uscita e la funzione stato prossimo in somma di prodotti.

• Si dia la definizione di stato equivalente e di stato compatibile.

1

- 2) Utilizzando componenti di libreria, si costruisca il seguente data-path.
  - Il dispositivo rappresenta un circuito aritmetico a 8 bit che esegue 4 operazioni (somma, sottrazione, minore, maggiore) sugli operandi di ingresso, su un operando e sul registro *ACC*, sul registro *ACC* e sul registro *TEMP*. I numeri trattati sono rappresentati in complemento a due. Le operazioni di minore e di maggiore selezionano il minore o maggiore tra i due operandi. Si ipotizzi che le operazioni vengono eseguite tutte in 1 ciclo di clock. I 5 ingressi e l'uscita del dispositivo hanno il seguente significato.
  - CLK: sul fronte di salita del clock vengono memorizzati i valori nei registri
  - OP1[8]: primo operando.
  - OP2[8]: secondo operando.
  - OPER[2]: identifica l'operazione da eseguire (00=somma, 01=sottrazione, 10=minore, 11=maggiore).
  - MODE[2]: identifica la modalità dell'operazione (00=operazione su *OP1* e *OP2* con risultato in *ACC*, 01= operazione su *OP1* e *ACC* e risultato in *ACC*, 10= operazione su *ACC* e *TEMP* e risultato in *TEMP*).
  - OUT[8]: risultato dell'operazione.

3) Si descriva il modello di Von Neuman.

4) Elencare le micro istruzioni (insieme dei segnali di controllo) relative alla completa esecuzione (caricamento, decodifica, esecuzione) della seguente istruzione assembler (Intel 80386 AT&T), assumendo che la CPU abbia tre BUS, che l'istruzione sia composta da una sola parola e che (%EAX) rappresenti un metodo di indirizzamento indiretto a registro (usare solamente le righe necessarie):

## CALL (%EAX)

1.	
2.	
3.	
4.	
5.	
6.	
7.	
8.	
9.	
10.	
11.	
12.	
13.	
14.	
15.	

• Descrivere lo schema di controllo di una CPU microprogrammata. Esemplificare lo schema utilizzando la fase di *decodifica* dell'istruzione precedente..

5