



UNIVERSITÀ
di VERONA

Dipartimento
di INFORMATICA

Architettura di Computer e
Introduzione alle Reti con
Laboratorio:
esame finale
15/06/'22

Cognome:.....Nome:.....Matricola:.....

Note: le soluzioni devono essere opportunamente commentate,
è vietato utilizzare appunti o libri.

- 1) Si disegni lo schema di una architettura a pipeline a 4 stadi e si spieghi come sia possibile che il CPI medio possa tendere a 1. Quali sono le motivazioni che tendono a produrre un CPI medio superiore a 1?

- Qual è l'espressione a 3 fattori che descrive il tempo di esecuzione di un programma su una CPU? Quali di questi 3 fattori sono migliori in una architettura CISC e quali in una RISC?

- 2) Si consideri una cache di 4 KB con indirizzamento diretto, in cui ogni posizione immagazzina 8 parole di memoria. La memoria è di 32 MB, con parole di 8 bit. A quanti bit corrisponde il campo etichetta di una data posizione della cache?

- Si discuta il problema del passaggio da indirizzi logici di memoria a indirizzi fisici nel caso di un sistema di memoria paginato. Si riporti un esempio.