

5.5. АНАЛИЗ МАТРИЧНЫХ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ

Матричные вычислительные системы начиная с 60-х годов 20 столетия относятся к основным концепциям построения сверхмощных средств вычислительной техники. Матричный способ обработки информации, в отличие от конвейерного, в принципе позволяет осуществлять неограниченное количество вычислительных процессов, следовательно, достичь любого уровня быстродействия вычислительных средств.

Матричные ВС – вариант технической реализации модели коллектива вычислителей. В таких системах в высокой степени воплощены фундаментальные архитектурные принципы.

1. *Параллельность выполнения операций* в матричных ВС обеспечивается на нескольких функциональных уровнях. На макроуровне параллельность достигается за счет одновременной работы нескольких матричных процессоров (квадрантов – в ILLIAC-IV и процессорных подсистем – в Connection Machine). На микроуровне параллельность выражается в возможности одновременной работы большого количества элементарных процессоров (64 ЭП в квадранте и 256 ЭП в системе ILLIAC-IV, 16384 ЭП в подсистеме и 65536 ЭП в моделях семейства Connection Machine).

В современных суперсистемах выделяются промежуточные функционально-структурные образования из элементарных процессоров (обусловленные, в частности, технологическими возможностями элементарной базы). Так, в моделях семейства CM в качестве таких образований выступают процессорные кристаллы (вершины гиперкубической структуры). Эти кристаллы-вершины есть по сути матричные процессоры, в каждом из которых все ЭП (их 16 в CM) взаимодействуют друг с другом через n -мерную (двумерную в CM-1) решетчатую структуру. На рассмотренном уровне параллелизм также поддерживается: осуществляется параллельная работа кристаллов-вершин и элементарных процессоров в пределах каждой из них.

В промышленных матричных ВС число параллельно выполняемых операций порядка $10^2 - 10^4$;

2. *Программируемость структуры* в матричных системах проявляется более сильно, чем в конвейерных. В самом деле, матричная ВС может быть так настроена, что ее различные квадранты или подсистемы будут одновременно решать различные задачи. Кроме того, в пределах квадранта или подсистемы имеется возможность программировать направление передачи информации от каждого ЭП и, следовательно, настраивать канал связи между любыми ЭП. В матричных ВС заложены средства программного управления состоянием каждого элементарного процессора. Последнее позволяет матрицу или подсистему ЭП разбивать на группы, каждая из которых может реализовать свой режим обработки данных. Следовательно, на различных группах ЭП можно выполнять различные программы. Однако в силу того, что в квадранте или подсистеме имеется только одно устройство управления, группы ЭП должны работать последовательно.

Итак, если в мультипрограммном режиме в однопроцессорной ЭВМ имеет место разделение времени, то в матричной ВС – разделение “пространства” элементарных процессоров и системного времени. При этом различные задачи решаются на различных группах ЭП (состоящих из различного числа процессоров) и в различные (последовательные) отрезки времени. При такой организации мультипрограммного режима резко падает производительность всей системы, так как вместо параллельных вычислений производятся последовательно-параллельные и в пределе последовательные.

Матричные ВС располагают функционально гибкой структурой сети межпроцессорных связей. В первых системах (таких как ILLIAC-IV) предельно близких к канонической структуре матричного процессора сеть связей между ЭП представлялась двумерными решетками.

В современных системах (80-х и 90-х годов) двумерные решетки используются для организации сети межпроцессорных связей только в пределах одного кристалла, причем число элементарных процессоров в нем соответствует текущему уровню технологии БИС. Более того при эволюционном развитии архитектуры ВС такие двумерные решетки трансформируются в более совершенные n -мерные (например, это имело место при переходе от модели СМ-1 к СМ-2). Процессорные кристаллы берутся в качестве функционально-структурных элементов, а сама система формируется как композиция множества кристаллов и сети связей между ними. Технология БИС и техника конструирования систем уже позволяют формировать из таких кристаллов гиперкубы.

Итак, программируемые структуры сетей межпроцессорных связей позволяют матричной ВС адаптироваться под область применения и структуру решаемой задачи, они делают локальную оперативную память любого ЭП общедоступной для других ЭП.

3. *Однородность состава и структуры* ВС видна на всех функциональных уровнях. На макроуровне однородность выражена тем, что все матричные процессоры (или квадранты в ILLIAC-IV, или подсистемы в моделях СМ) и устройства управления, входящие в них, одинаковы. На микроуровне однородность достигнута за счет применения множества идентичных элементарных процессоров.

Сети межпроцессорных связей в матричных ВС – однородные, это либо решетки либо гиперкубы.

Однородность проявляется и в конструкции ВС, они формируются из конструктивно однотипных элементарных процессоров или процессорных кристаллов.

Архитектура матричных ВС не лишена существенных недостатков. Так, единственное устройство управления в квадранте или подсистеме резко снижает надежность и живучесть, а также производительность при мультипрограммной работе и, следовательно, ограничивает сферу применения матричных ВС. Эти недостатки и сравнительно небольшие экономические преимущества, полученные за счет общего устройства управления в матричном процессоре (в квадранте или подсистеме), заставляют разработчиков постепенно отходить от принятой ими архитектурной концепции и переходить к сформулированной в Сибирском отделении РАН модели коллектива вычислителей. Так, по сравнению с системой SOLOMON, в которой были общими и устройство управления и память, в ILLIAC-IV осталось общим только устройство управления. В дальнейшем очевиден следующий шаг – ввести для каждого элементарного процессора свое устройство управления. Это и будет означать полный переход к модели коллектива вычислителей.

Таким образом, матричные и вычислительные системы – существенный шаг в развитии архитектуры средств переработки информации. Матричные ВС позволяют достичь производительности порядка $10^8 - 10^{12}$ опер/с при решении широкого класса трудоемких задач.