

6.4. ВЫЧИСЛИТЕЛЬНЫЕ СИСТЕМЫ СЕМЕЙСТВА “ЭЛЬБРУС”

Работы по проектированию вычислительных систем семейства “Эльбрус” выполнялись под руководством В.С. Бурцева в 70-х и 80-х годах в Институте точной механики и вычислительной техники (ИТВиТ) им. С.А. Лебедева АН СССР. Аванпроект ВС “Эльбрус” был выполнен в 1970 г., модель “Эльбрус-1” была принята Госкомиссией в 1980 г., а “Эльбрус-2” – в 1985 г. Обе модели выпускались в СССР более 15 лет.

В рамках работ по проекту “Эльбрус” преследовалась цель создать семейство высокопроизводительных и надежных ВС. Для семейства “Эльбрус” характерны:

- MIMD-архитектура;
- распределенное управление;
- однородность и модульность структуры;
- живучесть и самоконтроль;
- аппаратная поддержка функций операционной системы и средств языка высокого уровня;
- разрядность слов – 32, 64, 128;
- многоуровневая память;
- спецпроцессоры приема/передачи данных;
- производительность – 10-100 MFLOPS.

6.4.1. Функциональная структура системы “Эльбрус”

Вычислительная система “Эльбрус” – это распределенная конфигурация, построенная по модульному принципу (рис.6.4). Система обладала свойством масштабируемости; она допускала формирование конфигураций, адекватных сферам применения и/или финансовым возможностям потребителей. В состав системы “Эльбрус” могло быть включено от 1 до 10 центральных процессоров (ЦП1, ЦП2,..., ЦП10), от 4 до 32 модулей оперативной памяти (МП1, МП2,..., МП32), от 1 до 4 процессоров ввода/вывода (ПВВ1, ПВВ2, ПВВ3, ПВВ4), от 1 до 16 процессоров приема/передачи данных (ППД 1, ППД 2,..., ППД 16), необходимое количество устройств внешней памяти (УВП; накопителей на магнитных лентах, барабанах и дисках) и устройств ввода информации (УВВ). Предусматривалась возможность подключения УВВ либо непосредственно к ПВВ, либо через каналы связи к ППД. Взаимодействие между подмножествами ЦП, МП и ПВВ осуществлялось через распределенный коммутатор, представлявший собой композицию локальных коммутаторов.

Каждый компонент (или модуль) системы “Эльбрус”, включая локальный коммутатор, имел стопроцентный аппаратный контроль. Средства контроля при появлении даже одиночной ошибки выдавали сигнал неисправности. По этому сигналу операционная система через аппаратно реализованную систему реконфигурации исключала неисправный компонент из рабочей конфигурации. Отключенный модуль попадал в ремонтную конфигурацию, где он при помощи тест-диагностических программ и специальной аппаратуры ремонтировался, после чего мог быть включен операционной системой в рабочую конфигурацию.

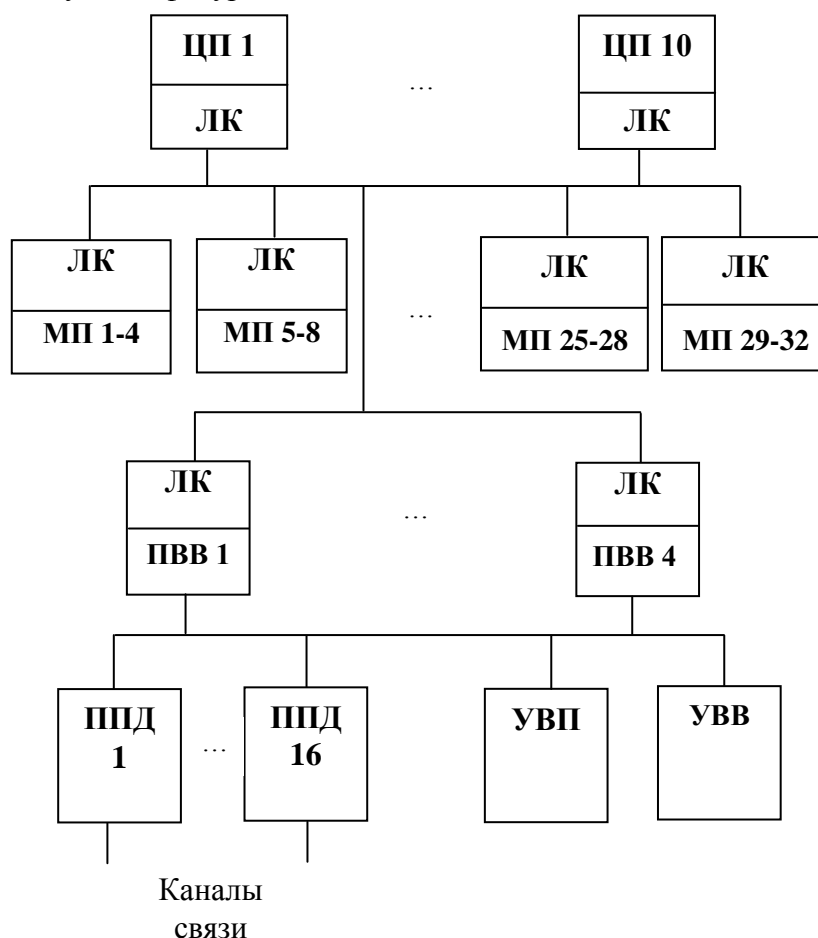


Рис.6.4. Функциональная структура системы “Эльбрус”

Средства реконфигурации позволяли организовать конфигурации ВС повышенной надежности и живучести. Так, например, допускались конфигурации ВС с резервом на уровне однотипных модулей. Время включения резервного модуля в рабочую конфигурацию ВС не превышало 0,01 сек. Живучесть ВС выражалась в возможности передачи функций отказавшего модуля другому такого же типа. Это конечно приводило к снижению рабочих характеристик (производительности, в частности), но не к отказу ВС в целом.

Средства конфигурации позволяли также настраивать ВС на решение того или иного класса задач.

Помимо общедоступной оперативной памяти (МП 1– МП 32) в системе “Эльбрус” имеется и сверхоперативная память, распределенная по центральным процессорам (ЦП 1 – ЦП 10).

Каждое слово в ВС сопровождается тегом указывающим тип данных (целое, вещественное, адрес, метка процедуры и т.д.) и формат данных (32, 64 или 128 разрядов).

– Работа ВС “Эльбрус” осуществлялась под управлением оперативной системы. В этой системе был реализован механизм управления вычислительными процессами, который учитывал состав и состояние ресурсов ВС. Вычислительный процесс мог быть активным или пассивным. Одновременно несколько процессов могли быть активными, при этом любой процессор мог работать с любым из них. Для синхронизации процессов использовались семафоры; система команд содержала операции “открыть семафор” и “закрыть семафор”. Если все процессоры были заняты работой, то могла образовываться очередь готовых к выполнению процессоров. После освобождения какого-либо процессора (в частности, если реализуемый в нем активный процесс по тем или иным причинам переходил в пассивный или заканчивался) происходило обращение к очереди готовых процессоров и этот процессор начинал выполнять первый из них. Процессы могли перераспределяться в очереди в зависимости от их приоритетов.

6.4.2. Модели семейства “Эльбрус”

Модель “Эльбрус-1”. Опытные образцы модели “Эльбрус-1” были изготовлены к началу 1978 г., а промышленная система “Эльбрус-1” была принята Госкомиссией в 1980 г. Система “Эльбрус-1” имела производительность от 1,5 до 15 MFLOPS и емкость оперативной памяти от 576 до 4608 К байт.

Центральный процессор “Эльбрус-1” оперировал с числами, имевшими формат в 32, 64 и 128 разрядов, и с алфавитно-цифровой информацией. Он обеспечивал выполнение операций сложения с фиксированной и с плавающей запятой за 520 и 780 нс соответственно, операций умножения 32-разрядных и 64-разрядных чисел за 780 и 1300 нсек соответственно, а логических операций за 520 нс. Максимальное быстродействие центрального процессора оценивалось величиной 1,5 млн. операций в секунду. Для построения процессора были использованы интегральные схемы (с транзисторно-транзисторной логикой – ТТЛ), имевшие задержку 10-20 нс на вентиль.

Для обеспечения программной совместимости в “направлении” от БЭСМ-6 к “Эльбрус-1” был разработан спецпроцессор, реализующий систему команд БЭСМ-6. Этот спецпроцессор подключался к ВС “Эльбрус-1” вместо одного из центральных процессоров. Спецпроцессор имел быстродействие 3 млн. операций в секунду и выполнял сложение за 240 нс, умножение за 400 нс и логические операции за 80 нс.

Оперативная память могла иметь в своем составе от 4 до 32 модулей, причем для группы из 4 модулей предназначался свой локальный коммутатор. Коммутатор обеспечивал связь группы из 4 модулей памяти с 10 центральными процессорами и 4 процессорами ввода/вывода (через локальные коммутаторы) группа из 4 модулей памяти имела емкость 64 К 72-разрядных слов, модули работали с перекрытием циклов

обращения. Оперативная память была реализована на ферритовых сердечниках, она имела время цикла 1,2 мкс и время доступа 0,5 мкс.

В процессорах ввода/вывода, были аппаратно реализованы алгоритмы управления периферийным оборудованием, а также те основные алгоритмы операционной системы, которые осуществляли диспетчеризацию ввода/вывода. Максимальная скорость обмена информацией одного ПВВ с оперативной памятью составляла 36 млн. байт в секунду, а скорости обмена данными через быстрый канал (для накопителей на магнитных барабанах и дисков), стандартный канал (для накопителей на магнитных лентах и устройств ввода/вывода) и канал процессоров ППД составляли до 4, 1,3 и 1 млн. байт в секунду соответственно.

В состав программного обеспечения ВС “Эльбрус-1” входили операционная система, система программирования, комплекс стандартных и сервисных программ, система телеобработки, тестовые и диагностические программы. Операционная система обеспечивала работу ВС в режимах пакетной обработки, разделения времени и терминальной обработки. Она осуществляла динамическое распределение всех ресурсов ВС; управляла работой процессоров и обеспечивала их синхронизацию; реализовывала виртуальную память и расчленение физической памяти на сегменты (без жестких границ и с точностью до слова). Операционная система обеспечивала также автоматическую реконфигурацию ВС, восстановление файлов и перезапуск задач и системы (в целях надежности и живучести). Общий объем операционной системы и транслятора с автокода составлял всего лишь 250 тыс. строк.

Система программирования “Эльбрус-1” предоставляла пользователям следующие языки: АЛГОЛ 60, ФОРТРАН, КОБОЛ, PL/1, АЛГОЛ 68, СИМУЛА 67, ПАСКАЛЬ и автокод “Эльбрус”. Она обеспечивала также: отладку программ на исходном языке; диагностику ошибок при компиляции и исполнении программ; комплексирование и сегментацию программ; повторное вхождение в программы; разнообразные формы защиты и редактирования программ и другое.

Модель “Эльбрус-2”. Система “Эльбрус-2” была сдана Госкомиссией в 1985 г., это вторая архитектурная генерация семейства “Эльбрус”. Производительность системы “Эльбрус-2” – 120 млн. операций в секунду, емкость оперативной памяти – 160 М байт, пропускная способность распределенного коммутатора – 2 Г байт/с. Для построения данной модели была использована элементная база (типа Motorola 10000), которая обеспечивала время задержки на вентиль 2-3 нс.

К архитектурным особенностям ВС “Эльбрус-2” относились следующие:

- система команд обеспечивала эффективную реализацию автокода “Эльбрус” (являющегося языком высокого уровня);
- часто встречающиеся программные конструкции языка высокого уровня имели аппаратную поддержку
- диспетчер внешних объектов был реализован аппаратно в ПВВ;
- система команд и программное обеспечение ППД обеспечивали простую адаптацию к различным вычислительным сетям и внешним объектам;
- допускалось формирование конфигураций ВС, в которых вместо ЦП включался спецпроцессор, совместимый с БЭСМ-6 (с производительностью, превышающей более чем в шесть раз быстродействие ЭВМ).

Вычислительная система “Эльбрус-2” до сих пор (1999 г.) эксплуатируется в центре ПВО в Софрино.

Перспективы развития семейства ВС “Эльбрус”.

Легко заметить, что в моделях “Эльбрус-1” и “Эльбрус-2” содержатся архитектурные решения, существенно отличающиеся от канонических и приближающие мультипроцессорные ВС к классу распределенных средств обработки информации.

В 1995 г. была создана в единственном экземпляре 16-процессорная ВС “Эльбрус-3”, в которой принцип параллелизма получил более глубокое воплощение (он распространялся на уровень команд).

Дальнейшее архитектурное развитие семейства ВС “Эльбрус” связывается с созданием микропроцессора E2k (E2k – это сокращение от Elbrus 2000). Данный микропроцессор создается группой компаний “Эльбрус”, организованной в ноябре 1998 г. В состав группы входят ЗАО МЦСТ, созданное на базе Московского центра SPARC-технологий, ООО “Эльбрус-2000” и ЗАО “Телеинтерком”; альма-матер для всех этих обществ – ИТМ и ВТ РАН.

Архитектура E2k ориентирована на работу с данным командным словом (VLIW). В специально отведённых полях команды каждому из параллельно работающих функциональных устройств предписываются свои действия. Предполагается, что существуют компиляторы с языком высокого уровня, которые готовят программы, загружаемые в микропроцессор. Итак, VLIW-архитектура является противоположностью суперскалярной, которая в системе команд не предусматривает каких-либо указаний на параллельную обработку внутри процессора. Архитектура VLIW позволяет обеспечить параллельную работу в процессоре большого числа функциональных устройств. Говорят, что процессоры с архитектурой VLIW (как и суперскалярные процессоры) используют параллельность уровня команд (ILP). Возможности микропроцессора E2k характеризуют следующие показатели:

- тактовая частота 1,2 ГигаГц;
- технология – 0,18-микронная;
- площадь кристалла – 126 мм^2 ;
- мощность тепловыделения – 35 Вт.

За счет параллелизма архитектуры микропроцессор E2k будет обладать пиковой производительностью 4,8 GFLOPS. Это самая высокая производительность, которая доступна микропроцессорам, анонсированным к началу 1999 г.

Чтобы оценить микропроцессор E2k полнее, воспользуемся современными технологиями измерения производительности средств микропроцессорной техники. Сегодня наиболее распространенными являются наборы тестов корпорации SPEC (Standard Performance Evaluation Corporation) – это SPEC 89, SPEC 92, SPEC 95. Каждый из этих наборов состоит из двух частей. Так, например, SPEC 95 имеет набор тестов-программ SPECint95 для оценки быстродействия (в MIPS) микропроцессоров при выполнении операций с фиксированной запятой и набор SPECfp95 для определения производительности (в MFLOPS) для операций с плавающей запятой.

Разработчики микропроцессора получили следующие оценки производительности E2k: SPECint 95/fp 95=135/195. Эти оценки уместно сравнить с самым быстродействующим микропроцессором Merced фирмы Intel: SPECint 95/fp 95=45/70. Следовательно, ожидается, что микропроцессор E2k будет почти в три раза быстрее Merced (частота E2k – 800 МГц, площадь – 300 мм^2 , мощность тепловыделения – 60 Вт). Планируется, что промышленный выпуск E2k будет налажен в 2002 году. (Заметим, что микропроцессор Merced появится на рынке в 1999 г.; фирма Intel уже анонсировала новый микропроцессор McKinley. Выдержит ли E2k конкуренцию в 2002 году – ?).