

6.2. ВЫЧИСЛИТЕЛЬНАЯ СИСТЕМА C.mmp

Система C.mmp (Carnegie-Mellon Multi-Processor) была создана Университетом Карнеги-Меллона (США). Работы в области архитектуры мультипроцессорных ВС, начатые университетом в 1970 г., преследовали следующие общие цели:

- 1) достижение высокой производительности (большой полосы пропускания канала “процессор – память”);
- 2) проведение экспериментальных исследований по эффективности параллельной обработки данных.
- 3) экспериментальное изучение и обеспечение надежности (в условиях отказов, включая перемежающиеся отказы);
- 4) достижение приемлемых технико-экономических показателей;
- 5) воплощение принципа максимального использования серийно выпускаемой аппаратуры;

Последний принцип позволил:

- 1) свести разработку системы к работам по созданию лишь системных компонентов, тем самым не расходовать материальных ресурсов на проектирование и изготовление процессоров, памяти и средств ввода/вывода информации;
- 2) использовать программное обеспечение (в частности, контрольно-диагностические программы) серийной аппаратуры;
- 3) достичь большей надежности в работе ВС как совокупности взаимосвязанных модулей обработки и хранения информации (благодаря их массовому производству).

6.2.1. Архитектура системы C.mmp

Система C.mmp принадлежала к мини-машинным системам (мини-ВС), она формировалась из средств мини-ЭВМ. Ввиду относительно высокой стоимости мини-ЭВМ была выбрана предельно простая архитектура системы (рис.6.2), а вопросы надежности были решены программными средствами. Система состояла из 16 элементарных процессоров (мини-ЭВМ фирмы DEC), общей памяти и матричного коммутатора. В состав ЭП (мини-ЭВМ) входили незначительно модифицированный процессор PDP-11/40, локальная (или местная, или индивидуальная) память, блок отображения адреса (который преобразовывал генерировавшиеся процессором 18-разрядные адреса в 25-разрядные физические адреса) и контроллер межпроцессорного интерфейса (который обеспечивал подключение процессора к межпроцессорной шине). Кроме указанных компонентов в состав ЭП (мини-ЭВМ) могли входить память на магнитных дисках, страничная память на дисках, внешние устройства и др. Матричный коммутатор 16×16 позволял установить связь между любым процессором ЭП $_i$ и любым портом МП $_j$, $i, j \in \{1, 2, \dots, 16\}$, памяти общего доступа.

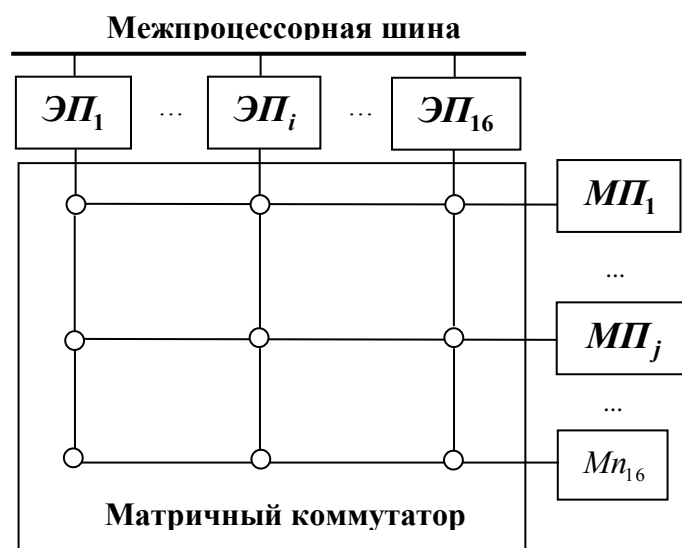


Рис.6.2. Функциональная структура системы С.mmp

6.2.2. Анализ надежности мини-ВС С.mmp.

Процесс построения вероятностных моделей для С.mmp и их исследования был облегчен тем, что система была основана на принципе однородности модулей (элементарных процессоров и модулей памяти). Легко заметить, что нет каких-либо принципиальных трудностей в представлении системы С.mmp в виде модели ВС со структурным резервом и с восстановлением. Однако исследователи из Университета Карнеги-Меллона ограничились изучением модели ВС с резервом, но без восстановления. В рамках, этой пессимистической и простейшей модели предполагалось, что восстановление начинается только после того, как отказ очередного модуля приводит к отказу системы в целом. Говоря иначе, считалось, что ВС исправно работает при отказах ЭП и модулей памяти вплоть до истощения резервных ресурсов.

При применении выбранной модели ВС с резервом и с отказами считается, что вероятность безотказной работы в течение времени t любой подсистемы (любого подмножества) из N идентичных модулей равна

$$R(t) = \sum_{i=0}^{N-n} \binom{N}{i} r^{N-i}(t) [1 - r(t)]^i, \quad (6.1)$$

где $r(t) = \exp(-\lambda t)$ и λ есть соответственно вероятность безотказной работы и интенсивность отказов модуля; n – допустимое число исправных модулей ($N - n$ есть резерв, следовательно, изучаемая подсистема устойчива к $N - n$ отказам модулей).

Реальная система С.mmp содержала несколько подсистем одинаковых модулей (процессоров, модулей локальной памяти для каждого процессора, модулей памяти общего доступа для каждого из портов, блоков отображения, контроллеров межмашинного интерфейса и др.) и единственный коммутатор. Учет этих структурных особенностей требует преобразований формулы (6.1), которые, несмотря на их очевидность, все же заметно усложняют счет. Фактором, существенно определявшим надежность системы С.mmp, являлся способ организации работы коммутатора. При этом разработчиками системы использовались две модели коммутатора. В простейшем случае (*сосредоточенный коммутатор*) коммутатор рассматривался как единый элемент, выход которого из строя вызывал отказ всей системы. Второй вариант (*распределенный коммутатор*) отражал потенциальные возможности структуры коммутатора (далеко не все отказы коммутатора приводили к отказу системы).

Из сопоставления кривых для функции надежности ВС (6.1) было установлено, что для задач, требующих исправности восьми процессоров, отношение интервала времени, в течение которого вероятность безотказной работы системы С.mmp при использовании распределенной модели коммутатора превышает уровень 0,9, к соответствующему интервалу для сосредоточенной модели коммутатора составляет 2700:350, или примерно 7,7. Итак, даже не выходя из рамок сформулированных моделей, анализ надежности С.mmp показал, что сосредоточенный коммутатор является критическим источником отказов в системе.

Система С.mmp и при отсутствии средств восстановления обладала надежностью, допускавшей решение сложных задач (при этом резерв не превышал 25% общего числа

процессоров в системе). Дальнейшее повышение надежности системы С.mmpr могло быть обеспечено повышением надежности компонентов и (или) применением средств восстановления.

Информация о надежности системы С.mmpr была получена на основе статистики, не учитывающей перемежающихся отказов модулей системы. В реальных условиях их следовало учитывать. Согласно статистическим данным среднее время наработки на отказ системы в целом (и без резерва) составляет всего лишь 9,2 ч, а среднее время восстановления отказавшей системы – немного выше 5 мин.

6.2.3. Недостатки архитектуры мини-ВС С.mmpr

1. Сосредоточенный коммутатор в системе С.mmpr являлся критическим источником отказов. Как показали исследования, вероятность безотказной работы системы убывает на начальном участке времени резко и почти прямолинейно. Это нейтрализует увеличение надежности за счет введения резерва элементарных процессоров и модулей памяти. В то же время, если структура коммутатора допускает интерпретацию в виде распределенного коммутатора, то аналогичные кривые вероятности безотказной работы системы до точки 2000 ч почти плоские, что указывает на повышение надежности благодаря резерву (процессоров и модулей памяти). *Итак, распределенный (а не сосредоточенный) коммутатор должен стать средством обеспечения взаимодействий между элементарными процессорами* в вычислительных системах.

2. Высокие требования к исправности достаточно большого числа идентичных модулей какого-либо типа (процессоров или модулей памяти) могут нейтрализовать повышение надежности за счет введения резерва модулей другого типа. Группы модулей при малом резерве ведут себя почти так же, как и нерезервированные системы, т.е. имеют распределения отказов, близкие к экспоненциальному. Например, требование иметь в исправном состоянии 75% модулей памяти подавляет влияние резервных процессоров; в самом деле, при общем числе процессоров $N = 16$ и при резерве $(N - n) = 4, 8, 12$ графики вероятности безотказной работы системы С.mmpr совпадают.

3. Существуют границы для числа резервных модулей. Увеличение числа резервных модулей сверх этих границ практически не улучшает надежности систем. Так, в системе С.mmpr такой границей для числа процессоров является $(N - n) = 8$.

4. Заметное повышение надежности систем достигается при применении высоконадежных компонентов. Однако такой путь имеет свои физические и технические пределы.

5. Кардинальный путь повышения надежности ВС не в увеличении надежности компонентов, а в применении перспективных архитектурных и структурных решений, новых принципов обработки информации.

Перспективными представляются архитектуры, которые допускают автоматическое изменение (точнее, программирование) структуры и параметров ВС с целью установления такого соотношения между производительностью и надежностью, которое наиболее адекватно сфере применения.

Итак, принципиальным недостатком структуры системы С.mmpr является матричный коммутатор, выход которого из строя приводит к отказу системы как единого ансамбля модулей. Архитектура системы с общим коммутатором в современных условиях представляется неперспективной.