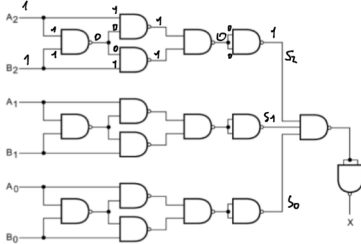
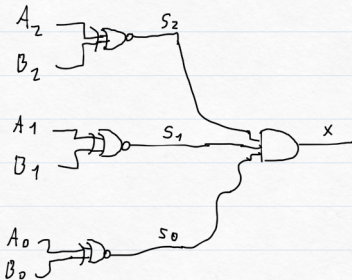


A	B	NAND
0	0	1
0	1	1
1	0	1
1	1	0

7. Analice qué hace el siguiente circuito. Implemente el circuito con menor cantidad de compuertas posibles



A, B	$X \text{ XOR}$
0 0	1
0 1	0
1 0	0
1 1	1



AA	NAND
0 0	1
1 1	0