

Electrónica Digital

Ingeniería Informática – FICH, UNL
Leonardo Giovanini



Circuitos secuenciales

*Memorias de acceso
secuencial*

En esta se estudiarán los siguientes temas:

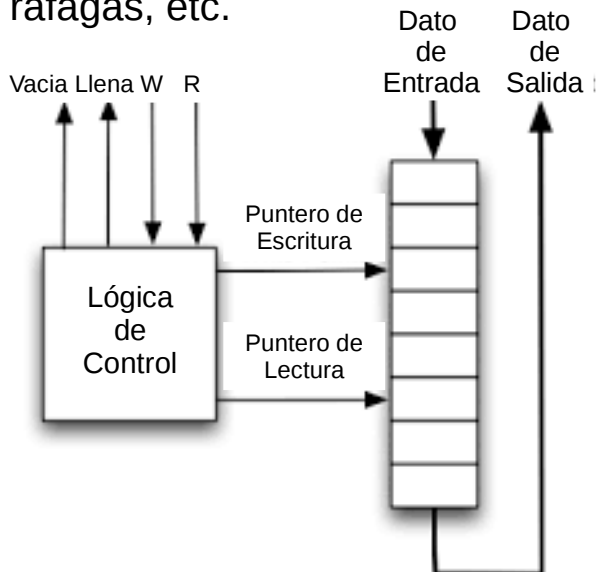
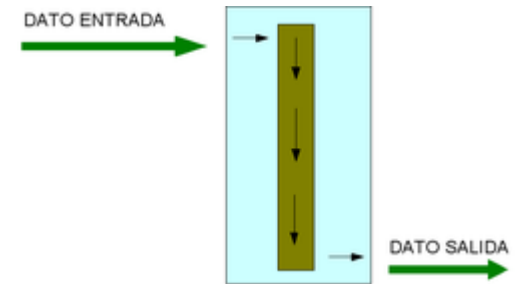
- Memorias de acceso secuencial
 - FIFO;
 - LIFO;
- Memorias asociativas.

Memoria de acceso secuencial – FIFO

Una FIFO es una memoria de acceso secuencial utilizada para el registro de datos en la cual la información que entra en primer lugar va a ser la primera en salir.

FIFO es el acrónimo inglés de First In, First Out (primero en entrar, primero en salir).

Una aplicación de las FIFO es la interfaz entre sistemas que operan a diferentes velocidades diferentes y tienen que comunicarse. Los datos pueden entrar a la FIFO con una velocidad y salir con otra. Esto puede ser debido a que la información entre a una velocidad irregular o a ráfagas y se quiera que salga a velocidad constante, a alta velocidad, ráfagas, etc.



Para manejar la información tiene dos punteros

- Un puntero de lectura; y
- Un puntero de escritura.

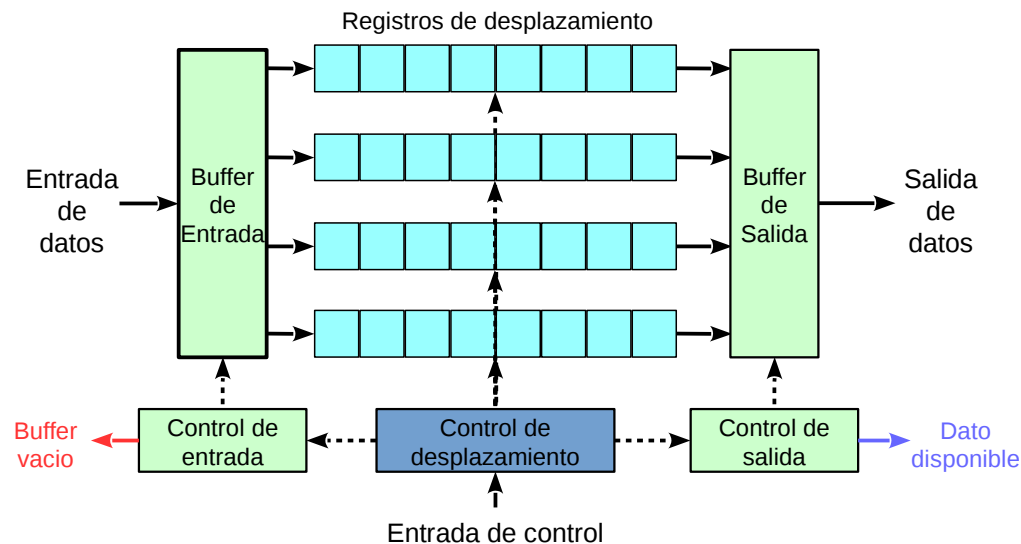
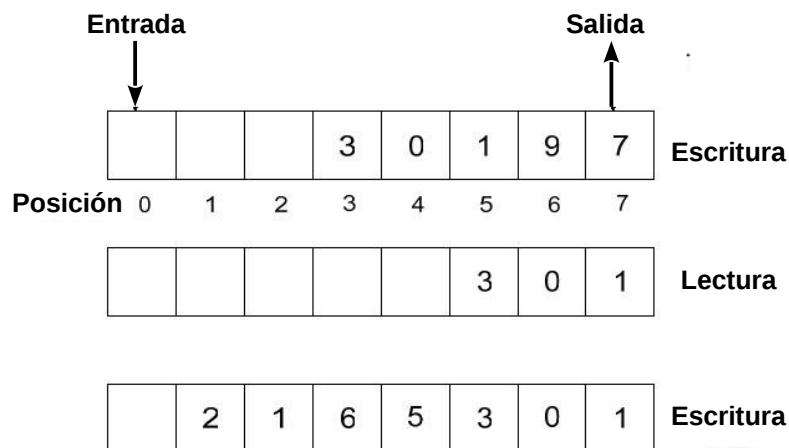
y al menos dos banderas que reflejan el estado de la FIFO

- Llena (Full); y
- Vacía (Empty).

A veces se incluyen dos banderas extras: casi lleno (almost full) y casi vacío (almost empty).

Memoria de acceso secuencial – FIFO basadas en registros de desplazamientos

Una FIFO se implementa utilizando registros de desplazamiento con circuitos de control. Los datos ingresan en el **Buffer de Entrada**, controlados por el **Control de Desplazamiento**. Cuando un dato es almacenado en la FIFO, el **Buffer de Entrada** está listo para recibir nuevos datos lo que es indicado por la señal **Buffer Vacio**. Los datos son leídos en el **Buffer de Salida**. Cada vez que se lee un dato, el **Control de Desplazamiento** actualiza la FIFO desplazando su contenido hacia la derecha.



En el diagrama el dispositivo A produce los datos en la secuencia 7, 9, 1, 0 y 3. Los datos se escriben en el FIFO manteniendo la secuencia en que fueron producidos. El dispositivo B lee los dos primeros valores, 7 y 9, dejando los valores 1, 0 y 3 en la FIFO.

Los datos en la FIFO son desplazados hacia la salida de la FIFO, creando espacio para escribir más datos. El dispositivo A produce cuatro nuevos datos (5, 6, 1 y 2) que son agregados en las posiciones vacías de la FIFO.

Memoria de acceso secuencial – FIFO basadas en registros de desplazamientos

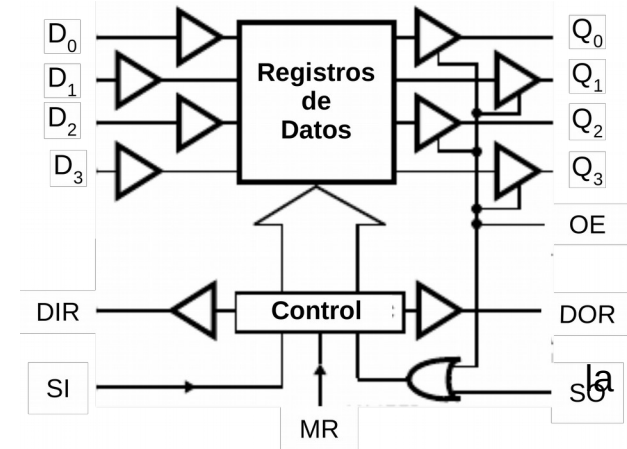
La posición de cada palabra está almacenada en un flip-flop de control, que almacena un bit marcador (1 = con datos; 0 = vacío).

El flip-flop de control detecta el estado del flip-flop anterior y comunica el propio al siguiente flip-flop. Cuando un flip-flop está en 0 y ve un 1 en el anterior, genera un pulso de reloj que transfiere los datos del registro de datos anterior al suyo y restablece los anteriores flip-flop.

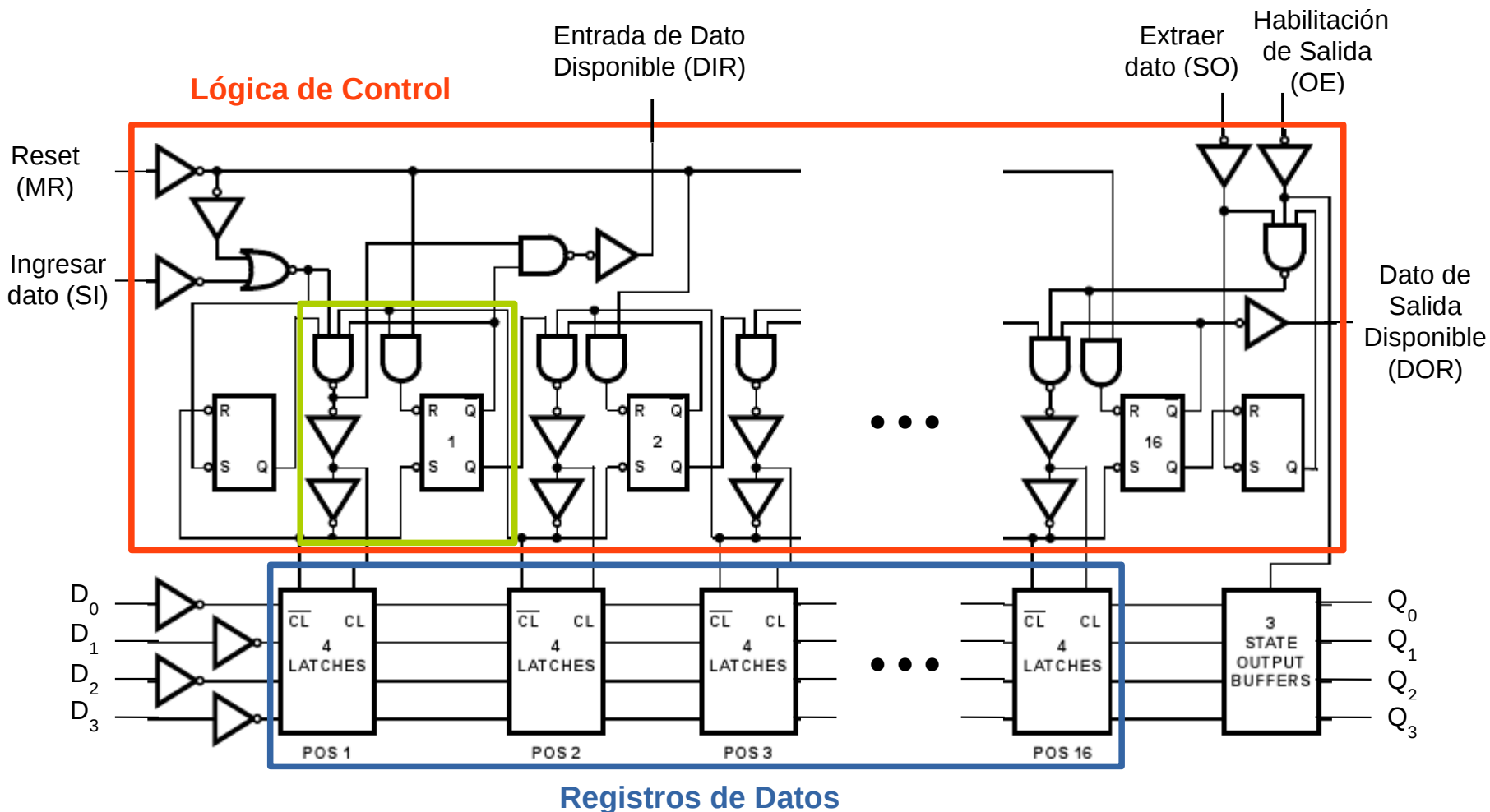
Como las ubicaciones vacías **burbujean** automáticamente hacia entrada, y todos los datos válidos se extienden a la salida, el estado del primer flip-flop de control (DIR) indica si la FIFO está llena y el estado del último (DOR) indica si la FIFO contiene datos. A medida que se eliminan los datos de la parte inferior de la pila (el extremo de salida), todos los datos ingresados se propagarán automáticamente hacia la salida.

Los datos se ingresan, si DIR=1, mediante un flanco ascendente en SI. SI=0 antes de que la FIFO acepte la siguiente palabra. La bandera DIR se pondrá baja momentáneamente, hasta que los datos hayan sido transferidos a la segunda posición. DIR permanecerá bajo cuando todos los registros se llenen con datos válidos, y los pulsos adicionales en SI se ignorarán hasta que DIR se ponga alto.

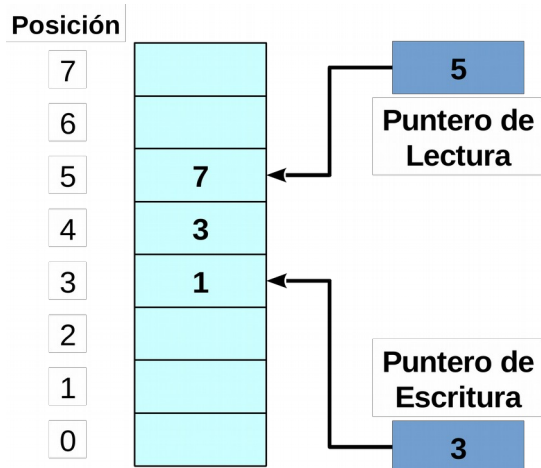
Tan pronto como la primera palabra se mueve hacia la salida, DOR→1 y los datos se pueden leer mediante un flanco descendente SO. Este cambio hace que DOR→0 mientras se lee el dato en la salida y la siguiente palabra se mueve a la salida. Mientras haya datos válidos disponibles en el FIFO, DOR=1, lo que significa que la siguiente palabra está lista en la salida. Cuando el FIFO está vacío, el DOR=0, y cualquier lectura adicional será ignorado hasta que DOR=1.



Memoria de acceso secuencial – FIFO basadas en registros de desplazamientos



Memoria de acceso secuencial - FIFO

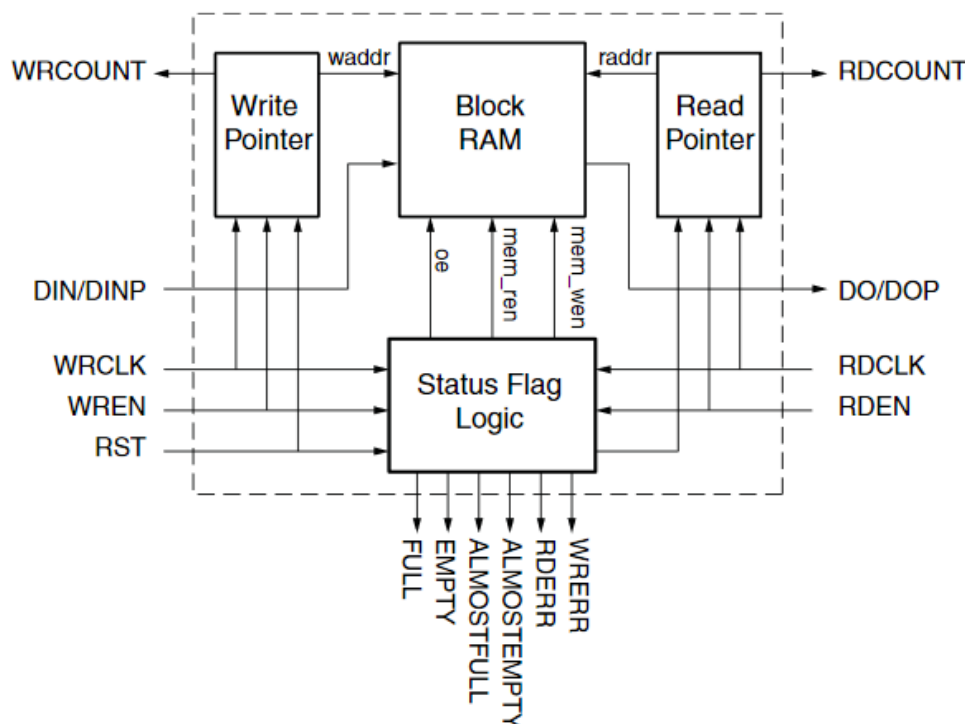


Las FIFO basadas en registro de desplazamientos se usan en sistemas digitales diseñadas para aplicaciones específicas donde se utilizan buffers de pequeño tamaño.

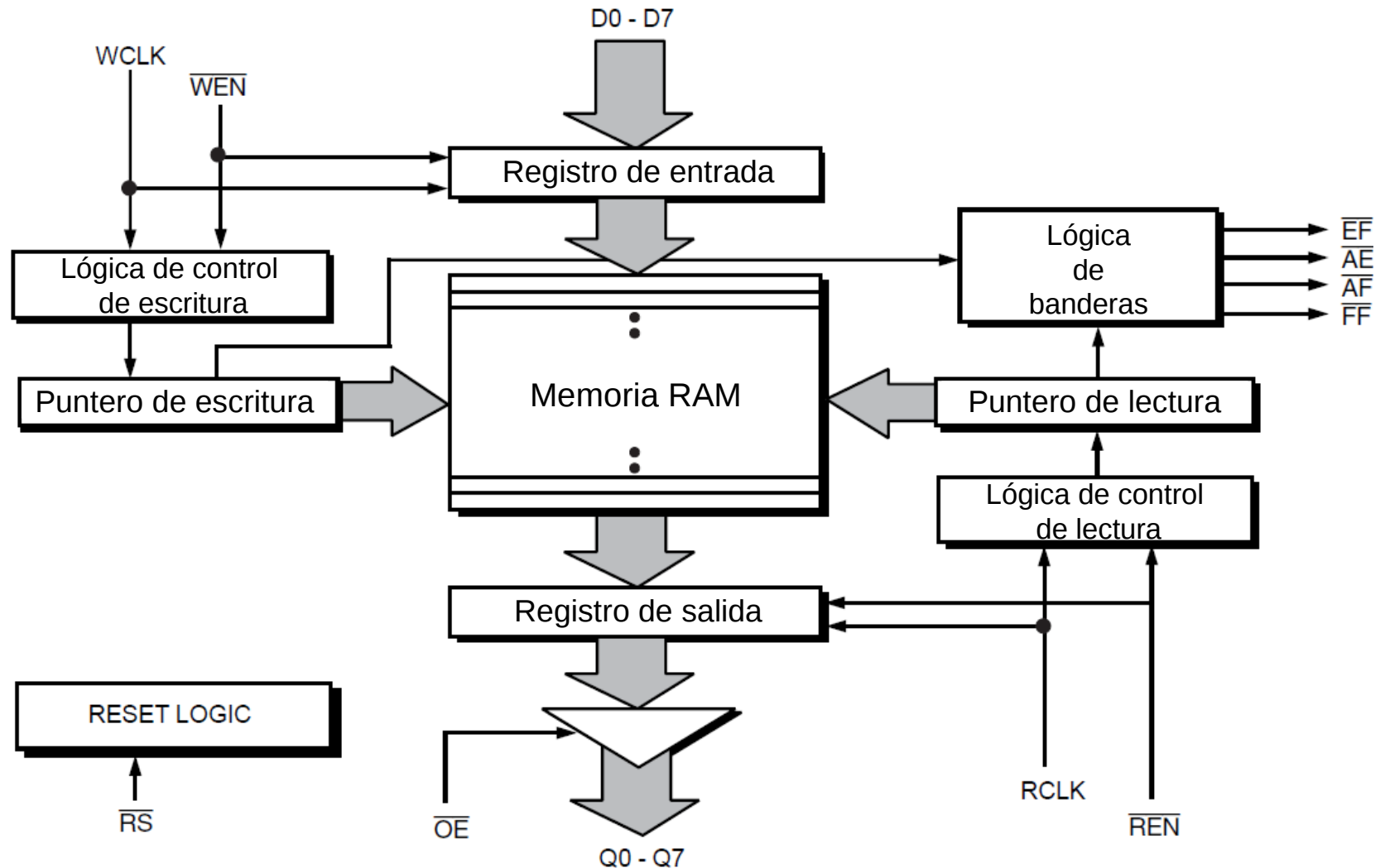
Las memorias FIFO pueden implementarse utilizando memorias como buffers.

Dos registros adicionales se usan para direccionar el Buffer de Entrada (**Puntero de Escritura**) y Salida (**Puntero de Lectura**) de la FIFO.

Estos registros almacenan las direcciones de la ubicación del **Buffer de Entrada** y el **Buffer de Salida** respectivamente. Estos registros se actualizan cada vez que se escriben o leen los datos en la FIFO. Este tipo de implementación de la FIFO en RAM usualmente toma la forma de un buffer circular.



Memoria de acceso secuencial - *FIFO*

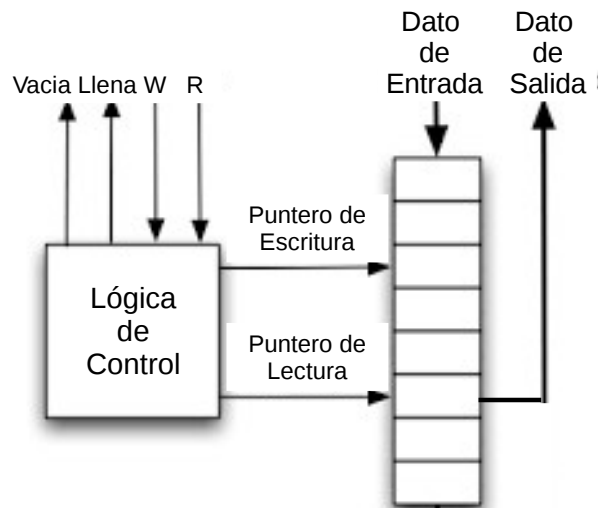
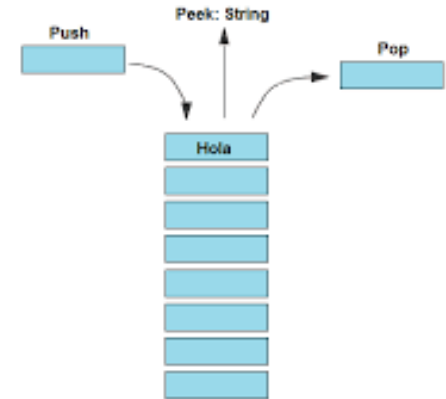


Memoria de acceso secuencial – LIFO

Una LIFO es una memoria de acceso secuencial utilizada para el registro de datos en la cual la información que entra en último lugar va a ser la primera en salir.

LIFO es el acrónimo inglés de Last In, First Out (último en entrar, primero en salir).

Una memoria LIFO a menudo se llama **pila**. La mayoría de los microprocesadores usan una pila para guardar bits de indicador de estado y el contenido de ciertos registros, en caso de interrupciones. Un uso común de las pilas es la asignación y acceso a la memoria.



La estructura de una memoria LIFO es similar a la de una memoria FIFO y puede basarse en registros de desplazamiento o memoria RAM. En principio, los datos almacenados en una memoria LIFO basada en registros se pueden mover de una posición a otra en cada pulso de reloj. Sin embargo, para una memoria LIFO basada en RAM, no son los datos sino las posiciones de acceso las que se mueven, controladas por contadores que se llaman punteros de escritura o lectura.

Memoria de acceso secuencial – LIFO

La implementación de una LIFO basada en registros utiliza un conjunto de registros de desplazamiento se conectan entre sí de manera que los datos se empujan hacia abajo o hacia arriba cuando los datos se almacenan o eliminan de la memoria.

El primer dato se almacena en el primer registro. Para almacenar el siguiente, el primer dato se lo empuja hacia (abajo) el segundo registro y el segundo dato se escribe en el primer registro. El tercer dato se almacena cuando los dos datos anteriores son empujados hacia los registros siguientes. El último dato almacenado es el primer valor que se lee. Los cuatro valores restantes en la memoria se extraen (desplazan) hacia arriba.

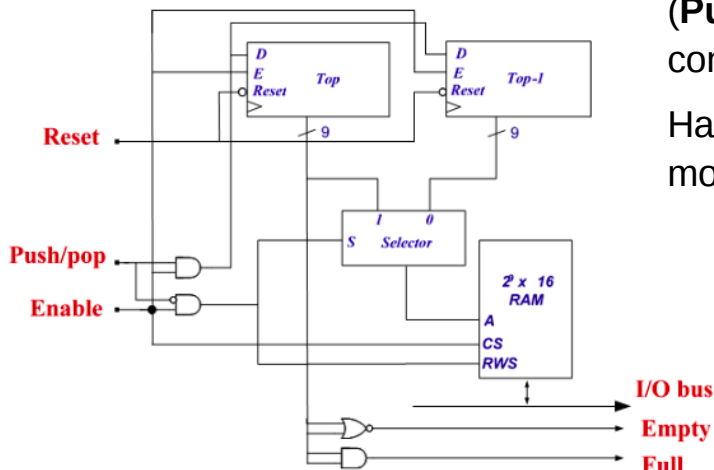
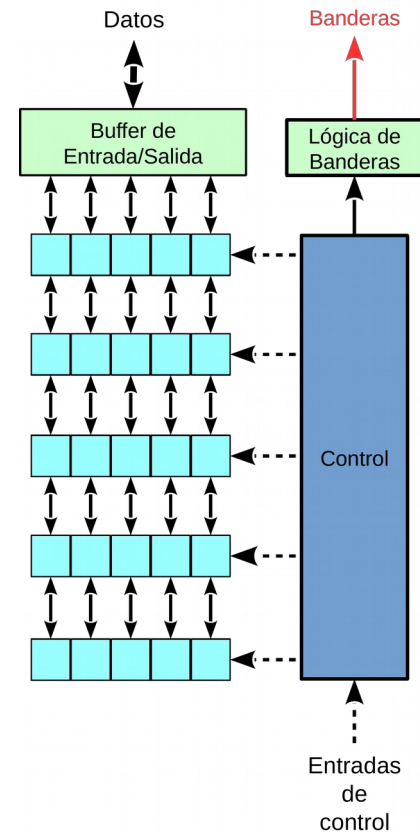
La implementación de la pila basada en registros de desplazamiento se usa en sistemas digitales especializados.

En cualquier momento se puede escribir (**Push**) y leer (**Pop**) datos lo cual modifica el contenido de la LIFO .

Hay una operación de lectura (**Peek**) que no modifica el contenido de la LIFO .

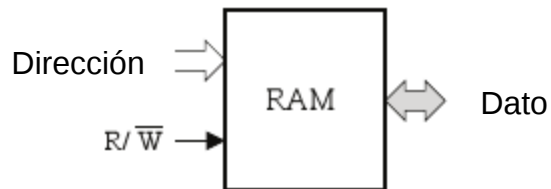
Otra forma de implementar una LIFO es mediante una memoria. Un registro especializado, **Puntero de Pila**, que almacena la dirección de la parte superior de la pila.

A medida que los datos se escriben o leen, el puntero de pila aumenta o disminuye siempre apuntando al tope de la pila



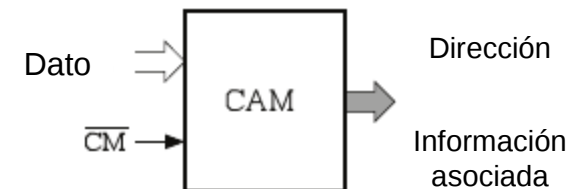
Una **memoria asociativa**, también conocida como **memoria direccionable por contenido** (CAM), compara los datos de entrada con los que están almacenados para generar un indicador de correspondencia y luego devolver la dirección de los datos coincidentes.

Se utiliza en aplicaciones que requieren las operaciones relacionadas con la detección de coincidencia de patrones en los datos, tales como controladores de caché, redes de comunicación, de codificación de imágenes y compresión de datos.



La función de la **memoria de acceso aleatorio** (RAM) es **almacenar datos**. Para organizar los datos utiliza direcciones que no guardan ninguna relación entre ellas, salvo ser contiguas. Por lo que para realizar una operación en una RAM se necesita la dirección y la operación (lectura ó escritura) que se quiere realizar con ese dato.

La función de la **memoria asociativa** (CAM) es **almacenar datos**, para organizar los datos utiliza direcciones como la memoria RAM. Además se pueden guardar información relacionada con el dato almacenado. Para realizar una escritura solo se necesita el dato, la información adicional relacionada con los datos y la dirección donde se almacena. Pero para leer el dato la búsqueda se utiliza el dato en lugar de la dirección, de modo que se obtiene la dirección donde está almacenado y la información asociada



La estructura de una CAM consta de celdas de almacenamiento con bits de validez, un decodificador de direcciones, registro de comparación, registro de máscara, detector de correspondencia, codificador de prioridad, un codificador de dirección y una unidad de control.

Los registros de comparación se usan como buffer de los datos. Después que el decodificador de direcciones selecciona una línea, los datos se escriben en las celdas correspondientes a través de las líneas BL y BL. Los bits de validez se utilizan para indicar la característica de la palabra almacenada en la celda.

La memoria se accede a través de **asociación por comparación**. Una búsqueda se realiza comparando simultáneamente el registro de comparación con las entradas válidas de la memoria. Cualquier parte del registro de comparación puede excluirse de la operación dependiendo del registro de máscara.

El detector de correspondencia genera el estado (sin correspondencia, correspondencia única, correspondencias múltiples) basado en el resultado de la operación de comparación. El codificador de prioridad identifica la dirección con la prioridad más alta y luego puede ser generada por el codificador de dirección.

