

Electrónica Digital

Guía de Trabajos Prácticos N° 5

Circuitos secuenciales

Nota: Para la realización de esta guía, conviene definir que nos referimos a:

- **Diseño** como todos los pasos para llegar a un circuito final optimizado en papel;
- **Simulación** refiere a describir el circuito diseñado mediante Verilog para su análisis temporal en el programa GTKWave;
- **Implementación** refiere a impactar el modelo de simulación en la placa prototipo provista por la cátedra.

1. Diseñe e implemente en Verilog un flip-flop JK. Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.
2. Diseñe e implemente en Verilog un flip-flop D. Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.
3. Diseñe e implemente en Verilog un flip-flop T. Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.
4. De acuerdo al flip-flop D del ejercicio 2, realice un circuito que permita:
 - a. Resetear y setear el flip-flop de forma asincrónica
 - b. Resetear el flip-flop de forma síncrona.
 - c. Con el flip-flop del ejercicio 4 a) incluya una señal de control de habilitación.
 - d. Compare los resultados obtenidos con aquellos presentados en la hoja de datos del componente **CD4013**.

En todos los casos analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.

5. De acuerdo al flip-flop JK del ejercicio 1, realice un circuito que permita:
 - a. Resetear y setear el flip-flop de forma asincrónica;
 - b. Con el flip-flop del ejercicio 5 a) incluya una señal de control de habilitación;
 - c. Compare los resultados obtenidos con aquellos presentados en la hoja de datos del componente **CD4095**.

En todos los casos analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.

-
6. Construya un registro paralelo-paralelo de 4 bits utilizando flip-flops D, luego realice un circuito de latch para este registro. Compare los resultados obtenidos con aquellos presentados en la hoja de datos del componente **CD4508**. Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.

7. Construya un registro de desplazamiento de 4 bits con entrada serie y salida paralela utilizando flip-flops D. Compare los resultados obtenidos con aquellos presentados en la hoja de datos del componente **CD4015**. Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.
8. Construya un registro de desplazamiento de 4 bits que desplace en cualquiera de las dos direcciones con entrada y salida serie utilizando flip-flops D. Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.
9. Construya un registro universal (carga paralela, carga serie, salida paralela, salida serie) de 4 bits que desplace hacia la derecha y hacia la izquierda utilizando flip-flops D. Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.
-
10. Con el registro de desplazamiento del ejercicio 8, construya una memoria FIFO (First In - First Out) que pueda almacenar 8 palabras de 4 bits. Compare los resultados obtenidos con aquellos presentados en la hoja de datos del componente **CD40105**. Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.
11. Con el registro de desplazamiento del ejercicio 8, construya una memoria LIFO (Last In - First Out) que pueda almacenar 8 palabras de 4 bits. Analice y compruebe el correcto funcionamiento del circuito mediante simulación de un testbench. Compare el circuito resultante con el circuito del ejercicio anterior.
12. Con el registro paralelo-paralelo del ejercicio 6 construya un banco de 4 registros de 4 bits de ancho. El banco tendrá dos salidas de datos, que podrán elegirse de manera independiente, y una entrada de datos separada de las salidas. Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench. Impacte la memoria RAM en la placa FPGA y controle su correcto funcionamiento.
13. Con el registro paralelo-paralelo del ejercicio 6 construya una memoria RAM de 16 palabras de 4 bits de ancho. Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench. Impacte la memoria RAM en la placa FPGA y controle su correcto funcionamiento.
14. Con la memoria del ejercicio 12 construya sistemas de memoria RAM con las siguientes características:
 - a. Un banco de 32 palabras de 4 bits de ancho;
 - b. Un banco de 16 palabras de 8 bits de ancho.Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.

15. ¿Qué es una memoria multipuerto? ¿Cual es la diferencia con una memoria monopuerto? ¿Para que se utilizan? ¿Como se debería modificar la memoria diseñada en el ejercicio 12 para obtener la funciones del integrado **CD40208**? Analice y compruebe el correcto funcionamiento de cada circuito mediante simulación de un testbench.