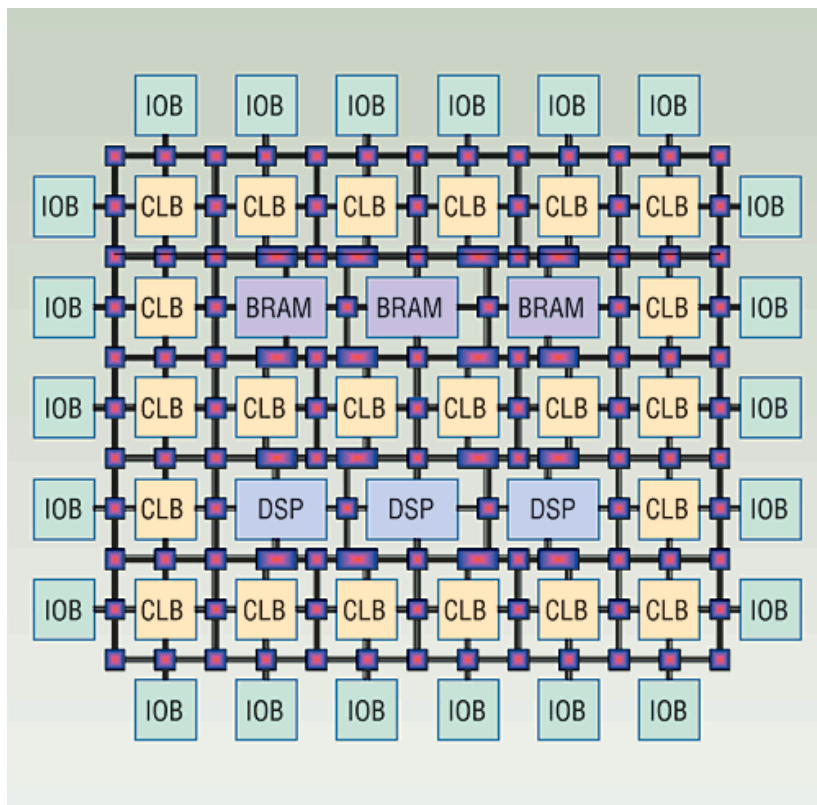


## Laboraaufgaben - Teil 4



# 1 Laboraufgabe: Bearbeitung, Protokoll, Bewertung

**Hinweis:** Zur Umsetzung der Aufgabenstellung lesen Sie bitte das *User Manual* [https://www.terasic.com.tw/attachment/archive/502/DE2\\_115\\_User\\_manual.pdf](https://www.terasic.com.tw/attachment/archive/502/DE2_115_User_manual.pdf) durch.

In dieser Aufgabe soll der grundlegende Umgang und die Arbeit mit FPGAs geübt werden. Es werden eigene Verhaltens- und Strukturmodelle entwickelt, simuliert, synthetisiert und die entstehenden Netzlisten betrachtet. Zum Ende der Übung soll ein voll funktionsfähiger dezimal zu Siebensegment Konverter auf dem Entwicklungsboard implementiert sein.

Wenn Sie glauben alle Aufgaben erfolgreich abgeschlossen zu haben, wenden Sie sich an den Übungsleiter und bitten Sie um die Rücksprache. Der Übungsleiter wird Ihre Abgabe dann anhand der folgenden Faktoren bewerten:

- Korrekte bearbeitung der Aufgaben
- Verständnis des eigenen Codes
- Codingstyle (ist der Code übersichtlich und der Stil kohärent?)
- Verständnis der generierten Netzliste
- Korrekte Beantwortung der Rückfragen des Übungsleiters

Ihre Aufgabe muss nach der Rücksprache als ZIP-Datei in das entsprechende Abgabefeld in Moodle hochgeladen werden. Die erreichten Punkte werden Ihnen **erst nach upload** in Moodle eingetragen.

## 2 Booth-Encoding

**Hinweis:** Zur Umsetzung der Aufgabenstellung lesen Sie bitte das *User Manual* [https://www.terasic.com.tw/attachment/archive/502/DE2\\_115\\_User\\_manual.pdf](https://www.terasic.com.tw/attachment/archive/502/DE2_115_User_manual.pdf) durch.

**Hinweis:** Legen Sie für jede Laborübung ein neues Quartus II Projekt an. Achten Sie darauf, dass der richtige FPGA-Typ als Zielbaustein ausgewählt ist (Cyclone IV EP4CE115F29C8).

Das Flußdiagramm nach Abbildung 1 beschreibt die vorzeichenrichtige Multiplikation von Zahlen im Zweierkomplement durch den sog. Booth-Algorithmus.

Der Multiplikand  $\underline{X}$  wird in das Register M geladen, der Multiplikator  $\underline{Y}$  in das Register P. Das Register A dient als Akkumulator. Das Ergebnis bildet sich im Akkumulator und im Register P.

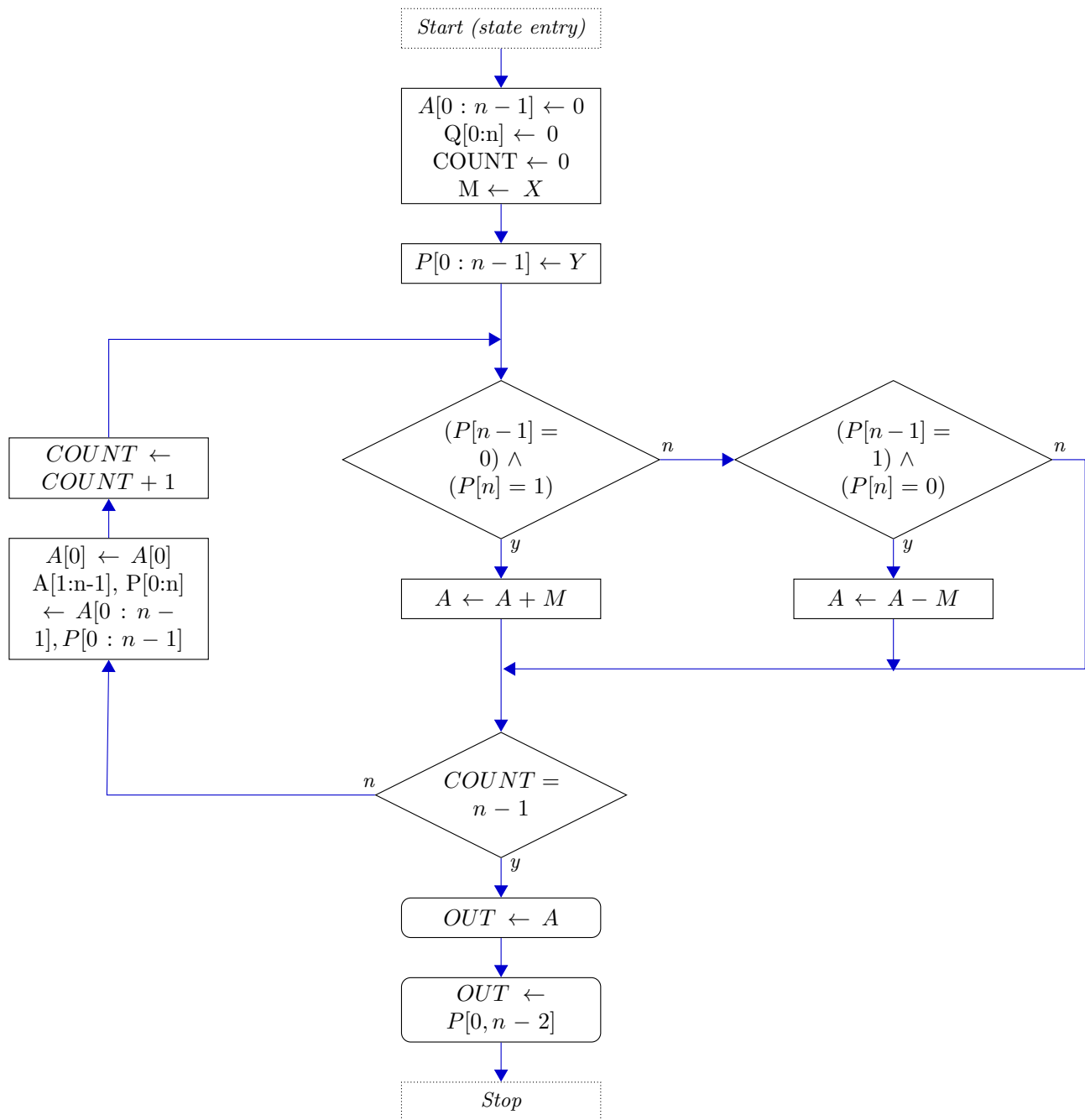


Abbildung 1: ASM-Chart Booth-Algorithmus.

### ► Aufgabenstellungen A (2 Punkte)

Erklären Sie in kurzen Worten und anhand eines einfachen Beispiels die Funktionsweise des Verfahrens nach Booth und vergleichen Sie es mit der in der Vorlesung vorgestellten Methode. Wann erscheint die Verwendung der Methode nach Booth besonders vorteilhaft? Handschriftlich zu berechnen sind folgenden Aufgaben:

$$P_{1,10} = 2 \cdot 2$$

$$P_{2,10} = 6 \cdot 7$$

$$P_{3,10} = 6 \cdot (-7)$$

Als Darstellungsform wird eine 4-Bit breites Zweierkomplement verwendet. Überprüfen Sie die Richtigkeit des mit dem ASM-Chart beschriebenen Algorithmus.

### ► Aufgabenstellungen B (8 Punkte)

1. Entwickeln Sie eine aus Datenpfad und Steuerwerk bestehende arithmetische Einheit, die das Produkt von zwei 4-Bit Zweierkomplement-Zahlen nach dem Booth-Algorithmus berechnet.
2. Entwickeln Sie ein Blockdiagramm der kompletten Funktionseinheit.
3. Erweitern Sie den oben angedeuteten Datenpfad um INBUS, OUTBUS und Statusanzeigen.
4. Entwerfen Sie einen dem Flussdiagramm entsprechenden Moore-Automaten.
5. Beschreiben Sie alle Funktionen in VHDL und testen Sie diese mittels Simulation blockweise.
6. Wählen Sie selbstständig eine auf dem DE2-Board geeignete Ein- und Ausgabeform für die Produktbildung aus.

### 3 Hier ist Schluss!



Quelle: <https://www.flaticon.es/>